

# 4/12

## Introduction à l'électronique numérique

---

### Table des matières

<b>4/12.1</b>	<b>Introduction</b> <i>(publié dans le 10<sup>e</sup> complément)</i>
<b>4/12.2</b>	<b>L'inverseur</b> <i>(publié dans le 10<sup>e</sup> complément)</i>
<b>4/12.3</b>	<b>Les fonctions ET (AND)</b> <i>(publié dans le 10<sup>e</sup> complément)</i>
<b>4/12.4</b>	<b>Fonction « NON ET » (NAND)</b> <i>(publié dans le 10<sup>e</sup> complément)</i>
<b>4/12.5</b>	<b>Les fonctions « OU »</b> <i>(publié dans le 10<sup>e</sup> complément)</i>
<b>4/12.6</b>	<b>Fonction « NON OU » (NOR)</b> <i>(publié dans le 10<sup>e</sup> complément)</i>
<b>4/12.7</b>	<b>Un « OU » tout particulier : Le OU EXCLUSIF (XOR en anglais)</b> <i>(publié dans le 10<sup>e</sup> complément)</i>
<b>4/12.8</b>	<b>Les portes complexes</b> <i>(publié dans le 11<sup>e</sup> complément)</i>
<b>4/12.9</b>	<b>Les bistables</b> <i>(publié dans le 11<sup>e</sup> complément)</i>
<b>4/12.10</b>	<b>Les registres</b> <i>(publié dans le 11<sup>e</sup> complément)</i>
<b>4/12.11</b>	<b>Les registres série parallèle</b> <i>(publié dans le 11<sup>e</sup> complément)</i>



## 4/12.1

## Introduction

L'électronique est classiquement divisée en deux familles : les applications linéaires (également nommées analogiques) et les applications numériques (l'on utilise souvent le terme d'électronique logique ou digitale).

Dans les applications linéaires les signaux peuvent prendre une infinité de valeurs de tension alors que dans les applications numériques un signal ne peut prendre qu'un nombre limité de valeurs (souvent deux seulement) de niveau de tension.

Ces niveaux varient suivant les technologies employées et correspondent la plupart du temps aux tensions d'alimentations du montage : 0V, et 5V, pour les circuits TTL (Transistor Transistor Logic) par exemple ; 0V, 12V pour les circuits MOS (Metal Oxide Semi-conductor)...

Par convention l'on appelle état "1" (ou bien état haut ou encore état vrai) la valeur de tension la plus élevée et état "0" (ou état bas ou état faux) l'autre valeur. Par exemple en TTL l'état "1" correspond à une tension de 5V et l'état "0" à une tension de 0V.

Le passage d'un signal d'une valeur de tension à l'autre permet d'encoder une information, de la traiter, de la restituer à l'utilisateur, etc. Du fait que cette information ne peut avoir que deux valeurs il est habituel de parler d'information *binaire*.

Cette présentation est bien entendu schématique et nous détaillerons par la suite les points simplifiés ici, mais notons déjà les points suivants ; par exemple les deux niveaux de tensions ne sont pas des valeurs absolues, mais des plages de ten-

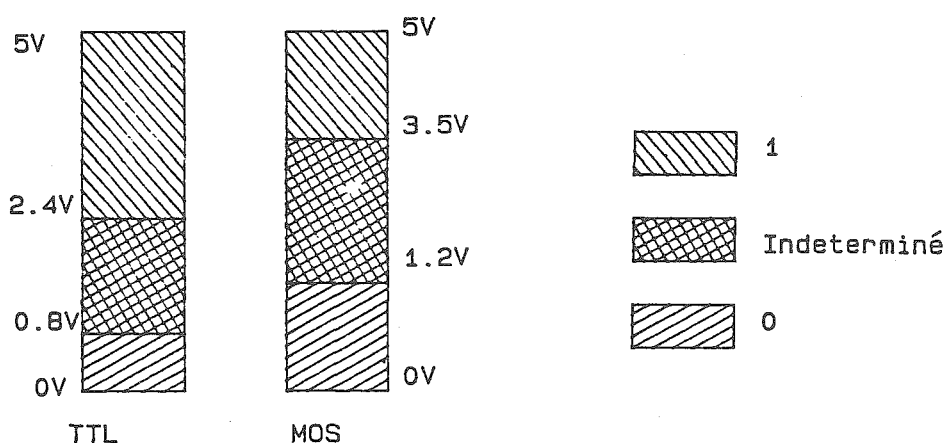


Fig. 1 : Plages des niveaux "0" et "1" en technologies TTL et MOS.

## 12.1 Introduction

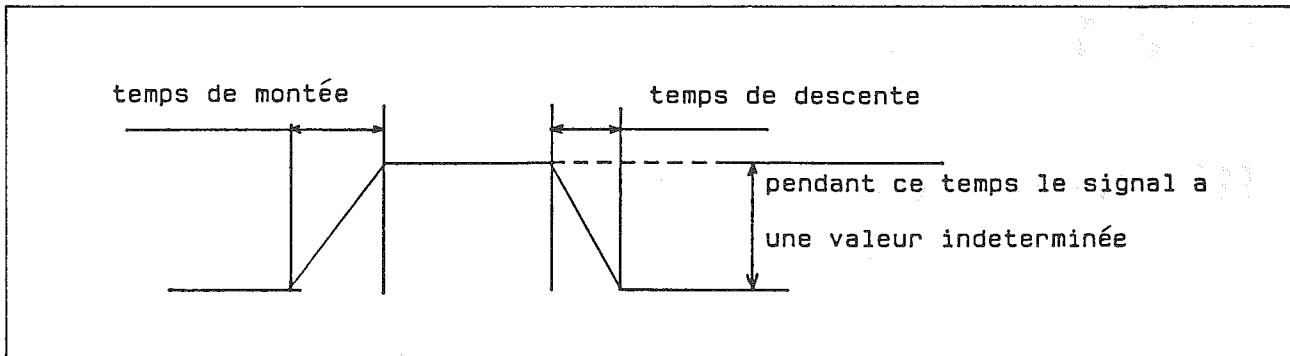


Fig. 2: Temps de transition d'un signal.

sions séparées par une zone interdite en fonctionnement normal (Fig. 1); c'est ainsi qu'en TTL un niveau "0" correspond à une tension inférieure à 0,8 V et un niveau "1" à une tension comprise entre 2,4V et 5V. La zone comprise entre 0,8V et 2,4V ne doit pas être utilisée dans une application numérique, car il est alors impossible de caractériser le signal comme étant "0" ou "1".

Ces niveaux peuvent être créés soit par une liaison directe à la tension d'alimentation, soit à travers une résistance qui limitera le courant par la liaison à un autre opérateur logique.

Deuxième exemple de simplification : nous supposons pour le moment que le passage d'un état à l'autre (on dit que le signal commute d'un état à l'autre) est immédiat, ce qui est loin d'être la réalité. En fait, cette commutation n'est pas immédiate, il y a un temps de transition et entre les deux valeurs "0" et "1", le signal prend pendant une période plus ou moins longue une valeur de tension qui correspond à un état indéterminé (Fig. 2).

Pour le moment nous nous contenterons des modèles simples qui négligent ces temps de transitions.

Chaque fois qu'un terme un peu complexe fera son apparition un astérisque renverra à un glos-

saire qui en détaillera rapidement le sens.

L'électronique numérique est régie mathématiquement par l'algèbre de BOOLE, ce qui permet de déterminer la valeur d'une information après son traitement par différents opérateurs\* logiques. Nous allons commencer par étudier la mise en oeuvre des principaux de ces opérateurs et nous verrons pour chacun d'eux une application simple qui permettra de nous familiariser avec leurs utilisations.

Bien entendu la logique peut être utilisée pour des applications non électroniques (hydraulique, pneumatique, électromécanique...) avec des opérateurs appropriés (valves, relais, contacts...) mais nous nous cantonnerons bien évidemment aux applications électroniques.

Pour câbler les montages d'essais, vous pouvez utiliser une planchette de laboratoire qui permet d'établir simplement des contacts en reliant, par des fils dénudés à leurs extrémités, des alignements de contacts reliés entre eux. Il est bien sûr également possible d'utiliser les techniques de wrapping, de mini wiring...

Les circuits logiques que nous utiliserons, sauf précision complémentaire, peuvent être aussi bien des TTL que des LS, S, H..

Par exemple, quand nous parlerons d'un 00, il

## 12.1 Introduction

pourra s'agir tout aussi bien d'un SN7400N que d'un SN74LS00N. Si vous possédez des circuits de la famille SN54XXX il est possible bien entendu de les utiliser en lieu et place des SN74XXX. Rappelons au passage la signification des références des circuits TTL (par exemple dans les références de types Texas Instruments qui sont les plus utilisées).

SN signifie série standard (par opposition à des séries aux caractéristiques particulières comme, par exemple, la protection contre les radiations). 74 indique qu'il s'agit de la série professionnelle dont la température de fonctionnement est pré-

vue pour pouvoir varier de 0 à 70°C (54 indiquerait une série militaire pouvant fonctionner entre -55 et +125°C).

LS indique la technologie employée pour la réalisation de la porte\* ici en l'occurrence Low power Schotky. Nous trouverons souvent des S, H, F... L'absence de ces lettres indique qu'il s'agit d'un TTL classique.

N nous renseigne sur le type de boîtier. Celui-ci est le plus courant mais l'on peut trouver des J, W, T... ; ces boîtiers se différencient tant par leur brochage que par le matériau qui les constitue (plastique, céramique...)



## 4/12.2

# L'inverseur

C'est le plus simple des opérateurs logiques ; il permet de faire passer un signal d'un état à l'autre. Si le signal est à "0", il devient "1" et réciproquement. L'action de cet opérateur est notée par une barre sur le nom du signal.

$$A \Rightarrow \overline{A}$$

mais dans certains cas il est possible de rencontrer d'autres conventions comme par exemple :

$$A \Rightarrow A/N \text{ (N pour non)}$$

Il est usuel d'appeler cette fonction une fonction Non. Si à l'entrée de l'opérateur l'on applique un signal A, à la sortie l'on recueillera son inverse  $\overline{A}$  (l'on prononce A barre ou Non A).

La façon la plus simple de réaliser un inverseur est d'utiliser un transistor en commutation (Fig. 1). La tension recueillie au collecteur du transistor est inversée par rapport à la tension appliquée à la base, il nous est facile de visualiser ce changement d'état par l'intermédiaire d'une LED, mais nous pouvons également utiliser le pèse signal que nous connaissons déjà.

La fonction "inverseur" est représentée dans la norme française par la figure 2 et dans la norme américaine par la figure 3. Nous l'utiliserons la plupart du temps parceque, c'est celle des constructeurs de la représentation américaine.

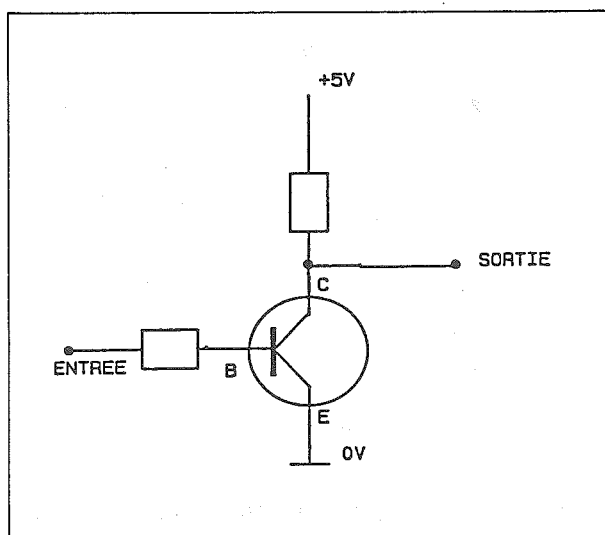


Fig. 1 : Un transistor en commutation utilisé comme inverseur.

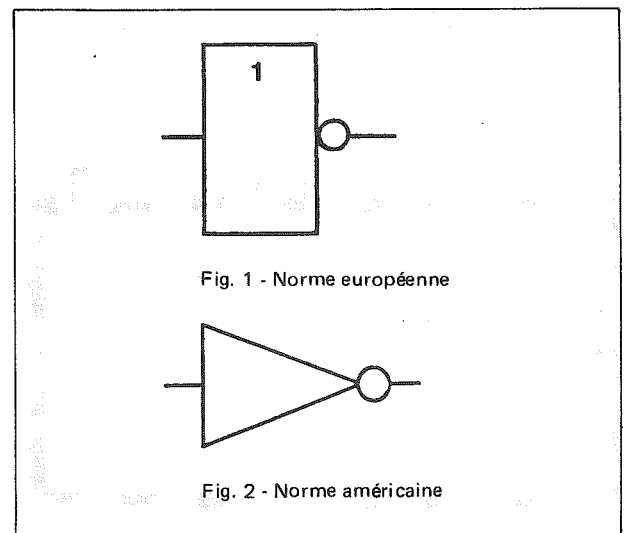


Fig. 2 et 3 : Représentation d'un inverseur dans la norme européenne et américaine.

## 12.2 L'inverseur

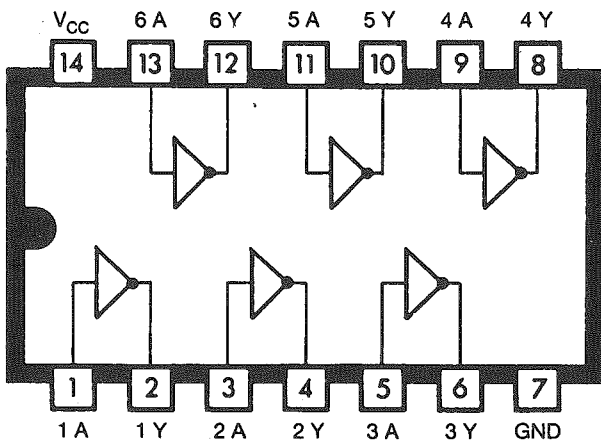


Fig. 4 : Brochage du circuit 74LS04.

Le petit cercle en sortie de l'opérateur désigne plus généralement l'inversion d'une fonction quelconque. Chaque fois que nous le rencontrons nous saurons donc que la fonction de l'opérateur est inversée en sortie.

Il existe bien sûr des circuits intégrés qui regroupent dans le même boîtier plusieurs inverseurs comme par exemple le 74LS04 dont le brochage est donné à la figure 4. Mais ce circuit n'est que l'un des membres d'une famille plus étendue ; citons par exemple le 05 (dont la sortie est à collecteur ouvert\* ; le 06 avec Driver\* incorporé, le 14 avec ses entrées à trigger de Schmitt\* etc.

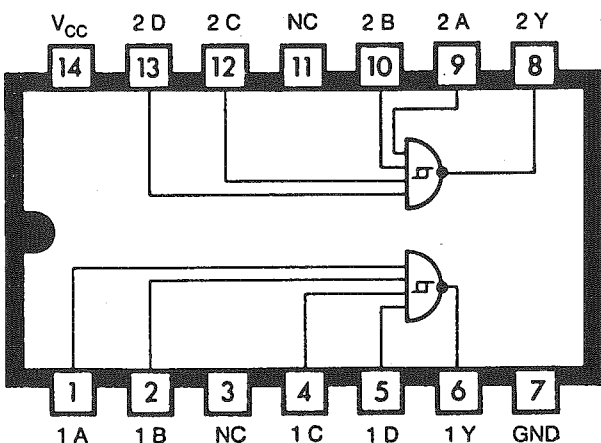


Fig. 5 : Brochage du circuit à entrée à trigger de Schmitt le 74LS14.

*Remarque :* Si l'on met en cascade deux inverseurs, l'on retrouve en sortie du montage ainsi réalisé le signal présent à l'entrée, mais avec un léger retard.

Ces circuits intégrés regroupent sur la même pastille de silicium les divers composants : diodes, transistors, résistances... nécessaires pour réaliser la fonction logique et protéger l'opérateur et les circuits qui l'environnent.

Cela explique la complexité des schémas internes des opérateurs. Ces schémas sont donnés, pour information, par la plupart des constructeurs ; ils se présentent alors sous la forme de celui de la figure 6 qui nous montre l'intérieur du 74LS05. L'on peut distinguer ainsi, en plus du transistor qui va assurer l'inversion proprement dite, un autre transistor qui va amplifier en courant le signal d'entrée, ce qui permettra ainsi de limiter le courant à fournir aux entrées des opérateurs.

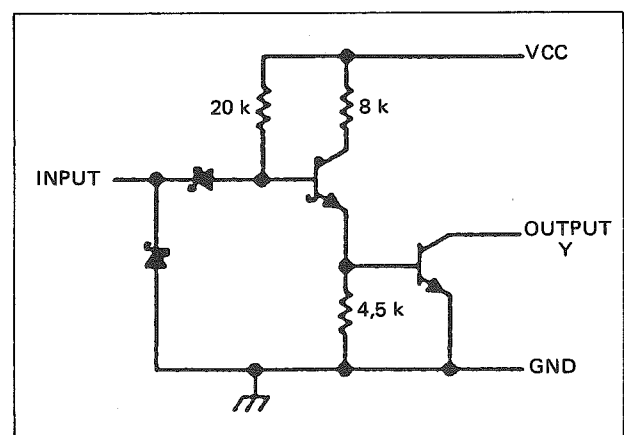


Fig. 6 : Schéma interne du 74LS05.

Les deux diodes Zéner assurent la protection du circuit contre une éventuelle surtension (à condition qu'elle ne soit pas trop importante) sur l'entrée en maintenant une tension constante et égale à la tension de Zéner de la diode en parallèle sur l'entrée.



## 12.2 L'inverseur

Ces circuits inverseurs sont couramment utilisés et leurs applications sont évidentes. Nous allons donc en donner ici une application un peu particulière et qui sort de leur domaine classique d'utilisation (Fig. 7).

**Exemple d'application :****Un oscillateur à 74LS14**

C'est un moyen très simple et bon marché de fabriquer un signal d'horloge relativement stable.

Regardons de plus près le fonctionnement de ce montage. A la mise sous tension le condensateur est déchargé, l'entrée est donc à la masse. Puisque le circuit inverse, la sortie est donc à +5V, le condensateur se charge alors à travers la résistance. La tension à l'entrée du circuit augmente jusqu'à atteindre la valeur qui correspond à un niveau "1" ( $> 0,8V$ ). L'inverseur commute alors et sa sortie passe à "0". Le condensateur se décharge alors à travers la résistance jusqu'à atteindre le niveau correspondant à un "0" en entrée ( $< 0,8V$ ), la sortie commute alors à "1" le condensateur se charge à nouveau et le cycle

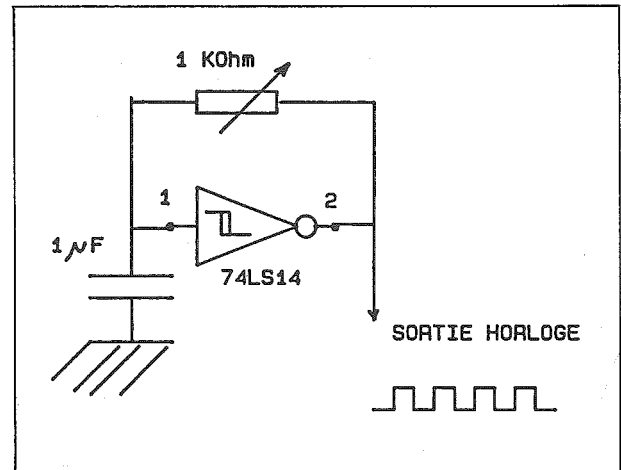


Fig. 7 : Schéma d'un oscillateur à 74LS14.

recommence. Cette oscillation ne cessera qu'à la suppression du courant d'alimentation du circuit intégré. La fréquence d'oscillation ne dépend que du temps que met le condensateur à se charger et à se décharger jusqu'aux tensions de commutation. Ce temps est directement fonction des valeurs du condensateur et de la résistance. En effet plus cette résistance est importante, moins le courant qui la traverse est élevé et plus le temps de charge et de décharge est important.

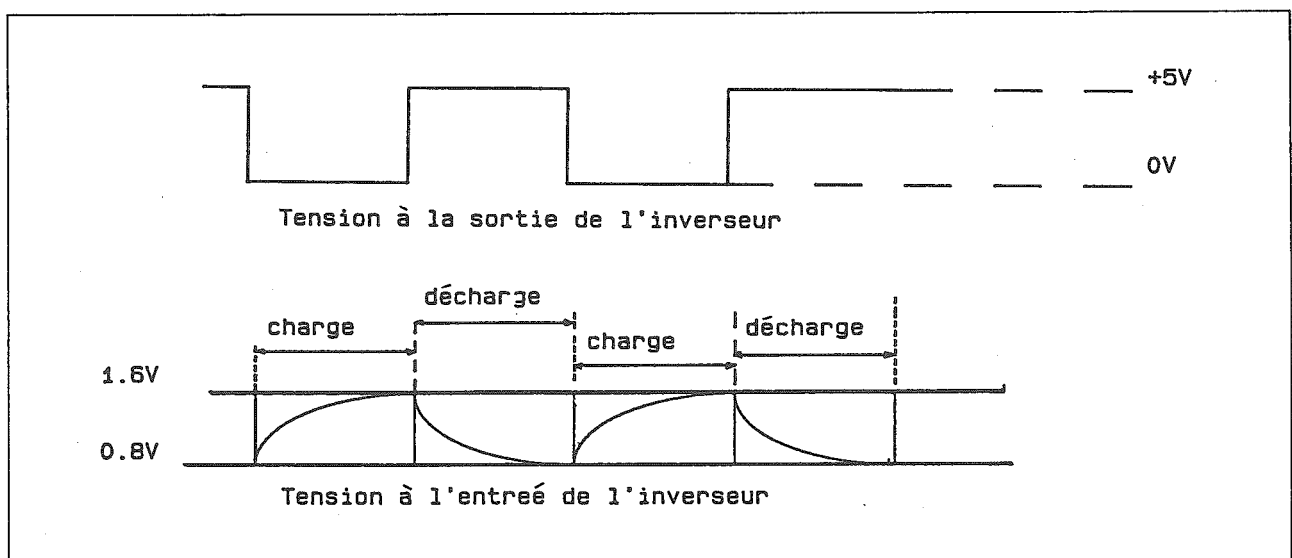


Fig. 8 : Diagrammes des tensions à l'entrée et à la sortie de l'inverseur.

## 12.2 L'inverseur

De même si la valeur du condensateur augmente, il lui faudra à résistance égale plus de temps pour se charger et se décharger jusqu'aux tensions de commutation.

Il est possible de modifier le rapport cyclique\* du signal en ayant un temps de décharge différent du temps de charge. Cela est aisément réalisable en ayant un courant différent à la charge et à la décharge. Si l'on ajoute par exemple sur la première résistance une seconde résistance en série avec une diode, dans un sens les deux résistances seront en parallèle pour laisser passer le courant alors que dans l'autre sens, seule celle

qui n'est pas en série avec la diode pourra jouer ce rôle.

En branchant un écouteur haute impédance (piézo-électrique) sur la sortie du circuit, il est possible d'entendre la variation de la fréquence d'oscillation (si vous ne pouvez la voir faute d'oscilloscope) quand on modifie la valeur de la résistance.

*Remarque :* Il est souhaitable de réinjecter l'horloge obtenue dans un autre des inverseurs disponibles dans le boîtier pour éviter qu'une modification du courant de sortie ne modifie la fréquence d'oscillation.

## 4/12.3

# Les fonctions "ET" (AND)

La fonction "ET" (AND) est une des fonctions élémentaires utilisées en électronique numérique ; l'on pourrait même dire qu'il s'agit de la fonction de base. Elle s'applique sur deux opérantes et plus. Cette fonction est notée par un point.

$$S = A \cdot B \text{ et l'on dit } A \text{ et } B.$$

cette fonction est commutative :  $A \cdot B = B \cdot A$

associative :  $S = (A \cdot B) \cdot C = A \cdot (B \cdot C)$

son tableau de vérité est le suivant : (Fig. 1).

Il est utile dans le cas d'opération sur plusieurs opérantes de savoir que pour les fonctions "ET" le "0" est "absorbant" c'est-à-dire que quelles que soient les valeurs prises par les autres entrées, si une seule entrée est à "0", la sortie sera à "0".

Variables			Sortie
A	B	C	S
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

Fig. 1 : Tableau de vérité de la fonction "ET".

De même il est bon de noter que  $A \cdot \bar{A} = 0$  ; le résultat d'une fonction "ET" entre un signal et son inverse est toujours égal à "0".

Si l'on cherchait à trouver une analogie pour comparer la fonction "ET" à un montage d'interrupteurs, le schéma de la figure 2 fournirait un modèle acceptable.

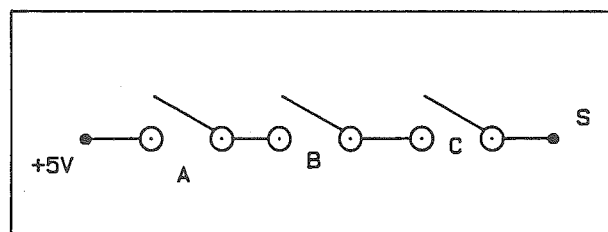


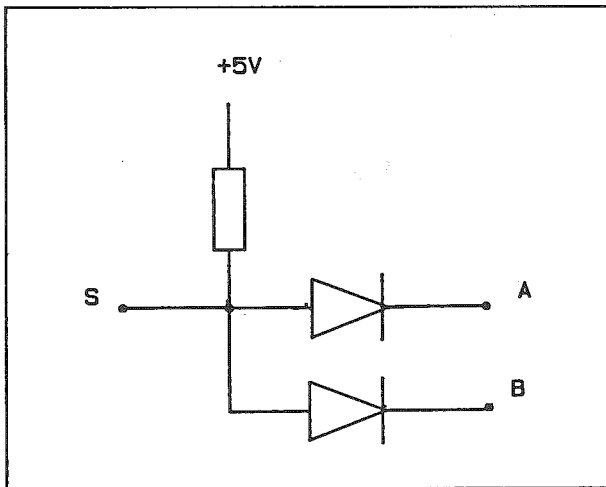
Fig. 2 : Analogie de la fonction "ET" avec un montage d'interrupteurs.

En effet, il faut que tous les contacts soient fermés (à "1") pour que le signal mesurable en S soit égal à "1". Si un seul des contacts n'est pas établi ("0") la tension de sortie S sera nulle.

Il est relativement aisé de réaliser une fonction "ET" électronique ; le montage le plus simple est celui donné par la figure 3.

Il est bien entendu possible d'ajouter plusieurs autres diodes en parallèle et de multiplier ainsi le nombre des entrées. Le principe de fonctionnement est assez simple ; tant que l'une au moins des entrées n'est pas à 0V, aucun courant ne traverse les diodes, la sortie S est reliée directement au +5V à travers la résistance. Si le courant de charge est suffisamment faible, il est pos-

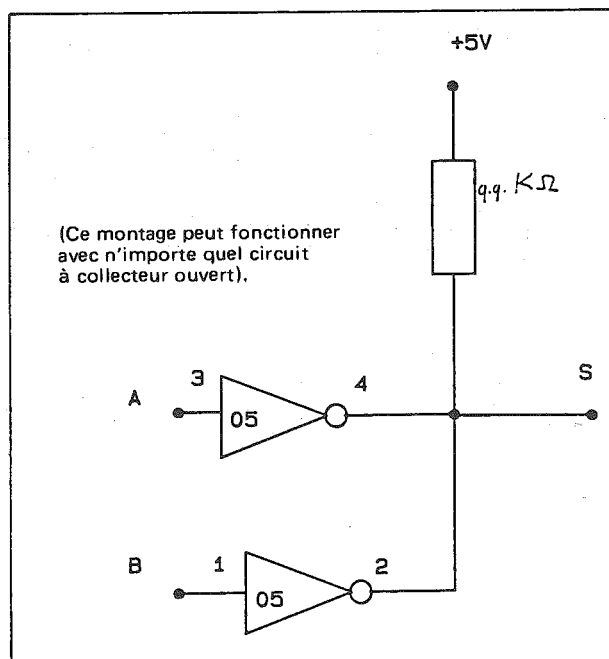
## 12.3 Les fonctions "ET" (AND)



**Fig. 3 :** Montage élémentaire d'une fonction "ET" par diodes.

sible de considérer que  $S = +5V$ .

Quand au contraire l'une des entrées est à 0V, la sortie S est alors reliée à la masse par la diode reliée à cette entrée, à la chute de tension dans la diode près (inférieure à 0,6V). S est alors quasiment égale à 0V.

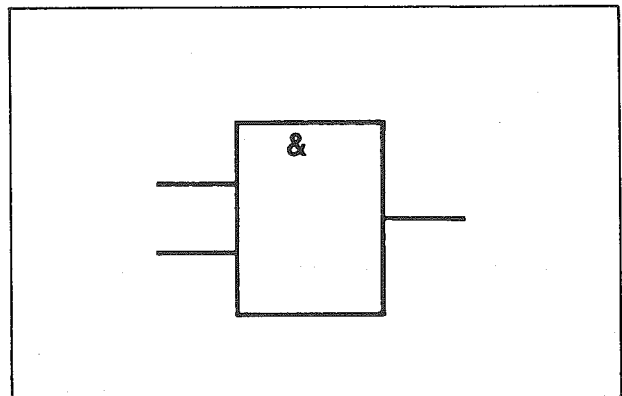


**Fig. 4 :** "ET" câblé entre deux inverseurs à collecteurs ouverts.

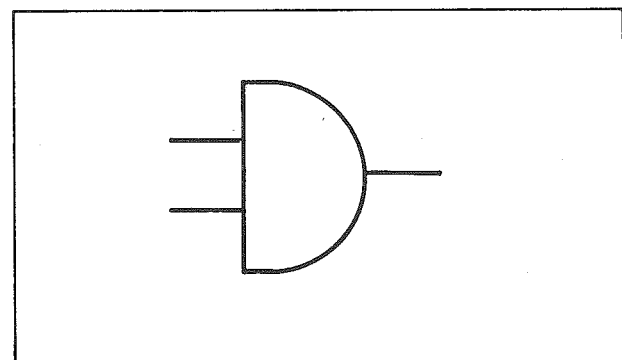
Il existe encore un autre moyen simple pour réaliser une fonction "ET". Si l'on relie entre elles les différentes sorties de circuits à collecteur ouvert (comme le 05 par exemple) l'on obtient alors un "ET" câblé immédiat (Fig. 4).

Si l'une des sorties est à "0", elle force alors l'autre sortie à "0" également. Pour que le signal soit à "1", il faut que les deux sorties soient simultanément à "1". Ce qui correspond bien au tableau de vérité d'une fonction "ET". (*Remarque :* La fonction que nous venons de réaliser ainsi se définit comme :  $S = \bar{A} \cdot \bar{B}$ ).

La représentation de la fonction "ET" est donnée dans la norme française par la figure 5 et dans la norme américaine par la figure 6.



**Fig. 5 :** Représentation d'une porte ET selon la norme européenne.



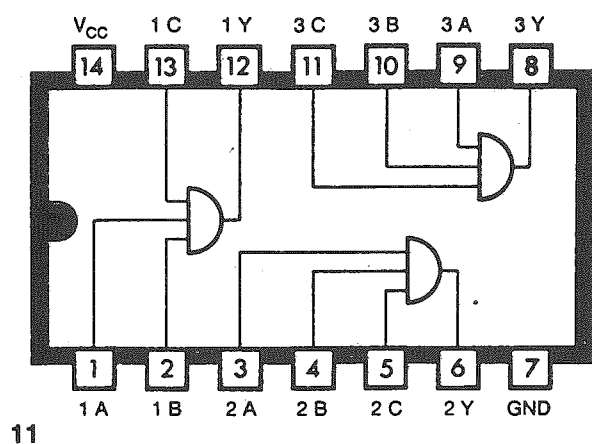
**Fig. 6 :** Représentation d'une porte ET selon la norme américaine.

## 12.3 Les fonctions "ET" (AND)

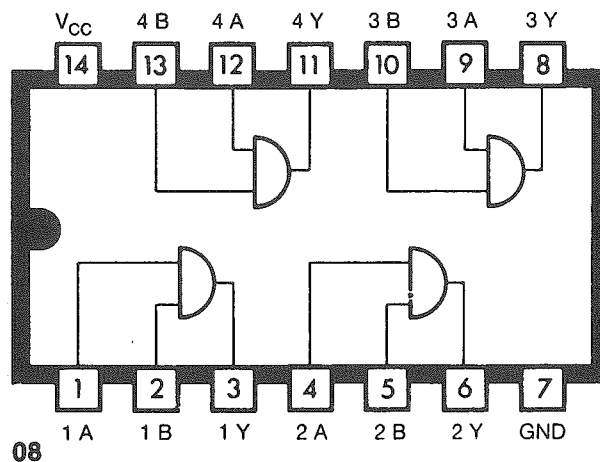
Bien entendu cette fonction "ET" est intégrée sous la forme de circuits comme par exemple : le 08 (quadruple "ET" à deux entrées), le 09 (le même mais avec collecteurs ouverts), le 11 (triple "ET" à 3 entrées), le 15 (identique au 11 mais avec sorties à collecteurs ouverts), le 21 (double "ET" à quatre entrées)...

Les illustrations 7 montrent le brochage de certains de ces circuits.

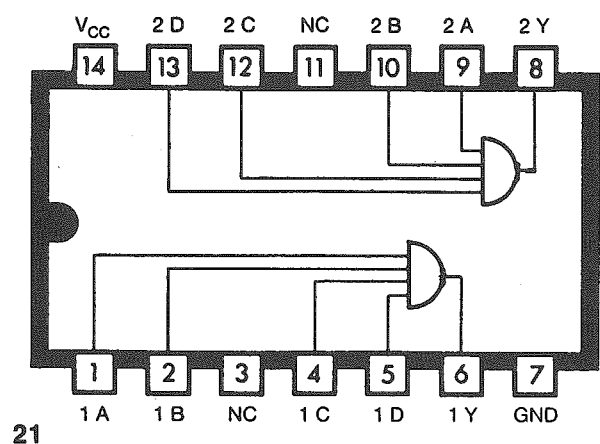
illustration 7 : brochage des circuits : 08, 11, 21



11



08



21

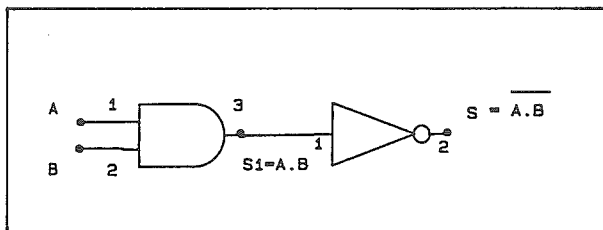
Fig. 7



## 4/12.4

## Fonction "NON ET" (NAND)

Si nous ajoutons à la sortie de notre opérateur "ET" un inverseur (Fig. 1) nous avons alors réalisé un nouvel opérateur, celui d'une fonction "NON ET" (NAND).



**Fig. 1 :** Association d'un opérateur "ET" et d'un inverseur pour constituer un opérateur "NON ET". L'équation de la fonction ainsi créée devient alors :

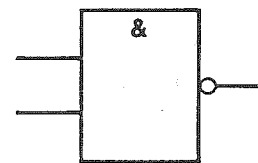
$S = \overline{A.B}$ . Attention il faut prendre garde au fait que :  $\overline{A.B} \neq \overline{A}.B$ .

Le tableau de vérité de la fonction NAND est donné par le tableau de la figure 2 :

Entrées			Sortie
A	B	C	S
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

**Fig. 2 :** Tableau de vérité de la fonction "NON ET".

La fonction NAND a les mêmes propriétés mathématiques que la fonction "ET" (commutative, associative, "0" "absorbant"). Elle est représentée dans la norme française par la figure 3 et dans la norme américaine par la figure 4.



**Fig. 3**



**Fig. 4**

**Fig. 3 et 4 :** Représentation de la fonction "NON ET" dans les normes française et américaine.

La fonction NAND est véritablement la fonction logique de base. Nous verrons qu'il est possible de reconstituer à partir d'elle toutes les autres fonctions élémentaires. D'ores et déjà nous pouvons réaliser un inverseur avec un seul opérateur NAND (Fig. 5) et une fonction "ET" avec deux (Fig. 6).

Vérifions rapidement que cette affirmation est vraie, par exemple pour le montage de la figure 6.

## 12.4 Fonction "NON ET" (NAND)

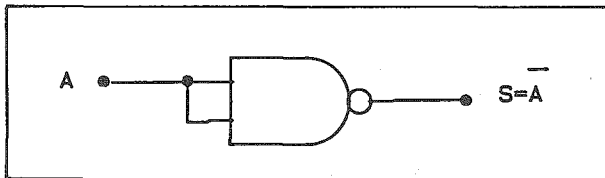


Fig. 5 : Un inverseur avec un opérateur "NON ET".

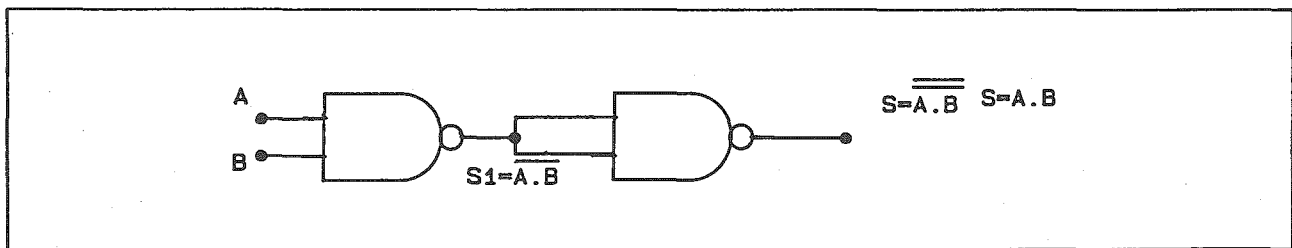


Fig. 6 : Une fonction "ET" réalisée avec deux opérateurs "NON ET".

Nous partons donc des deux signaux A et B. A la sortie de la première Nand (S1) le signal prend l'expression  $S1 = \overline{A.B}$  (passage dans un opérateur "NON ET"). Le passage dans l'inverseur complémente ce signal qui devient alors :  $S = \overline{\overline{A.B}}$ .

Développons cette expression suivant les lois connues de l'algèbre de Boole :

$$\begin{aligned}\overline{\overline{A.B}} &= \overline{\overline{A} + \overline{B}} \text{ (un "ET" complémente devient)} \\ &= A . B \text{ (un "OU") nous avons donc bien} \\ &\text{réalisé une fonction "ET".}\end{aligned}$$

Ces combinaisons de Nand pour obtenir une fonction quelconque ont été très utilisées au début de l'électronique numérique, parce que les circuits intégrés étaient alors rares et chers. Maintenant cela ne conserve guère d'intérêt que dans le cas où l'on désire (essentiellement pour gagner de la place) économiser un boîtier en réalisant une fonction avec des opérateurs Nand disponibles dans les boîtiers déjà utilisés pour réaliser le circuit. Par exemple si l'on a besoin d'une fonction "ET" et qu'il reste deux circuits Nand disponibles, l'on préférera reconstituer le "ET" avec ces deux circuits que d'ajouter un boîtier supplémentaire.

Les circuits intégrés regroupant plusieurs opérateurs Nand sont nombreux ; la figure 7 nous donne le schéma interne de l'un d'entre eux.

Ils existent sous de nombreuses formes, avec un nombre d'entrées varié. Citons par exemple : le banal 00 (quadruple Nand à 2 entrées), le formidable 133 (Nand à 13 entrées), et toute la cohorte des 10 (triple Nand à 3 entrées), 13 (double Nand à 4 entrées à Trigger de Schmitt), les multiples circuits à collecteurs ouverts dont le 22 (double Nand à 4 entrées avec sorties à collecteurs ouverts)...

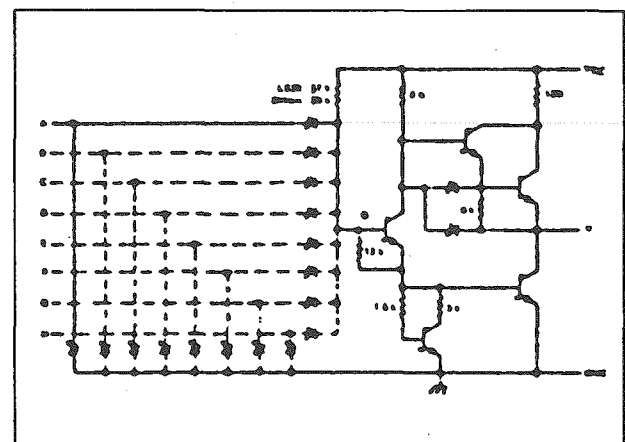


Fig. 7 : Schéma interne d'un 74LS00.



## 12.4 Fonction "NON ET" (NAND)

Le tableau 8 donne la liste, non exhaustive, de ces circuits "NON ET".

Désignation	Référence	Spécificité
Quadruple Nand à 2 entrées	00	
	01	Collecteurs ouverts
	03	Collecteurs ouverts
	26	Tension de sortie importante
	37	Courant de sortie important
	38	Courant de sortie important et collecteur ouverts
	132	Entrées à triggers de Schmitt
Triple Nand à 3 entrées	10	
	12	Collecteurs ouverts
Double Nand à 4 entrées	13	Entrées à trigger de Schmitt
	20	
	22	Collecteurs ouverts
	40	Courant de sortie important
	140	Driver pour impédance 50 Ohms
Nand à 8 entrées	30	
Nand à 13 entrées	133	

Tableau 8 : les différents circuits intégrés "NON ET".

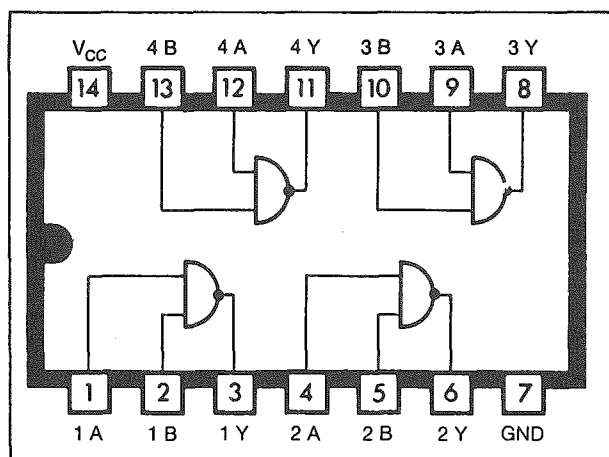


Fig. 9 : Brochage du 74LS00.

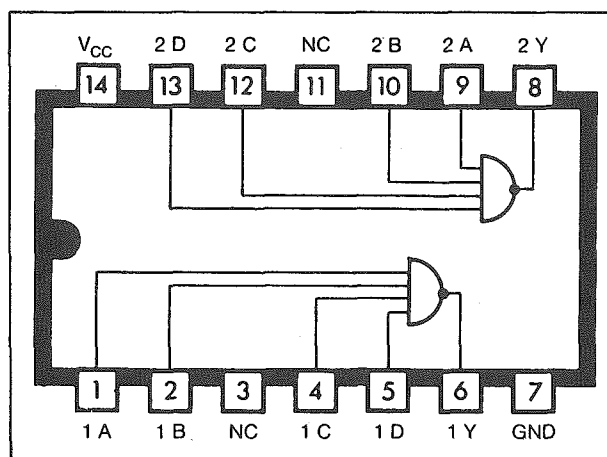


Fig. 10 : Brochage du 74LS22.

## 12.4 Fonction "NON ET" (NAND)

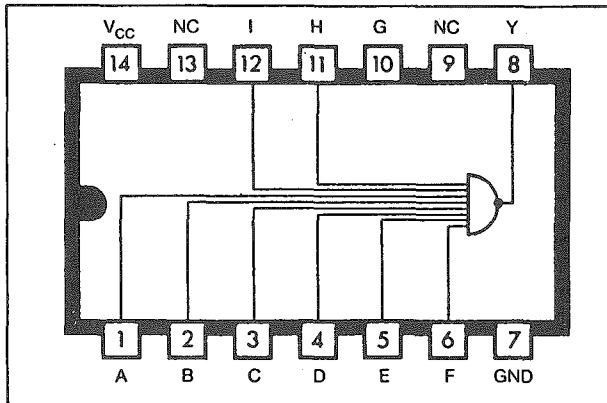


Fig. 11 : Brochage du 74LS30.

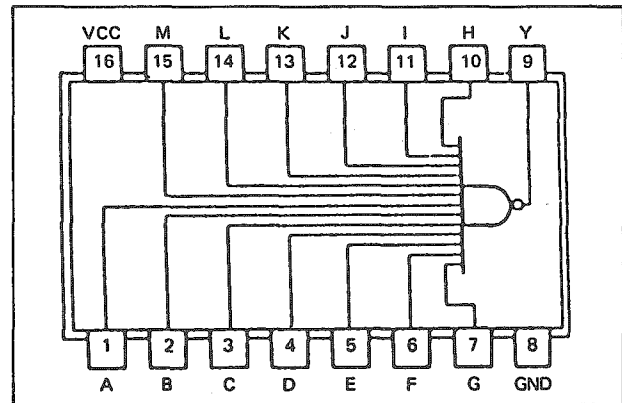


Fig. 12 : Brochage du 74LS133.

*Exemple d'application d'un opérateur "ET"*

Répétiteur de fermeture de contacts

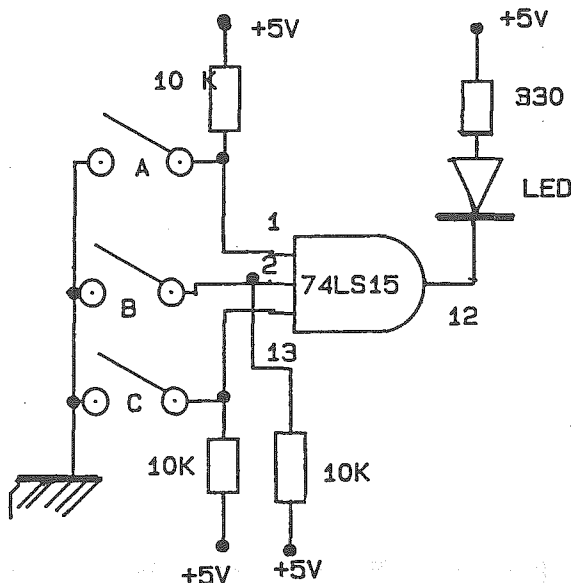


Fig. 13 : Schéma d'application d'un opérateur "ET".

Supposons qu'avant de quitter votre pavillon vous vouliez vérifier que tous les volets du 1<sup>er</sup> étage soient fermés. En les dotant d'un contact, ce montage simple vous indiquera si l'un d'entre eux est ouvert. En effet, il suffit que l'un des contacts soit établi pour que le "0" présent sur l'une des entrées entraîne un "0" en sortie et donc pour que la Led s'éclaire.

*Exemple d'application d'un opérateur "NON ET"*

Montage anti-rebonds

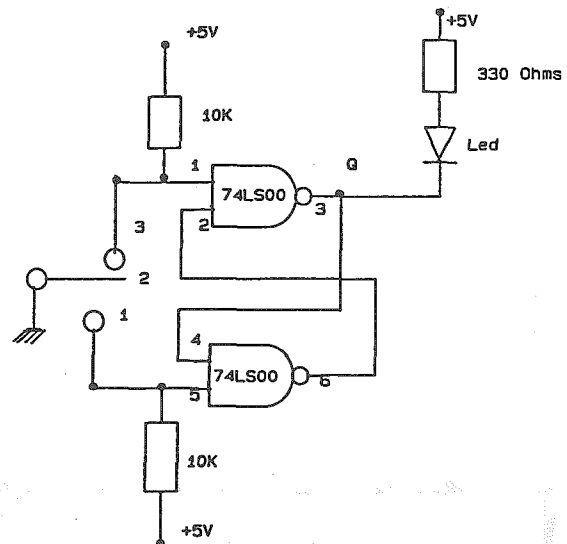


Fig. 14 : Montage anti-rebonds.

Nous assemblons deux circuits Nand d'une façon un peu particulière (nous réalisons en fait une bascule RS).

Ce circuit a pour but de supprimer complètement les oscillations liées au rebonds des contacts

## 12.4 Fonction "NON ET" (NAND)

	1	2	1	2	3	2	3	2	1	2	1
1	1	1	1	1	0	1	0	1	1	1	1
2	0	0	0	0	1	1	1	1	1	1	1
3	0	0	0	0	1	1	1	1	0	0	0
4	0	1	0	1	1	1	1	1	0	0	0
5	0	1	0	1	1	1	1	1	0	1	0
6	1	1	1	1	0	0	0	0	1	1	1

Fig. 15 : Tableau des valeurs prises pendant le cycle.

mécaniques des interrupteurs. Nous allons en étudier de plus près le fonctionnement. Nous supposons que l'interrupteur va prendre successivement les valeurs 1 2 3 2 1, mais que du fait des rebonds le cycle réel est 1 2 1 2 3 2 3 2 1 2 1 c'est-à-dire un rebond au moins pour chacun des états stables.

Faisons un tableau des valeurs prises par les différentes entrées et sorties au cours du cycle complet (Fig. 15).

Au départ l'interrupteur en position 1 force à "0" l'entrée 5, ce qui implique que quelle que soit la valeur de l'entrée 4, 6 est à "1", et donc que 2 est à "1" et comme 1 est elle-même à "1", 3 est à "0". Quand l'interrupteur est en position 2 (aucun contact) l'entrée 5 passe alors à "1" mais comme l'entrée 4 est à "0", la sortie 6 reste à "1". Les entrées 1 et 2 étant toutes deux à "1",

la sortie 3 conserve la valeur "0". L'on continuerait ainsi le raisonnement pour le cycle complet.

Traçons le chronogramme\* de la sortie Q en fonction de la position de l'interrupteur (c'est-à-dire la valeur prise par la sortie 6 suivant la position 1, 2, ou 3 de l'interrupteur).

Nous pouvons voir ainsi aisément qu'indépendamment des multiples rebonds, la sortie Q reste stable et nous délivre un signal parfaitement "propre". Ce montage correspond donc bien à ce que nous en attendions, il filtre les rebonds mécaniques de l'interrupteur.

*Remarque :* La Led placée en sortie nous permet de visualiser le changement d'état de la sortie 6.

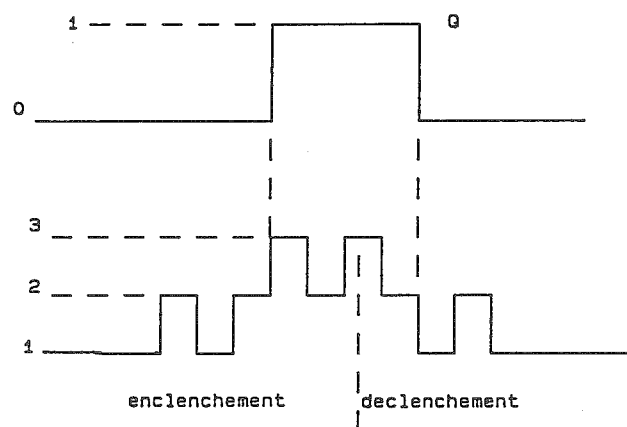


Fig. 16 : Chronogramme de la sortie Q en fonction de la position de l'interrupteur.



## 4/12.5

## Les fonctions "OU" (OR)

Comme les fonctions "ET", les fonctions "OU" sont des fonctions élémentaires très utilisées en électronique numérique. Elles s'appliquent également sur deux opérandes ou plus.

La fonction de base est la fonction "OU" (OR en anglais) elle est notée par le signe +.

$$S = A + B \text{ l'on dit A ou B}$$

Comme la fonction "ET" la fonction "OU" est :

commutative

$$S = A + B = B + A$$

associative  $S = (A + B) + C = A + (B + C)$

Son tableau de vérité est donné par la figure 1.

Entrées			Sortie
A	B	C	S
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

Fig. 1 : Tableau de vérité de la fonction "OU".

Il est important de remarquer que la fonction "OU" est distributive sur la fonction "ET" et réciproquement ce qui revient à dire que :

$$1) A + (B \cdot C) = (A + B) \cdot (A + C)$$

$$2) A \cdot (B + C) = (A \cdot B) + (A \cdot C)$$

Cette propriété est particulièrement intéressante notamment pour simplifier les équations.

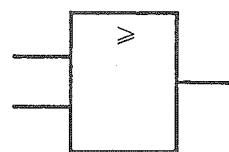


Fig. 1 : Norme européenne.



Fig. 2 : Norme américaine.

Fig. 2 : Représentation de la fonction "OU" dans les normes française et américaine.

De même que le "0" était "absorbant" pour la fonction "ET", le "1" l'est pour la fonction "OU". C'est-à-dire que quelles que soient les valeurs prises par les autres entrées, si l'une seule d'entre elles est à "1", la sortie est à "1".

Notons également que pour la fonction "OU"  $A + \bar{A} = 1$  : une fonction "OU" entre un signal et son inverse donne un résultat toujours égal à "1".

Comme pour la fonction "ET", il est possible de trouver une analogie avec un montage d'interrupteurs (Fig. 3).

Il suffit que l'un des contacts soit à "1" (fermé) pour que le signal mesurable en S soit égal à "1" même si les autres interrupteurs sont à "0" (ouverts).

## 12.5 Les fonctions "OU" (OR)

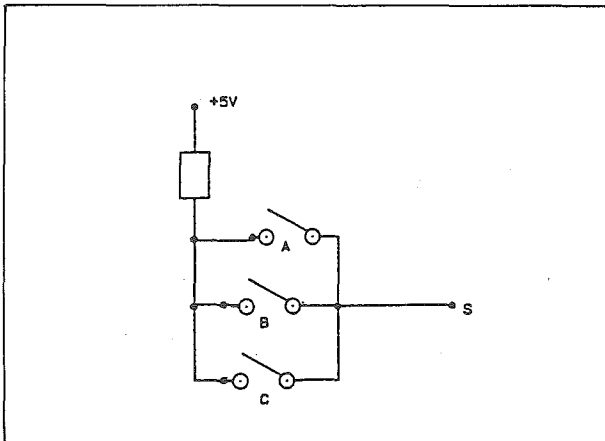


Fig. 3 : Analogie d'un montage à interrupteurs avec une fonction "OU".

Il est relativement simple de réaliser un "OU" électronique avec deux diodes (Fig. 4).

Bien entendu il est possible d'ajouter d'autres diodes en parallèle sur les premières pour multiplier le nombre des entrées. Le principe de fonctionnement est le suivant :

Lorsque aucune des entrées n'est à "1", aucun courant ne traverse ni les diodes, ni la résistance, donc S est directement à la masse. Si l'une des entrées passe à "1" (+5V) la diode correspondante est alors traversée par un courant. Sur la sortie S l'on mesure une tension égale à la ten-

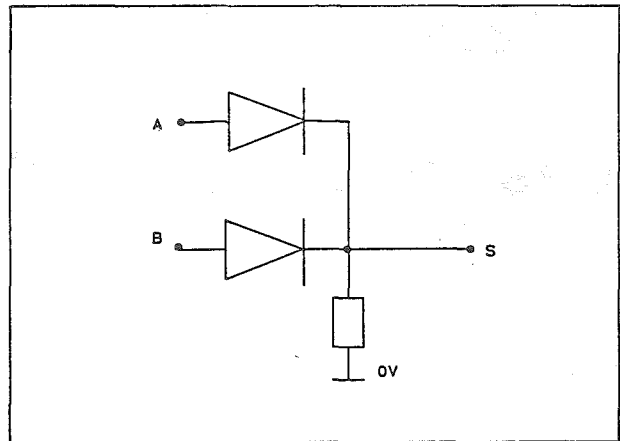


Fig. 4 : Montage des deux diodes réalisant une fonction "OU".

sion de l'entrée moins la tension de seuil de la diode. Si le courant dans la sortie est suffisamment faible comparé à celui qui traverse la résistance, il est alors possible de considérer que :  $S = "1"$ .

Même si l'une des autres entrées est à "0", la diode empêche toute "fuite" du courant dans cette entrée.

Il n'existe qu'un seul circuit intégré courant réalisant cette fonction, c'est le 32 (quadruple "OR" à deux entrées) (Fig. 5). La figure 6 nous permet de voir que le schéma interne est déjà plus compliqué que celui du 00 ou du 08.

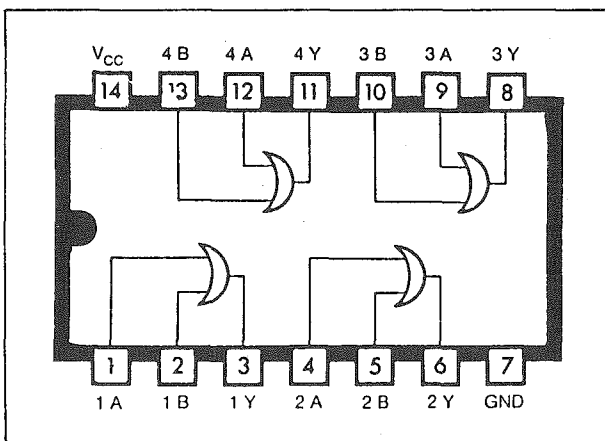


Fig. 5 : Brochage du 74LS32.

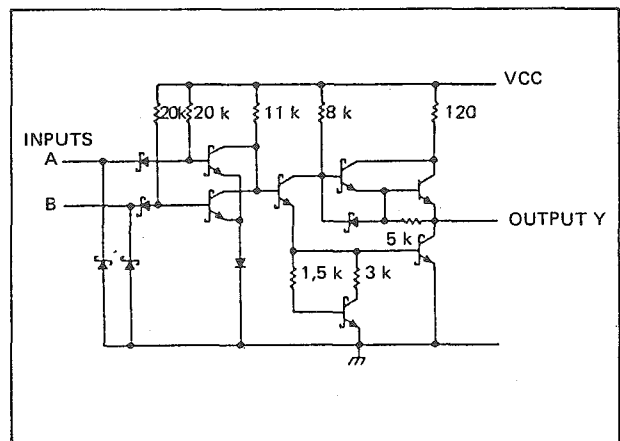


Fig. 6 : Schéma interne du 74LS32.

## 4/12.6

## Fonction "NON OU" (NOR)

Si l'on ajoute à la sortie de l'opérateur "OU" un inverseur (Fig. 1) l'on réalise alors une nouvelle fonction : la fonction "NON OU" (NOR en anglais).

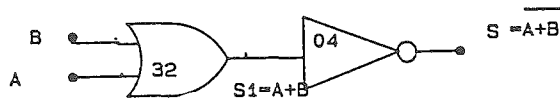


Fig. 1 : Une fonction "NON OU" en ajoutant un inverseur à une fonction "OU".

La représentation de cette fonction "NON OU" est donnée dans la norme Française par la figure 2 et dans la norme Américaine par la figure 3.

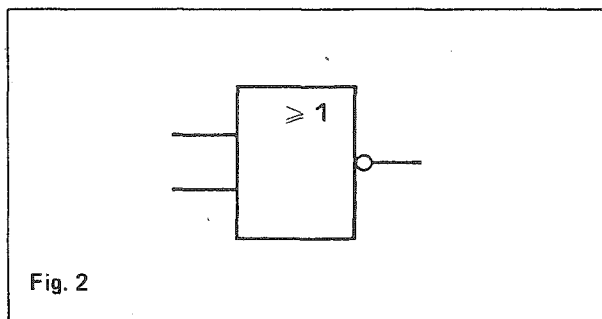


Fig. 2

Le tableau de vérité de la fonction "NOR" découle directement de celui de la fonction "OU" puisqu'il suffit de complémentar les sorties (Fig. 4).

Entrées			Sortie
A	B	C	S
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	0

Fig. 4 : Tableau de vérité de la fonction "NON OU" ("NOR").

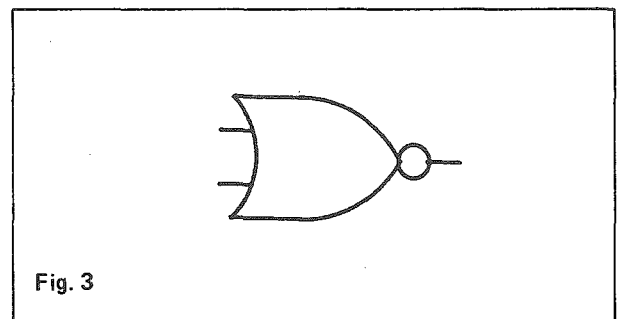


Fig. 3

Fig. 2 et 3 : Représentation d'un opérateur "NON OU" dans les normes française et américaine.

## 12.6 Fonction "NON OU" (NOR)

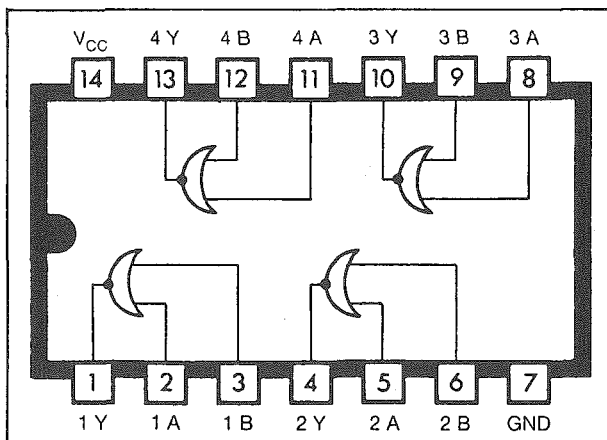


Fig. 5 : Brochage du 74LS02.

Cette fonction s'écrit logiquement :  $S = \overline{A + B}$   
Ici aussi il faut prendre garde au fait que :

$$A + B \neq \overline{A} + \overline{B}$$

La fonction conserve les propriétés de la fonction "OU" (commutativité, associativité, distributivité réciproque sur les fonctions "ET").

Contrairement au "OU", il existe de nombreux circuits intégrés permettant de réaliser la fonction "NOR" : le 02 (quadruple "OR" à deux entrées), le 33 identique au 02 mais dont les sorties sont à collecteurs ouverts, le 27 (triple "NOR" à trois entrées)...

Remarquons au passage que sur tous ces circuits, le brochage de chaque porte est différent de celui des fonctions "ET" ou de la fonction "OU" que nous avons vu jusqu'à présent. En effet, les sorties du 02 par exemple sont en pattes 1, 4, 10, 13 alors que celles d'un 00 ou d'un 32 sont en 3, 6, 8, 11.

Il est bien entendu possible de réaliser des fonctions "OU" à partir d'opérateurs "Nand".

Commençons par chercher un montage qui réalise la fonction "OU" : en partant de  $S = A + B$  ; nous devons arriver à une expression ne faisant apparaître que des fonctions "Nand" et des inverseurs.

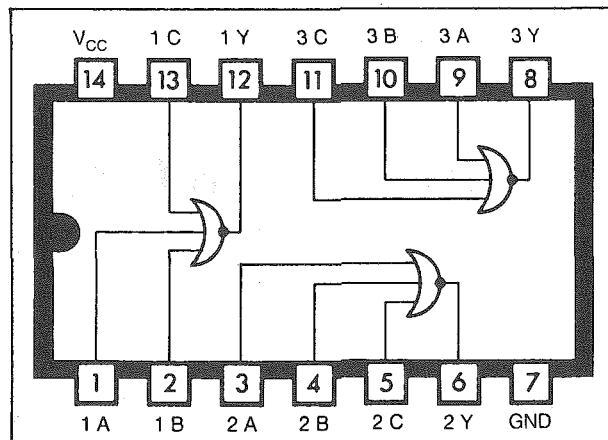


Fig. 6 : Brochage du 74LS27.

La solution est quasi immédiate en utilisant le théorème de Morgan :

$S = A + B$  ; si nous complétons deux fois l'expression nous ne modifions pas la valeur :  $S = \overline{\overline{A + B}}$  ; en développant la 1<sup>re</sup> complémentation :

$S = \overline{A + B}$  ; nous arrivons bien à une fonction "Nand" entre deux valeurs de signaux inversés et nous savons qu'il est possible d'utiliser une porte "Nand" en guise d'inverseur. Nous avons donc atteint notre but, ce qui nous donne le schéma de la figure 7.

De même, nous recherchons un montage avec des "NON ET", équivalent à un opérateur "Nor".

Nous partons donc de :  $S = \overline{A + B}$  ; en utilisant à nouveau Morgan, nous développons rapidement :

$S = \overline{A + B} = \overline{\overline{\overline{A + B}}} = \overline{\overline{A} \cdot \overline{B}}$  ; notre objectif est à nouveau atteint ; c'est l'inverse d'une fonction "Nand" entre deux signaux inversés. Ce qui nous donne donc le montage de la figure 8.

Comme nous l'avons déjà dit, ces astuces ne sont guère plus employées que pour gagner une porte quand il reste des "Nand" disponibles. Parfois aussi pour permettre d'éventuelles corrections



## 12.6 Fonction "NON OU" (NOR)

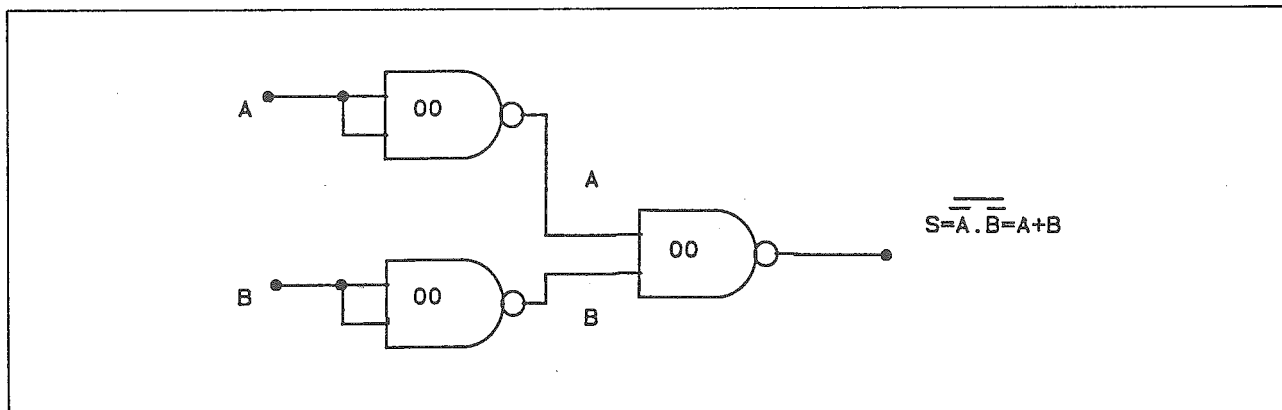


Fig. 7 : Montage de trois opérateurs "NON ET" équivalent à un opérateur "OU".

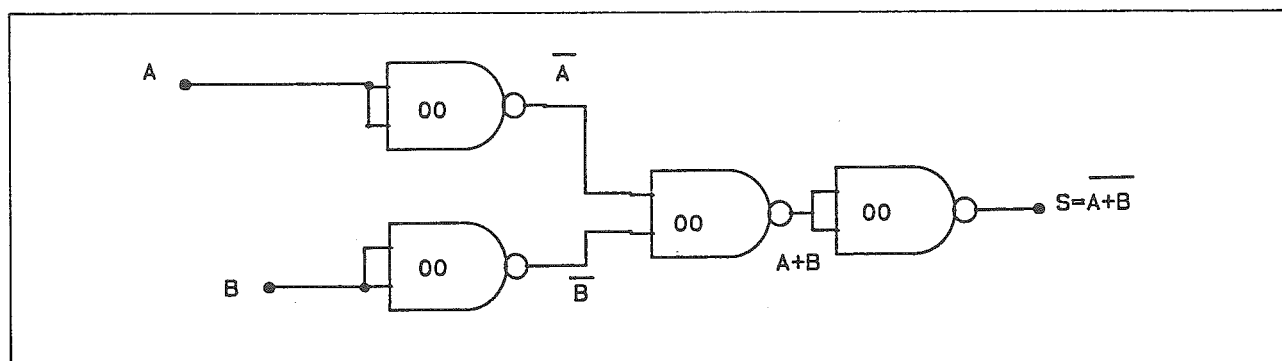


Fig. 8 : Montage à 4 "Nand" équivalent à un opérateur "Nor".

nécessitant une porte quelconque, on ajoute un boîtier de "NON ET" supplémentaire ce qui permettra cette modification quel que soit l'opéra-

teur nécessaire, sans avoir à apporter de modification au circuit imprimé.



## 4/12.7

# Un “OU” tout particulier : Le OU EXCLUSIF (XOR en anglais)

Cette fonction “OU” a ceci de particulier que, lorsque les deux entrées de l'opérateur sont au même état, la sortie est “0”. C'est de là que vient son nom d' “OU EXCLUSIF” puisqu'un état “exclut” l'autre pour que la sortie soit à “1”. La table de vérité de cette opération est donc la suivante (Fig. 1).

Entrées		Sortie
A	B	S
0	0	0
0	1	1
1	0	1
1	1	0

Fig. 1 : Table de vérité de la fonction “XOR”.

L'équation de cette fonction est exprimable par la relation :

$$S = \bar{A} B + A \bar{B} \text{ qui est généralement notée } S = A \oplus B,$$

les deux entrées de l'opérateur étant rigoureusement identiques.

La représentation schématique de la fonction “OU” EXCLUSIF” est très proche de celle d'une fonction “OU” classique, mais l'on ajoute à l'entrée un trait supplémentaire pour préciser

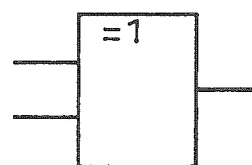


Fig. 2

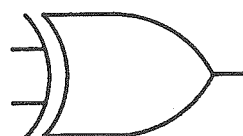


Fig. 3

Fig. 2 et 3 : Représentation d'un “XOR” dans les normes Française et Américaine.

que la fonction est exclusive. Les représentations des figures 2 et 3 montrent comment un “XOR” est représenté dans les normes française et américaine.

Ce type de fonction est très employé notamment dans des applications de comparaisons de données.

Le tableau de vérité et l'équation se compliquent très vite si l'on rajoute des entrées. Déjà pour trois entrées, l'équation de la fonction est :

### 12.7 Un "OU" tout particulier : Le OU exclusif (XOR en anglais)

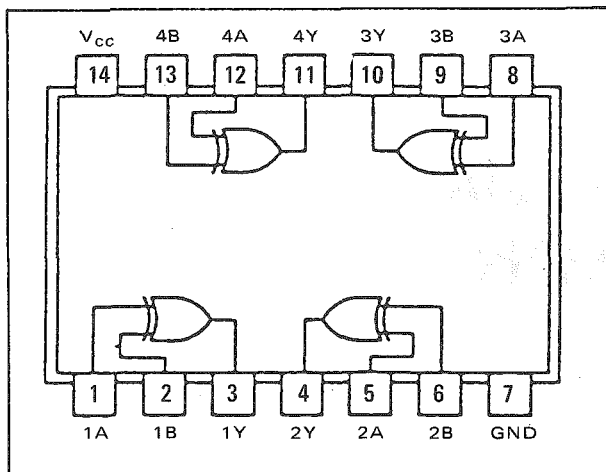


Fig. 4 : Brochage du 74LS86.

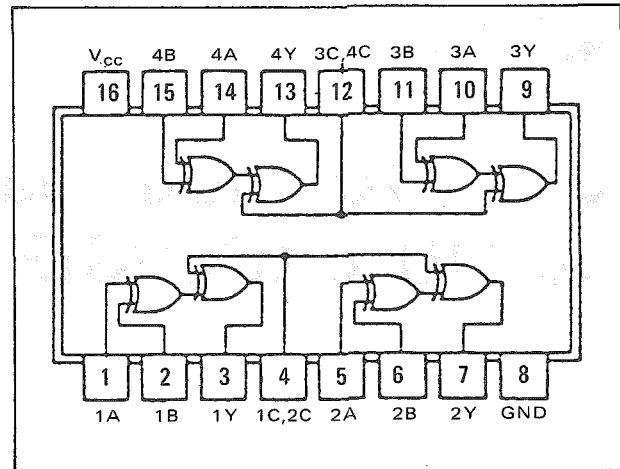


Fig. 5 : Brochage du 74LS135.

$$S = A \oplus B \oplus C = \overline{A}\overline{B}C + \overline{A}B\overline{C} + A\overline{B}\overline{C}$$

Il existe plusieurs circuits intégrés élémentaires réalisant un "XOR" à deux entrées. Ce sont le célèbre 86, mais aussi le 136, 186... Il existe également un circuit intégré qui réalise une fonction "OU EXCLUSIF" à trois entrées, c'est le 135, il répond à l'équation donnée ci-dessus.

Comme pour les autres fonctions que nous avons vues il est possible de réaliser un "XOR" uniquement avec des opérateurs "NON ET".

C'est assez rapide pour un "OU EXCLUSIF" à deux entrées, en utilisant l'équation :

$$S = \overline{A}B + A\overline{B}$$

Posons intuitivement le "OU" entre les deux termes comme le montage de "Nand" équivalent que nous avons déjà vu auparavant, la fonction "ET" entre les signaux A et B est évidente, nous arrivons donc ainsi au schéma à cinq opérateurs "NON ET" de la figure 6.

Vérifions, en reconstituant le tableau de vérité de cette fonction, que nous ne nous sommes pas

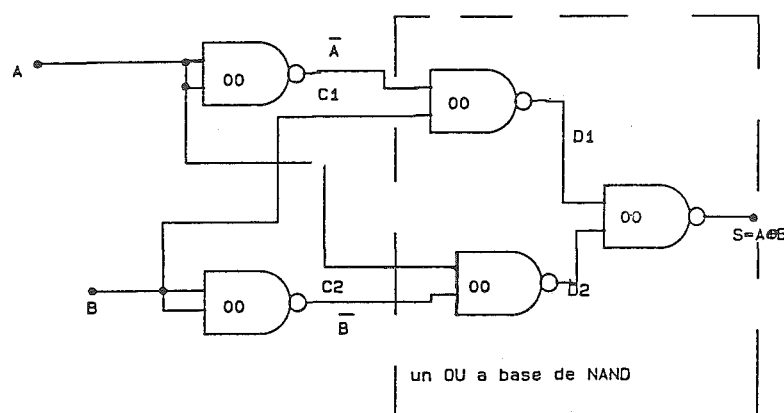


Fig. 6 : Schéma équivalent "intuitif" d'un opérateur "XOR".

### 12.7 Un "OU" tout particulier : le OU exclusif (XOR) en anglais

trompés. Il n'y a que quatre combinaisons possibles en entrées. N'oublions pas, pour simplifier le raisonnement, que "0" est "absorbant" pour la fonction "Nand".

A	B	C <sub>1</sub>	C <sub>2</sub>	D <sub>1</sub>	D <sub>2</sub>	S
0	0	1	1	1	1	0
0	1	1	0	0	1	1
1	0	0	1	1	0	1
1	1	0	0	1	1	0

Fig. 7 : Tableau de vérité du schéma de la fig. 6.

En ne considérant que les colonnes A, B et S nous voyons que nous avons bien reconstitué un "XOR". Cette méthode empirique nécessite cinq opérateurs, regardons d'un peu plus près le montage à quatre "NON ET" de la figure 8.

Reconstituons la table de vérité comme nous l'avons déjà fait pour le schéma de la figure 8. Si l'on ne tient compte que des colonnes A, B, S, l'on retrouve également la table de vérité d'un "XOR". Ce montage est donc préférable à celui de la figure 8 puisqu'il utilise un opérateur de moins.

Fig. 9 : Tableau de vérité du schéma de la fig. 8.

A	B	C	D <sub>1</sub>	D <sub>2</sub>	S
0	0	1	1	1	0
0	1	1	1	0	1
1	0	1	0	1	1
1	1	0	1	1	0

Comme toutes les fonctions logiques le "OU EXCLUSIF" existe également en sortie complémentée, il devient alors un "NON OU EXCLUSIF" (XNOR). Sa représentation est alors la suivante :

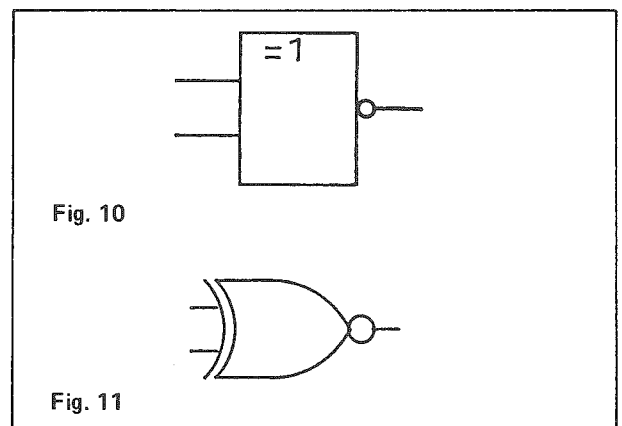


Fig. 10 et 11 : Représentation d'un "NON OU EXCLUSIF" dans les normes française et américaine.

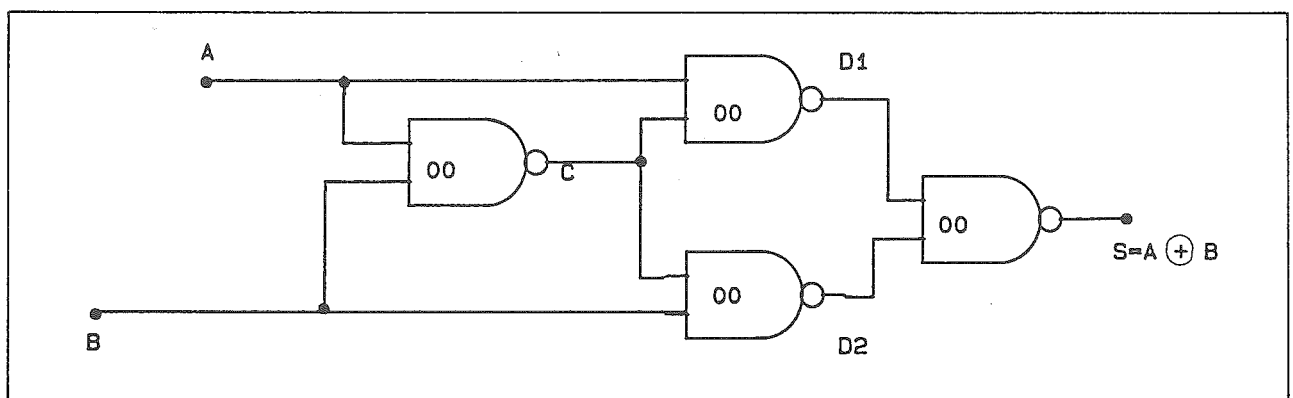


Fig. 8 : Schéma d'un "OU EXCLUSIF" équivalent à quatre "NON ET".

### 12.7 Un "OU" tout particulier : le OU exclusif (XOR) en anglais

Le circuit intégré qui réalise cette fonction est le 266 (quadruple "NON OU EXCLUSIF" à deux entrées sorties à collecteurs ouverts).

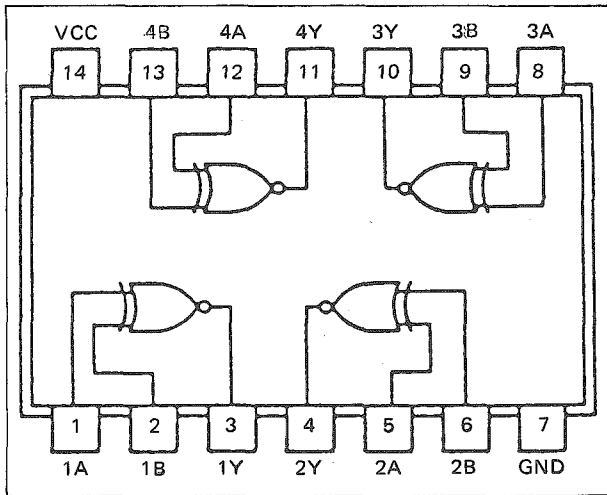


Fig. 12 : Brochage du 74LS266.

*Exemple d'application avec des montages NOR.*

Réalisons le montage de la figure 13 :

Quand les Leds sont allumées, elles indiquent un niveau "1". Traçons le tableau de vérité de ce montage et nous découvrirons que nous avons réalisé une fonction "NON OU EXCLUSIF".

*Montage d'application avec des "XOR et OR" :  
un comparateur binaire (Fig. 14)*

Les exemples d'applications ne manquent pas où l'on a besoin de comparer une information par rapport à une donnée de référence. Ainsi, l'on pourrait imaginer une porte dont l'ouverture serait commandée par une combinaison d'interrupteurs, toute mauvaise combinaison n'ouvrant pas la porte et déclenchant le cas échéant une alarme. Bien entendu, il faudrait plus de quatre entrées pour augmenter le nombre des combinaisons possibles (quatre entrées, 16 possibilités ; huit entrées 256 possibilités, seize entrées 65 536 possibilités). La seule combinaison qui réalisera un "0" en sortie est encodée sur les

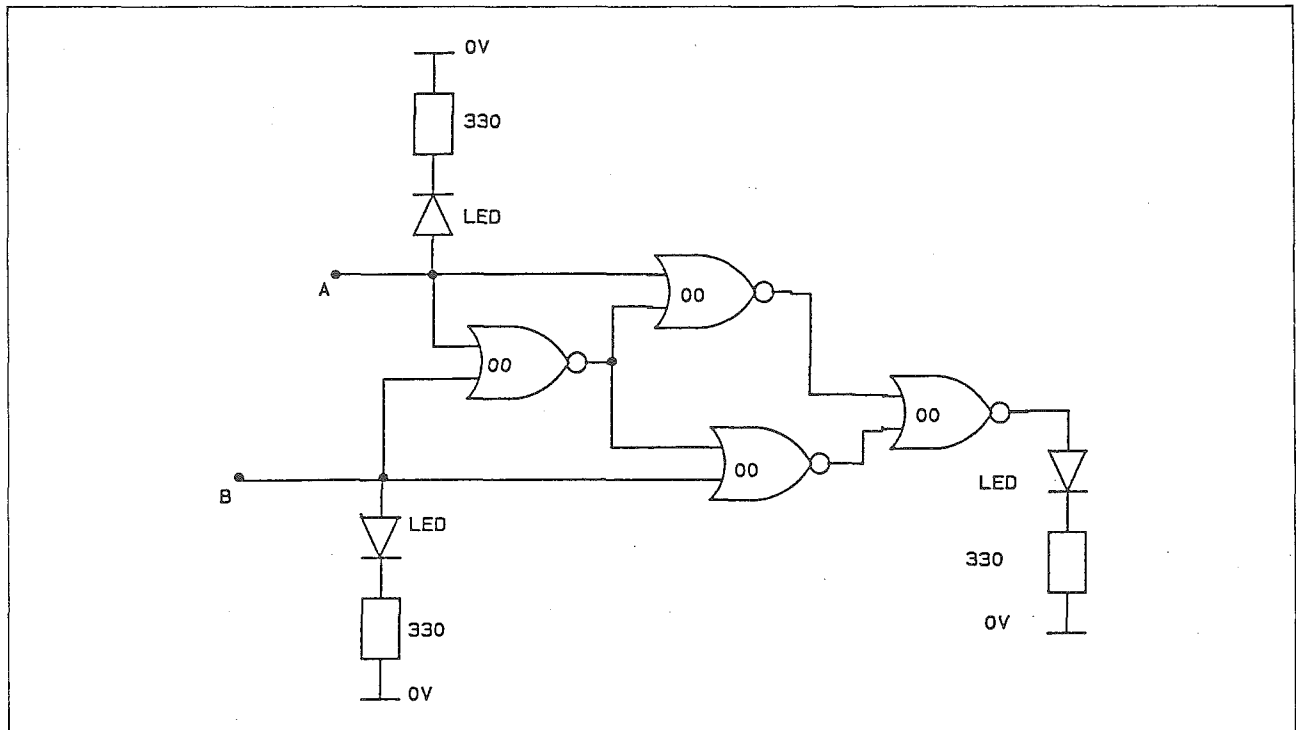


Fig. 13 : Montage d'application avec des NOR.

### 12.7 Un "OU" tout particulier : le OU exclusif (XOR) en anglais

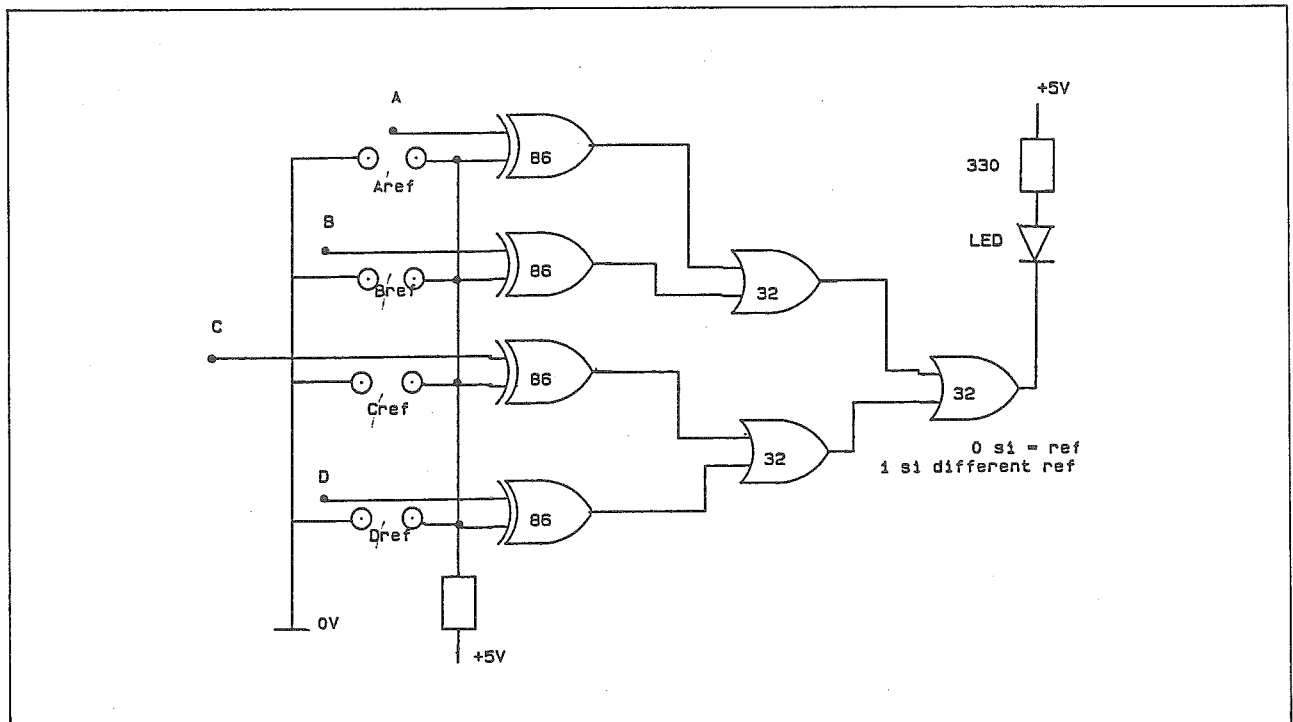


Fig. 14 : Comparateur binaire.

entrées du 86, par exemple, avec un commutateur digital, ce qui permet de la modifier à volonté. Si une seule des entrées est différente de ce qui est codé, la sortie correspondante est alors à "1" et ce "1" va se propager jusqu'à la sortie et empêcher la commande d'ouverture (dans notre montage d'essai, la Led ne s'allume pas). En revanche si toutes les entrées sont conformes au codage, alors seuls des "0" sont transmis et l'ouverture est commandée (la Led s'allume.) En remplaçant notre Led par un relais, il est aisé de commander un électro-aimant.

#### Encodage d'une équation quelconque

Avec les opérateurs que nous avons déjà vus, il nous est maintenant possible d'encoder n'importe quelle fonction logique. Essayons de câbler par exemple l'équation correspondant au décodage d'une adresse de microprocesseur. Prenons au hasard l'adresse indiquée par la fig. 15.

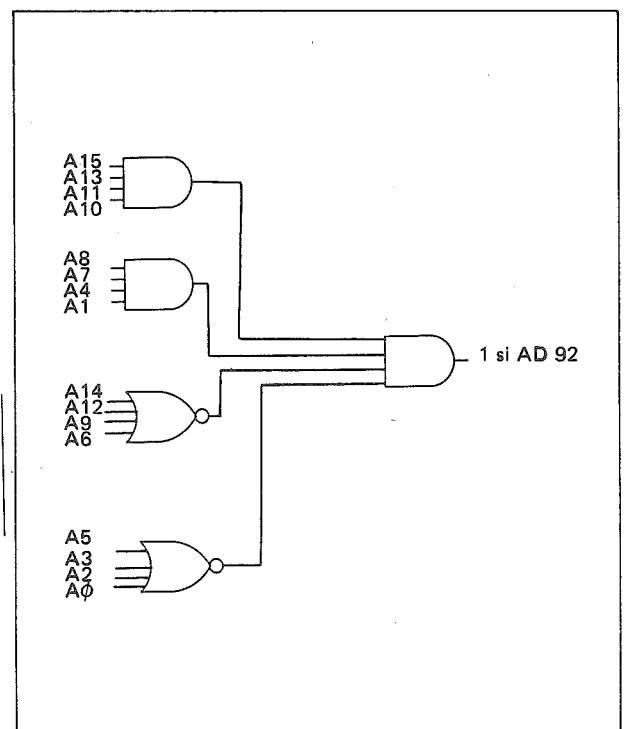


Fig. 15 : Décodage de l'adresse.

### 12.7 Un "OU" tout particulier : le OU exclusif (XOR) en anglais

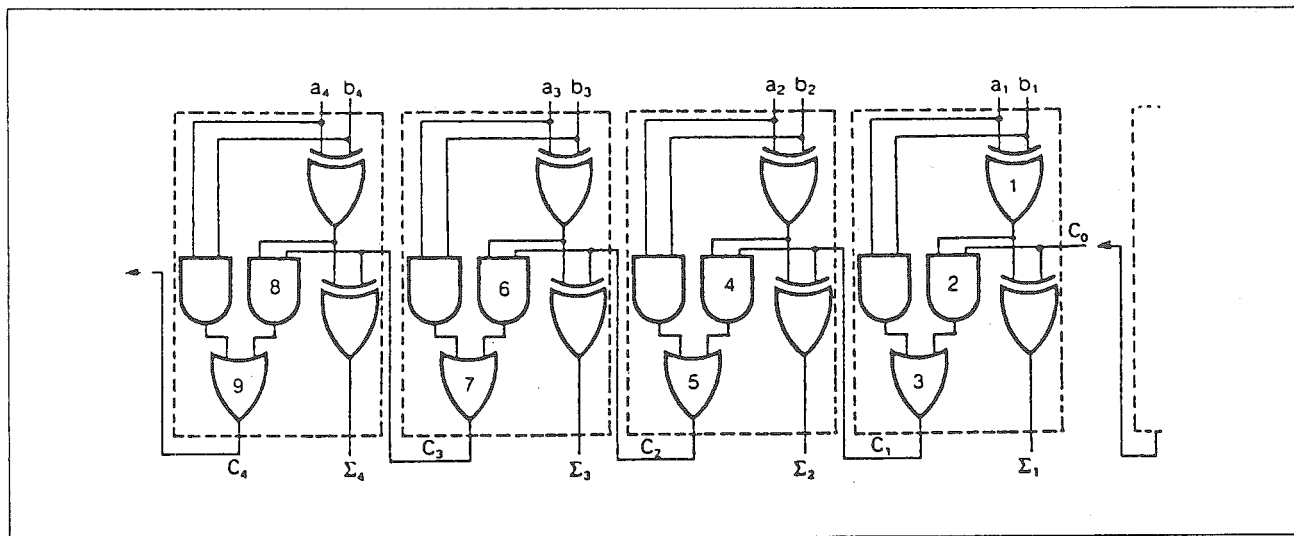


Fig. 16 : Additionneur binaire à 4 bits.

Nous pouvons aussi assembler des portes entre elles pour constituer des fonctions plus complexes. Regardons par exemple le fonctionnement de cet additionneur binaire 4 bits à deux entrées. Cet additionneur peut être mis en cascade pour réaliser une addition sur 8, 12 ... bits.

Nous voyons qu'il est constitué par un module d'addition binaire sur 1 bit reproduit quatre fois. Le fonctionnement de ce module est le suivant :

Négligeons pour le moment l'entrée de la retenue amont  $C_0$  et supposons que ce signal est à 0. Si les entrées  $A_1$  et  $B_1$  sont toutes deux à 0, la sortie de la porte 1 est à 0 et comme  $C_0$  est à 0, la sortie  $\Sigma_1$  somme des deux bits  $A_1$  et  $B_1$  est à 0. De même la sortie de la retenue  $C_1$  est à 0 puisque les entrées des deux Nand sont toutes à 0 et donc que les deux entrées de la Or sont à 0. Si l'une des entrées  $A_1$  ou  $B_1$  est à 1 et l'autre à 0, la sortie de la porte 1 est à 1 et comme  $C_0$  est à 0, la sortie  $\Sigma_1$  somme des deux bits  $A_1$  et  $B_1$  est à 1. La sortie de la retenue  $C_1$  est à 0

puisque les sorties des deux Nand sont toutes à 0 (le bit à 1 est neutralisé en entrée de la Nand par l'autre entrée qui est, elle, à 0) et donc les deux entrées de la Or sont à 0.

Si les entrées  $A_1$  et  $B_1$  sont toutes deux à 1, la sortie de la porte 1 est à 1 et comme  $C_0$  est à 0 la sortie  $\Sigma_1$  somme des deux bits  $A_1$  et  $B_1$  est à 1. Par contre la sortie de la retenue  $C_1$  est à 1 puisque les deux entrées d'un des deux Nand sont toutes deux à 1 et donc qu'au moins une des entrées de la Or est à 1. Une retenue est alors transmise à l'étage supérieur.

Dans le cas où le signal  $C_0$  est à 1 (retenue de l'étage précédent) il vient s'ajouter aux deux bits  $A_1$  et  $B_1$ . Si un seul des bits  $A$  ou  $B$  est à 1, combiné avec le bit de retenue  $C_0$ , il provoquera une retenue à 1 et une somme  $\Sigma_1$  de 0. Si les deux bits  $A$  et  $B$  sont à 1, combinés avec la retenue  $C_0$  à 1, la somme  $\Sigma_1$  sera à 1 et une retenue transmise en  $C_1$ .



## 4/12.8

## Les portes complexes

## Les portes multifonctions

Pour simplifier la mise en oeuvre d'équations simples mais comportant plusieurs opérateurs, les constructeurs de circuits intégrés ont développé des modèles spéciaux de circuits qui regroupent dans le même boîtier plusieurs fonctions élémentaires différentes.

Il est ainsi facile de trouver des "NON OU ET" de toutes sortes, qui permettent grâce à un seul boîtier de réaliser par exemple la fonction :

$$Y = \overline{ABCD} + EF + GHI + JK$$

qui correspond alors à l'équation d'un 7465 (Fig. 1).

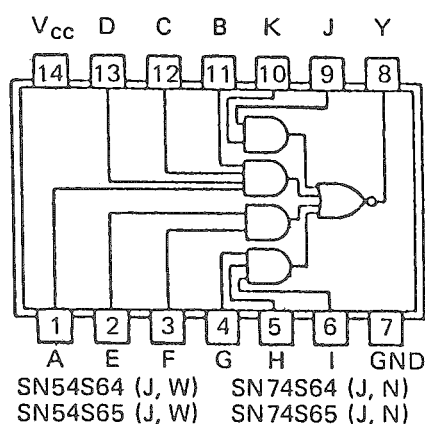


Fig. 1 : Brochage du 7465.

De nombreux modèles de ces circuits sont disponibles, permettant de réaliser des équations diverses comme le montre le tableau 1, page suivante.

Il est important de faire attention, quand l'on souhaite utiliser un circuit de ce type, à la famille technologique à laquelle il appartient (S, H, L, LS...). En effet, les équations et les brochages des circuits de même références génériques peuvent être différents ; la figure 2 nous en fournit un exemple avec le 7454 et le 74LS54.

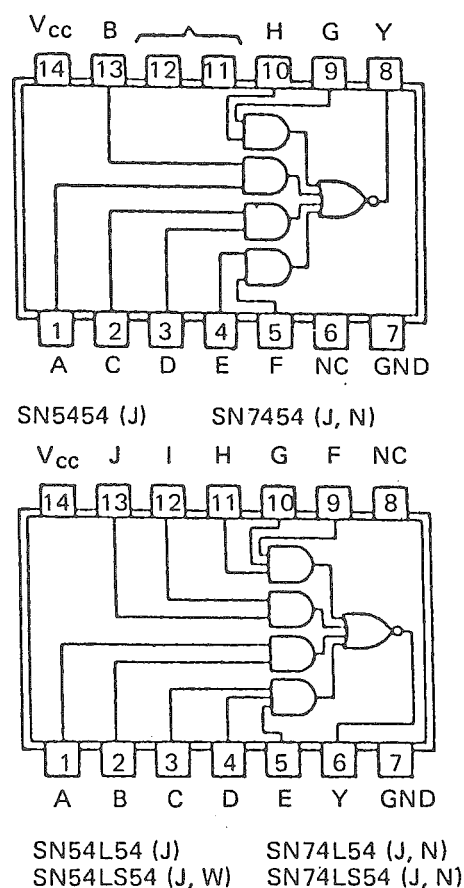


Fig. 2 : Brochages du 7454 et du 74LS54.

## 12.8 Les portes complexes

Equation	Référence	Remarque
$Y = AB + CD + X$	7450	une des portes est "expandable (1)"
$Y = \overline{AB + CD}$	74(N,H,S)51	
$1Y = \overline{(1A,1B,1C) + (1D,1E,1F)}$		
$2Y = \overline{(2A,2B) + (2C + 2D)}$	74(L,LS)51	
$Y = AB + CDE + FG + HI + X$	74H52	ce circuit est "expandable (1)"
$Y = \overline{AB + CD + EF + GH + X}$	7453	ce circuit est "expandable (1)"
$Y = \overline{AB + CD + EFG + HI + X}$	74H53	ce circuit est "expandable (1)"
$Y = \overline{AB + CD + EF + GH}$	7454	
$Y = \overline{AB + CD + EFG + HI}$	74H54	
$Y = \overline{AB + CDE + FGH + IJ}$	74(L,LS)54	
$Y = \overline{ABCD + EFGH + X}$	74H55	ce circuit est "expandable (1)"
$Y = \overline{ABCD + EFGH}$	74(L,LS)55	
$Y = \overline{ABCD + EF + GHI + JK}$	7464	

1) Le mot anglais "expandable" signifie expansible.

**Tableau 1 :** Les différents circuits multifonctions.

### Les circuits expansibles ("expandable")

Dans le même souci, les constructeurs ont envisagé le cas où de nombreuses variables pouvaient agir sur un signal et ils ont créé les circuits "expandable" (que l'on pourrait traduire en Français par "expansibles").

Ces circuits permettent comme leur nom l'indique d'étendre le nombre de variables d'entrée d'une fonction.

Cette extension peut être assurée en utilisant n'importe quel type de circuit bien sûr, mais le fait d'utiliser des circuits "expandables" permet de simplifier le câblage et d'éviter les pro-

blèmes de synchronisation liés aux timings des différents opérateurs.

Les circuits "expandables" sont la plupart du temps appairés, c'est-à-dire qu'un certain modèle est spécialement conçu pour fonctionner avec un autre modèle bien précis. Par exemple, les circuits 7423 et 7460 sont étudiés pour fonctionner ensemble (Fig. 3).

L'on réalise donc par exemple en partant de l'équation d'un 7460 :

$$1Y = \overline{1G(1A + 1B + 1C + 1D) + X}$$

et en substituant à X la valeur fournie par le 7423, l'on obtient :

$$1Y = \overline{1G(1A + 1B + 1C + 1D) + ABCD}$$

## 12.8 Les portes complexes

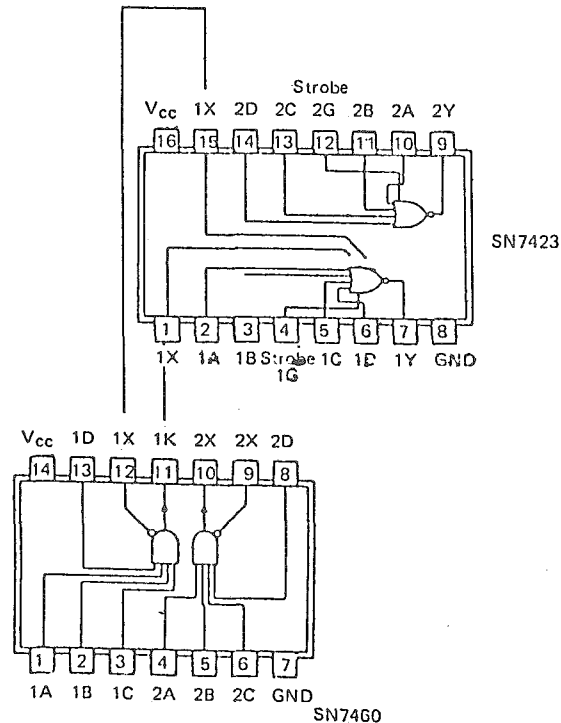


Fig. 3 : Câblage de cette équation avec un 7423 et un 7460.

*Remarque :* l'ensemble de ces circuits complexes ou "expandable" ont de moins en moins tendance à être utilisés dès qu'il faut réaliser des montages en série. En effet l'introduction des circuits PAL (circuits logiques programmables) par exemple a considérablement dimi-

nué leurs utilisations.

Autre exemple encore plus significatif, en couplant le 7461 avec le 7452 (Fig. 4) l'on réalise la fonction :

$$Y = AB + CDE + FG + HI + X$$

$$= AB + CDE + FG + HI + 1A \ 1B \ 1C$$

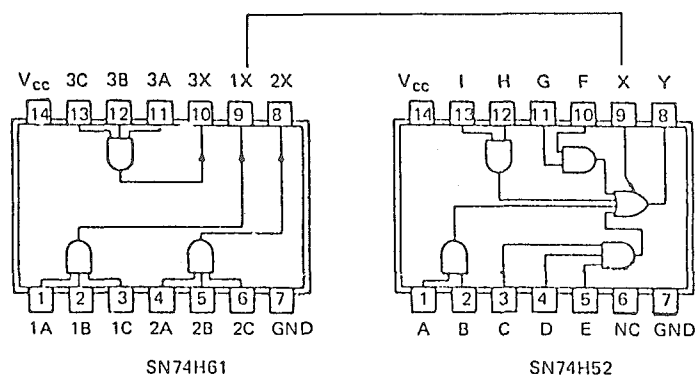


Fig. 4 : Câblage d'un 7461 et d'un 7452 pour réaliser cette équation.



## 4/12.9

# Les bistables

Sous l'appellation générique de "bistables", nous allons regarder de plus près le fonctionnement des fonctions telles que : les bistables RS ou D, les bascules D ou JK, le monostable...

## Les bistables

Il s'agit de circuits dont la sortie peut prendre l'un des états stables 0 ou 1 en fonction de la valeur des signaux présents sur l'entrée. L'un des exemples le plus simple et le plus répandu est le bistable RS (S pour "Set" (positionnement) et R pour "Reset" (initialisation). Le tableau de vérité de cette fonction est donné par la figure 1.

Cas	R	S	Q	Q+	Remarques
0	0	0	0	0	Maintien
1	0	0	1	1	Maintien
2	0	1	0	1	Mise à 1
3	0	1	1	1	Mise à 1
4	1	0	0	0	Mise à 0
5	1	0	1	0	Mise à 0
6	1	1	0	X	Non exploité
7	1	1	1	X	Non exploité

Fig. 1 : Tableau de vérité d'un bistable RS.

L'on peut résumer ce tableau de vérité de la façon suivante :

- Si  $R=S=0$  la sortie reste inchangée
- Si  $R=0$  et  $S=1$  la sortie passe à 1 quelle que soit sa position précédente
- Si  $R=1$  et  $S=0$  la sortie passe à 0 quelle que soit sa position précédente.

L'appellation des entrées devient alors évidente.

Le cas où  $R=S=1$  ne doit pas être utilisé puisqu'il revient à mettre la sortie du bistable RS dans deux états contradictoires.

Pour représenter une fonction RS, l'on se contente simplement de dessiner un rectangle avec les deux entrées et les deux sorties du bistable (Fig. 2).

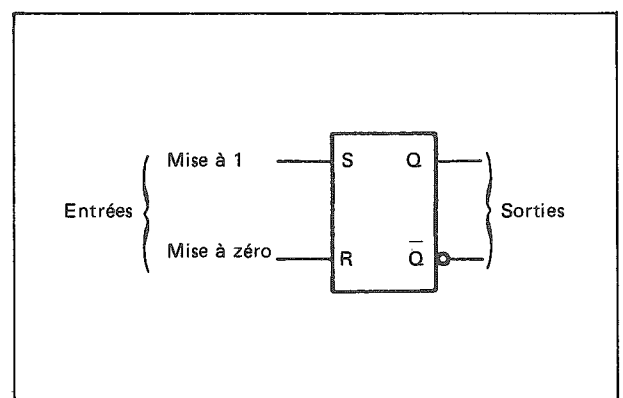


Fig. 2 : Représentation d'un bistable RS.

## 12.9 Les bistables

Nous avons déjà rencontré un montage à Nand ou à Nor constituant un bistable RS (Fig. 3 et 3 bis).

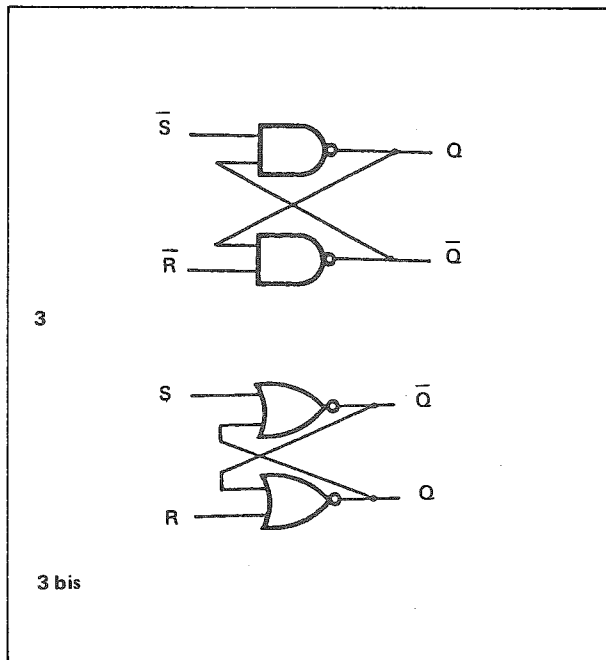


Fig. 3 et 3 bis : Bistable RS à base de Nand ou de Nor.

Vérifions qu'il est bien conforme à la table de vérité de la figure 1, par exemple pour le montage à Nor.

cas 0 : puisque  $Q=0$  et que  $R=0$  et  $S=0$   
l'on déduit que :  

$$\overline{Q+e} = \overline{Q+S} = \overline{0+0} = \overline{0} = 1$$

$$Q+e = \overline{\overline{Q}+R} = \overline{1+0} = \overline{1} = 0$$

cas 1 :  $R$  et  $Q = 1$  et  $S=0$  :  

$$\Rightarrow \overline{Q+e} = \overline{Q+S} = \overline{1+0} = 0$$

$$Q+e = \overline{\overline{Q}+R} = 0+0 = 1$$

cas 2 :  $R$  et  $Q = 0$   $S=1$  :  

$$\Rightarrow \overline{Q+e} = \overline{Q+S} = \overline{0+1} = 0$$

$$Q+e = \overline{\overline{Q}+R} = 0+0 = 1$$

cas 3 :  $R=0$   $S$  et  $Q = 1$  :  

$$\Rightarrow \overline{Q+e} = \overline{Q+S} = \overline{1+1} = 0$$

$$Q+e = \overline{\overline{Q}+R} = \overline{0+0} = 1$$

cas 4 :  $S$  et  $Q = 0$   $R=1$  :  

$$\Rightarrow \overline{Q+e} = \overline{Q+S} = \overline{0+0} = 1$$

$$Q+e = \overline{\overline{Q}+R} = \overline{1+1} = 0$$

cas 5 :  $R$  et  $Q = 1$  et  $S = 0$  :  

$$\Rightarrow \overline{Q+e} = \overline{Q+S} = \overline{0+0} = 1$$

$$Q+e = \overline{\overline{Q}+R} = \overline{Q+1} = 0$$

Tous ces résultats que nous venons de trouver sont conformes au tableau de vérité de la figure 1. Examinons malgré qu'ils soient interdits les cas 6 et 7.

cas 6 :  $R$  et  $S = 1$  et  $Q = 0$   

$$\Rightarrow \overline{Q+e} = \overline{Q+S} = \overline{0+1} = 0$$

$$Q+e = \overline{\overline{Q}+R} = \overline{1+1} = 0$$

cas 7 :  $R$  et  $S = 1$   $Q = 1$  :  

$$\Rightarrow \overline{Q+e} = \overline{Q+S} = \overline{1+1} = 0$$

$$Q+e = \overline{\overline{Q}+R} = \overline{0+1} = 0$$

Dans ces deux cas les deux sorties  $Q$  et  $\overline{Q}$  prennent la même valeur (0) et ne sont donc plus inversées l'une par rapport à l'autre. Le fonctionnement n'est plus "normal", ce qui confirme bien qu'il ne faut pas utiliser ces deux cas.

Il existe bien sûr un circuit intégré qui réalise cette fonction, le 279 (Fig. 4) ; il a été étudié que pour dans le cas 6 ou 7, la sortie soit à 1, mais cette position est instable et cesse dès que  $R$  ou  $S$  change d'état.

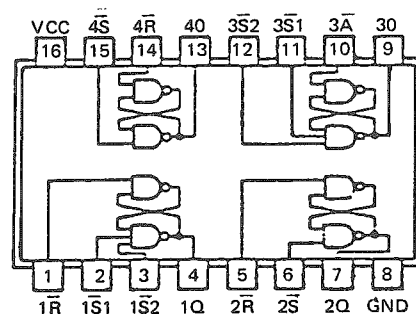


Fig. 4 : Brochage du 74279.

## 12.9 Les bistables

*Remarque :* Comme ce circuit est constitué de Nands, ses entrées sont donc R et S.

L'étude ci-dessus est faite pour des états stables ; regardons d'un peu plus près ce qui se passe réellement lors de la commutation des signaux en mode impulsionnel (Fig. 5).

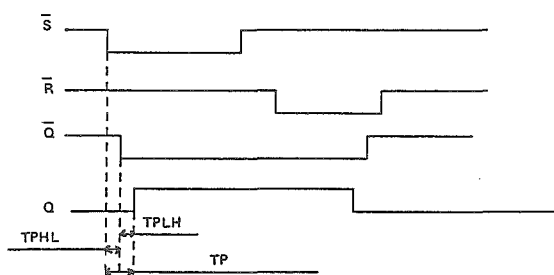


Fig. 5 : Chronogramme de la bascule RS.

Nous partons de l'état  $\bar{S}=1$  et  $\bar{R}=1$  ; la sortie Q est alors à 0 et  $\bar{Q}$  est à 1.

Quand l'entrée  $\bar{S}$  passe à 0, la sortie Q bascule à 1, mais avec le temps de retard lié à la transition du Nand. La sortie Q n'a pas encore basculé, l'état de Q est appliqué sur le second Nand, la sortie  $\bar{Q}$  passe alors à 0, avec un retard égal au temps de transition du second Nand.

Quand  $\bar{R}$  passe à 0, la sortie  $\bar{Q}$  passe à 1 avec un temps de retard, le signal se propage à l'entrée de l'autre Nand et la sortie  $\bar{Q}$  bascule à 0 avec du retard.

L'on voit donc clairement que pendant un temps égal au temps de transition des opérateurs Nand, les deux sorties prennent le même état. Il faut donc en tenir compte, afin que cet état transitoire n'ait pas d'influence sur le fonctionnement du système.

Il en résulte une fréquence de fonctionnement limite pour ces bascules. L'impulsion de set ou reset doit avoir une durée d'au moins deux temps de transition ( $T_{PLH} + T_{PHL}$ ). Ce qui par exemple pour des Nands du type 74LS00 donne 44ns.

## Le bistable D

A partir du bistable RS, en ajoutant deux Nands supplémentaires et un inverseur, l'on réalise un bistable D (Fig. 6).

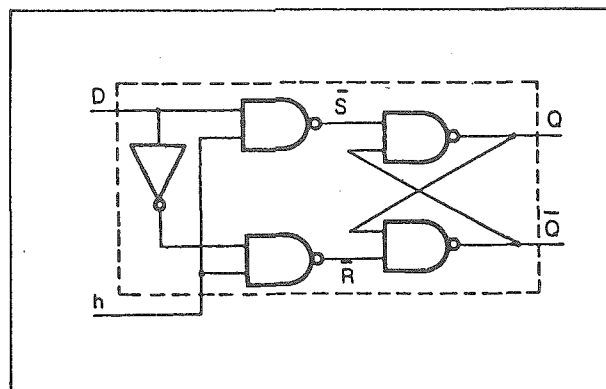


Fig. 6 : Un bistable D dérivé du bistable RS.

Ce montage comprend deux entrées : une entrée D (comme donnée) et une entrée CK (Clock ou Horloge) de synchronisation. La figure 7 donne la représentation symbolique d'un tel bistable.

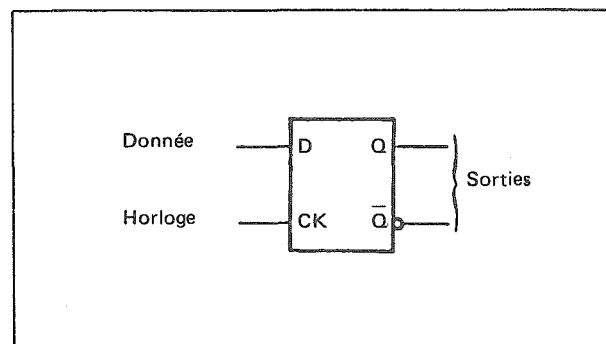


Fig. 7 : Représentation d'un bistable D.

## 12.9 Les bistables

La reconstitution "expérimentale" de la table de vérité de cette fonction nous donne un résultat identique à celui de la figure 8.

D	CK	Q	Q
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

Fig. 8 : Table de vérité d'un bistable D.

Ce tableau peut se résumer simplement de la façon suivante : la valeur présente sur l'entrée D quand CK est à 1, est chargée sur la sortie Q et conservée jusqu'à ce que l'entrée CK revienne de nouveau à 1. Le chronogramme 9 montre très clairement ce fonctionnement.

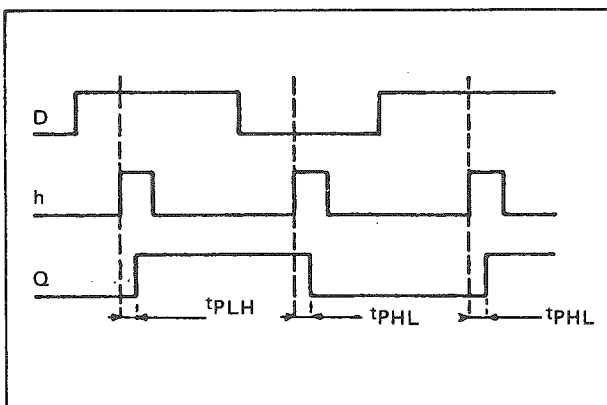


Fig. 9 : Chronogramme de fonctionnement d'un bistable D.

Il existe entre autres deux circuits intégrés très répandus qui réalisent cette fonction ; ce sont les 7475 et 7477 (Fig. 10).

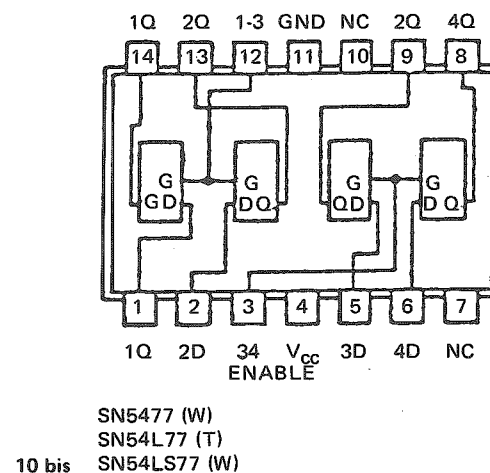
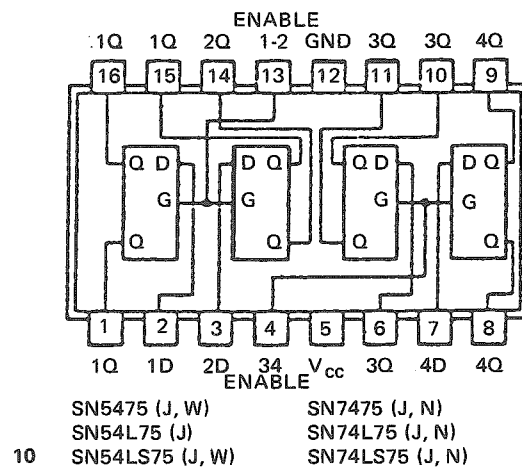


Fig. 10 et 10 bis : Brochage du 7475 et du 7477.

Les bistables posent des problèmes d'utilisation, notamment quand une rétroaction est indispensable, c'est-à-dire quand la sortie du bistable doit être prise en compte pour modifier la valeur de la donnée à son entrée. Pour résoudre ces problèmes, l'on met en cascade deux bistables et l'on réalise ainsi des bascules proprement dites.

## Les bascules

### Les bascules JK

La fonction JK de base, représentée par la figure 1 répond à la table de vérité de la figure 2.



## 12.9 Les bistables

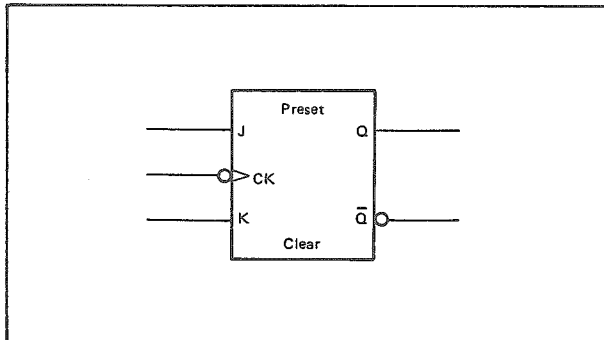
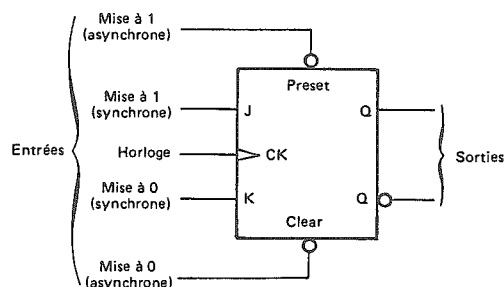


Fig. 1 : Représentation d'une bascule JK.

Cas	J	K	CK	Q+ E
1	0	0	↑	Q
2	0	1	↑	0
3	1	0	↑	1
4	1	1	↑	Q
5	X	X	0 ou 1	Q

Fig. 2 : Table de vérité d'une JK.

Dans la plupart des applications, l'on ajoute aux entrées élémentaires J, K et CK, deux autres signaux (la plupart du temps actifs à zéro) : clear (remise à zéro) et preset (positionnement à 1). La table de vérité de la bascule ainsi obtenue (Fig. 3) est un peu plus complexe que celle de la figure 2 et l'on distingue notamment un fonctionnement asynchrone et un fonctionnement synchrone.



	Cas	Preset	Clear	Clock	J	K	Q <sup>+</sup>	Q <sup>+</sup>	Remarques
Mode asyn.	0	0	1	X	X	X	1	0	mise à 1 mise à 0 Etat instable
	1	1	0	X	X	X	0	1	
	2	0	0	X	X	X	1	1	
Mode synch.	3	1	1	↑	0	0	Q	Q	maintien mise à 0 mise à 1 Commutation maintien
	4	1	1	↑	0	1	0	1	
	5	1	1	↑	1	0	1	0	
	6	1	1	↑	1	1	Q	Q	
	7	1	1	0 ou 1	X	X	Q	Q	

Fig. 3 : Représentation et table de vérité complète de la bascule JK avec Clear et Preset.

Fonctionnement *asynchrone* : les entrées n'ont pas besoin d'un "top" d'horloge pour agir sur la sortie. Ce sont les trois cas où soit Clear soit Preset soit les deux simultanément, sont actifs.

*1er cas* : Preset = 0 (actif) et Clear = 1 (inactif)  
La sortie Q de la bascule passe immédiatement à 1, indépendamment de l'état des entrées K, J, CK.

*2ème cas* : Preset = 1 (inactif) et Clear = 0 (actif)  
La sortie Q passe à 0 quel que soit l'état des entrées.

*3ème cas* : Les deux entrées Clear et Preset sont à 0 (active).

Les sorties Q et Q prennent alors par convention la valeur 1. Il faut noter que cet état est instable et que les sorties retournent à leur état d'origine quand Clear et Preset redeviennent inactives.

Fonctionnement *synchrone* : les entrées n'agissent sur la sortie que sur un "top" d'horloge.

*4ème cas* : Tant qu'il n'y a pas de "top" d'horloge sur l'entrée CK de la bascule, les sorties conservent leurs états.

*5ème cas* : J et K = 0. Au "top" d'horloge rien ne se passe, les sorties conservent leurs états antérieurs.

*6ème cas* : J=0 et K=1 au "top" d'horloge, la sortie Q passe à 0 (et Q à 1).

## 12.9 Les bistables

Référence	Type de déclenchement	Nombre de JK dans le boîtier	Schéma de principe correspondant
7470	Front positif	1	H
7471	Impulsion positive	1	N
7473	Front négatif (IS)	2	I
7476	Front négatif (IS) ou Impulsion positive	2	J
74101	Front négatif	1	F
74102	Front négatif	1	G
74103	Front négatif	1	D
74106	Front négatif	2	A
74107	Front négatif (IS) ou Impulsion positive	2	D
74108	Front négatif	2	B
74109	Front positif	2	E
74110	Impulsion positive	1	P
74111	Impulsion positive	2	O
74112	Front négatif	2	A

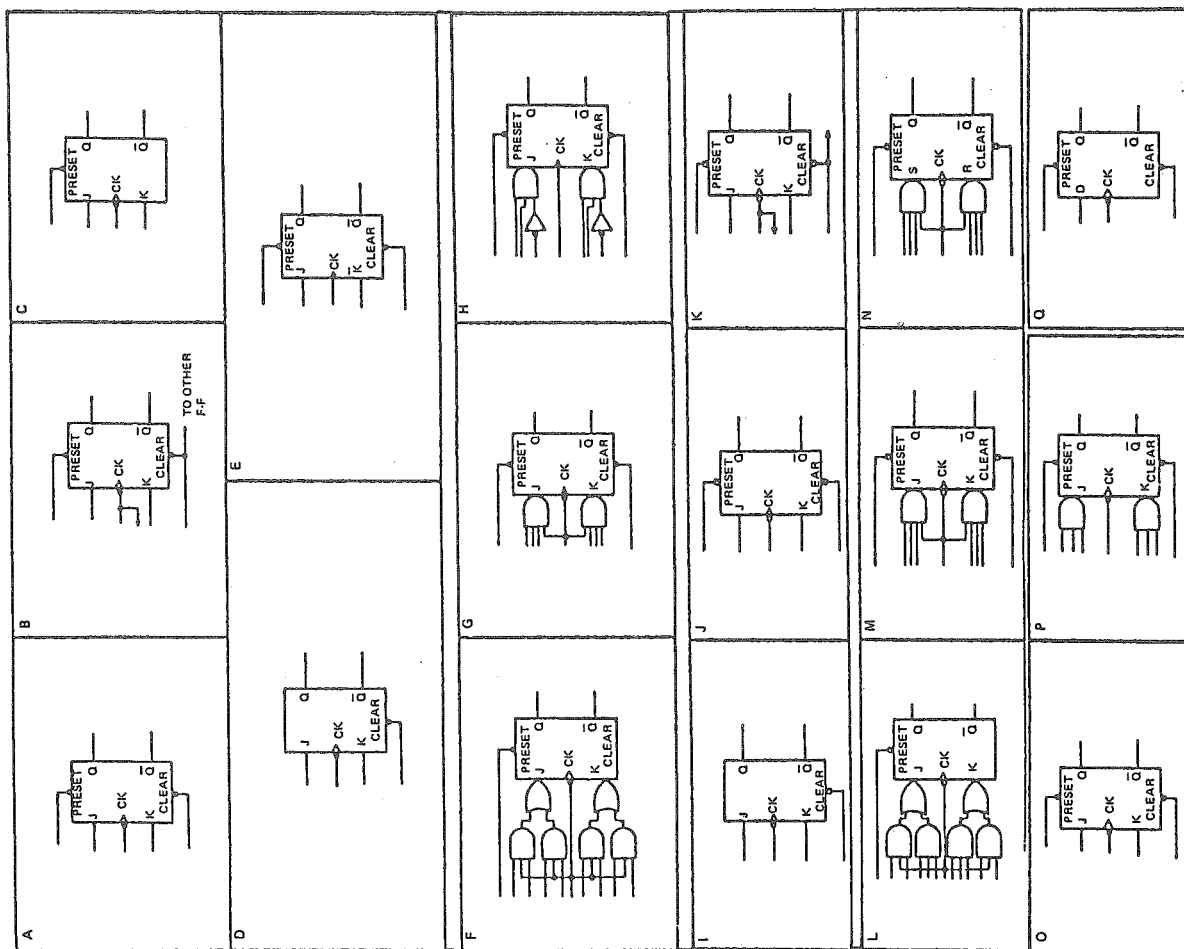


Fig. 4 : Liste et représentation de quelques circuits intégrés JK.

## 12.9 Les bistables

7ème cas :  $J=1$  et  $K=1$  au "top" d'horloge, la sortie  $Q$  passe à 1.

8ème cas :  $J=1$  et  $K=1$  au "top d'horloge" suivant, les sorties commutent. C'est-à-dire qu'elles prennent l'état opposé à celui dans lequel elles se trouvaient. En anglais cette commutation est désignée par le terme "toggle".

La représentation d'une telle bascule tient compte des deux entrées asynchrones et puisqu'elles sont actives à 0 cela est représenté par un petit cercle (symbole qui représente la plupart du temps l'inversion d'un signal).

*Remarque :* Si nous ne tenons pas compte de l'horloge de synchronisation pour les 5ème, 6ème, 7ème cas, nous retrouvons la règle de fonctionnement des bascules RS.

En ce qui concerne le "top" d'horloge, suivant les circuits et les technologies choisies, il peut s'agir soit d'un état stable de l'horloge à 1 ou à 0, soit d'un front montant ou descendant. Ces différents modes de synchronisation augmentent de façon notable le nombre des différents types de bascules JK. Par convention l'on représente une JK synchronisée par un front, par une sorte de triangle sur l'entrée CK (voir par exemple le 74LS112). Le tableau 4 nous fournit la liste de quelques circuits intégrés classiques regroupant des JK.

Si l'on pouvait encore reconstituer facilement des bistables RS ou D à partir d'opérateurs élémentaires, cela est déjà beaucoup plus complexe pour des bascules JK comme nous le montre le schéma interne d'une 7476 par exemple (Fig. 5).

Equation de la bascule JK.

Il peut parfois être utile de définir une JK par son équation. Pour déterminer cette équation, il faut repartir de la table de vérité de la bascule, en tenant compte de l'état des sorties pré-

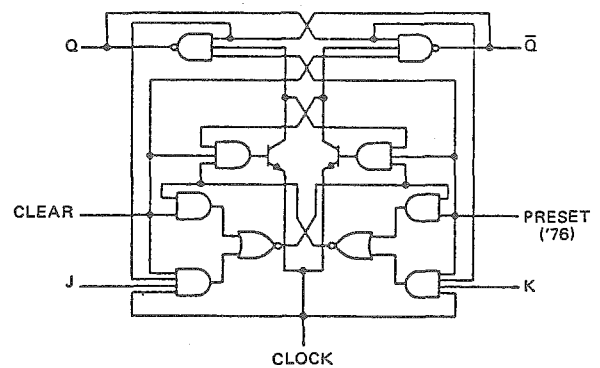


Fig. 5 : Schéma interne de la JK 7476.

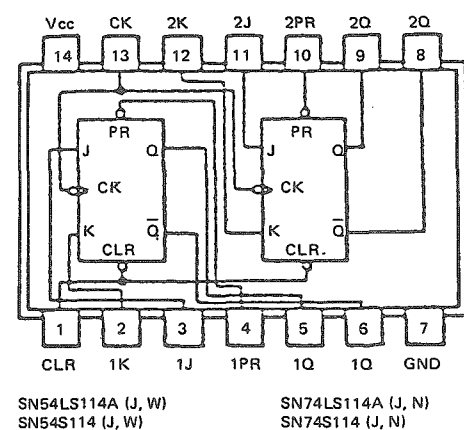
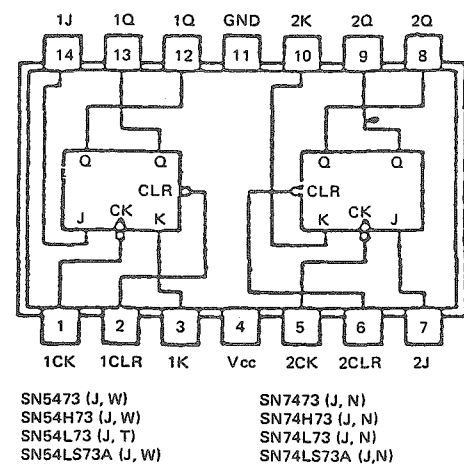


Fig. 6 : Brochage de deux circuits JK.

## 12.9 Les bistables

cédant le "top" d'horloge. En effet dans certains cas ( $J$  et  $K=1$  et  $J$  et  $K=0$ ) la valeur prise par la sortie  $Q$  à l'instant  $T_{+e}$  ( $Q_{+e}$ ) dépend de la valeur de  $Q$  à l'instant  $T$  précédant le "top" d'horloge. Nous aboutissons ainsi à une table de vérité dite "complète" faisant apparaître l'état "initial" de la sortie  $Q$  (Fig. 7).

Cas	J	K	Q	Q <sup>+</sup>
0	0	0	0	0
1	0	0	1	1
2	0	1	0	0
3	0	1	1	0
4	1	0	0	1
5	1	0	1	1
6	1	1	0	1
7	1	1	1	0

Fig. 7 : Table de vérité complète de la bascule JK.

Pour trouver l'équation correspondante, nous passons par le tableau de Karnaugh (Fig. 8) qui nous donne immédiatement la formule :

$$Q_{+e} = \bar{J}Q + K\bar{Q}$$

JK Q		00	01	11	10
		0	0	1	1
1		1	0	0	1

$$\bar{Q}^+ = JQ + K\bar{Q}$$

Fig. 8 : Tableau de Karnaugh de la bascule JK.

*Exemple d'utilisation d'une bascule JK, un diviseur par deux*

Regardons comment se comporte un montage identique à celui de la figure 9.

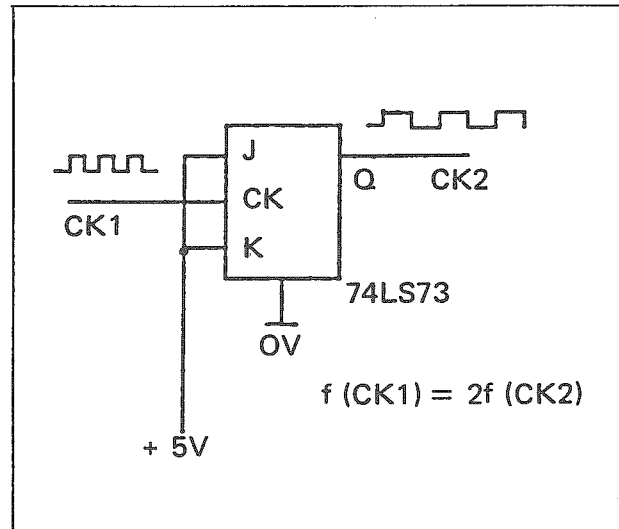


Fig. 9 : Schéma d'un diviseur de fréquence par 2.

Nous envoyons sur son entrée une horloge à fréquence constante. Conformément à la table de vérité, à chaque front montant du signal d'horloge, la sortie de la bascule commute dans l'état opposé à celui dans lequel elle se trouvait. Le chronogramme ainsi obtenu (Fig. 10) nous montre clairement que le signal en CK est à une fréquence double de celui recueilli en Q.

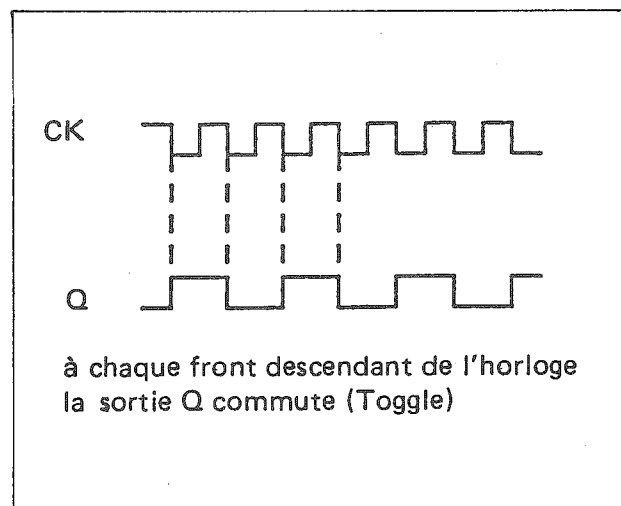


Fig. 10 : Chronogramme de fonctionnement du montage.

12.9 Les bistables

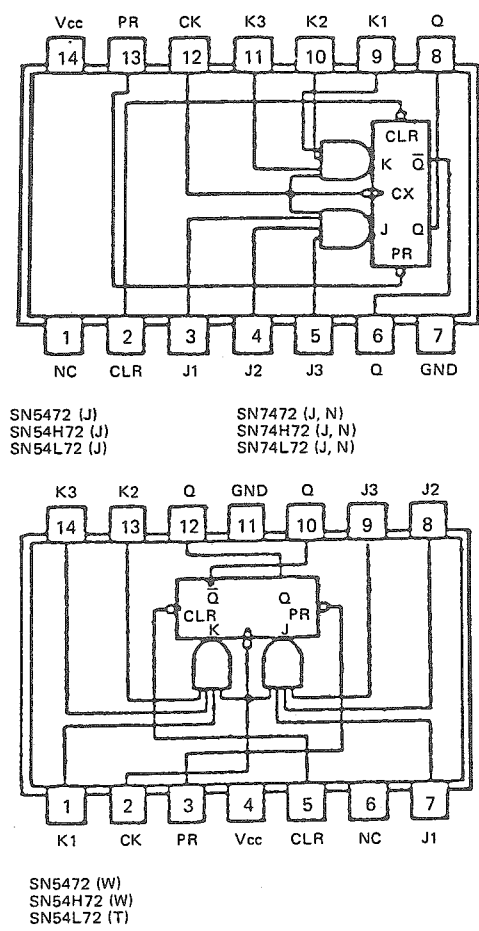


Fig. 11 : Brochage du 7472.

Si l'horloge est à 1 kHz, le signal en Q est à 500 Hz.

Ce type de montage est fréquemment employé pour obtenir des horloges à différentes fréquences à partir d'une horloge de base.

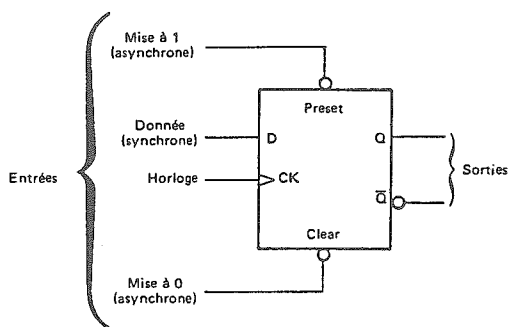


Fig. 12 : Représentation et table de vérité d'une bascule D.

Remarque :

Pour simplifier la mise en oeuvre des montages, les constructeurs ont conçu des circuits de JK particuliers qui permettent à plusieurs signaux d'agir sur les entrées J ou K. Pour ce faire, ils ont ajouté au schéma de départ constituant une JK, des opérateurs élémentaires, and ou nand. Un exemple : Si nous prenons un circuit comme le 72 par exemple, les entrées J et K sont en fait les entrées de circuits and qui réalisent des fonctions Et entre les différentes entrées :

$$J_1.J_2.J_3=J$$
$$K_1.K_2.K_3=K$$

Bascules D

A partir d'un bistable D, en ajoutant une entrée horloge de synchronisation et des entrées de "Clear" et "Preset", l'on réalise une bascule D (Fig. 2). La table de vérité d'une telle bascule est très simple ; elle peut se résumer de la façon suivante : au "top" d'horloge la donnée qui est présente sur l'entrée D est transférée sur la sortie et conservée jusqu'au "top" d'horloge suivant.

Exemple d'application

Un exemple typique d'application des bascules D est la constitution de registres permettant

	Cas	Preset	Clear	Clock	D	Q <sup>-</sup>	Q <sup>+</sup>	Remarques
Mode asyn.	0	0	1	X	X	1	0	mise à 1 mise à 0 Etat instable
	1	1	0	X	X	0	1	
	2	0	0	X	X	1	1	
Mode synch.	3	1	1	↑	0	0	1	Mise à 0 mise à 1 Maintien
	4	1	1	↑	1	1	0	
	5	1	1	0 ou 1	X	Q	Q	

## 12.9 Les bistables

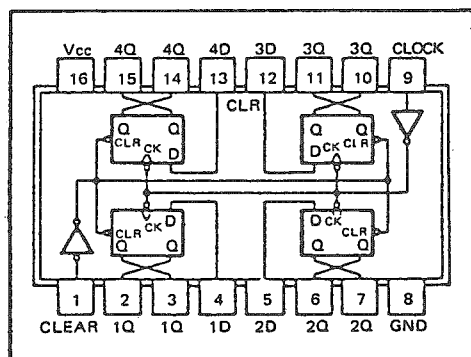
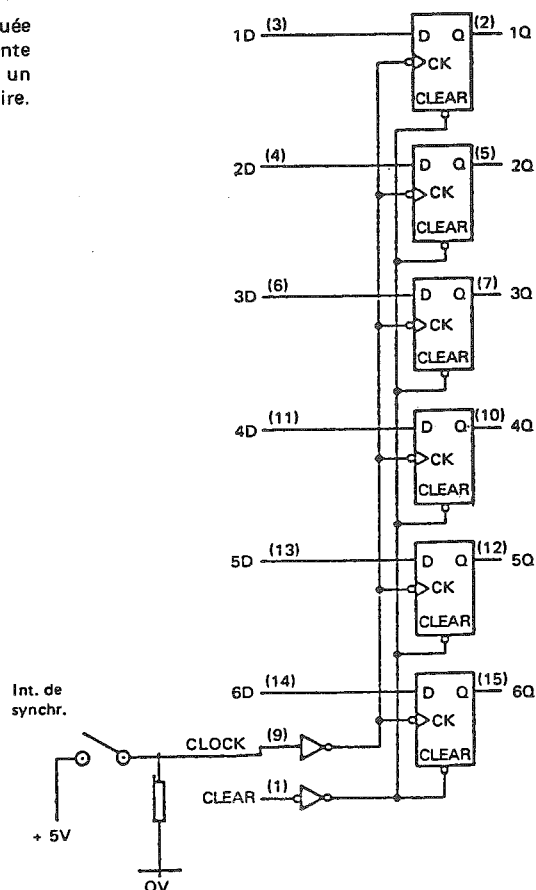


Fig. 13 : Exemple de brochage d'une bascule D le 74LS175.

par exemple d'enregistrer l'état de différents paramètres à un instant T précis.

L'on envoie en permanence les paramètres à examiner sur les entrées D<sub>0</sub>, D<sub>1</sub>, D<sub>2</sub>, D<sub>3</sub>... des bascules et l'on transmet sur l'horloge CK un signal de synchronisation à l'instant T qui nous intéresse. Un exemple d'application peut être une loterie "binaire", l'on envoie des horloges à fréquences différentes sur les entrées D. Quand l'on envoie le signal de synchronisation, les six sorties prennent les mêmes valeurs qu'en entrée et nous fournissent donc une valeur aléatoire (Fig. 4).

Chaque entrée est attaquée par une horloge différente pour que la valeur à un instant T soit aléatoire.



Chaque sortie va vers un led pour visualiser son état. La valeur en sortie est déterminée par l'encodage binaire des leds éteintes et des leds allumées.

Fig. 14 : Schéma d'un montage de loterie binaire.

12.9 Les bistables

Les monostables

Le monostable est un bistable un peu particulier par rapport à tous ceux que nous venons de voir. En effet il est le seul de cette famille à nécessiter pour son fonctionnement des composants passifs externes (résistance et condensateur).

La particularité du monostable tient également au fait que le temps pendant lequel il conserve une information en sortie ne dépend pas d'une horloge de synchronisation mais uniquement du réseau RC qui lui est associé. Dans une bascule D par exemple, la sortie Q va prendre l'état de l'entrée D et le conserver jusqu'au "top" d'horloge suivant. Le monostable lui, à l'envoi d'une donnée en entrée, va prendre en sortie une valeur déterminée, mais seulement pendant un temps fonction des valeurs de R et de C et indépendamment des modifications des signaux d'entrée. Le chronogramme 1 explique plus clairement cette différence.

Il existe toutes sortes de monostables intégrés en boîtier, la représentation de la figure 2 est celle de l'un d'entre eux le 74LS123, dont la table de vérité associée est donnée par la figure 3.

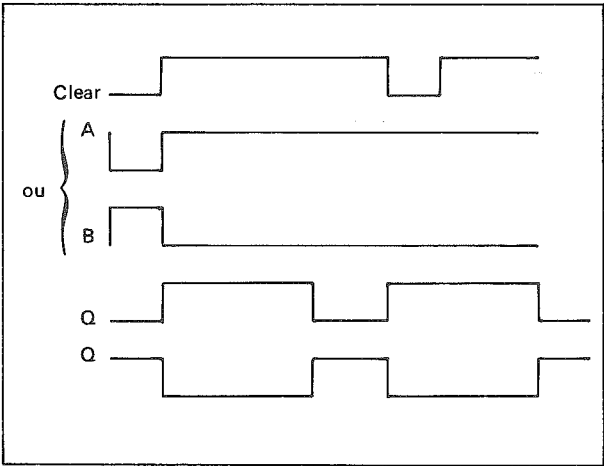


Fig. 1 : Chronogramme d'un monostable.

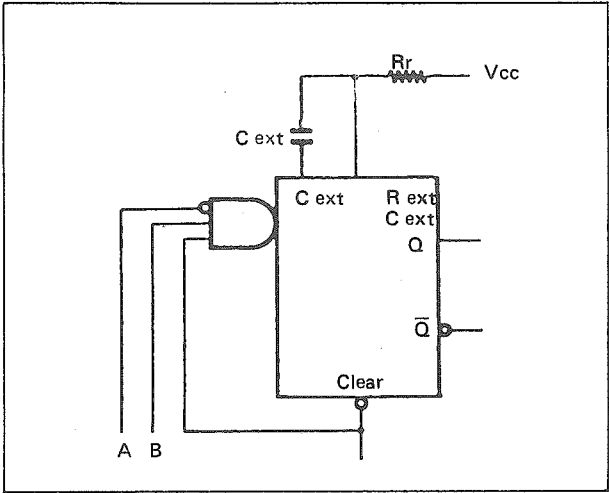


Fig. 2 : Représentation symbolique du 74LS123.

Entrées			Sorties	
Clear	A	B	Q	Q
0	x	x	0	1
x	1	x	0	1
x	x	0	0	1
1	0	1		
1	1	1		
1	0	1		

Fig. 3 : Table de vérité du 74LS123.

Pour déterminer les valeurs de R et C à choisir pour un monostable donné et une longueur d'impulsion donnée, les constructeurs fournissent pour chaque type de circuit, soit l'équation du circuit, soit un abaque. Ce dernier permet de déterminer les bonnes valeurs des composants passifs par méthode graphique.

Par exemple pour le 74121 l'équation du signal est donnée par la formule :

$$T_{(sortie)} \approx 0,7 \text{ }_{ext} R_T$$

avec  $2 \text{ k}\Omega < R_T < 40 \text{ k}\Omega$   
et  $10 \text{ pF} < C_{ext} < 1 \text{ }\mu\text{F}$

et l'on peut également utiliser les abaques de la figure 4 et 4 bis.

## 12.9 Les bistables

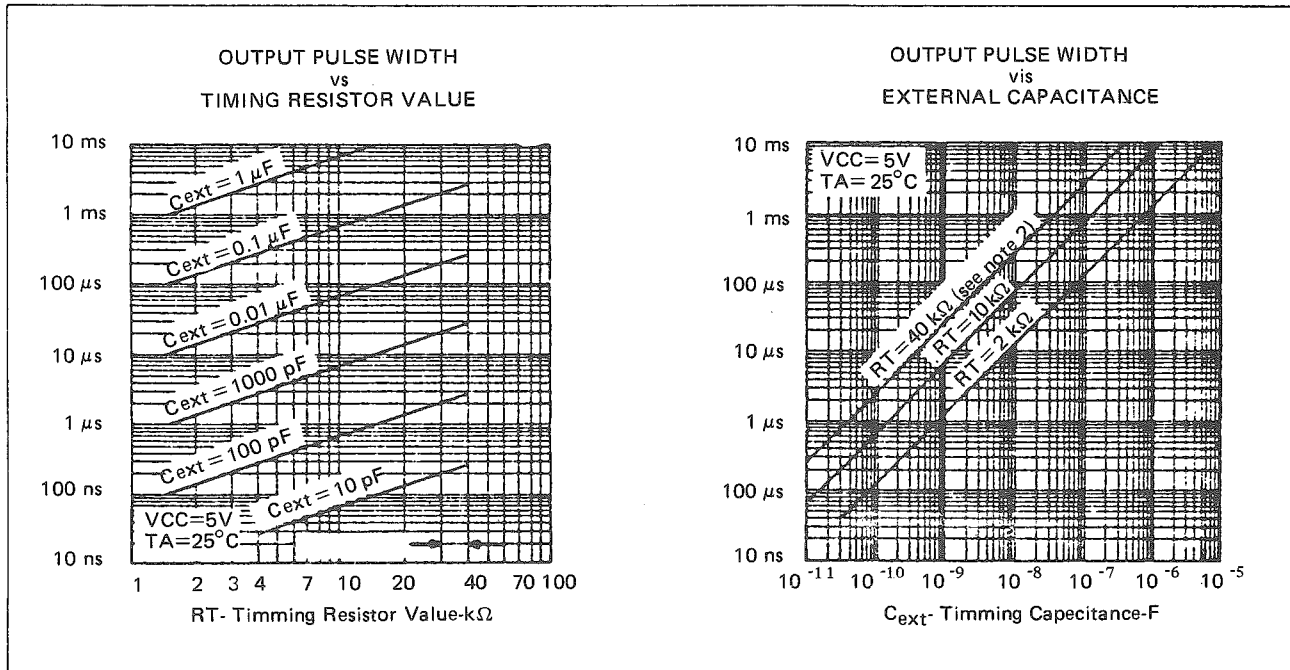
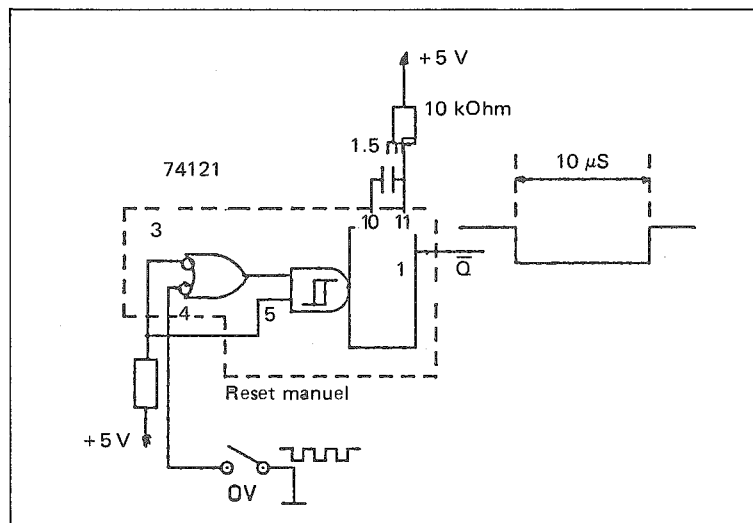


Fig. 4 et 4 bis : Abaques de calcul des valeurs de R et C pour le 74121.

*Exemple d'application*

Lorsque l'on démarre un système électronique quelconque, il convient de l'initialiser au départ, c'est ce que l'on appelle le reset. Le montage ci-dessous permet quelle que soit la durée pen-

nant laquelle l'opérateur appuie sur le bouton, d'avoir toujours une impulsion de reset de même longueur. Dans notre exemple, le réseau RC a été choisi pour que cette impulsion soit de  $10 \mu s$ .

Fig. 5 : Exemple d'application : génération d'une impulsion de reset de  $10 \mu s$ .



## 4/12.10

## Les registres

L'association de bascule en parallèle ou en cascade permet de constituer des registres.

### Les registres parallèle-parallèle

Il s'agit de conserver l'état d'une information codée sur plusieurs signaux à un instant T donné. L'on envoie donc ces signaux sur les entrées du registre et l'on enregistre ces données dans le circuit au "top" de synchronisation correspondant à l'instant T qui nous intéresse. (Nous avons déjà vu quelque chose de ce type quand nous avons étudié un exemple d'application des bascules D).

L'information est en parallèle à l'entrée ou à la sortie d'où le nom de registre parallèle-parallèle (ou également parallèle E/S).

La réalisation d'un tel registre est on ne peut plus simple, puisqu'il suffit d'utiliser autant de bascules D par exemple que d'informations à enregistrer et de relier toutes leurs entrées CK au même signal de synchronisation.

Il existe toutefois des circuits spécialisés appelés latches (verrou) qui permettent de réaliser cette fonction ; c'est le cas du 74100 par exemple (Fig. 1).

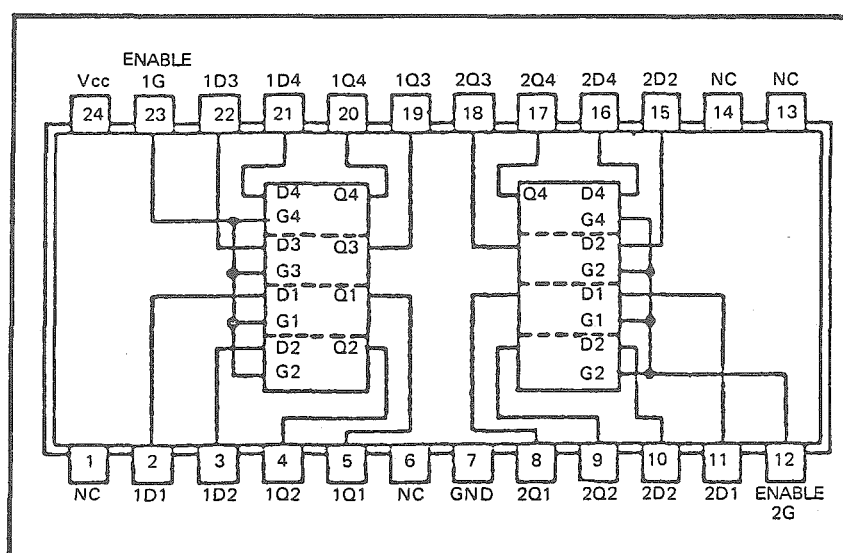


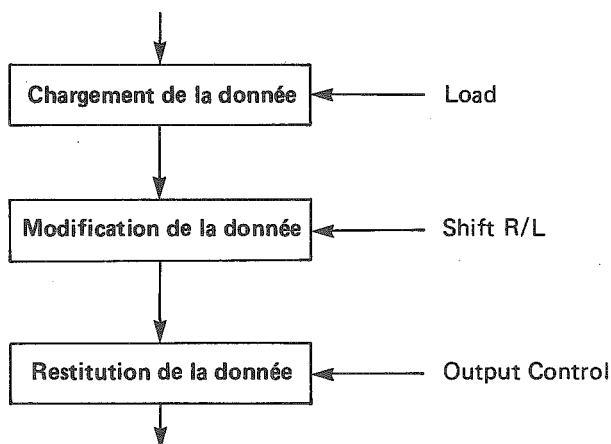
Fig. 1 : Brochage du 74100.

## 12.10 Les registres

Le problème se complique dès que l'on souhaite modifier ces valeurs avant de les enregistrer ou de les restituer. Il devient alors indispensable d'utiliser des circuits spécialisés.

### Registre parallèle, parallèle avec décalage

Ce type de circuit permet, une fois l'information enregistrée, de la restituer après lui avoir fait subir un décalage soit vers la droite soit vers la gauche. Le nombre de décalages possibles et le sens de décalage dépendant du circuit utilisé. La séquence opératoire de ce type de circuit est donnée ci-dessous.



Suivant les circuits, certains des signaux de contrôles peuvent être identiques ; par exemple le shift peut correspondre également à la commande de sortie de la donnée.

Prenons un exemple numérique pour illustrer ces décalages ; la donnée de départ est 01101001 (69 hex) :

donnée de départ	01101001
1er décalage à gauche	X1101001X
2ème décalage à gauche	XX101001XX
donnée de départ	01101001
1er décalage à droite	X1101001X
2ème décalage à droite	XX101001XX

X indique que la valeur n'est pas connue ; elle peut être 1 ou 0 suivant le type de circuit ou elle peut être transmise en cascade vers un autre circuit.

L'intérêt de cette fonction de décalage peut ne pas paraître évident à priori. Si nous nous souvenons toutefois des notions de numérations binaire par exemple, nous voyons que grâce à elle il devient très simple de faire des multiplications ou des divisions par 2. En effet, lors d'un décalage à gauche par exemple, un signal de rang  $n$ , affecté d'un poids  $2^n$  va se retrouver au rang  $n+1$  avec un poids  $2^{n+1}$ .

Exemple le nombre 5A      5      A  
 0101      1010  
 Devient après un décalage  
 de 1 vers la gauche

soit B4 :      1011      0100  
                     B      4

Or  $B4 = 2 \times 5A$ , ce que l'on peut vérifier en faisant l'addition :

5A	0101	1010
+ 5A	0101	1010
<hr/>		
B4	1011	0100
	B	A

Nous pourrions faire le même exemple avec une division par 2.

Chaque décalage d'un rang permet ainsi soit une multiplication soit une division par 2 et  $n$  décalages vont réaliser une multiplication ou une division par  $2^n$ .

Exemple de mise en application avec un circuit spécialisé le 74178.

## 12.10 Les registres

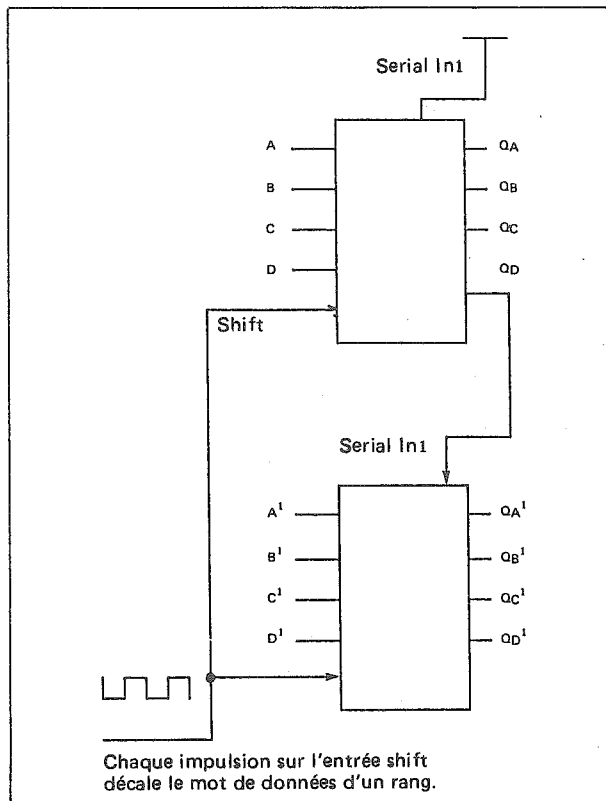


Fig. 2 : Schéma d'utilisation d'un 74718.

La transmission de la retenue est possible grâce à l'entrée "serial In", ce qui permet de mettre en cascade plusieurs circuits et de substituer à l'entrée A après le premier décalage (shift), la donnée provenant de l'entrée serial In.

Le signal "load" charge dans un verrou interne, les données présentes sur les entrées A, B, C, D. Chaque fois qu'un front descendant est envoyé sur l'entrée CK et que shift est à 1, les données sont décalées d'un rang.

La table de vérité de notre montage est donc la suivante :

load	shift	CK	QA	QB	QC	QD	Q'A	Q'B	Q'C	Q'D
0	0	↓	X	X	X	X	X	X	X	X
1	0	↓	A	B	C	D	A'	B'	C'	D'
0	0	↓	A	B	C	D	A'	B'	C'	D'
0	1	↓	0	A	B	C	D	A'	B'	C'
0	1	↓	0	0	A	B	C	D	A'	B'

Chaque fois qu'un front descendant est envoyé dans les entrées CK, la donnée initiale est donc décalée de 1 rang. La retenue est transmise d'un registre à l'autre et nous obtenons en sortie la nouvelle valeur de la donnée après traitement.

*Remarque :* pour éviter la perte des retenues, il faut que le registre possède "en réserve" une E/S par décalage.

### Les registres parallèle-parallèle bidirectionnels

L'on a imaginé, dans le but de permettre la communication entre deux systèmes par exemple, de réaliser des registres parallèle-parallèle bidirectionnels. Ces registres s'apparentent à des "bus-tranceivers" c'est-à-dire qu'ils échangent des mots d'information entre deux bus distincts, mais leur particularité est de pouvoir également, comme des registres classiques, conserver cette information en "mémoire".

Le schéma de principe simplifié de tels registres est donné par la figure 1.

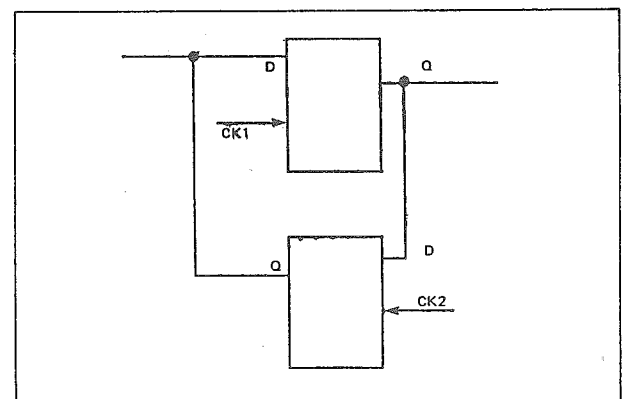


Fig. 1 : Schéma de principe simplifié d'un registre bidirectionnel.

## 12.10 Les registres

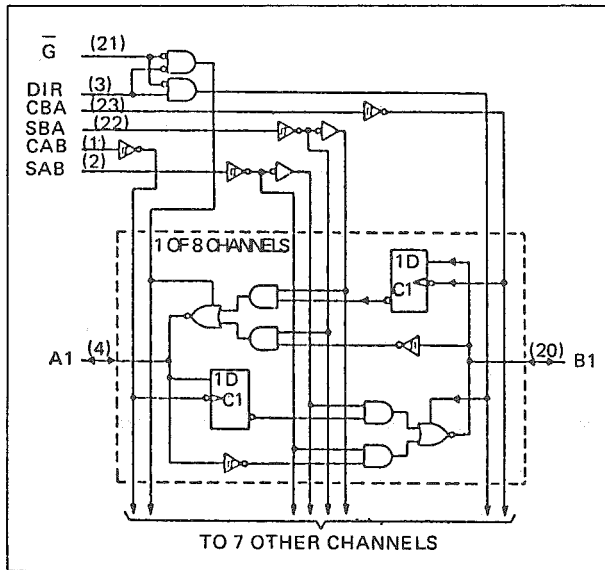


Fig. 2 : Schéma fonctionnel d'une des huit E/S d'un 74LS647.

Il est réalisé en prenant des bascules D classiques, mais dont la sortie est en trois états. Remarquons au passage qu'il faut prévoir après chaque lecture d'une information de réinitialiser les bascules, pour permettre une nouvelle écriture.

Étudions de plus près le fonctionnement de l'un de ces registres le 74LS647.

Le schéma fonctionnel pour l'une des huit E/S (Fig. 2) est déjà un peu plus complexe que notre schéma de principe.

## Description du fonctionnement

Ce circuit est composé d'une circuiterie de transfert de bus trois états, de bascules D et d'une circuiterie de contrôle qui assure soit le transfert direct des données d'un bus vers l'autre, soit leur stockage dans les registres internes, soit encore leur restitution vers l'un des bus.

Les données présentes sur les bus A et B sont chargées dans les registres internes quand l'horloge correspondante (CAB ou CBA) est à 1.

Le transfert des données est commandé par les deux signaux DIR et G.

Les illustrations de la figure 3 et la table de fonctionnement de la figure 4 permettent de comprendre plus précisément le fonctionnement et les utilisations possibles de ce type de circuit.

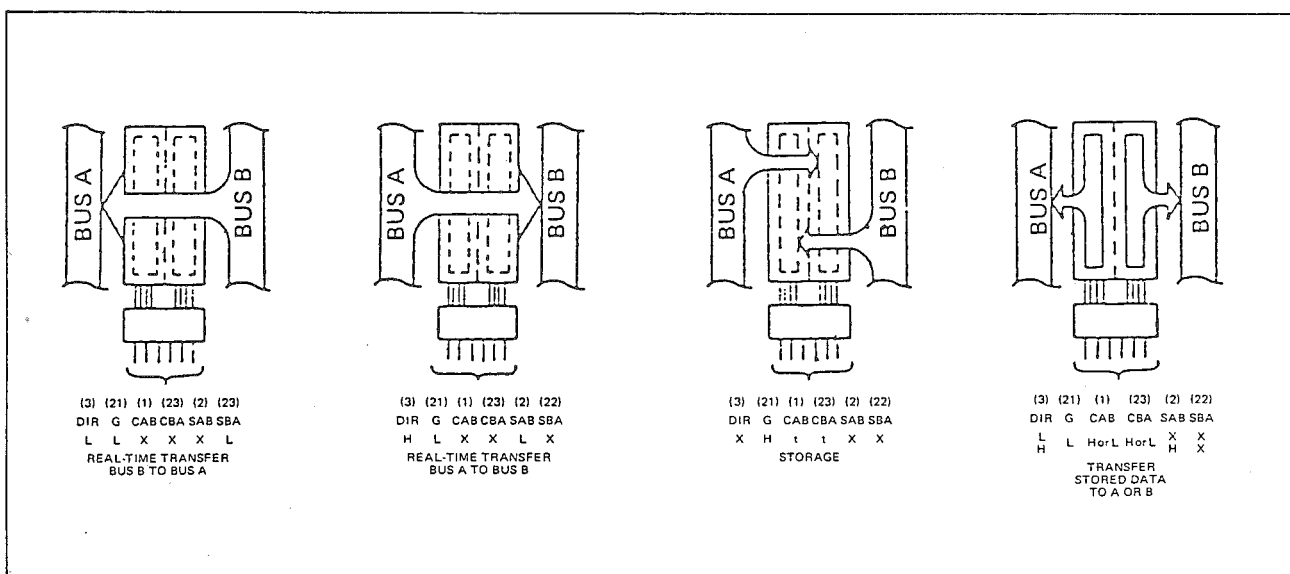


Fig. 3 : Illustration des quatre modes de fonctionnement du 74LS647.

## 12.10 Les registres

INPUTS						DATA I/O*		OPERATION OR FUNCTION
G	DIR	CAB	CBA	SAB	SBA	A1 THRU A8	B1 THRU B8	'LS646, 'LS647
H H	X X	H or L t	H or L t	X X	X X	Input	Input	Isolation Store A and B Data
L L	L L	X X	X X	X X	L H	Output	Input	Real Time B Data to A Bus Stored B Data to A Bus
L L	H H	X H or L	X X	L H	X X	Input	Output	Real Time A Data to B Bus Stored A Data to B Bus

Fig. 4 : Table de fonctionnement du 74LS647.

## Les registres parallèle série

L'origine de ce type de registre vient du besoin ou de la commodité de transférer en série une information codée originellement en parallèle. Le principe est donc de transférer une donnée immédiatement lisible en un seul cycle de synchronisation ( $D_0 \dots D_7$  par exemple) en une donnée nécessitant  $n$  cycles de synchronisation (lecture de  $D_0$ , puis de  $D_1$ , ... jusqu'à  $D_7$ ).

Le schéma de principe est construit autour de bascules élémentaires RS ou D. Toutes les bascules sont chargées simultanément au départ avec la donnée en parallèle, puis l'on transmet à chaque "top" d'horloge la sortie de la bascule de rang  $n$  sur l'entrée de la bascule de rang  $n+1$ .

Le schéma interne du circuit 74LS165 (Fig. 1) nous fournit un bon schéma de principe de ce type de fonction.

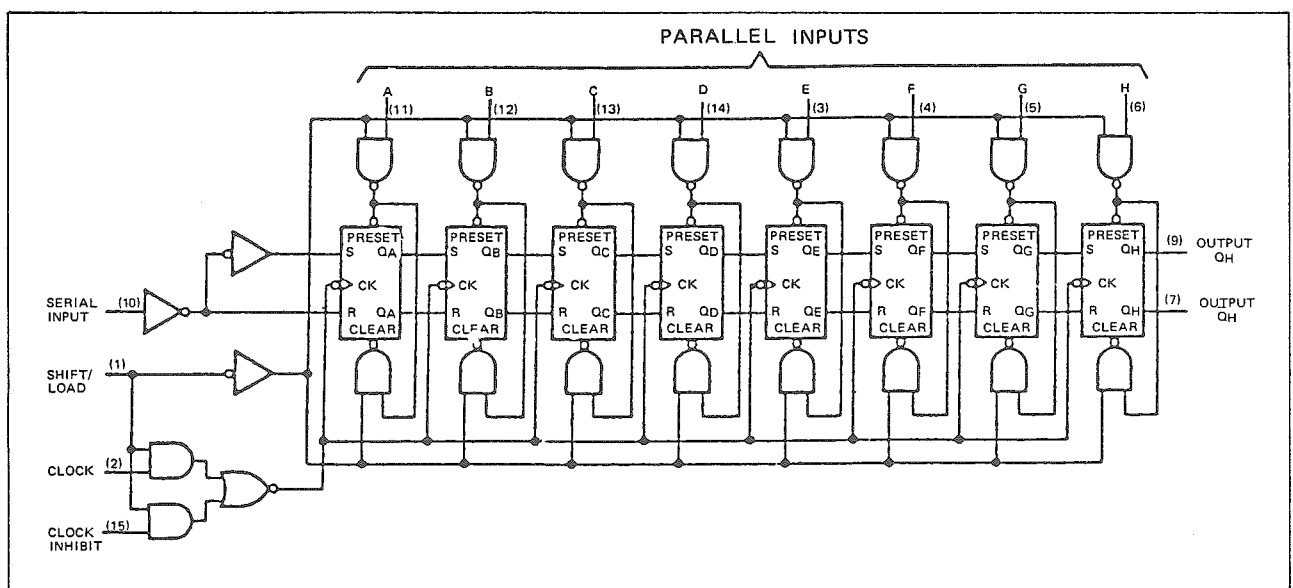


Fig. 1 : Schéma interne du 74LS165.

## 12.10 Les registres

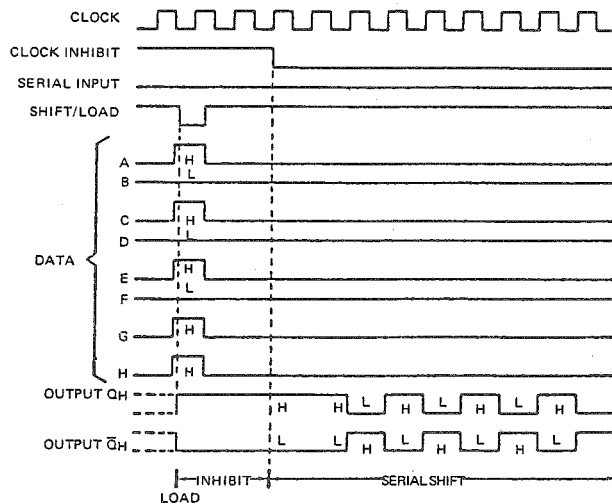


Fig. 2 : Chronogramme de fonctionnement d'un registre parallèle série.

En fait le fonctionnement de ce type de circuit est très proche d'un registre parallèle-parallèle à décalage que nous avons déjà vu, si nous ne considérons que la sortie  $Q_D$ .

Le chronogramme (Fig. 2) restituant le fonctionnement de ce type de fonction, nous montre bien

que la donnée présente à l'entrée est décalée  $n$  fois de 1 rang et donc transmise en série.

#### Exemple d'application

L'exemple typique d'application est l'utilisation de cette fonction pour coder en série une information afin de la transmettre vers un autre système en utilisant un seul fil. Ce procédé permet de transmettre une information codée sur  $n$  signaux par un conducteur unique. Nous verrons une application de ce type après avoir vu les registres série-parallèle.

Un exemple d'application pour nous familiariser avec cette fonction peut être par exemple un séquenceur programmable (Fig. 3).

En jouant sur les valeurs (0 ou 1) des entrées  $A...H$ , l'on peut réaliser un signal quelconque en sortie. L'on pourrait ainsi par exemple faire clignoter simplement une lampe sur le rythme programmé par les entrées.

*Remarque :* le nombre des combinaisons peut être programmé en mettant en cascade plusieurs circuits, ce qui est élémentaire en envoyant la sortie  $Q_H$  du premier sur l'entrée Serial In du second etc...

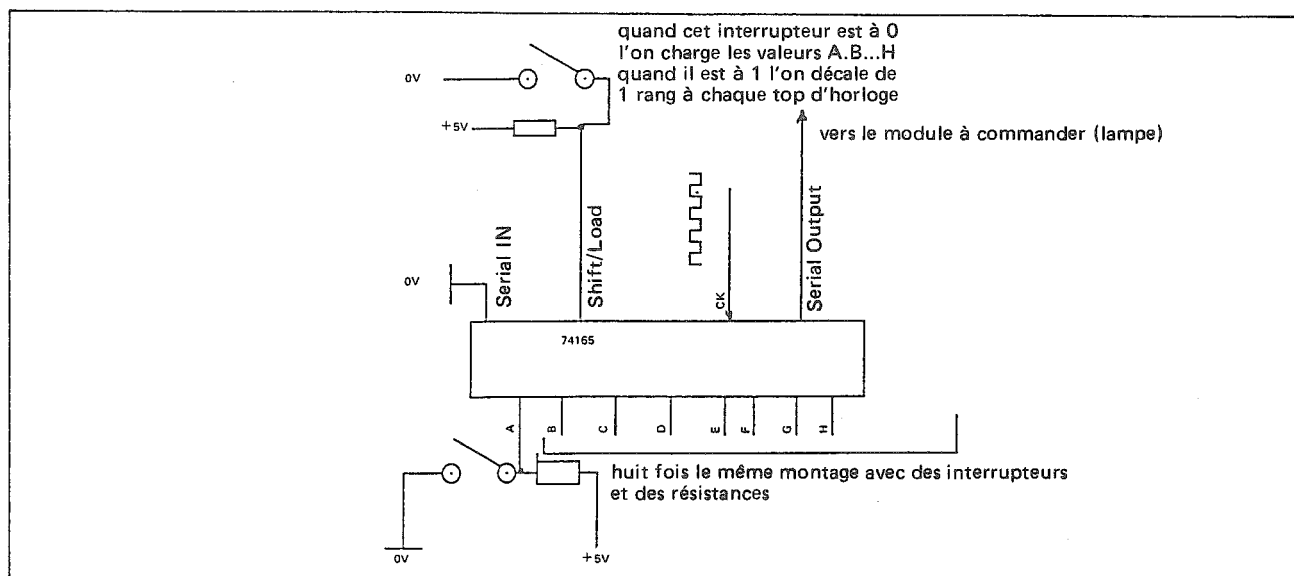


Fig. 3 : Schéma d'un séquenceur programmable.

## 4/12.11

# Les registres série parallèle

Il existe donc des registres qui assurent la fonction opposée à celle que nous avons déjà vue ; l'on peut parler de "désérialiseur".

Le rôle de cette fonction, est à partir d'une donnée codée en série, de restituer une donnée en parallèle.

Elle est constituée de bascules RS ou D en cascade. La donnée série est envoyée sur les entrées RS ou D, une horloge de synchronisation étant envoyée sur les entrées CK des bascules. A chaque top d'horloge, la valeur présente sur l'entrée d'une bascule de rang  $n$  va être transmise sur sa sortie et devenir la prochaine valeur d'entrée

de la bascule de rang  $n+1$ . Si la donnée série a été "sérialisée" avec une horloge de même fréquence, l'on peut restaurer sa valeur initiale en parallèle.

Le chronogramme de fonctionnement de tels registres nous est donnée par la figure 2. Nous voyons ainsi la donnée de rang  $H$  se propager sur chacune des sorties  $Q_A, Q_B, \dots$  jusqu'en  $Q_H$  à chaque "top" d'horloge (dans notre cas les fronts positifs). C'est au bout de huit "top" (dans cet exemple) que la donnée est restituée en parallèle sur les sorties  $Q_n$ .

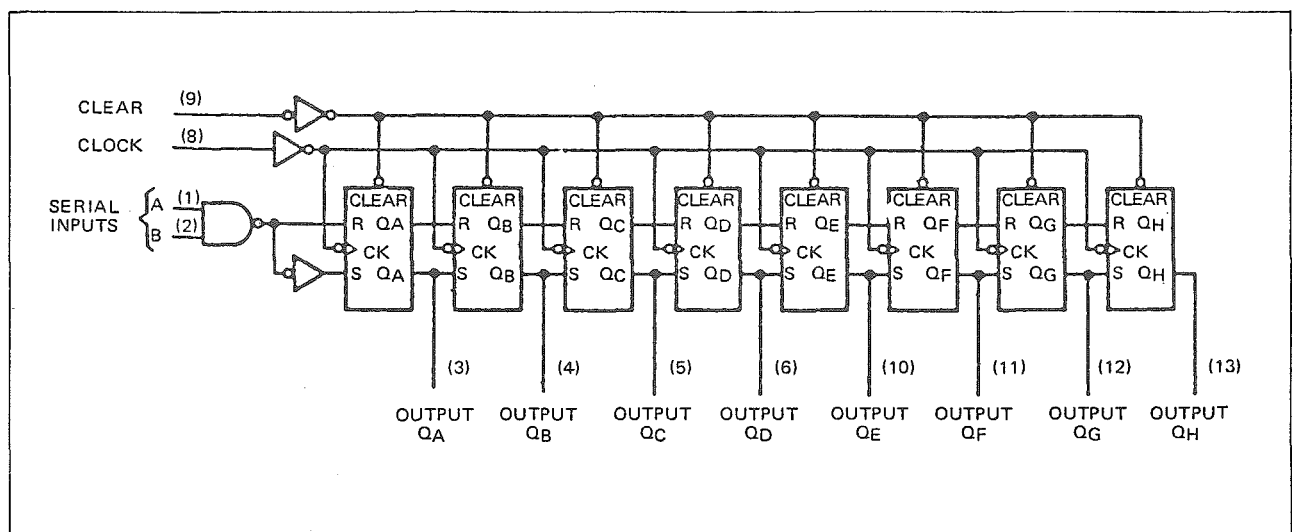


Fig. 1 : Schéma de principe d'un registre série parallèle.

## 12.11 Les registres série parallèle

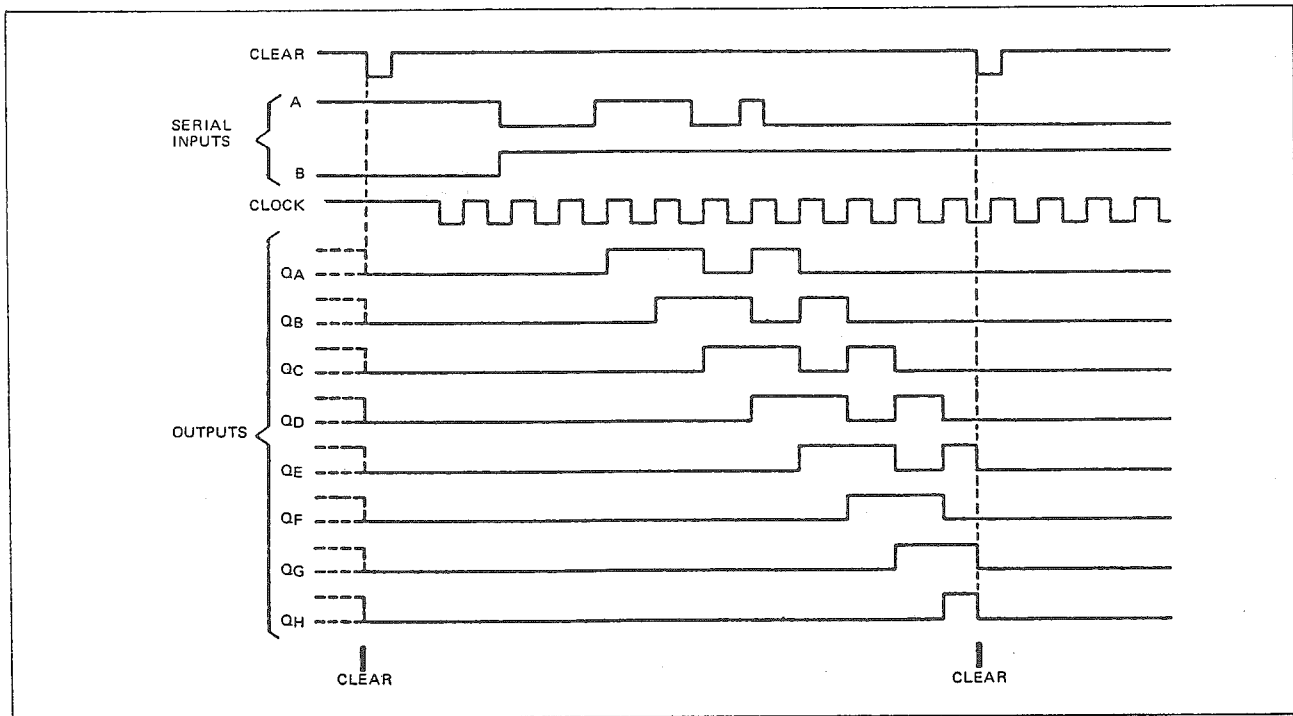


Fig. 2 : Chronogramme de fonctionnement d'un registre série parallèle.

Il existe un circuit courant assurant cette fonction ; c'est le 74164 (Fig. 3).

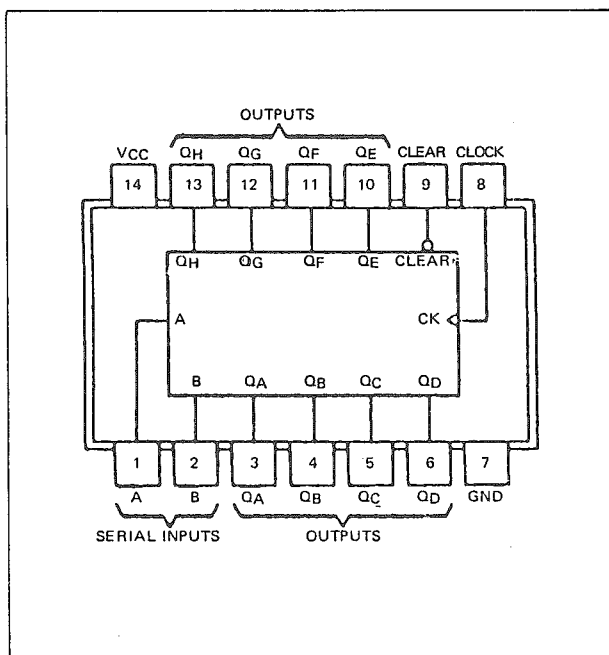


Fig. 3 : Brochage du 74164.

*Exemple d'application* : transmission à distance d'une information codée sur plusieurs bits.

Les cas où l'on a besoin de transmettre avec peu de fils des informations codées sur de nombreux signaux ne manquent pas. Sans aller chercher une application en milieu informatique, l'on peut par exemple penser à un répéteur à distance. Ainsi, vous voulez savoir avant de quitter votre garage si les différentes fenêtres de votre maison sont fermées, si tel ou tel appareil électrique n'est pas resté branché... Si les paramètres à examiner sont nombreux et si votre garage se trouve à 10 m de votre maison, vous n'allez pas creuser une tranchée pour passer tous vos câbles. Au contraire, vous allez "sérialiser" les informations puis les transmettre par deux ou trois fils, avant de les "désérialiser" et de les restituer sous leur forme originelle. Il faut remarquer que quel que soit le nombre des signaux de données originelles, nous n'aurons toujours



## 12.11 Les registres série parallèle

besoin que de deux ou trois fils pour les transmettre en série.

Le schéma de principe d'un tel montage est identique à celui de la figure 4.

Ce montage fonctionne de la façon suivante : Les sorties de nos différents capteurs, sont ramenées à des niveaux TTL et transmises sur les entrées du 165.

Le 93 compte les cycles d'horloges, et génère des impulsions de "load" qui chargent les données dans le 165. Ces impulsions de "load" ont une longueur de huit cycles d'horloge (quand la sortie QH est à 0). A la fin de l'impulsion de "load" les cycles d'horloges servent à transmettre sur QH les informations codées en série.

A l'autre extrémité les données sont remises en parallèle par le 164, puis leur lecture est resynchronisée par un registre parallèle-parallèle commandé lui aussi par un 93 qui compte les cycles d'horloges. L'affichage des données parallèle sur la sortie du registre, correspond alors au chargement des nouvelles valeurs à l'entrée du 164.

Le cycle de fonctionnement du système est donc le suivant :

Huit 1ers cycles d'horloge ; d'un côté l'on charge par un "load" les entrées du 165, de l'autre côté l'on affiche l'état des sorties du 164 à ce moment. Les huit cycles suivants sont consacrés à la transmission des données en série ; les données visibles à la sortie du regis-

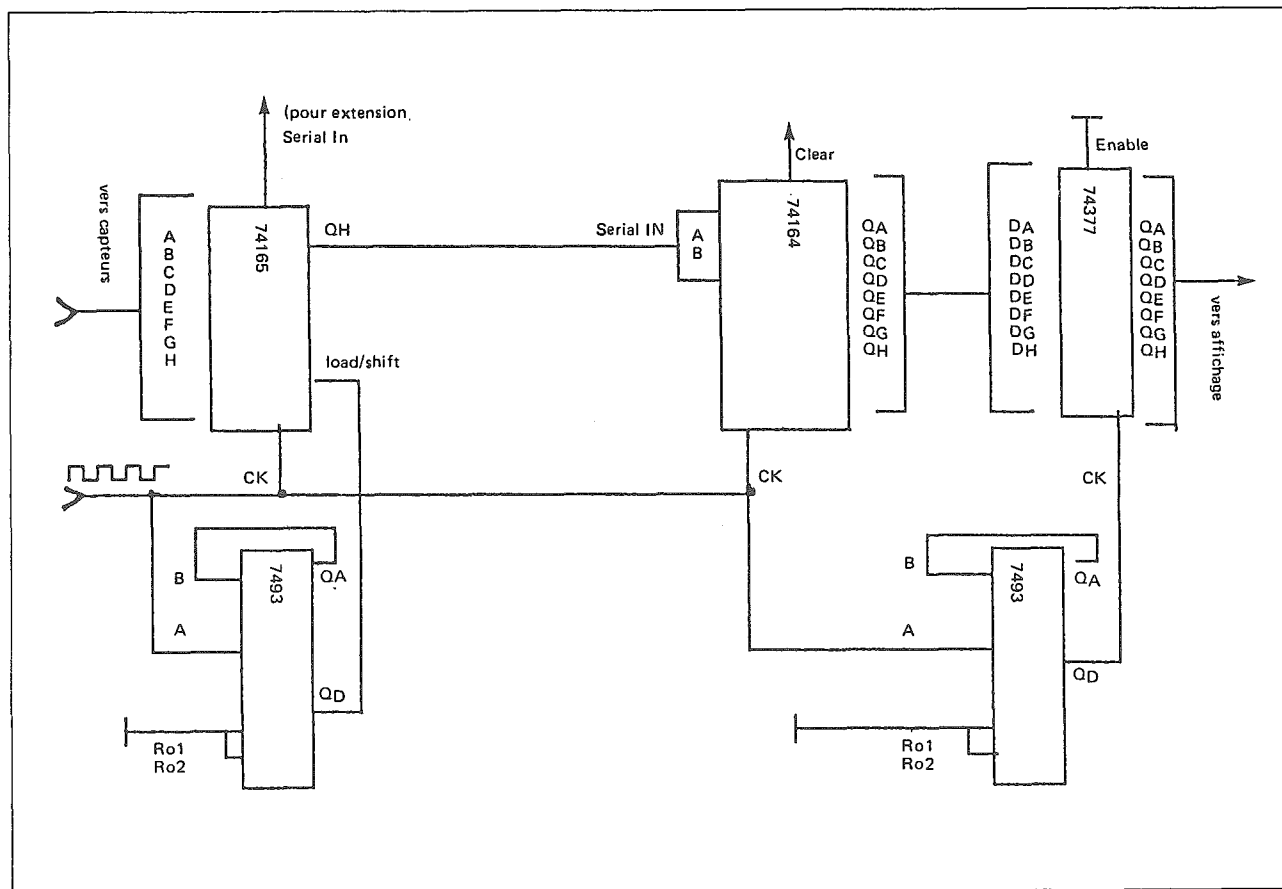


Fig. 4 : Schéma d'un transmetteur série.

## 12.11 Les registres série parallèle

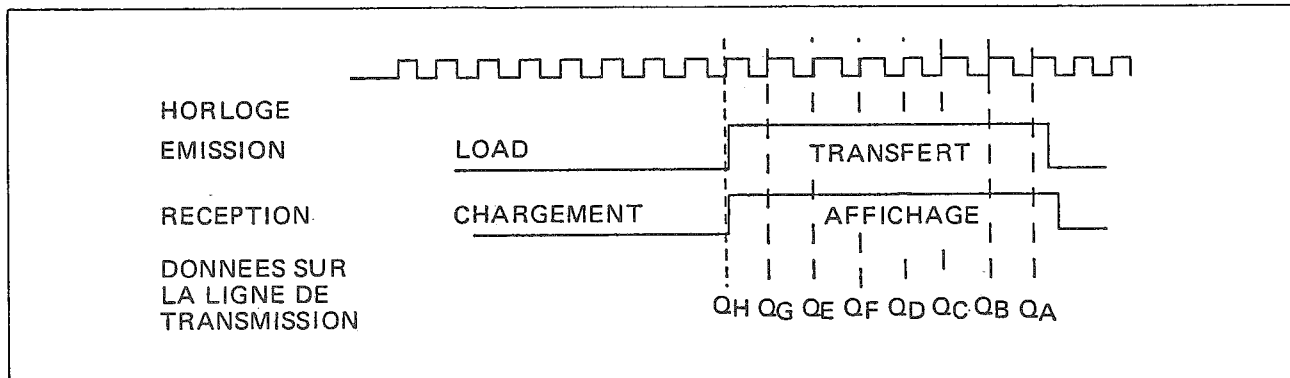


Fig. 5 : Chronogramme de fonctionnement du montage.

tre parallèle-parallèle ne changent pas. Huit cycles suivants, l'on affiche à la sortie du registre parallèle-parallèle le nouvel état des sorties du 164 et l'on procède à un nouveau "load" du 165.

*Remarque :* Si nous n'avions pas de registre en sortie nous verrions lors du transfert des données en série, les données se propager du rang  $n$  vers le rang  $n+1$ .

# 4/12

## Introduction à l'électronique numérique

### Table des matières

4/12.1	Introduction <small>(publié dans le 10<sup>e</sup> complément)</small>
4/12.2	L'inverseur <small>(publié dans le 10<sup>e</sup> complément)</small>
4/12.3	Les fonctions ET (AND) <small>(publié dans le 10<sup>e</sup> complément)</small>
4/12.4	Fonction « NON ET » (NAND) <small>(publié dans le 10<sup>e</sup> complément)</small>
4/12.5	Les fonctions « OU » <small>(publié dans le 10<sup>e</sup> complément)</small>
4/12.6	Fonction « NON OU » (NOR) <small>(publié dans le 10<sup>e</sup> complément)</small>
4/12.7	Un « OU » tout particulier : Le OU EXCLUSIF (XOR en anglais) <small>(publié dans le 10<sup>e</sup> complément)</small>
4/12.8	Les portes complexes <small>(publié dans le 11<sup>e</sup> complément)</small>
4/12.9	Les bistables <small>(publié dans le 11<sup>e</sup> complément)</small>
4/12.10	Les registres <small>(publié dans le 11<sup>e</sup> complément)</small>
4/12.11	Les registres série parallèle <small>(publié dans le 11<sup>e</sup> complément)</small>
4/12.12	Compteurs digitaux <small>(publié dans le 15<sup>e</sup> complément)</small>



## 4/12.12

# Compteurs digitaux

Compter signifie au sens propre d'exprimer une grandeur de mesure ou n'importe quelle grandeur d'entrée par une valeur numérique. Dans la technique des circuits digitaux, la présentation numérique est la seule possibilité de saisir les grandeurs de mesure.

Un compteur de fréquences nous servira d'exemple. Le compteur de fréquence indique par une valeur numérique combien de fois la fréquence d'entrée inconnue appliquée change le niveau de la tension dans un délai donné. Nous regarderons de près la fonction de ce montage (Fig. 1). Groupes de fonctions d'un compteur de fréquence à quatre positions.

L'oscillateur applique une fréquence stabilisée par quartz à l'entrée principale. La durée de période de cette fréquence de référence détermine la durée d'ouverture de la porte principale (délai de porte). Si ce délai est de 1 ms, par exemple, l'affichage de la fréquence d'entrée inconnue se fait en kHz. Plus la fréquence de l'oscillateur diminue, plus la durée de période augmente et un plus grand nombre d'impulsions peut passer la porte principale, c'est-à-dire que la valeur numérique affichée croît.

La fréquence de l'oscillateur est divisée par les compteurs à décades de l'étage du diviseur de fréquence. Dans ce cas, le premier étage divise par 10, le deuxième par 100 et le troisième par 1000. En fonction du choix des zones, ces différentes fréquences sont trans-

mises à la commande séquentielle logique et à la porte principale par multiplexeur.

Le multiplexeur fonctionne comme un commutateur à plots, reliant chaque fois une entrée à une sortie. Si l'indicateur de dépassement de capacité s'allume, la plage de temporisation choisie est trop importante ; c'est-à-dire, que la durée d'ouverture de la porte doit être réduite (par exemple de s à ms), afin de diminuer la durée d'ouverture de la porte principale.

L'affichage de la virgule décimale (dp) va de pair avec le choix de la zone. Suivant la commande, le contrôle de fonction place la virgule décimale au bon endroit.

La fréquence d'entrée arrive tout d'abord à une bascule de Schmitt. La bascule de Schmitt transforme le signal d'entrée en signal digital. Sous réserve des caractéristiques du circuit, n'importe quelle forme de signal peut être transformée en fréquence d'entrée. La tension de signal que nous venons d'obtenir parvient à la porte principale.

Le terme porte principale est utilisé ici pour une opération digitale permettant de passer les impulsions d'entrée au moyen d'un signal de commande à la sortie ou bien de les bloquer (p. ex., opération ET).

Le diagramme en fonction du temps de la figure 2 montre le déroulement d'une phase de mesure complète.

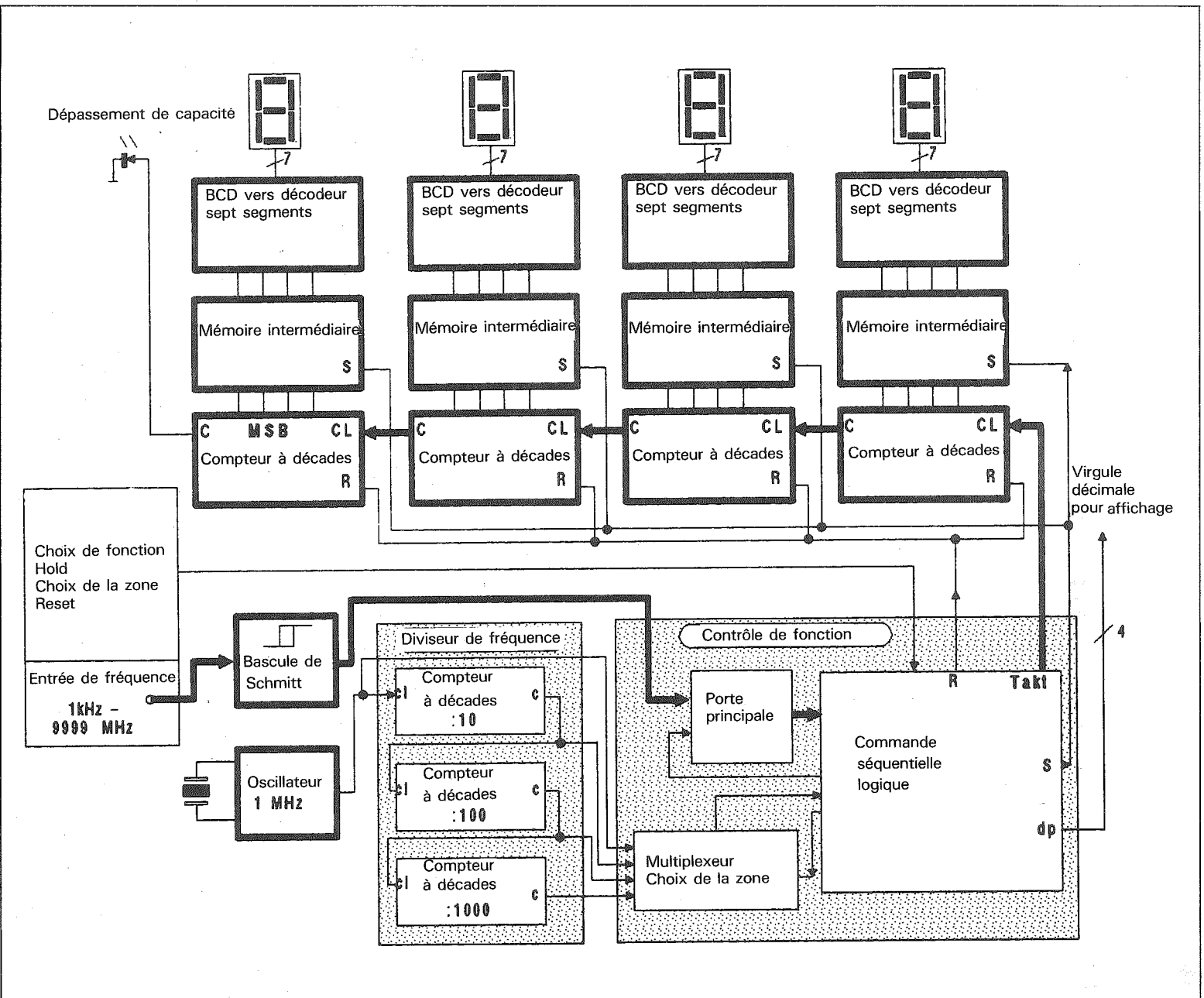


Fig. 1 : Groupes de fonction d'un compteur de fréquence à quatre positions.

## 12.12 Compteurs numériques

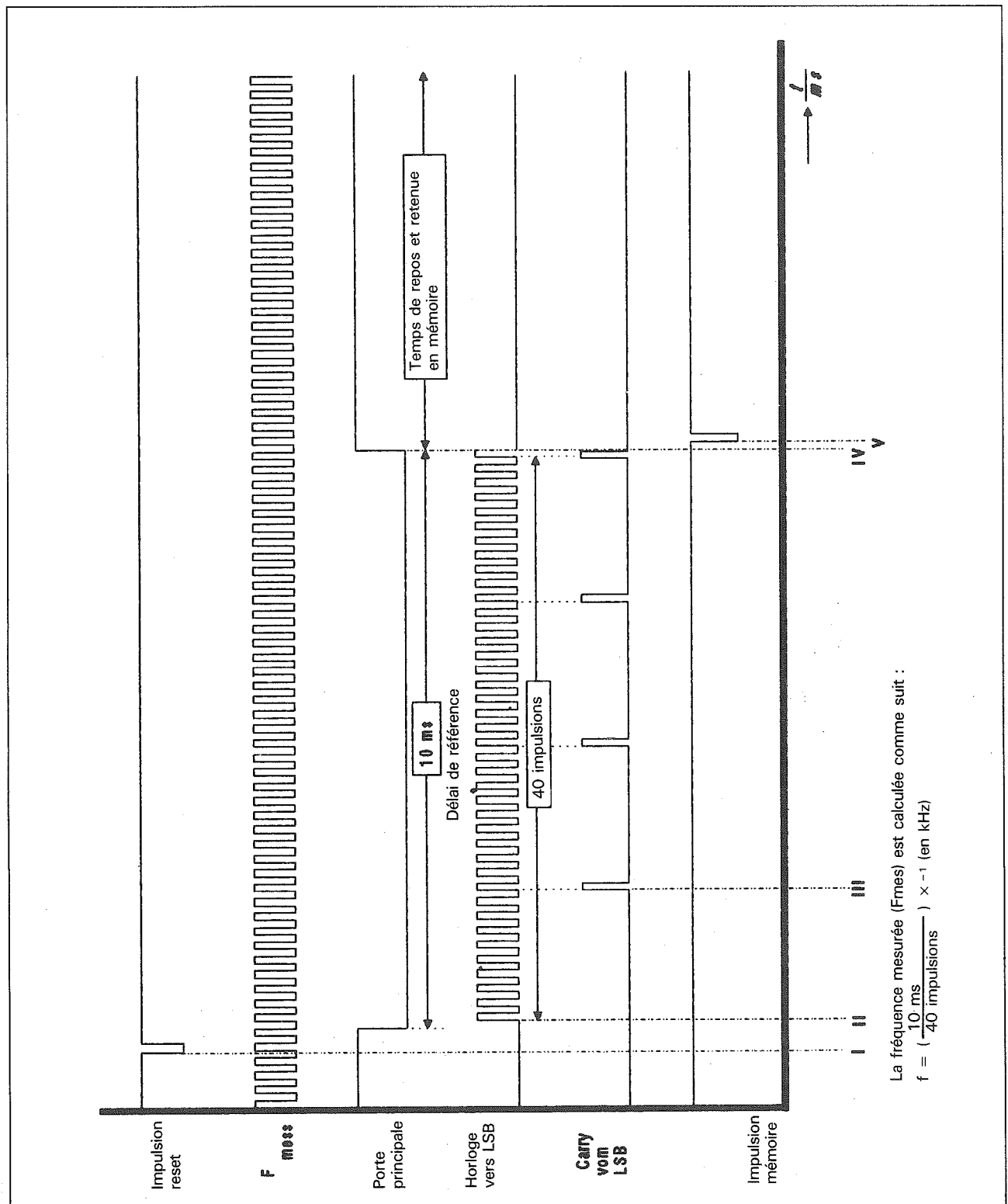


Fig. 2 : Déroulement dans le temps d'une phase de mesure à l'intérieur du compteur de fréquence.

## 12.12 Compteurs digitaux

Avant l'ouverture de la porte principale, la commande séquentielle produit une impulsion de retour (R), (moment I), qui met tous les compteurs à décades à la valeur initiale 0 (0000<sub>(DCB)</sub>). La commande séquentielle logique détermine le délai d'ouverture de la porte principale permettant aux impulsions d'entrée d'arriver à l'entrée de l'horloge (CL) du compteur à décades LSB (LSB = least significant bit = Bit avec le moins significatif) (moment II).

Ce compteur à décades commence maintenant à compter les impulsions d'entrée. Chaque compteur peut compter jusqu'à la valeur neuf (= 1001), ensuite le compteur recommence à zéro. Une fois que le compteur a épuisé son stock de valeurs, il donne une courte impulsion à la sortie Carry (Carry = retenue (C)) (moment III), qui déclenche à son tour le compteur suivant.

Le délai dépassé, la commande séquentielle ferme la porte principale ; l'opération de comptage en cours est ainsi interrompue (moment IV). Les compteurs mettent les valeurs en code DCB à la disposition des mémoires intermédiaires. La commande séquentielle produit une impulsion de prise en charge (Store (S)) (moment V), peu après la fermeture de la porte principale, qui incite les mémoires intermédiaires à transmettre l'information provenant des compteurs au décodeur DCB/sept segments.

Les mémoires intermédiaires gardent les informations stables pendant l'opération de comptage. Sans les mémoires intermédiaires une lecture précise de l'affichage serait impossible, étant donné que le comptage rapide de la valeur numérique fait que le décodeur présente chaque valeur numérique, mais que l'œil humain ne perçoit qu'un huit, car les segments affichés changent trop vite.

Après un certain délai de repos, la phase de

mesure recommence. La fonction « hold » bloque l'affichage, c'est-à-dire, que la valeur affichée reste constante, même si la fréquence d'entrée change. La fonction reset remet le compteur de fonction manuellement à zéro.

Les compteurs à décades ne sont qu'une sorte de circuits digitaux. Les paragraphes suivants traitent principalement du montage d'un compteur à décades, des autres formes de compteurs utilisées dans la technique digitale et du mode de calcul d'un compteur pour ses propres besoins.

### Éléments du compteur

Le compteur est composé d'une série de bascules bistables synchronisées. La nature de la bascule et l'équipement des entrées et des sorties déterminent le comportement temporel du circuit. Le compteur change l'état initial avec chaque impulsion d'entrée valable à l'entrée du cycle (synchronisation).

En général, l'ordre des changements se fait dans l'ordre croissant ou décroissant des valeurs.

Si la valeur significative de la sortie augmente pour chaque cycle, le compteur est considéré comme compteur positif. Si, par contre, la valeur initiale diminue, on parle d'un compteur négatif. Les compteurs peuvent produire différents codes de sortie (p. ex., DCB, Aiken, 3-excess-code, etc.).

Dans la technique digitale, la valeur de sortie log. 0 est considérée comme valeur numérique. Si un compteur peut, par exemple, compter de 0 à 9, il possède 10 valeurs de sortie valables. Lors de la conception du circuit, ce facteur est particulièrement important.

Le nombre de bascules utilisées détermine la capacité maximale possible du compteur. Chaque bascule peut représenter 2 valeurs, d'une part, log. 0, et d'autre part, log. 1.



## 12.12 Compteurs digitaux

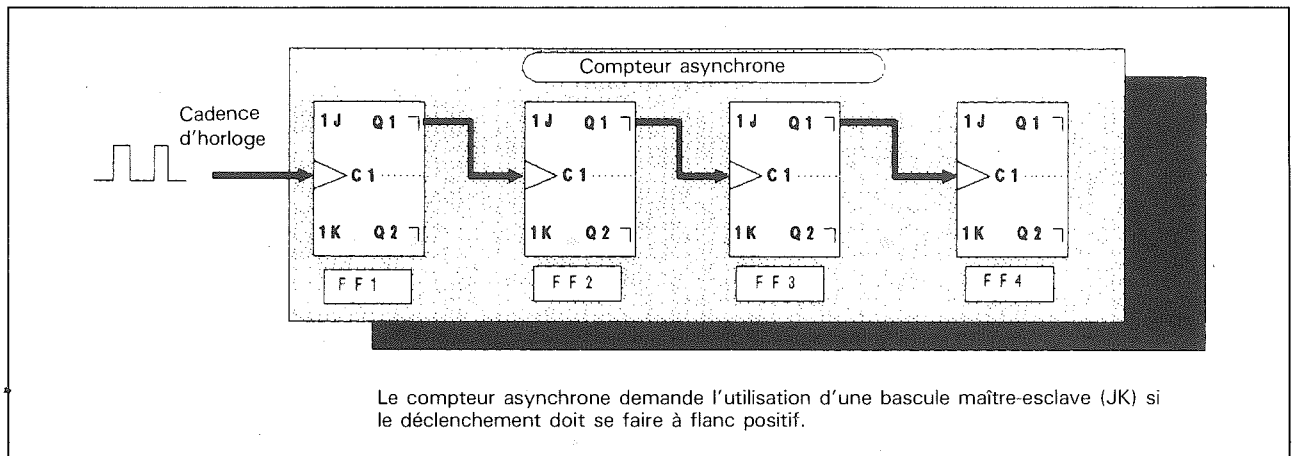


Fig. 3 : Le compteur asynchrone.

Si  $n$  bascules sont prévues dans un compteur, la combinaison de valeur maximale qui peut être représentée est calculée comme suit (Valeur (max)) :  $\text{Valeur (max)} = 2^n - 1$ . Si un compteur dispose de 4 bascules, par exemple, il peut produire 16 valeurs numériques. Les valeurs numériques vont de 0 à 15. La valeur maximale pouvant être atteinte peut être représentée, mais ceci n'est pas obligatoire.

Dans les descriptions générales d'un compteur et de ses valeurs de sortie, on utilise souvent le terme « compteur modulo  $n$  ». Modulo représente le nombre  $n$  d'états de sortie possibles. Ainsi un compteur décimal peut être classé comme compteur modulo 10.

### Les bascules utilisées

Généralement on ne prend que des bascules commandées par flanc d'impulsions, car elles assurent une meilleure sécurité de fonctionnement. Ces bascules ne modifient la sortie que si les entrées ont été mises dans l'état logique voulu et que l'impulsion d'horloge (synchronisation) reçoit un flanc positif (changement de log. 0 à log. 1).

L'importance de la configuration des entrées des différentes bascules est fonction du mode de synchronisation. Dans certains circuits, on ne peut utiliser que des bascules maître-esclave en raison de la synchronisation. Les flip-flops master-slave donne le signal de sortie avec un décalage d'un demi-cycle.

### Les différents compteurs

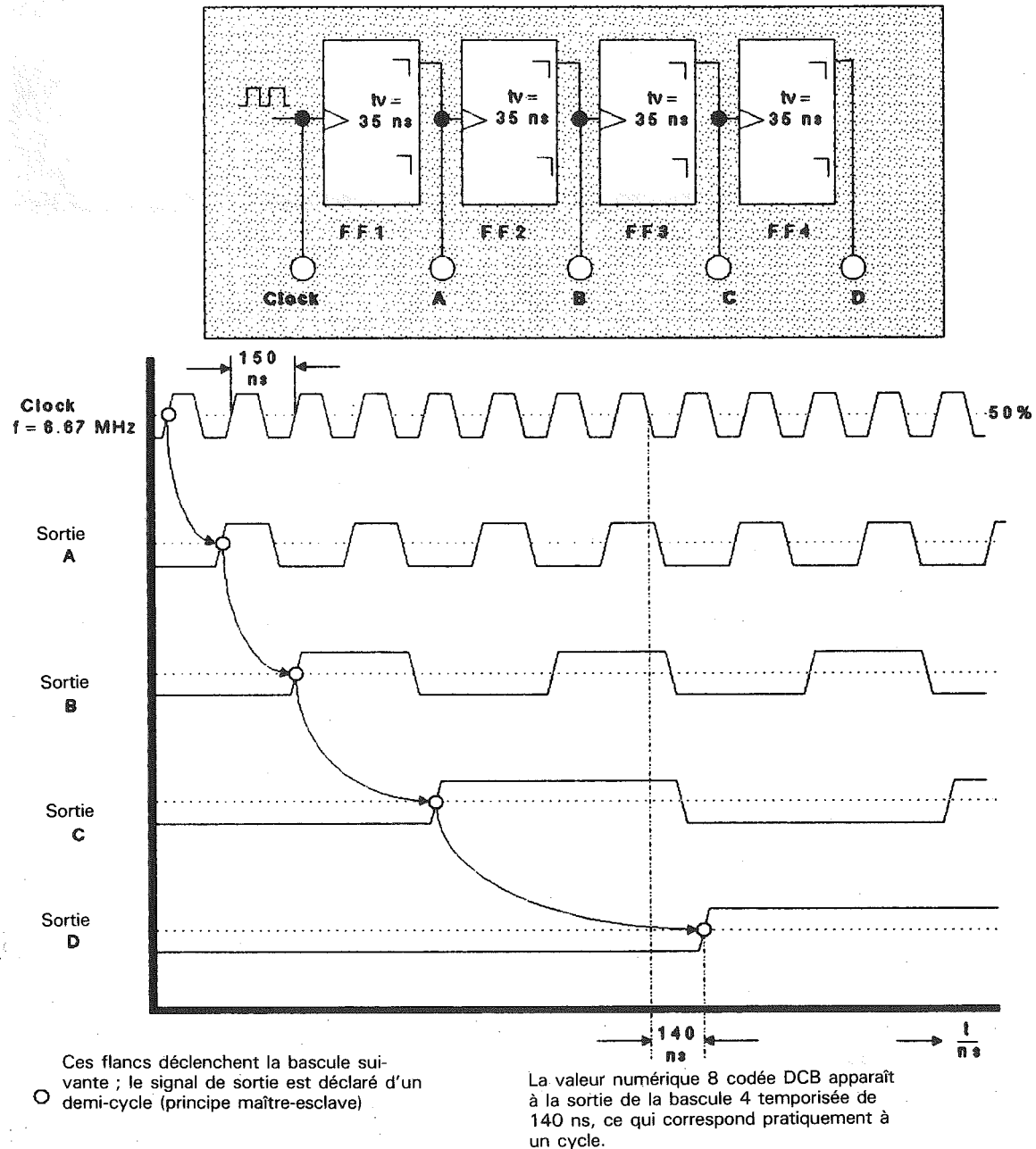
Les compteurs sont répartis en deux catégories suivant la synchronisation :

#### 1. Les compteurs asynchrones

Dans ce cas, la cadence passe dans la première bascule (Fig. 3) : Principe du compteur asynchrone). Toutes les bascules qui suivent sont synchronisées au moyen du signal de sortie de la bascule précédente.

L'avantage du compteur asynchrone réside dans le faible nombre d'éléments nécessaires à l'équipement d'entrée. L'inconvénient est le temps de transition de la porte. Le temps de transition de la porte est le temps nécessaire pour que l'impulsion arrive à la sortie avec temporisation. En technique TTL,

## 12.12 Compteurs digitaux



Remarque : Avant l'opération de comptage, toutes les bascules sont remises à la position initiale.

Fig. 4 : Le compteur asynchrone dans la gamme de fréquence critique.

## 12.12 Compteurs digitaux

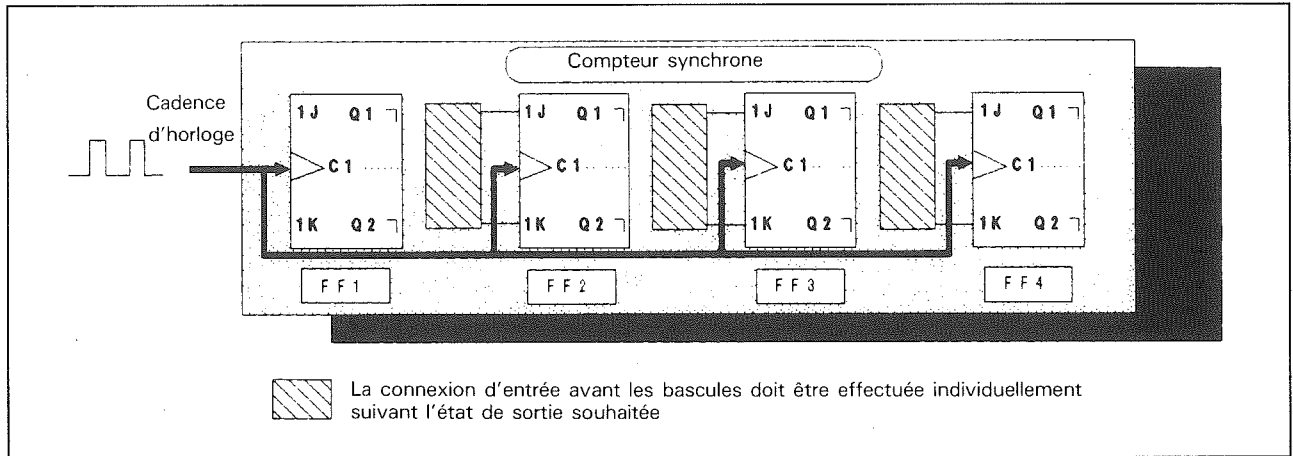


Fig. 5 : Principe du compteur synchrone.

le temps de transition de la porte est de 25-50 ns pour une bascule. Les bascules C-MOS ne sont pas aussi rapides ; elles demandent généralement 35-70 ns. Dans le cas d'un montage en série de 4 bascules, par exemple, la sortie de la quatrième bascule est en retard de  $4 \times 35 \text{ ns} = 140 \text{ ns}$  sur l'entrée.

(Figure 4 : Le compteur asynchrone dans la zone limite). Cette propriété limite la gamme de fréquence maximale du circuit. La fréquence d'impulsion maximale est atteinte lorsque le délai de transition total du circuit est supérieur ou égal à la durée d'un cycle. En commandant le compteur au moyen d'une fréquence d'entrée plus élevée, le code de sortie ne correspond plus au codage souhaité.

## 2. Les compteurs synchrones

Contrairement aux compteurs asynchrones, la cadence est appliquée simultanément à toutes les bascules concernées (Figure 5 : Le principe du compteur synchrone). Ce principe de montage produit un signal de sortie pratiquement synchrone sur toutes les bascules. Seul le délai de transition d'une bascule se trouve sur le chemin du signal.

Etant donné que la synchronisation de l'ensemble des bascules est simultanée, toutes les entrées de bascules doivent être portées à des niveaux différents pour la commutation suivante avant la synchronisation. On utilise à cet effet les signaux de sortie des bascules utilisées. L'utilisateur doit être en possession d'informations précises concernant les caractéristiques des bascules lors de la conception du montage. L'équipement du circuit est plus important que pour le compteur asynchrone. Il est particulièrement difficile, quand il faut utiliser un compteur synchrone comme compteur/décompteur.

La fréquence d'impulsion du compteur synchrone peut dépasser 20 MHz.

## Les circuits de comptage

Les circuits de comptage suivants indiquent la fonction de l'ensemble des compteurs généralement sous forme de diagrammes en fonction du temps ou de tableaux fonctionnels. Ces représentations simplifient la description du fonctionnement, étant donné que les relations sont montrées avec précision par rapport au temps. Chaque compteur doit être

## 12.12 Compteurs digitaux

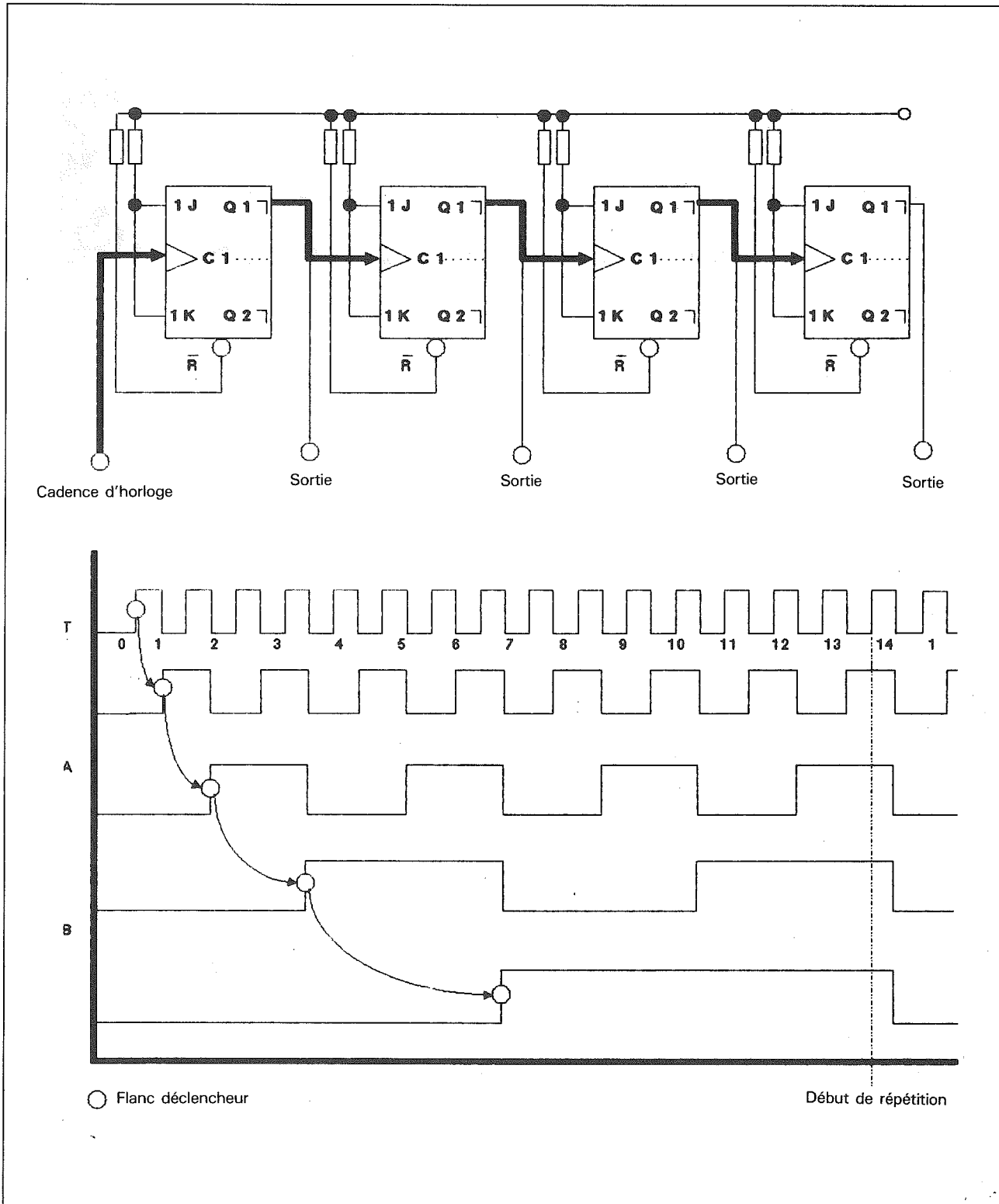


Fig. 6 : Compteur positif binaire avec bascules maître-esclave JK.

## 12.12 Compteurs digitaux

réalisé, dans la mesure du possible, à partir de différents types de bascules. Nous insistons à ce propos sur les limites d'utilisation.

### 1. Le compteur positif asynchrone binaire

La fonction de ce compteur se passe d'explications supplémentaires. Il est composé de bascules, montés comme étages de diviseur de fréquence. Chaque bascule divise la fréquence appliquée par 2.

Lorsque l'on utilise le flanc positif du signal d'impulsion pour le déclenchement, il faut prendre uniquement des bascules maître esclave pour ce compteur. Les bascules maître-esclave JK conviennent particulièrement, car ils ne nécessitent aucun signal de commande supplémentaire dans ce montage (tel que les bascules R-S). (Figure 6 : Compteur positif binaire avec bascule maître-esclave JK.)

Pour utiliser des bascules, D (maître-esclave) dans le montage, le circuit doit être le suivant, afin de pouvoir réaliser le mode de fonctionnement bi-stable. (Figure 7 : Bascule D maître-esclave) en fonctionnement bi-stable.

Si des bascules déclenchées par flanc négatif forment l'âme du compteur asynchrone, ces bascules ne doivent pas fonctionner selon le principe maître-esclave. Une bascule maître-esclave rendrait le comptage binaire du montage impossible. Les bascules temporiseraient le signal de sortie d'une période complète d'impulsion. La figure 7 explique ce comportement au moyen d'un diagramme en fonction du temps. (Figure 8 : Ordre de comptage d'un circuit à déclenchement par flancs négatifs asynchrone avec bascule JK maître-esclave.)

### 2. Le compteur négatif asynchrone binaire (décompteur)

Le compteur négatif (décompteur) asynch-

rone diminue sa valeur de sortie à chaque impulsion de cycle. Le compteur commence à la valeur la plus élevée et diminue constamment jusqu'à la valeur minimale. Ensuite la période de comptage recommence.

Ce circuit de comptage nécessite le déclenchement des bascules suivantes par la sortie Q2 (sortie Q1 inversée). (Figure 9 : Compteur négatif asynchrone binaire à déclenchement par flancs positifs.)

Les bascules branchées se trouvent en état bistable. Comme pour le compteur positif asynchrone, le flanc de commande détermine la sélection des bascules disponibles. Le flanc de déclenchement positif nécessite des bascules maître-esclave. Si la commande se fait par flanc négatif, le comportement maître-esclave entraîne un code de sortie erroné (Fig. 8).

### 3. Le compteur/décompteur asynchrone

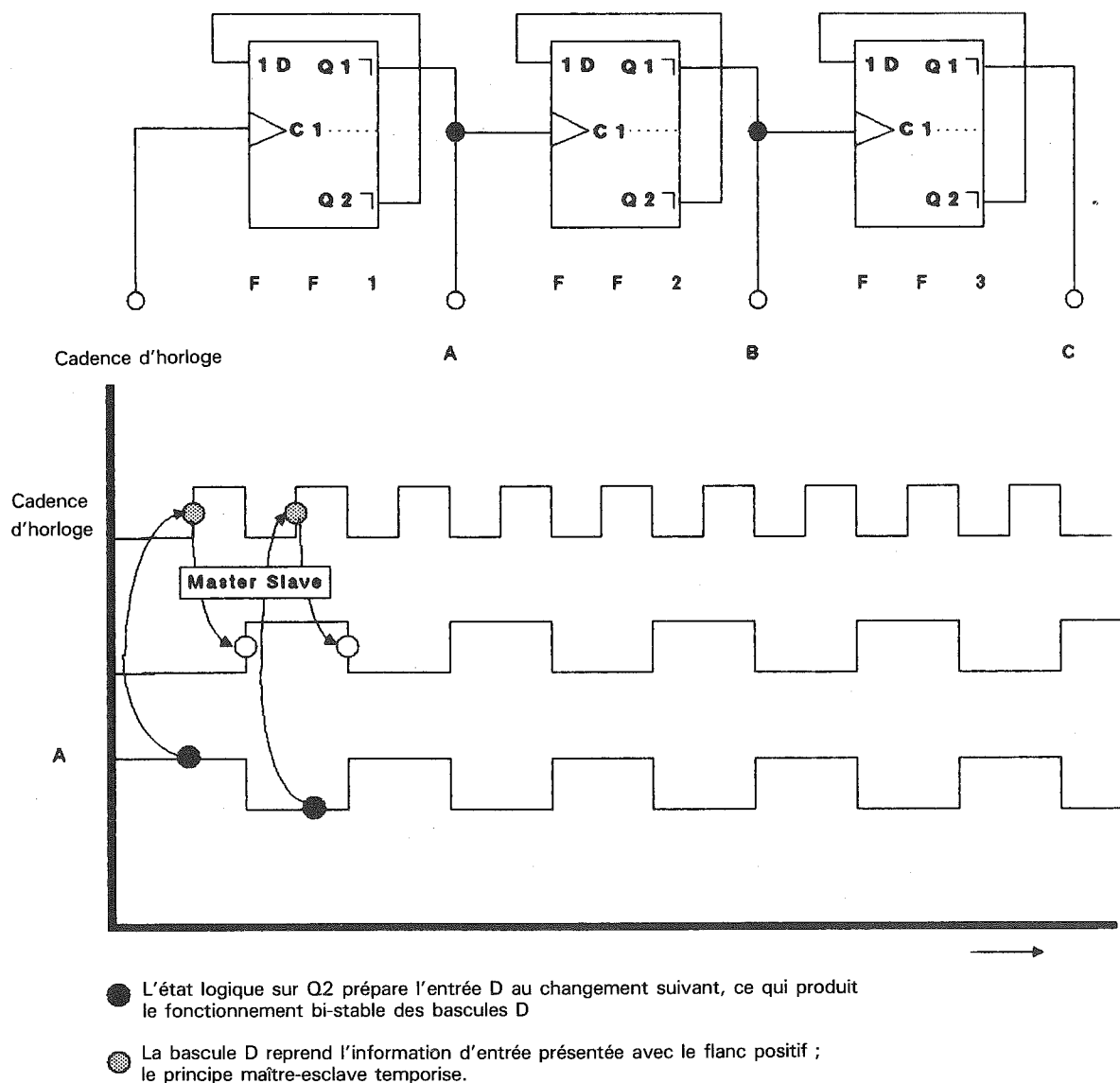
Ce compteur devrait pouvoir travailler en addition et en soustraction. On place à cet effet des portes à anticoïncidence (OU-exclusif) sur le chemin du signal des impulsions. La porte OU-exclusif peut inverser le signal de sortie au moyen d'un signal digital. (Figure 10 : Compteur/décompteur asynchrone). Dès que l'entrée V est log. 1, le compteur fait un comptage négatif, c'est-à-dire, en arrière. La fonction est identique à ce qui a été expliqué précédemment.

### 4. Le compteur positif binaire synchrone

Le compteur synchrone demande une commande tout à fait différente. Etant donné que la cadence est donnée simultanément sur toutes les bascules, les entrées des bascules doivent être préparées d'une manière différente. Le comportement global de comptage est également fonction des flip-flops utilisés. Le flanc de commande (positif ou négatif) et le

## 12.12 Compteurs digitaux

## Bascule D maître-esclave en fonctionnement bi-stable



L'ordre de comptage des bascules est identique à la fig. 6

Fig. 7 : La bascule maître-esclave en fonctionnement bi-stable.

## 12.12 Compteurs digitaux

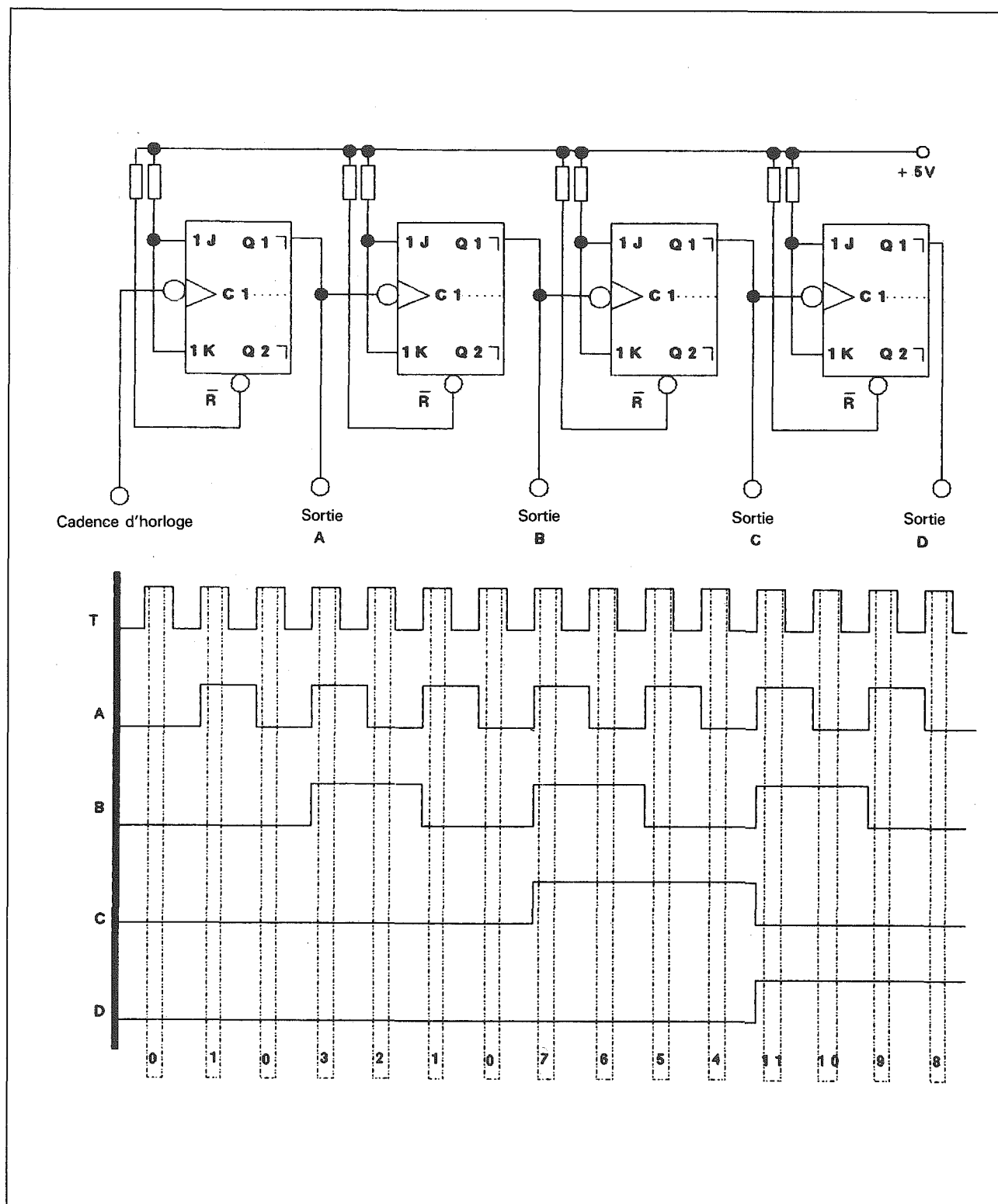


Fig. 8 : Ordre de comptage erronée d'un compteur à déclenchement par flanc négatif avec bascule maître-esclave.

## 12.12 Compteurs digitaux

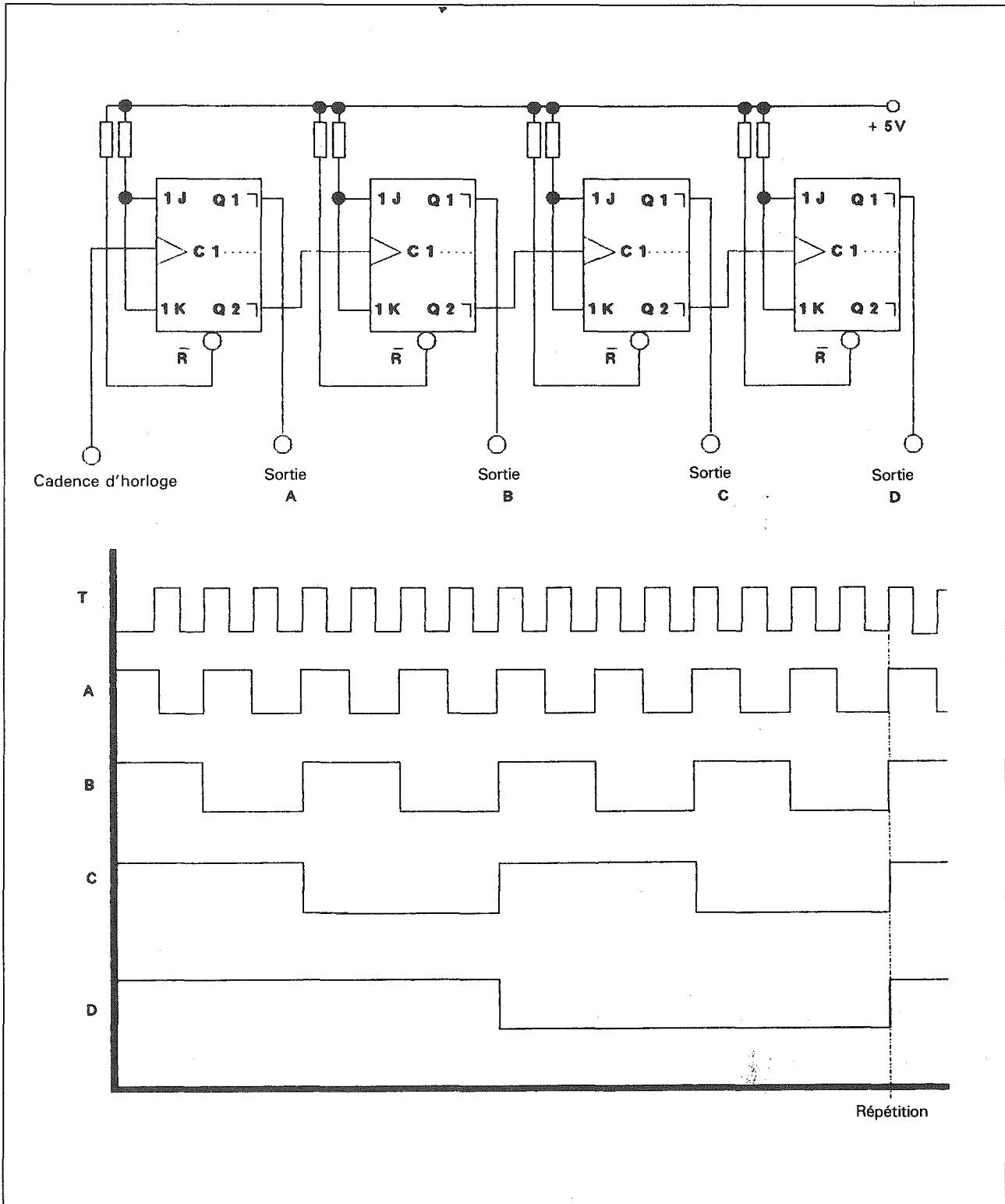


Fig. 9 : Décompteur binaire avec bascule maître-esclave JK à déclenchement par flanc positif.



## 12.12 Compteurs numériques

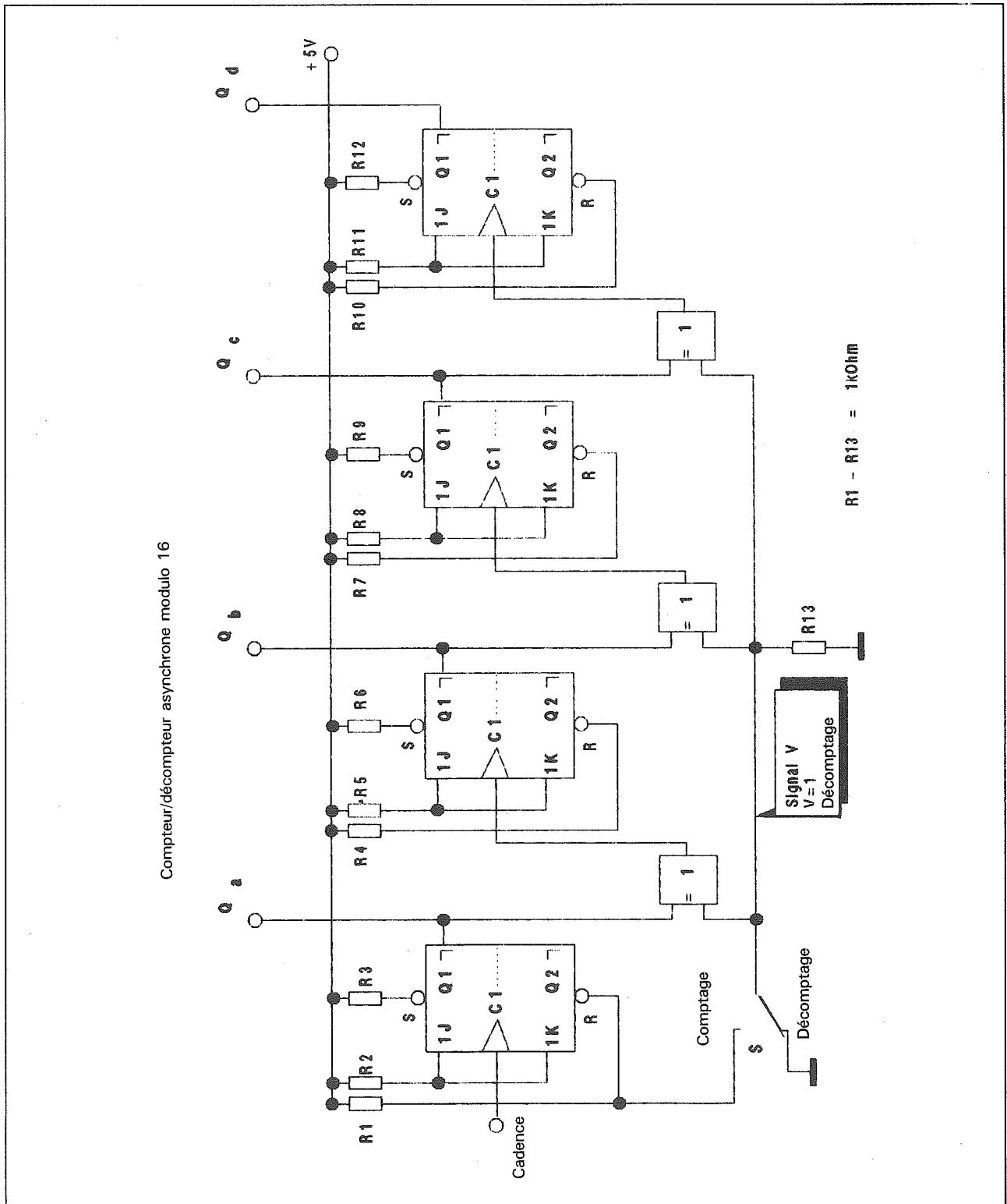


Fig. 10 : Compteur/décompteur asynchrone.

## 12.12 Compteurs digitaux

De $Q_n$	A $Q_{n+1}$	Préparation		Explication (après la synchronisation)
		$J_n$	$K_n$	
0	0	0	d*	niveau 0 maintenu (mémoire)
0	—	—	d*	changement de 0 à 1 (instauration)
—	0	d*	—	changement de 1 à 0 (bascule)
—	—	d*	0	niveau 1 maintenu (mémoire)

\* Tous les emplacements désignés par d- du tableau fonctionnel peuvent être à log. 1 ou log. 0. Le comportement de commutation de la bascule JK ne varie pas (d = don't care (sans importance)).  
 $Q_n$  = Q1 sortie avant synchronisation.  
 $Q_{n+1}$  = Q1 sortie après synchronisation.

Fig. 11 : Table de vérité de la bascule JK (maître-esclave).

principe de bascule maître-esclave n'ont aucune influence sur le signal de sortie. Ils déterminent simplement le moment d'apparition du code de sortie. Les signaux de commande doivent être calculés individuellement. L'exemple ci-dessus doit expliquer la solution pour le calcul des signaux d'entrée (Fig. 11).

Il est prévu de monter un compteur positif modulo 6 synchrone, fournissant un code de sortie binaire. On dispose à cet effet de bascules maître-esclave JK à déclenchement par flanc positif.

Etant donné que le compteur dispose d'un stock de valeurs de 0 (= 0000<sub>(DCB)</sub>) à 5 (= 0101<sub>(DCB)</sub>), il faut trois bascules ( $2^3 - 1$ ), deux combinaisons redondantes n'étant pas prise en considération (110<sub>(DCB)</sub> – 111<sub>(DCB)</sub>).

Il faut tout d'abord se souvenir du comportement de commutation de la bascule JK (maître-esclave) (Figure 11 : Table de vérité de la bascule JK (maître-esclave)). Si, par exemple, la bascule doit changer de log. 0 à log. 1, l'entrée J doit être à log. 1 ; l'entrée K est redondante (au choix log. 0 ou log. 1).

Ensuite, le code de sortie est inscrit sur le tableau. La cadence détermine le moment, où

une certaine combinaison apparaît (Figure 12 : Code de sortie du compteur). Les valeurs arrivent en ordre croissant. D'une manière générale, n'importe quel ordre de comptage peut être réalisé. La sortie Q est le bit (MSB) ayant la plus haute valeur. On compare ensuite ce tableau aux niveaux des entrées de chaque bascule. Par exemple, la sortie QA change lors du premier cycle de log. 0 à log. 1 ; donc, le flip-flop A doit avoir 1d. Lors du septième cycle, le compteur revient en arrière ; l'opération est répétée.

Chaque préparation d'entrée doit être réalisée par une fonction logique digitale. La table 13 donne rapidement la plus petite fonction logique possible à prévoir pour chaque entrée, pour rendre le montage opérationnel. (Figure 13 : Table pour le compteur modulo). La pratique confirme le résultat. (Figure 14 : Les différentes phases de comptage).

### 5. Le décompteur synchrone binaire

Ce compteur se distingue du compteur positif synchrone uniquement par son code de sortie. Les valeurs diminuent avec chaque cycle. La conception proprement dite du compteur correspond au compteur positif synchrone.

## 12.12 Compteurs digitaux

Tableau fonctionnel du compteur synchrone modulo 6

Cadence d'horloge	Sorties			Préparation des entrées					
	Q1 C	Q1 B	Q1 A	J C	K C	J B	K B	J A	K A
0	■ 0	■ 0	● 0	0	d	0	d	1	d
1	■ 0	● 0	○ 1	0	d	1	d	d	1
2	■ 0	□ 1	● 0	0	d	d	0	1	d
3	● 0	○ 1	○ 1	1	d	d	1	d	1
4	□ 1	■ 0	● 0	d	0	0	d	1	d
5	○ 1	■ 0	○ 1	d	1	0	d	d	1
<div style="display: flex; align-items: center;"> <div style="border: 1px solid black; padding: 2px; margin-right: 10px;"> Remise à l'état initial (restauration) </div> <div style="display: flex; align-items: center;"> <div style="border: 1px solid black; padding: 2px; margin-right: 5px;">0</div> <div style="border: 1px solid black; padding: 2px; margin-right: 5px;">0</div> <div style="border: 1px solid black; padding: 2px;">0</div> </div> </div>									
6	1	1	0	<div style="display: flex; align-items: center;"> <div style="font-size: 2em; margin-right: 10px;">}</div> Redondant </div>					
7	1	1	1						

Le flanc d'impulsion suivant doit permettre de réaliser le changement. La préparation se fait sur les entrées J et K, comme indiqué ci-contre

■ Garde log. 0 (mise en mémoire)

● Changement de log. 0 à log. 1 (restauration)

□ Garde log. 1 (mise en mémoire)

○ Changement de log. 1 à log. 0 (retour en arrière)

Fig. 12 : Tableau fonctionnel du compteur modulo 6.

## 12.12 Compteurs digitaux

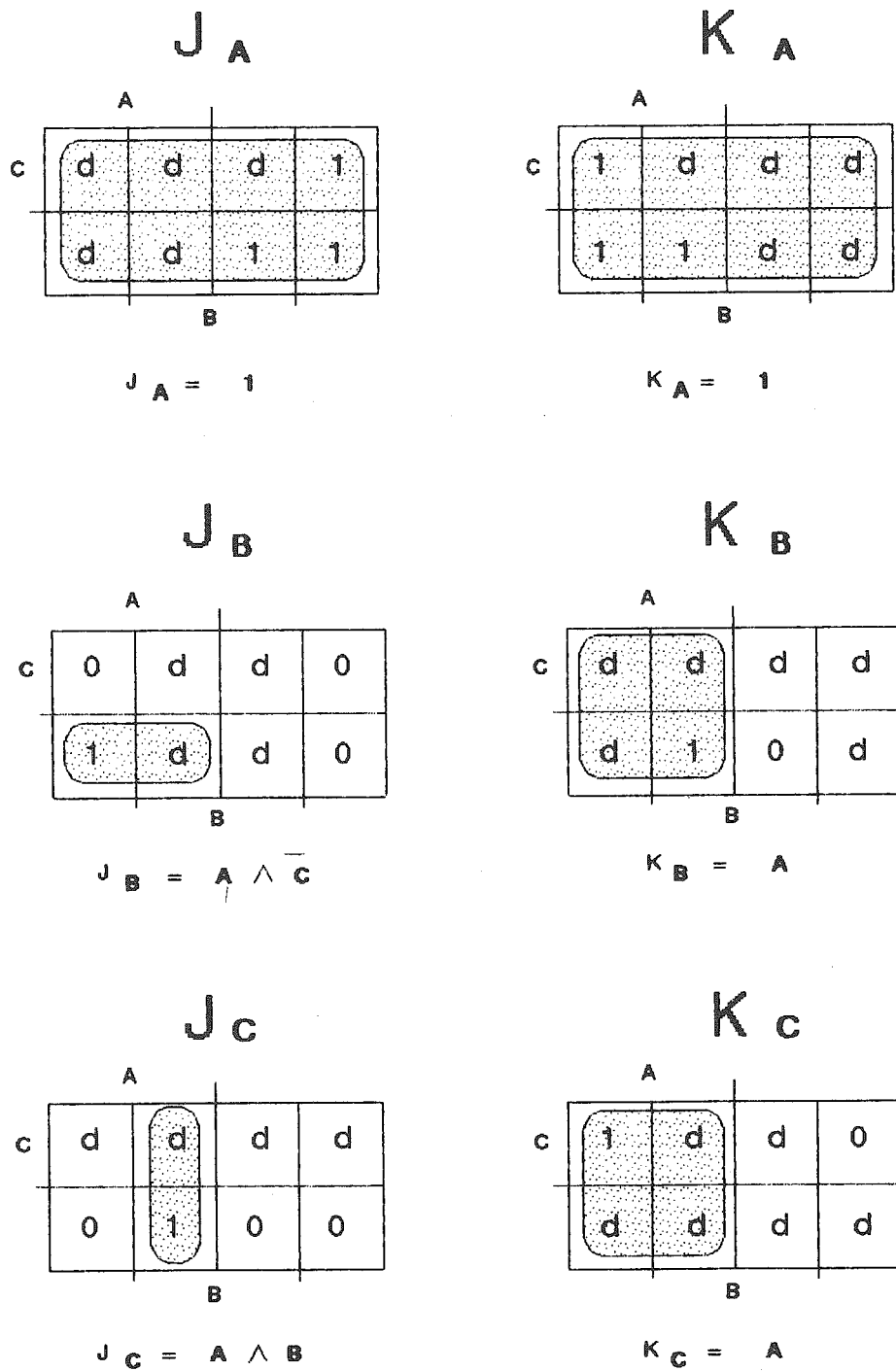
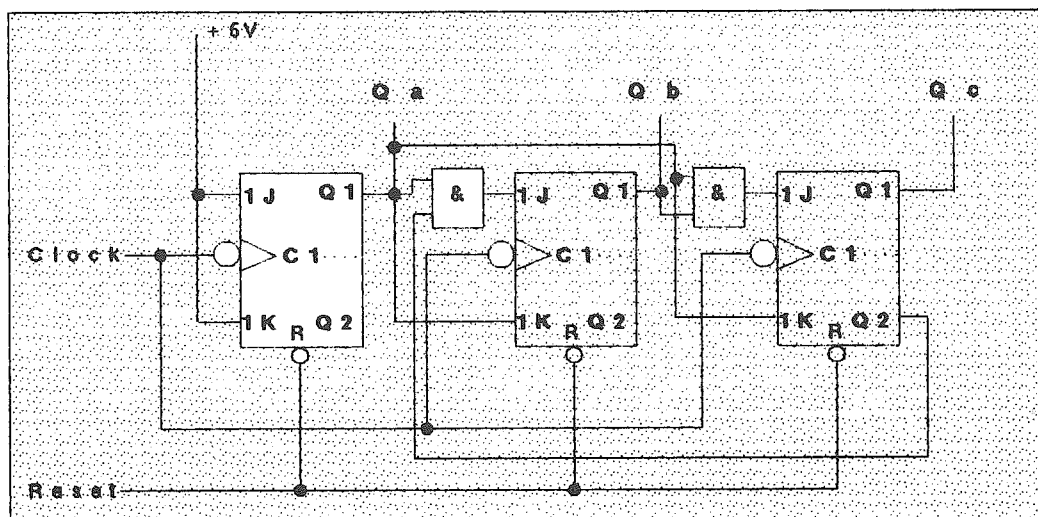


Fig. 13 : Tables du compteur modulo 6.

## 12.12 Compteurs digitaux

- I. Le compteur est remis à l'état initial ; une impulsion négative à l'entrée reset se traduit par l'état initial défini de toutes les bascules c'est-à-dire, toutes les sorties Q1 sont à log. 0 et toutes les sorties Q2 sont à log. 1.
- II. Le premier flanc négatif du signal d'horloge fait basculer la première bascule, donc Qa est à log. 1. Les sorties du compteur représentent la valeur 1.



- III. Le deuxième flanc négatif du signal d'horloge remet la bascule Qb et simultanément Qa à l'état initial. Les sorties Qa et Qb représentent le chiffre 2 en forme binaire.

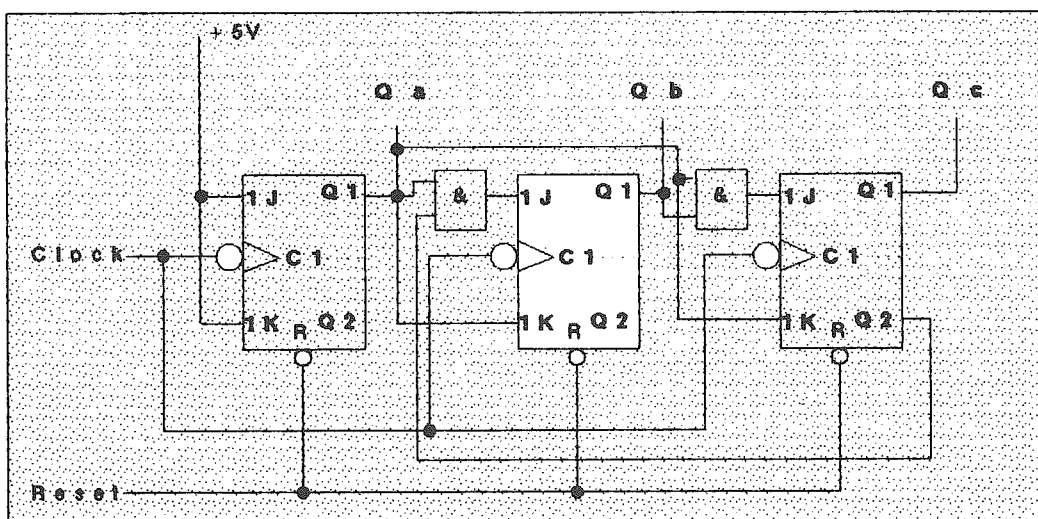
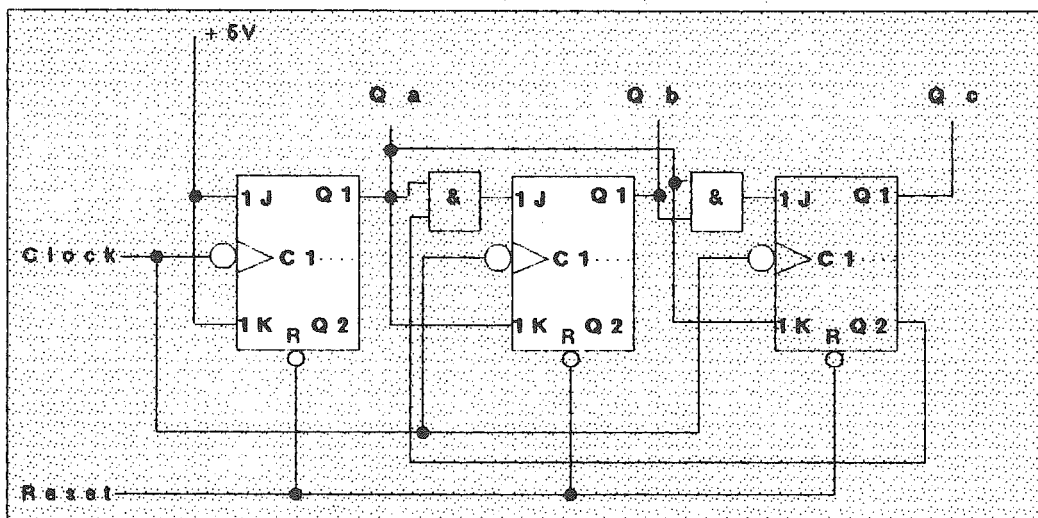


Fig. 14 (Partie 1) : Déroulement fonctionnel d'un compteur synchrone modulo 6.

## 12.12 Compteurs digitaux

- IV** - Le troisième flanc du signal d'horloge bascule la première bascule. Qa est donc log. 1. La deuxième bascule reste en état de mise en mémoire ; Qb reste donc log. 1.



- V** - Le quatrième flanc négatif du signal d'horloge remet simultanément Qb et Qa à l'état initial. La troisième bascule est positionnée. Les sorties représentent le chiffre 4 en forme binaire.

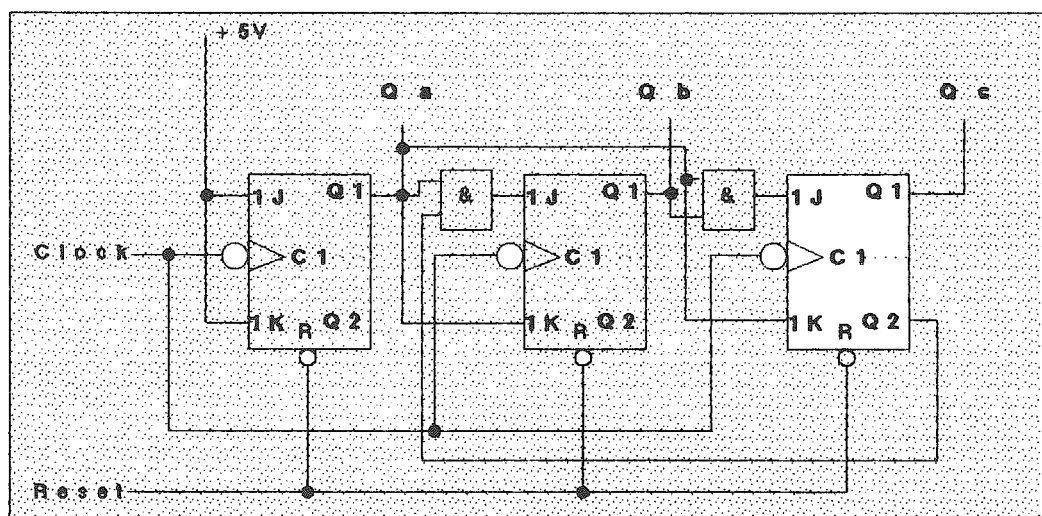
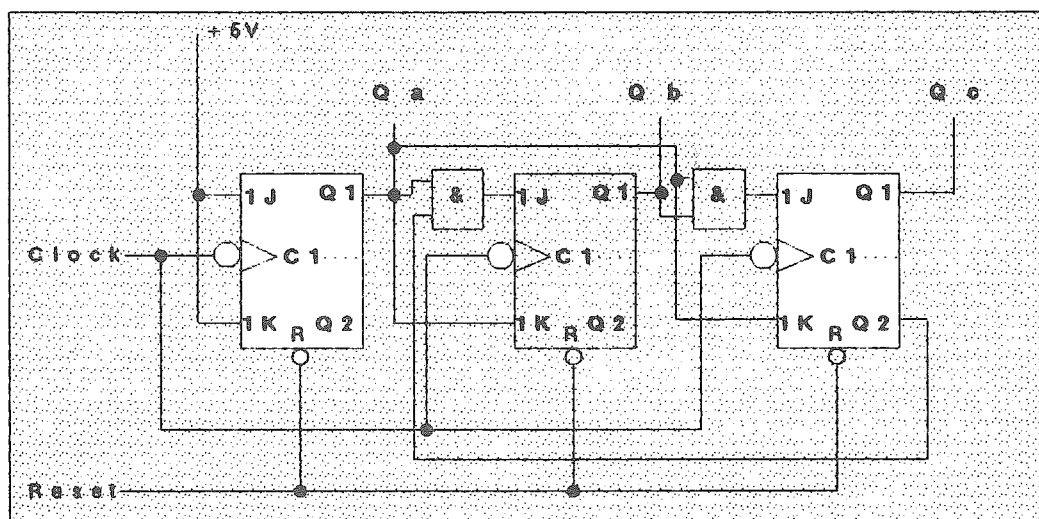


Fig. 14 (Partie 2) : Déroulement fonctionnel du compteur synchrone modulo 6.

## 12.12 Compteurs digitaux

- VI.** Le cinquième flanc négatif du signal d'horloge bascule la première bascule. Qa est donc log.1. La deuxième bascule reste à l'état initial et la troisième reste à l'état de mise en mémoire ; Qc reste log.1



- VII.** La sixième flanc du signal d'horloge remet toutes les bascules à l'état initial. L'opération de comptage recommence depuis le début.

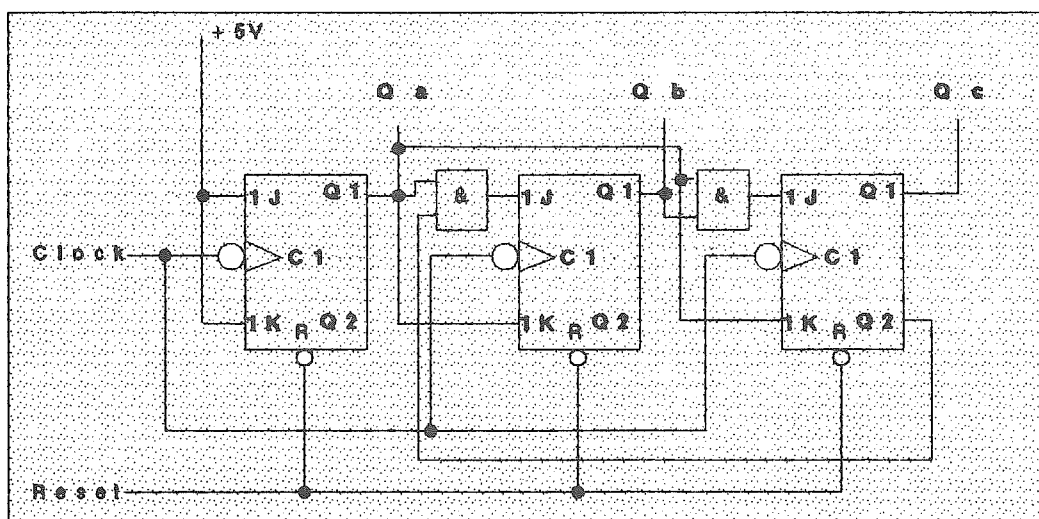


Fig. 14 (Partie 3) : Déroulement fonctionnel du compteur synchrone modulo 6.

## 12.12 Compteurs digitaux

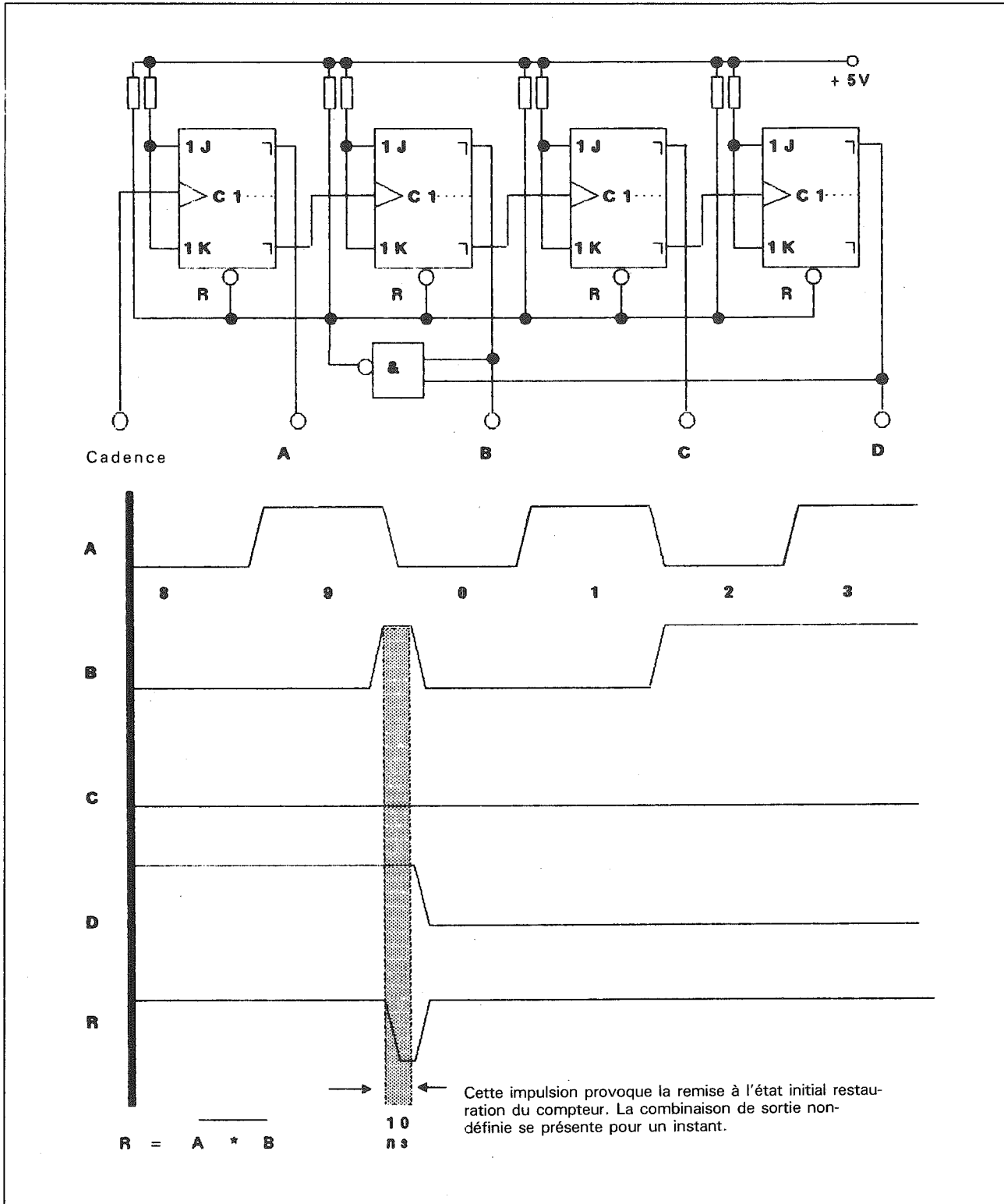


Fig. 15 : Génération de l'impulsion de restauration.



## 12.12 Compteurs digitaux

Nous ne donnerons pas d'autres détails en ce qui concerne le compteur/décompteur synchrone combiné.

### Possibilités de positionnement et de remise à l'état initial

En montant le circuit que nous venons de présenter, la mise sous tension d'alimentation se traduit par n'importe quelle valeur de sortie. Afin que le compteur commence correctement à zéro, il faut le positionner à la valeur de 0000(DCB). Ce « positionnement » est appelé restauration (reset). Les entrées R (reset) des bascules utilisées sont disponibles à cet effet.

Il faut également procéder à la remise à l'état initial (restauration) du compteur lorsqu'il a fini la période de comptage. Dans le cas d'un compteur décimal asynchrone la valeur numérique  $10_{(10)} = 1010_{(DCB)}$  ne doit plus apparaître.

La restauration peut être produite de deux façons. D'une part, les signaux d'impulsions encore valables peuvent commander les bascules de telle sorte que l'impulsion suivante produise la remise à l'état initial. Cette commande est relativement compliquée.

D'autre part, la combinaison de sortie déjà interdite peut être utilisée pour la remise à l'état initial. Dans le cas du compteur décimal, cela se présente comme suit. (Figure 15 : Restauration du compteur décimal). La remise à l'état initial des étages des bascules de cette manière fait que la combinaison de sortie non-définie apparaît (pour un instant). Cet effet est gênant dans la pratique uniquement, si une mémoire en aval doit reprendre la valeur du compteur à un moment donné.

Si le compteur doit être mis à n'importe quelle valeur de sortie (p. ex.  $5 = 101_{(DCB)}$ ), les entrées d'instauration (S = set) des étages des bascules sont tout à fait indiquées.

Les entrées d'instauration et de restauration des bascules peuvent être synchrones ou asynchrones. Dans le cas d'entrées asynchrones de la bascule, celle-ci change immédiatement d'état initial en raison de l'envoi de l'impulsion d'instauration ou de restauration. Dans le cas d'entrées d'instauration ou de restauration synchrones, il faut d'abord remplir la condition d'instauration ou de restauration (niveau log.) et disposer d'une impulsion à l'entrée horloge. Le niveau log. à l'entrée S ou R doit rester stable pendant la durée de l'impulsion. Les signaux d'instauration et de restauration synchrones fournissent un signal de sortie synchrone avec l'horloge.

Il faut s'assurer dans tous les cas, que les conditions d'instauration et de restauration soient demandées en même temps. La bascule serait alors visiblement perturbée et un niveau « peut-être » quelconque apparaîtrait en sortie. Un montage de verrouillage mutuel, est montré par la figure 16 : Verrouillage mutuel des entrées S et R. De même, les entrées d'ins-

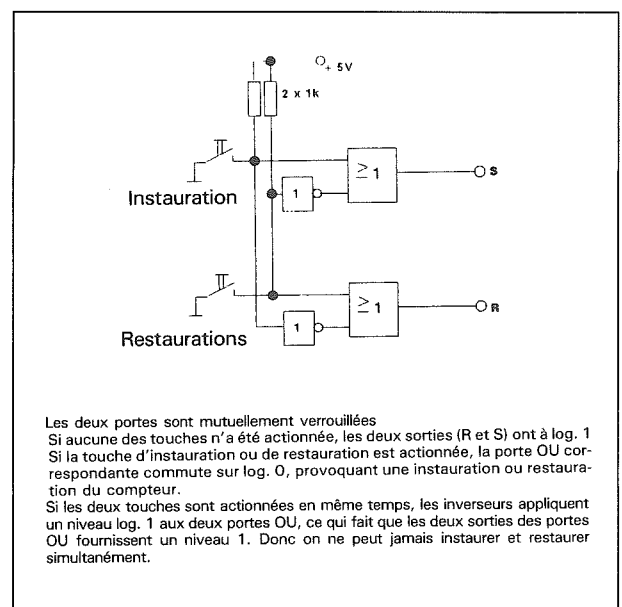


Fig. 16 : Le verrouillage mutuel des entrées S et R.

## 12.12 Compteurs digitaux

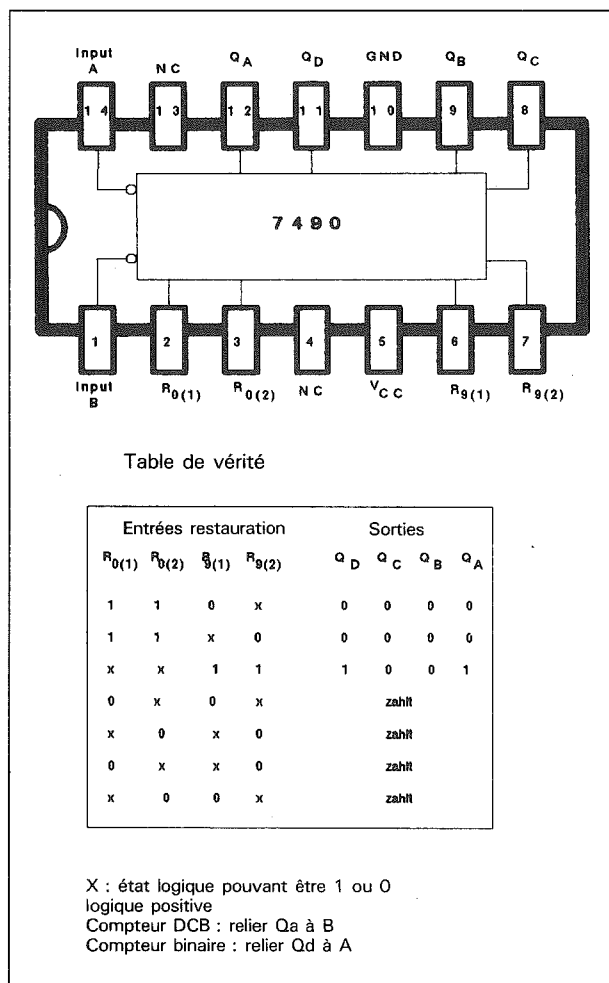


Fig. 17 : Compteur circuit intégré 7490.

tauration et de restauration notamment dans le cas d'éléments CMOS, devraient être fixées sur un niveau logique défini par des résistances de rappel au + ou au -. Toute interférence serait ainsi évitée.

Certains types de bascules ont une position soi-disant « préférentielle ». Le montage interne de la bascule prévoit différents transistors ou résistances de charge dans les circuits collecteurs, de sorte que la bascule prend toujours un état défini d'avance lors de la mise sous tension. De tels étages de bascule à l'intérieur du compteur suppriment la restauration lors de la mise en service.

## Les compteurs en circuits intégrés

Notamment dans le cas de montages complexes, il faut savoir qu'il existe des compteurs en circuits intégrés. L'un des compteurs les plus utilisés est représenté par la figure 17, le SN 7490. Le SN 7490 peut fonctionner soit comme compteur décimal, soit comme compteur binaire (modulo 16). La fonction exacte ressort de la table de vérité.

Un exemple de compteur positif synchrone est montré par la figure 18, le SN 74162. Le SN 74162 peut être instauré à un niveau donné, grâce aux entrées Data A – Data D. Le transfert de l'information d'entrée se fait également par synchronisation.

## La pratique

Comme toujours, la pratique vaut mieux que la théorie. Le montage sur un circuit imprimé ou une plaque perforée ne devrait poser aucun problème. Les CI (TTL et CMOS) ont déjà été présentés. Etant donné qu'il s'agit ici de montages synchronisés, il serait souhaitable d'utiliser un générateur d'impulsions. Bien entendu, le comptage peut aussi se faire par touche produisant une impulsion sans rebondissement. Une touche normale (p. ex., touche numérique) n'est pas adaptée au comptage pas à pas du compteur, étant donné que le rebondissement de la touche déclenche le circuit x – fois, ce qui fait que le compteur continue à compter indéfiniment.

Une action sur la touche est très fastidieuse après un certain temps et nous montrons ci-après un montage simple d'un générateur d'impulsions (Figure 19a-c : Multivibreux astable avec le ICM 7242). La constante RC permet de déterminer une large gamme de fréquence. Si la résistance est un potentiomètre, la fréquence peut être réglée en continu.

## 12.12 Compteurs digitaux

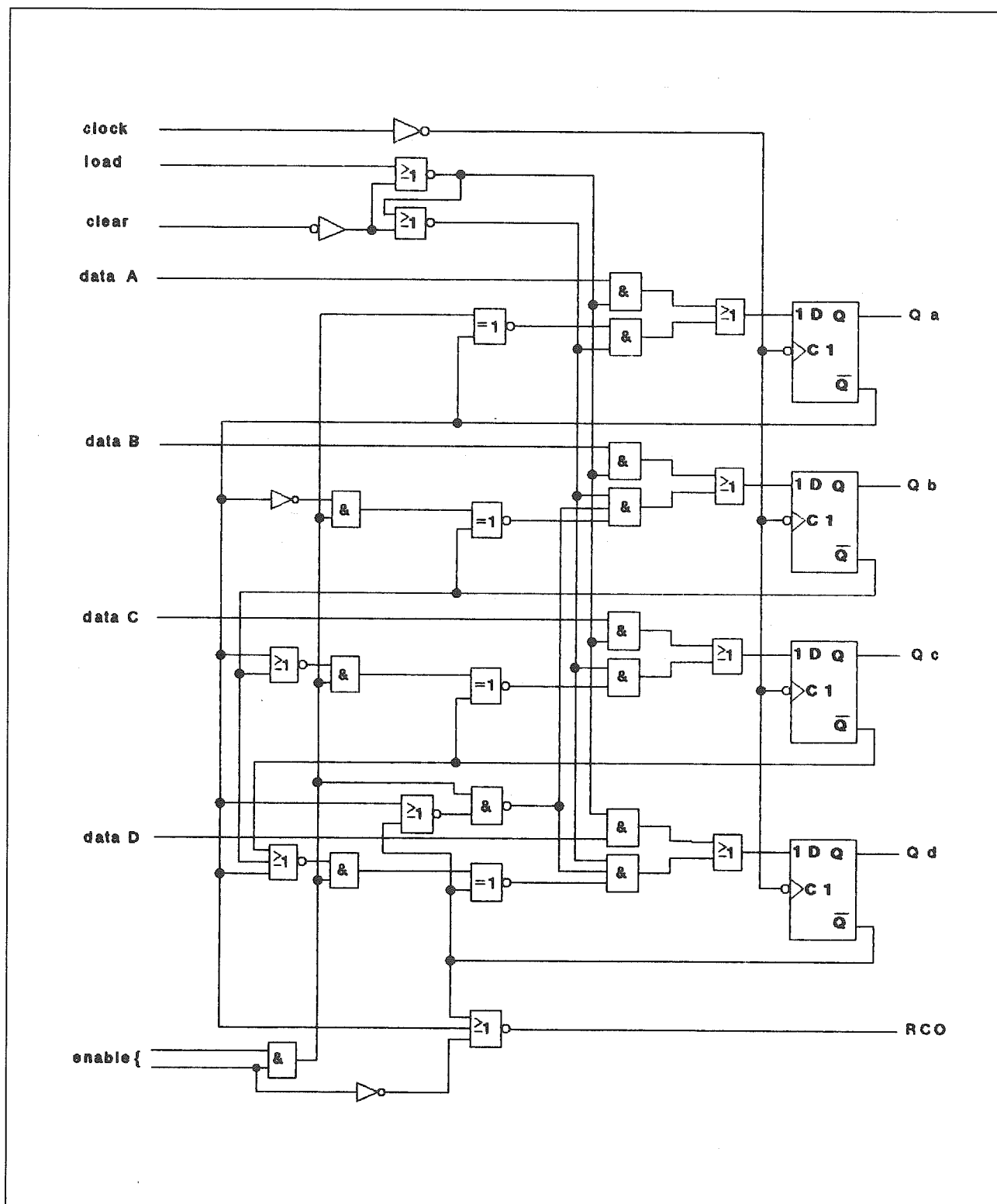
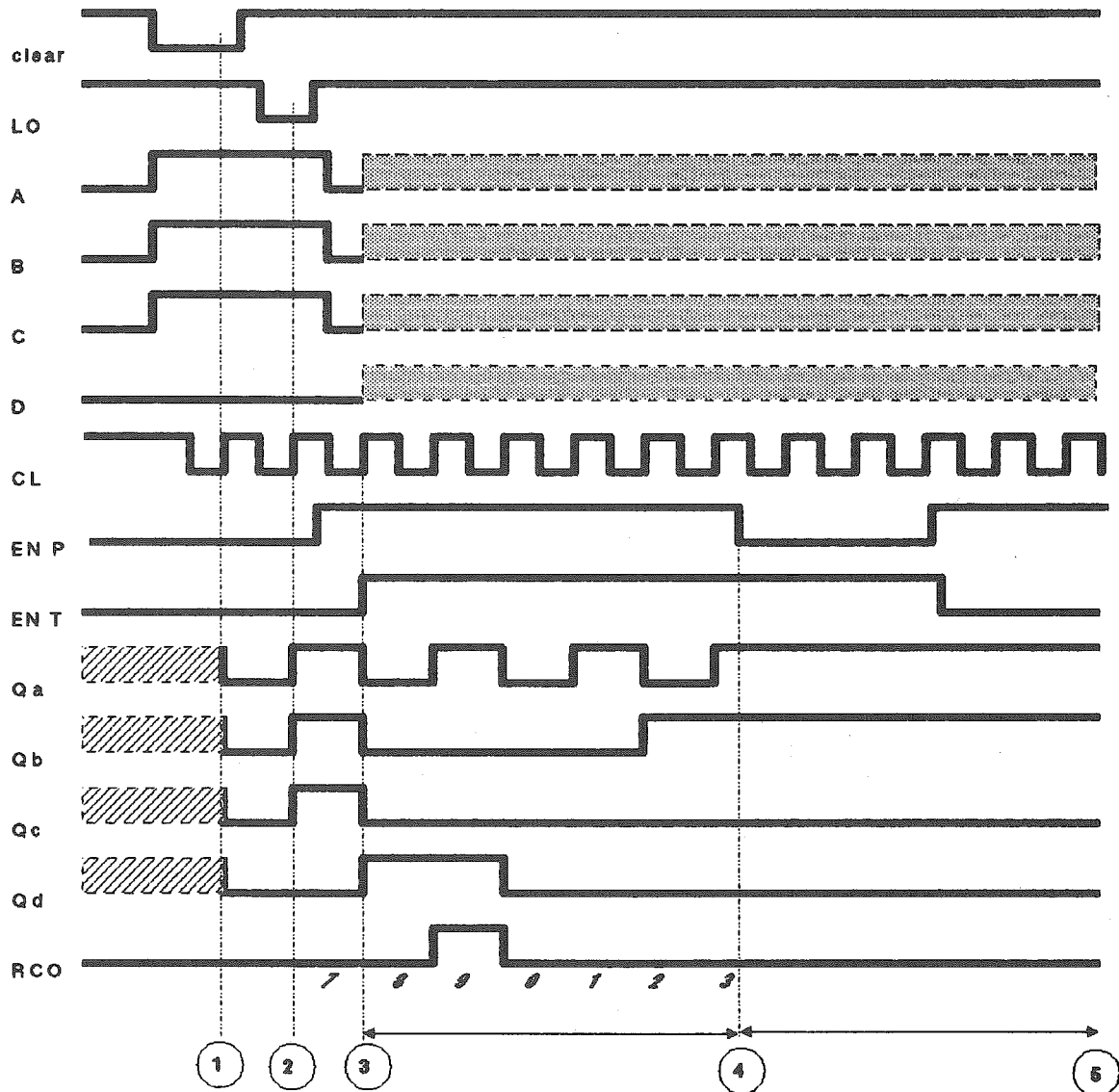


Fig. 18 a : Schéma interne du compteur à décades synchrone 74S162.

## 12.12 Compteurs digitaux



1 : Le compteur est remis à l'état initial 0000

2 : Le compteur reprend les informations d'entrée sur A - D (instauration)

3-4 : Le compteur compte avec le flanc croissant du signal d'horloge

5-6 : Le compteur se trouve à l'état de mise en mémoire ; c'est-à-dire aucun changement des sorties Qa - Qd

■ : niveau logique sans importance  
 ▨ : niveau de sortie non-défini

Toutes les opérations sont synchronisées  
 (à l'exception de l'état de mise en mémoire)

Fig. 18 b : Diagramme fonctionnel du compteur à décades 74162.

## 12.12 Compteurs digitaux

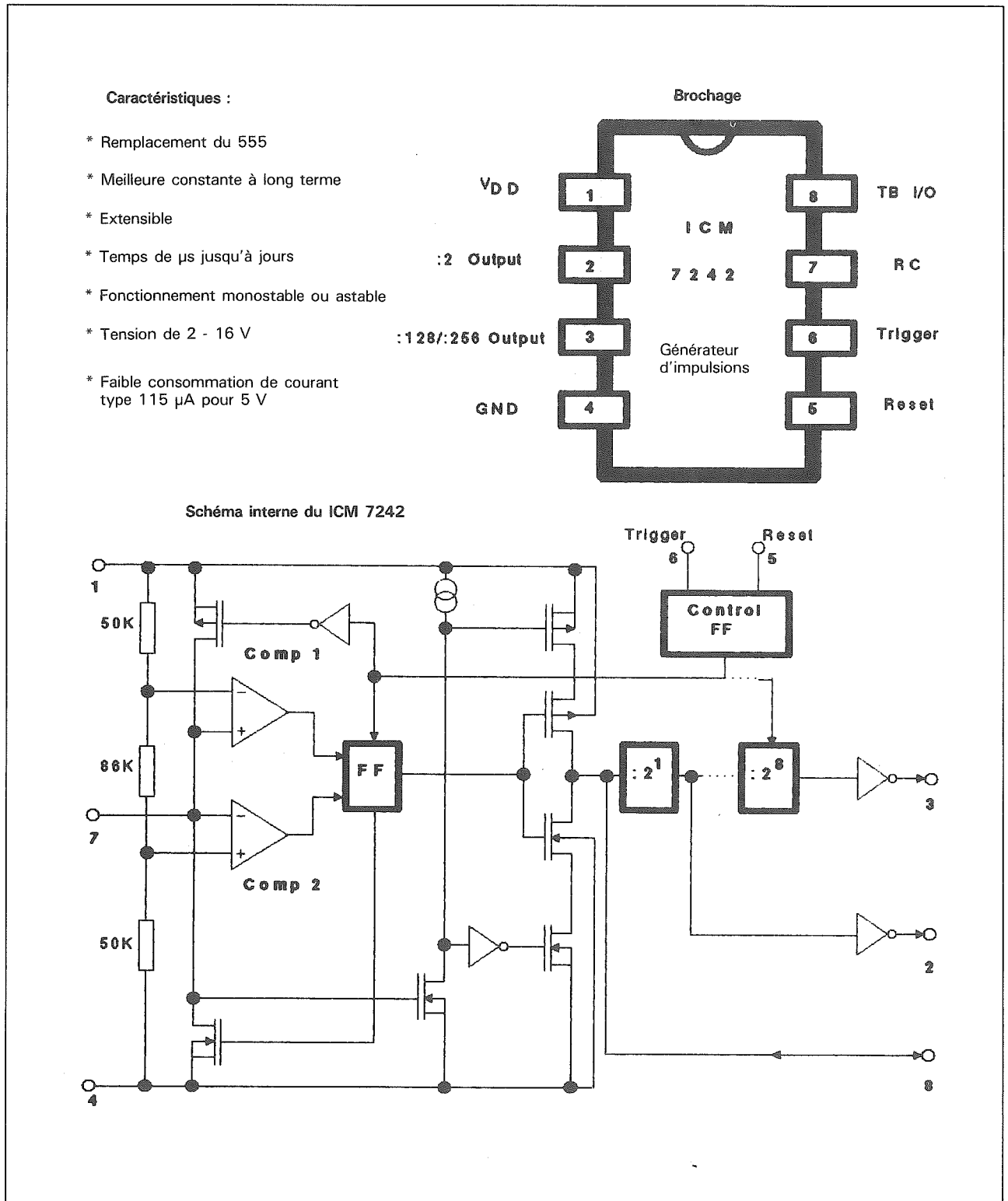
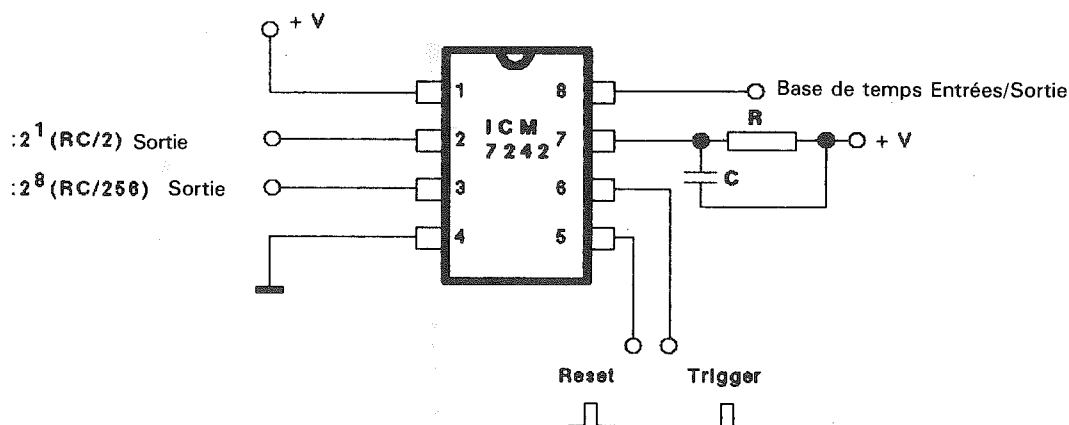


Fig. 19 a : Schéma du générateur d'impulsions de longue durée ICM 7242.

## 12.12 Compteurs numériques



**Remarque :** les sorties diviseurs  $2^1$  et  $2^8$  sont inversées : elles sont déjà équipées de résistances pull-up.

## Valeurs limites absolues

Tension d'alimentation (+V pour GND)	max. 18 V
Tension d'entrée (broches 5, 6, 7 et 8)	GND - 0.3 V... + V + 0.3 V
Courant permanent de sortie	max. 50 mA
Puissance dissipée	200 mW
Température de fonctionnement	-25° C à +85° C
Température de soudure (10 sec)	300° C
Gamme recommandée des composants de circuit constante de temps	
Résistance R	de 1 k à 20 MOhm
Condensateur C	de 1 nF à 10.000 µF
Calcul de la fréquence de sortie (broche 8)	$1,0 \times R \times C$
Ecart de temps	max. 5 %

Fig. 19 b : Multivibreux astable avec l'ICM 7242.

## 12.12 Compteurs digitaux

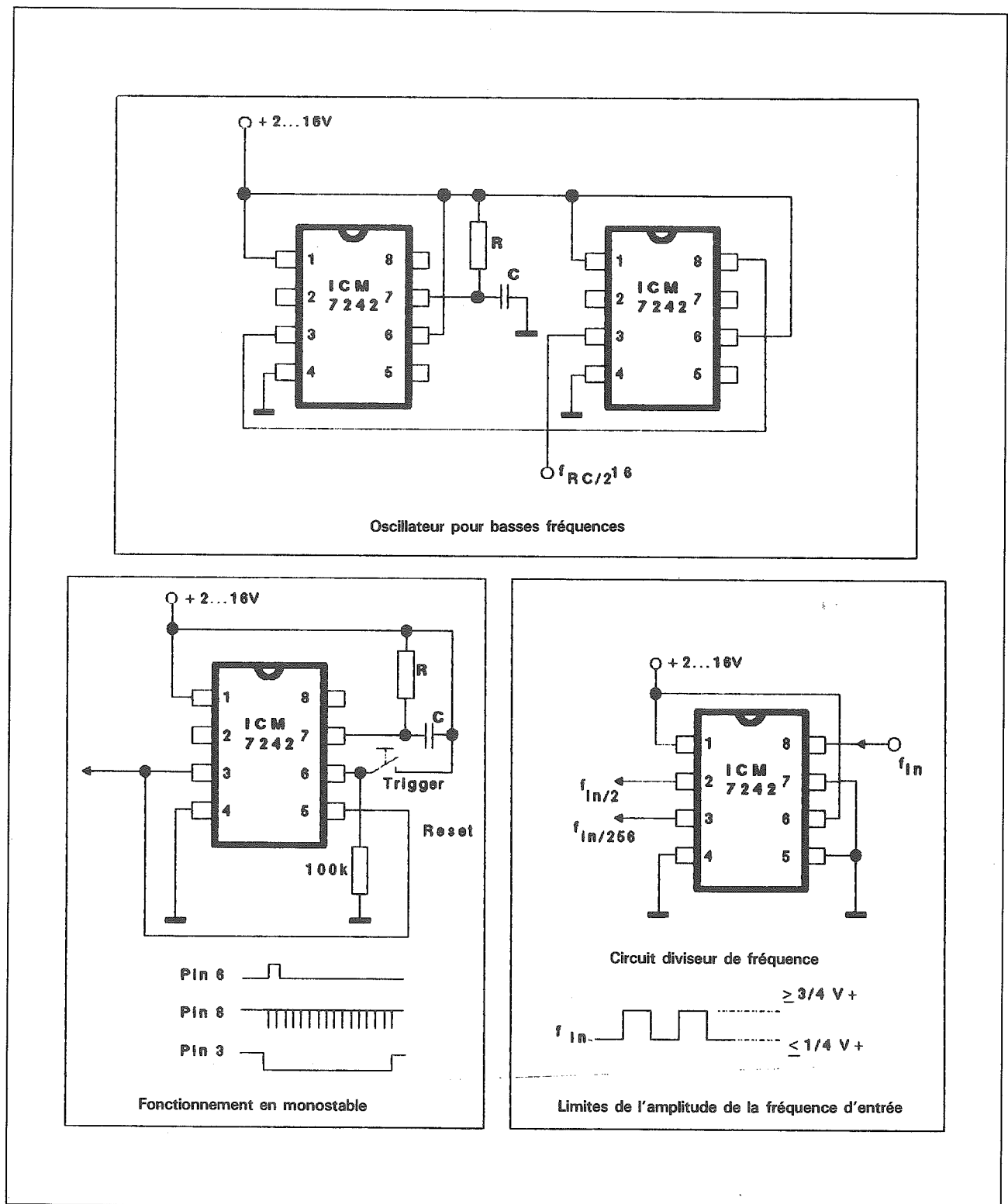


Fig. 19 c : Exemples de montage avec le générateur d'impulsions ICM 7242.

