

小信号增幅回路

4I24 中川寛之

[共同実験者] 4I17 小林愛侑

1. 目的

小信号增幅回路を設計製作し、その特性を測定する。

2. 手法

1. 増幅回路を設計する
2. 増幅回路を制作する
3. 測定し、結果を記録する

3. 環境及び使用機器

[環境]

- ・ 実験実施日程 : 1月29日
- ・ 温度 : 21度
- ・ 湿度 : 22%

[使用機器]

- ・ トランジスタ : TOSHIBA (2SC1815/GR)
- ・ 直流電源 : TEXIO PW-A
- ・ オシロスコープ : テクトロニクス社製 TDS2002B
- ・ ファンクションジェネレーター : TEXIO FG-274

4. 実験

4-1. 設計

設計の目的と使用デバイス

東芝製トランジスタ 2SC1815 (ランク : GR) を使用し、電源電圧 $V_{CC} = 6V$ で動作するA級小信号增幅回路を設計する。

設計条件

- ・ 電源電圧 : $V_{CC} = 6V$
- ・ 使用トランジスタ : 2SC1815-GR
- ・ 直流電流増幅率 : $h_{FE} = 300$
- ・ ベース-エミッタ間電圧 : $V_{BE} = 0.6V$

動作点 (Q点) の決定

コレクタ-エミッタ間電圧 V_{CE}

最大出力振幅を確保するため、無信号時の動作点を電源電圧の半分に設定する。

$$V_{CE} = \frac{1}{2} V_{CC}$$

$$V_{CE} = \frac{1}{2} \times 6 = 3\text{V}$$

コレクタ電流 I_C とコレクタ抵抗 R_C

コレクタ抵抗を

$$R_C = 1.5\text{k}\Omega$$

とする。

このとき、抵抗 R_C による電圧降下は

$$V_{RC} = V_{CC} - V_{CE} = 6 - 3 = 3\text{V}$$

となる。

よって、コレクタ電流は

$$I_C = \frac{V_{RC}}{R_C}$$

$$I_C = \frac{3}{1.5 \times 10^3} = 2.0 \times 10^{-3}\text{A} = 2\text{mA}$$

バイアス回路の定数計算

ベース電流 I_B

トランジスタの直流電流増幅率より、

$$I_C = h_{FE} \cdot I_B$$

が成り立つ。

したがって、

$$I_B = \frac{I_C}{h_{FE}}$$

$$I_B = \frac{2.0 \times 10^{-3}}{300} \approx 6.67 \times 10^{-6}\text{A} = 6.67\mu\text{A}$$

ベースバイアス抵抗 R_B

固定バイアス回路におけるベース抵抗 R_B は、

$$R_B = \frac{V_{CC} - V_{BE}}{I_B}$$

で与えられる。

$$R_B = \frac{6 - 0.6}{6.6 \times 10^{-6}}$$

$$R_B \approx 8.18 \times 10^5 \Omega = 818\text{k}\Omega$$

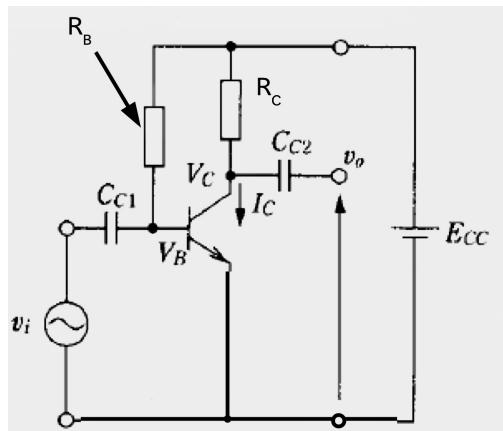
設計結果まとめ

パラメータ	設定値
コレクタ抵抗 R_C	1.5kΩ
ベースバイアス抵抗 R_B	818kΩ

4-2. 制作

下記のような回路図を作成した。

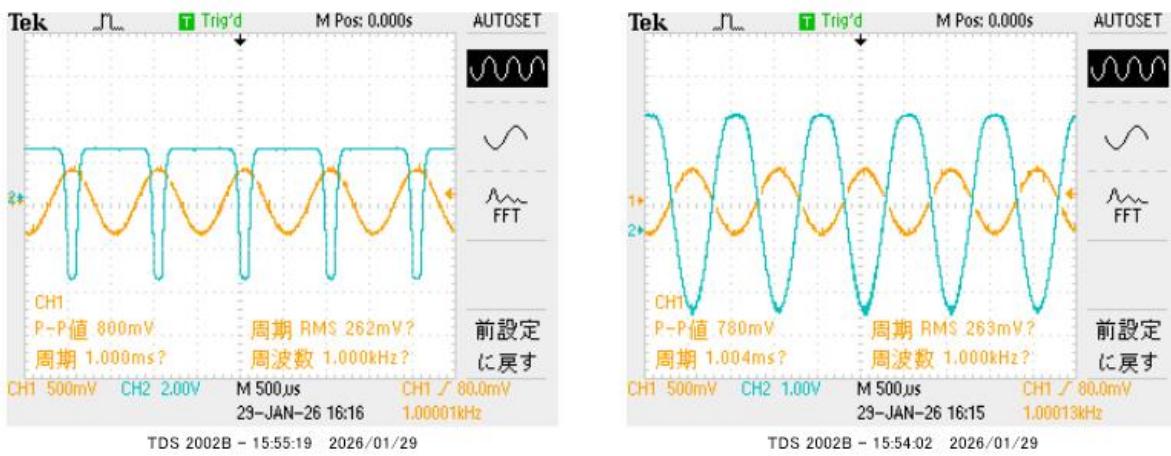
部品	定数
R_C	1.5kΩ
R_B	800kΩ
C_1	10μF
C_2	10μF



ここでトランジスタのエミッターとコレクターの接続を逆にするミスを犯してしまった。

4-3. 測定

波形画像



p-p に対し出力電圧は約 3.8V p-p となり、本回路構成（入力減衰を含む）における電圧利得は 約 4.9 倍を記録した。初期の測定において、出力波形の上下が切り取られる飽和現象（サチュレーション）が確認された。これは入力信号の振幅が過大であり、増幅後の電圧が電源電圧の範囲を超えたことに起因する。

対策として、信号源とベース入力の間に $39k\Omega$ の抵抗を直列に挿入し、入力信号レベルを減衰させた。これにより、飽和のない良好な正弦波出力を得ることに成功した。

オシロスコープによる測定の結果、入力電圧 $V_{in} = 0.78V_{p-p}$ に対し、出力電圧は約 $V_{out} = 3.8V_{p-p}$ となり、本回路構成（入力減衰を含む）における電圧利得は

$$A_v = \frac{V_{out}}{V_{in}} = \frac{3.8}{0.78} \approx 4.9$$

倍を記録した。

4-4. 考察

項目	条件	値(倍率)	備考
理論値	抵抗追加なし (初期設計)	約 115 倍 [*1]	入力信号がそのまま増幅される計算
理論値	$39k\Omega$ 追加後	約 10.5 倍	入力抵抗($3.9k\Omega$)との分圧により信号が約1/11に減衰するため
実測値	$39k\Omega$ 追加後	約 4.9 倍	オシロスコープ画像より算出 ($3.8V \div 0.78V$)

[*1] 理論値（抵抗追加なし）：約 115 倍

$$A_v = h_{fe} \times \frac{R_C}{h_{ie}} = 300 \times \frac{1500}{3900} \approx 115.4$$

理論値と実測値との倍率の差の理由

理論値と実測値で利得に大きな差が生じた原因について考察する。

最大の要因は、トランジスタの性能の個体差であると考える。設計計算では電流増幅率 (h_{FE}) を代表値である 300 として用いたが、実際の素子の h_{FE} は 150 程度と、これを大きく下回っていたため、利得が計算値の半分近くまで低下したと考察する。

また、この h_{FE} の低下に伴い、入力インピーダンスが変動し、結果として入力信号がさらに減衰したこと、利得低下の一因であると考える。

5. 振り返り・感想

トランジスタが個体によってかなりバラつくことは知っていたが、ここまで影響が大きいとは思わなかった。理論計算をしっかりやっても、実際の部品の特性次第で結果が大きく変わってしまうのは、電子回路の難しさだと感じた。また、最初の測定で波形が飽和してしまったときは焦ったが、 $39\text{k}\Omega$ の抵抗を追加することできれいな正弦波が得られたのは良かった。トラブルが起きたときに、原因を考えて対処する力が少しついたと思う。

飯塚先生4年間ありがとうございました。

特に専門の授業が始まった3年生から、進路相談に乗っていただいた4年生の間、大変お世話になりました。

自分が来年就職という人生の大きな節目を迎えることになりますが、後悔のないように自分の道を模索しながら、見つけていけたらと思っています。

飯塚先生もいつまでもお変わり無くお過ごしください。