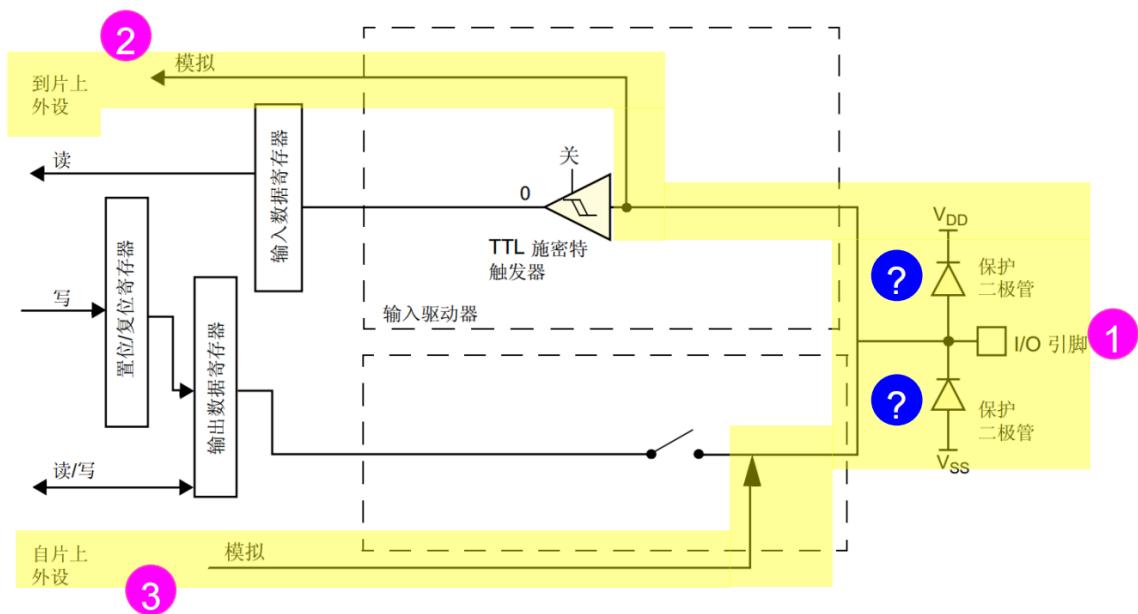
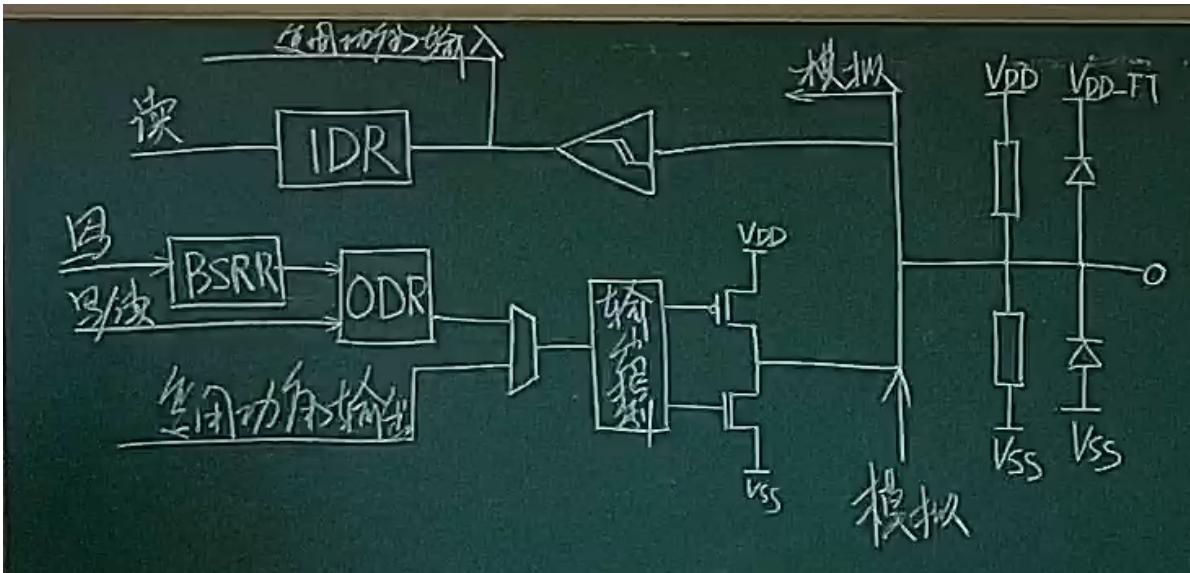


个人总结，不保证题目与答案的完整性与正确性

by ZhuQi, 2026.1

1. GPIO的模式有什么，开漏输出的特性，推挽输出的特性（并画出功能图）



中断的机制与特点

- 特点：嵌套
- 机制：中断可以来自多个源，多个中断源都要被指定两种优先级，分别是抢占优先级和响应优先级。
- 2. • 高抢占级的中断可以打断低抢占级的中断服务，构成中断嵌套，反之则不能。
- 当两个中断源的抢占优先级相同时，这两个中断不会构成嵌套关系。当其中一个中断到达时，如果正在处理另外一个中断，则后来到的中断就要等到前一个处理完以后才能被处理。如他们同时到达，则先响应响应优先级高的中断，若他们的抢占优先级和响应优先级都相同，则根据他们在**中断向量表中的排位顺序**来决定先处理哪个。

画图说明怎么设置这些东西

- 1、设置中断分组：AIRCR寄存[10:8];
 $\text{HAL_NVIC_SetPriorityGrouping();}$
- 2、设置中断优先级：IPR寄存器[7:4];
 $\text{HAL_NVIC_SetPriority();}$
- 3、使能中断：ISER寄存器;
 $\text{HAL_NVIC_EnableIRQ();}$

3. 回调函数的概念

回调函数与一般函数的区别

- 一般函数由用户直接调用。
- 回调函数是基于事件触发而被调用的函数，由用户准备好，中断产生时被调用，不由用户直接调用。
- 共同点：由用户**基于特定事件和需求而编写的功能模块**，与其他函数并没有本质区别。
- 形式上讲，STM32 库预先为用户做了回调函数的弱定义或基于事件的函数指针的定义。

是用户基于特定事件和应用需求而编写的功能模块，与其它函数并无本质区别

3.

$$\text{f}_{\text{CK}} = 72 \text{MHz}$$

波特率 = $\frac{\text{f}_{\text{CK}}}{8(2-\text{OVER8}) \times \underline{\text{USARTDIV}}}$

波特率 = $\frac{\text{f}_{\text{CK}}}{8(2-\text{OVER8}) \times \underline{\text{USARTDIV}}}$

求 USART_BRR

12位	4位
参数	小数

当 $f_{CK}=72MHz$, **OVER8=0(16倍过采样)**时。为得到115200bps的波特率, 求**USART_BRR**值

$$115200 = \frac{f_{CK}}{8 \times (2 - \text{OVER8}) \times \text{USARTDIV}}$$

$$= \frac{72000000}{16 \times \text{USARTDIV}}$$

解得USARTDIV=39.0625 ,

可算得:

$$\text{DIV_Fraction} = 0.0625 * 16 = 1 = 0x1$$

$$\text{DIV_Mantissa} = 39 = 0x27$$

即应该设置USART_BRR 的值为0x271

T5305

2025-11-13 星期四 15:58:43

4. DMA传输直接传输和FIFO传输模式的特性与功能

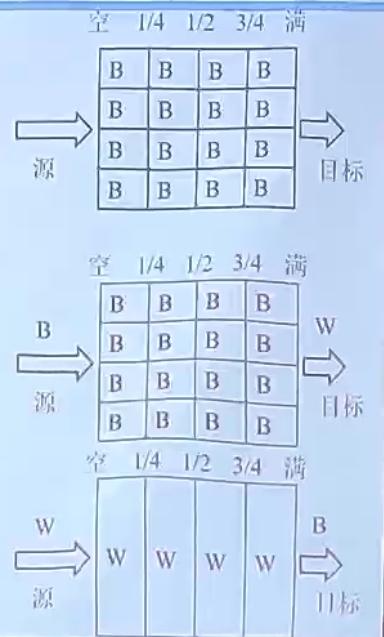
STM32F407有两个DMA, 每个DMA有8个数据流, 每个数据流都独立拥有**四级32位FIFO**, 如右黑色字体图所示。

DMA数据流传输具有FIFO模式和直接模式。

直接模式: 在每个外设请求时都立即启动对存储器传输。如果DMA配置为存储器到外设传输, 传输前需预加载一个数据存放于FIFO内, 确保外设触发时立即将数据传输过去。要求数据宽度必须一致。适用实时性高的场合(如AD采样)。

FIFO模式: 用于在源数据传输到目标之前临时存储这些数据。可以控制FIFO的阀值, 分别为1/4、1/2、3/4和满。当数据存储量大于阀值级别时, FIFO内容将传输到目标中。适合需缓冲或突发传输(如串口接收)。(突发指的是一次不可中断的连续数据传输序列, 将多次单次传输的“申请-寻址-传输-释放”开销合并为一次)。因此具有如下优势:

- 提升总线利用率, 因为FIFO具有缓冲机制, 可以批量读取和写入数据, 减少SRAM存取次数, 减少总线仲裁、寻址等操作, 为其他主设备或其他主设备有更多机会访问总线矩阵, 优化了总线资源的利用。
- 提高传输带宽, FIFO可以批量传输, 允许一次搬运1/4/8/16块的数据。
- 适应源和目标数据宽度不匹配的情况。FIFO允许对数据进行打包和拆包, 可以将多个8位数据打包成32位传输, 或将32位数据拆分为多个8位传输, 如右红色字体图所示, 而无需额外DMA存取。



6. ADC转换通道的规则 (如多通道时怎么转换, 按什么顺序等), 简叙述转化周期/ADC转换时钟怎么计算

有16条复用通道(+3条专用通道)。可以将转换分为两组: 规则转换和注入转换。每个组包含一个转换序列, 该序列可按任意顺序在任意通道上完成。

规则通道, 就是按照顺序来转换, 平时用到的就是这类。一个规则转换组最多由16个转换构成

注入可以理解为插队。它是一种在规则通道转换的时候强行插入要转换的一种。当规则通道转换中, 有注入通道插队, 那么将先转换注入通道的, 然后才回来继续转换规则通道。一个注入转换组最多由4个转换构成。

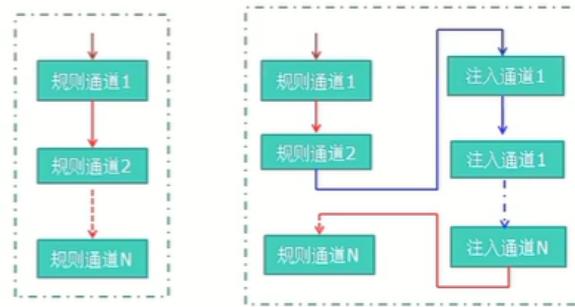
ADC有16条复用通道(+3条专用通道)。可以将转换分为两组：规则转换和注入转换。每个组包含一个转换序列，该序列可按任意顺序在任意通道上完成。例如，可按以下顺序对序列进行转换：ADC_IN3、ADC_IN8、ADC_IN2、ADC_IN2、ADC_IN0、ADC_IN2、ADC_IN2、ADC_IN15

- 规则通道

规则通道，意思就是~~规定矩形按照顺序来转换~~。一个规则转换组最多由16个转换构成。

- 注入通道

这里和规则通道就不同了，注入可以理解为插队。它是一种在规则通道转换的时候强行插入要转换的一种。当规则通道转换中，有注入通道插队，那么将先转换注入通道的，然后才回来继续转换规则通道。一个注入转换组最多由4个转换构成。



- ADC时钟

ADC的时钟来源于ADC预分频器，是由PCLK2 (APB2, 84MHz) 经过ADC Prescaler得到(分频系数有2、4、6和8)，因此ADC_CLK最大为42MHz。

- 采样时间

ADC需要若干个ADC_CLK周期完成对输入的电压进行采样，每个通道可以分别设置不同的采样时间。其中采样的周期最小是3个，每个周期等于1/ADC_CLK。

- AD总转换时间

因为ADC总的转换时间与ADC的输入时钟以及采样时间有关，所以其计算公式为：

$$\text{总转换时间} = \text{采样时间} + \text{分辨率决定的固定转换周期}$$

或

$$\text{总转换时间} = (\text{采样时间周期数} + \text{分辨率决定的固定转换周期数}) / \text{ADC_CLK频率}$$

其中，固定转换周期数与ADC转换的数位有关，ADC中每一个位转换需要一个固定的ADC时钟周期，若转换12位，就需12个固定转换周期，若转换10位则用10个固定转换周期。

05

2025-11-18 星期二 16:02:30

7. 基本定时器频率计算公式，举例10hz的情况

$$\text{频率} = \frac{\text{定时器对应的APB总线时钟}}{\text{定时器预分频} \times \text{计数器周期}}$$

高级定时器频率= 基本定时器频率/重复计数器周期