

# 计算机组成原理

## 第二十四讲

刘松波

哈工大计算学部

模式识别与智能系统研究中心

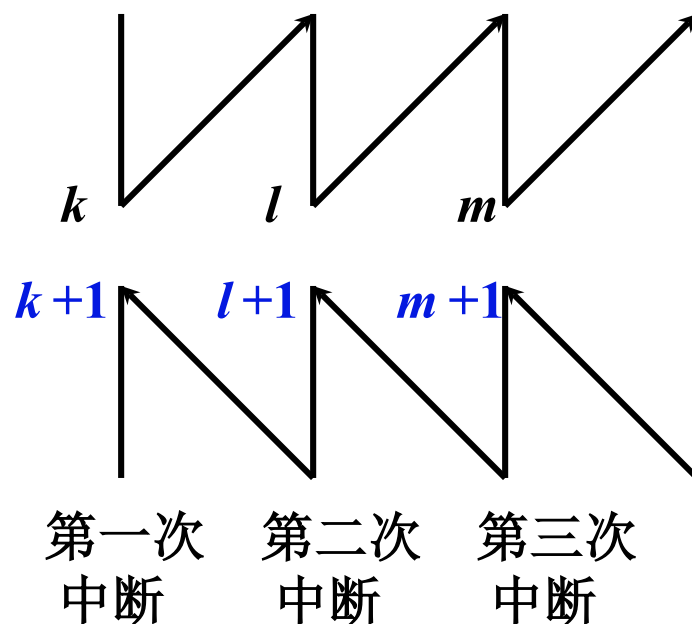
### 中断系统需解决的问题

- (1) 各中断源 如何 向 CPU 提出请求？
- (2) 各中断源 同时 提出 请求 怎么办？
- (3) CPU 什么 条件、什么 时间、以什么 方式  
响应中断？
- (4) 如何 保护现场？
- (5) 如何 寻找入口地址？
- (6) 如何 恢复现场，如何 返回？
- (7) 处理中断的过程中又 出现新的中断 怎么办？

硬件 + 软件

# 六、中断屏蔽技术

## 1. 多重中断的概念



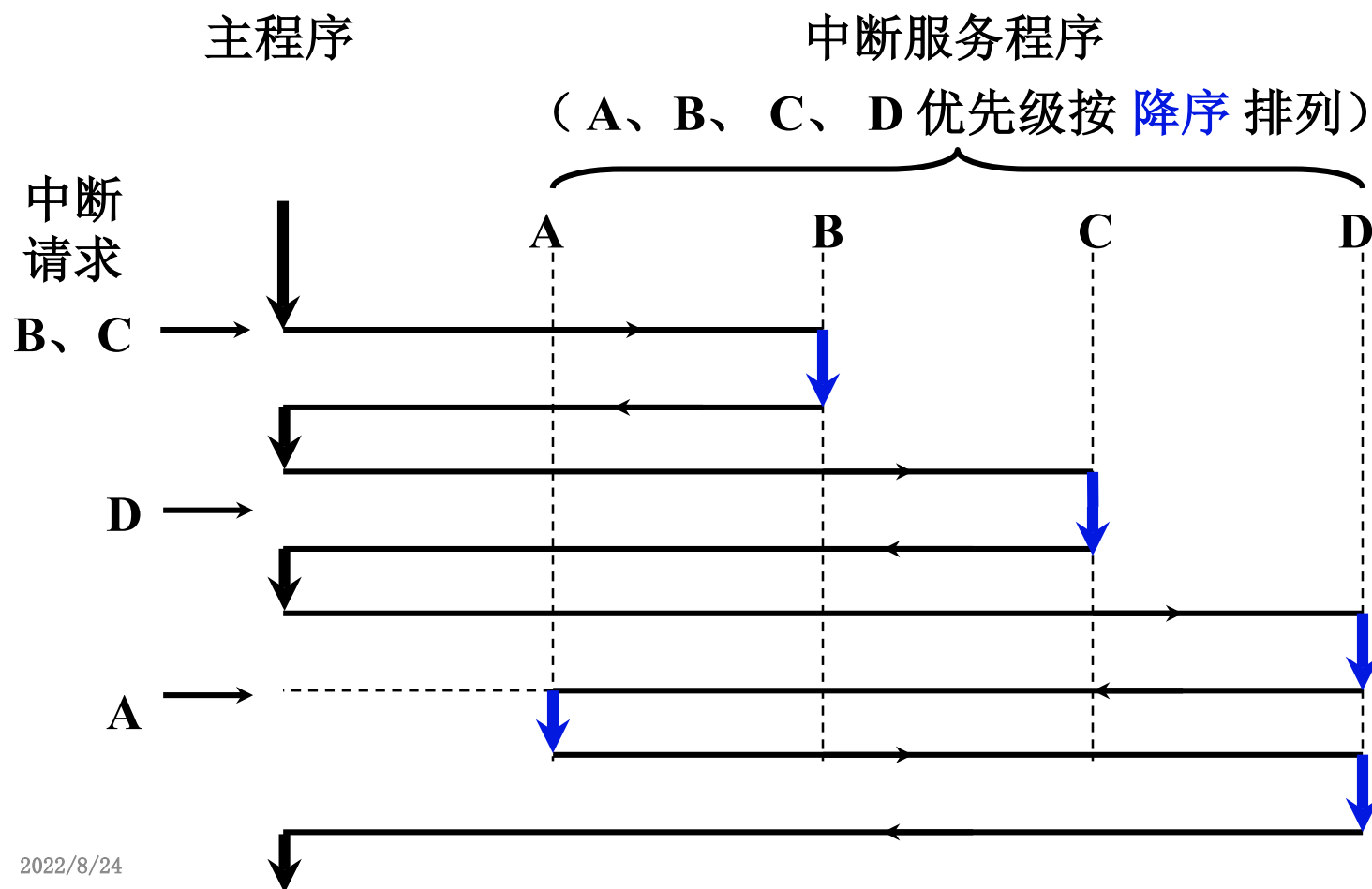
程序断点  $k+1$ ,  $l+1$ ,  $m+1$

## 2. 实现多重中断的条件

## 8.4

(1) 提前 设置 开中断 指令

(2) 优先级别高 的中断源 有权中断优先级别低 的中断源





## (2) 屏蔽字

16个中断源 1, 2, 3, ..., 16 按 降序 排列

优先级	屏蔽字															
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
2	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
3	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1
4	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1
5	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1
6	0	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1
⋮	⋮															
15	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1
16	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1

### (3) 屏蔽技术可改变处理优先等级

## 8.4

响应优先级      不可改变

处理优先级      可改变（通过重新设置屏蔽字）

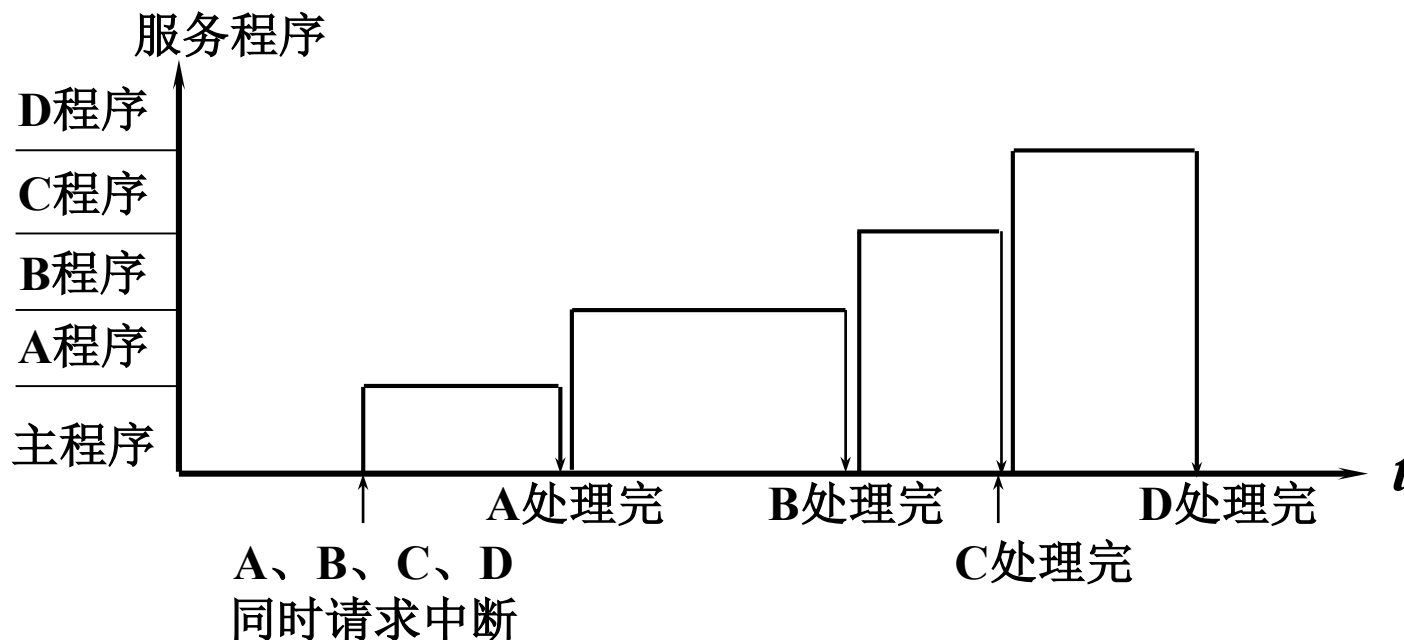
中断源	原屏蔽字	新屏蔽字
A	1 1 1 1	1 1 1 1
B	0 1 1 1	0 1 0 0
C	0 0 1 1	0 1 1 0
D	0 0 0 1	0 1 1 1

响应优先级 **A→B→C→D** 降序排列

处理优先级 **A→D→C→B** 降序排列

### (3) 屏蔽技术可改变处理优先等级

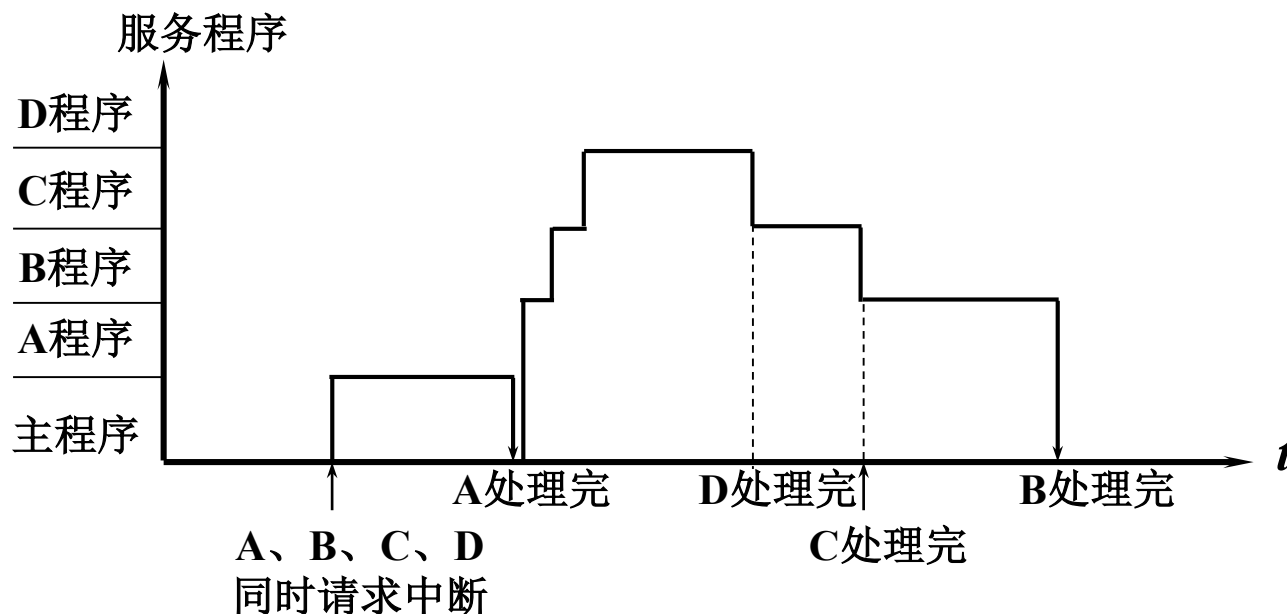
8.4



CPU 执行程序轨迹（原屏蔽字）



### (3) 屏蔽技术可改变处理优先等级



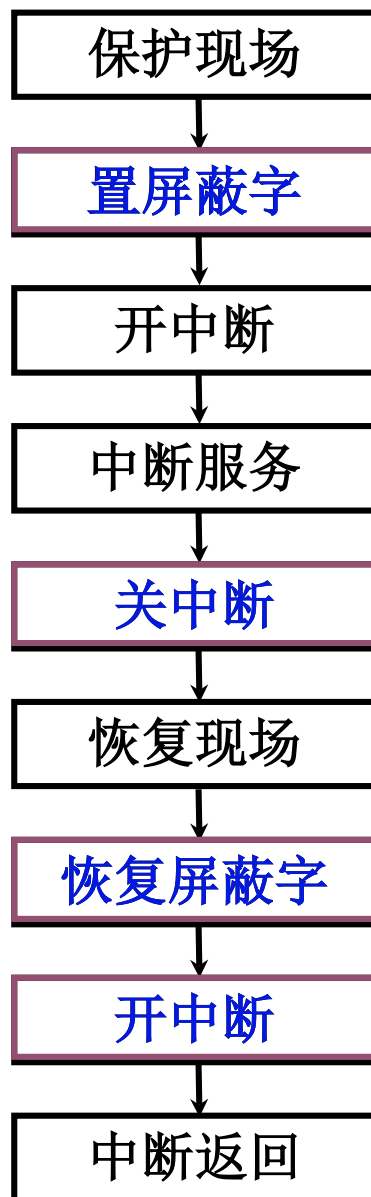
CPU 执行程序轨迹（新屏蔽字）

### (4) 屏蔽技术的其他作用

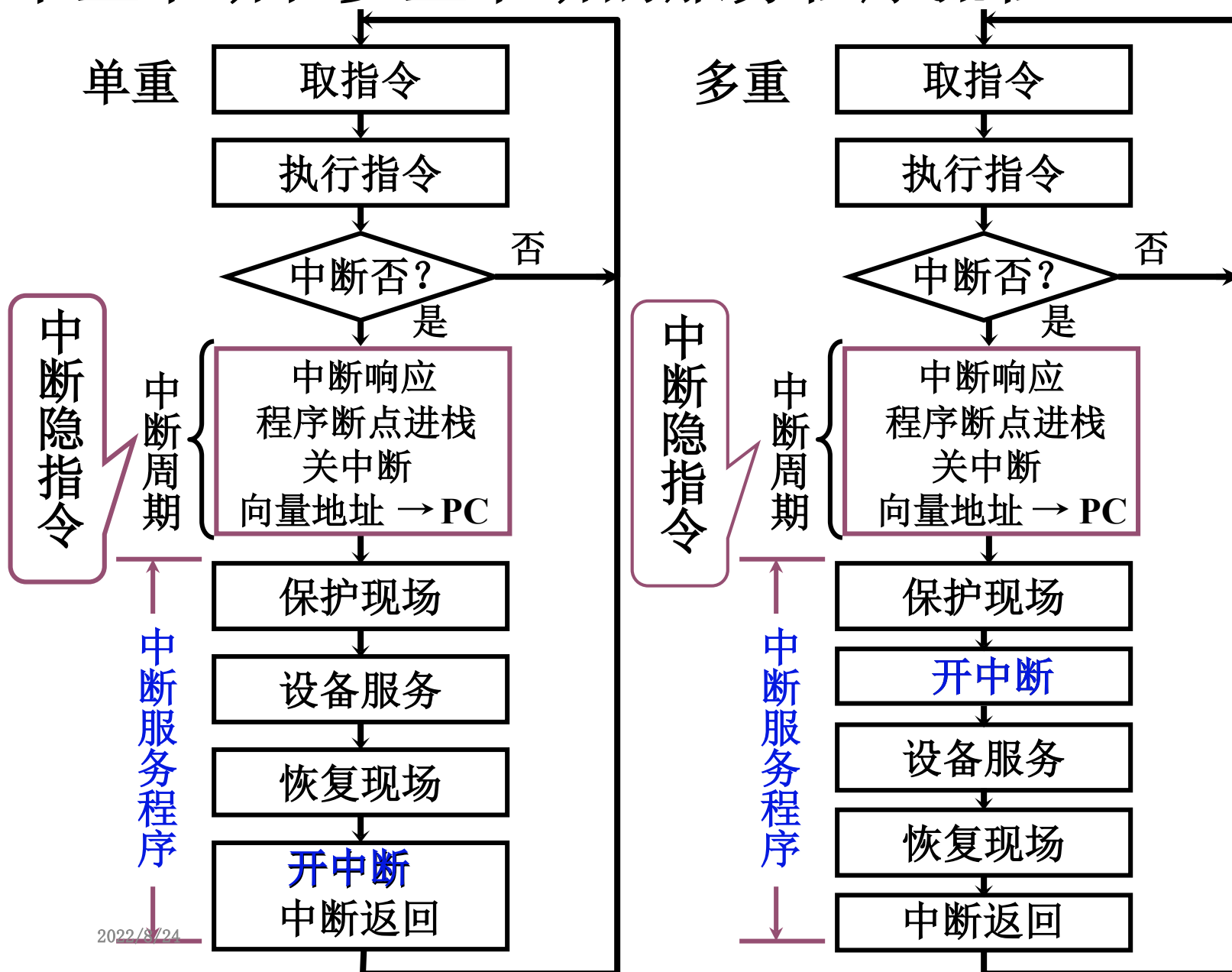
可以 **人为地屏蔽** 某个中断源的请求  
便于程序控制

## (5) 新屏蔽字的设置

## 8.4



# 单重中断和多重中断的服务程序流程



## 4. 多重中断的断点保护

(1) 断点进栈                      中断隐指令 完成

(2) 断点存入 “0” 地址      中断隐指令 完成

中断周期       $0 \rightarrow \text{MAR}$   
                  命令存储器写  
                   $\text{PC} \rightarrow \text{MDR}$       断点  $\rightarrow \text{MDR}$   
                   $(\text{MDR}) \rightarrow$  存入存储器

三次中断，三个断点都存入 “0” 地址

？ 如何保证断点不丢失？

### (3) 程序断点存入 “0” 地址的断点保护8.4

地 址	内 容	说 明
0	××××	存程序断点
5	<b>JMP SERVE</b>	5 为向量地址
<b>SERVE</b>	<b>STA SAVE</b>	保护现场
	⋮	
	<b>LDA 0</b>	} 0 地址内容转存
置屏蔽字	<b>STA RETURN</b>	
	<b>ENI</b>	开中断
	⋮	} 其他服务内容
	<b>LDA SAVE</b>	
	<b>JMP @ RETURN</b>	恢复现场
<b>SAVE</b>	××××	间址返回
<b>RETURN</b>	××××	存放 ACC 内容
		转存 0 地址内容

# 第 9 章 控制单元的功能

## 9.1 操作命令的分析

## 9.2 控制单元的功能

## 9.1 操作命令的分析

完成一条指令分 4 个工作周期

取指周期

间址周期

执行周期

中断周期

## 9.1 操作命令的分析

### 一、取指周期

$PC \rightarrow MAR \rightarrow \text{地址线}$

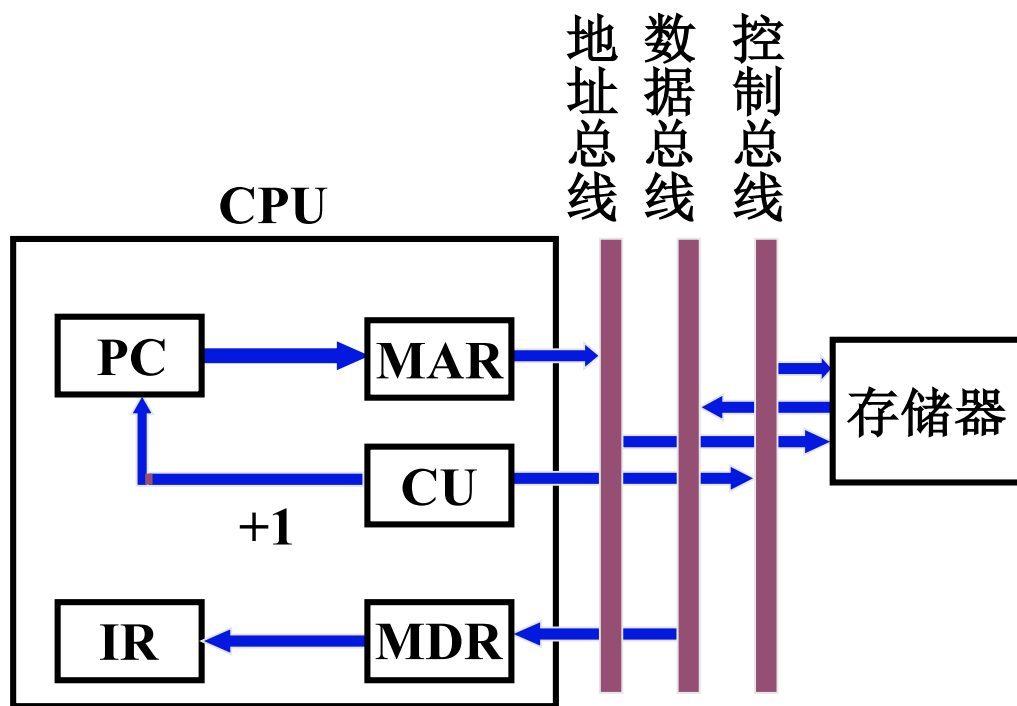
$1 \rightarrow R$

$M(MAR) \rightarrow MDR$

$MDR \rightarrow IR$

$OP(IR) \rightarrow CU$

$(PC) + 1 \rightarrow PC$





## 二、间址周期

9.1

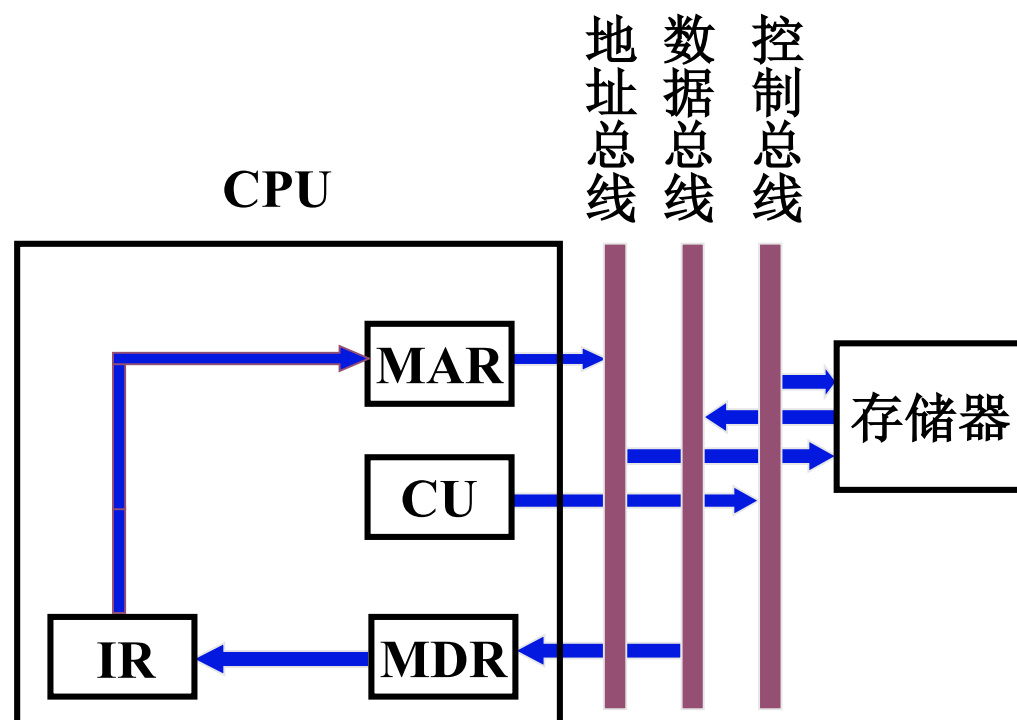
指令形式地址  $\rightarrow$  MAR

$Ad(IR) \rightarrow MAR$

$1 \rightarrow R$

$M(MAR) \rightarrow MDR$

$MDR \rightarrow Ad(IR)$



# 三、执行周期

## 9.1

### 1. 非访存指令

(1) **CLA** 清A  $0 \rightarrow \text{ACC}$

(2) **COM** 取反  $\overline{\text{ACC}} \rightarrow \text{ACC}$

(3) **SHR** 算术右移  $\text{L}(\text{ACC}) \rightarrow \text{R}(\text{ACC}), \text{ACC}_0 \rightarrow \text{ACC}_0$

(4) **CSL** 循环左移  $\text{R}(\text{ACC}) \rightarrow \text{L}(\text{ACC}), \text{ACC}_0 \rightarrow \text{ACC}_n$

(5) **STP** 停机指令  $0 \rightarrow \text{G}$

## 2. 访存指令

### (1) 加法指令

**ADD X**

$\text{Ad(IR)} \rightarrow \text{MAR}$

$1 \rightarrow \text{R}$

$\text{M(MAR)} \rightarrow \text{MDR}$

$(\text{ACC}) + (\text{MDR}) \rightarrow \text{ACC}$

### (2) 存数指令

**STA X**

$\text{Ad(IR)} \rightarrow \text{MAR}$

$1 \rightarrow \text{W}$

$\text{ACC} \rightarrow \text{MDR}$

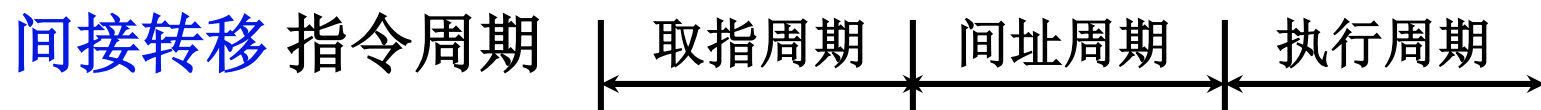
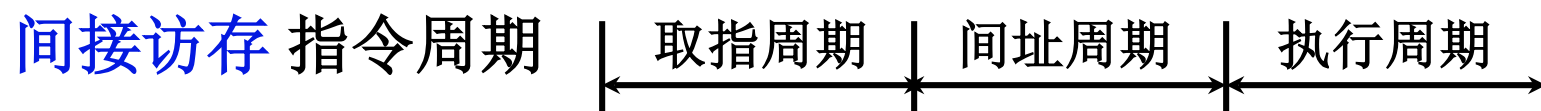
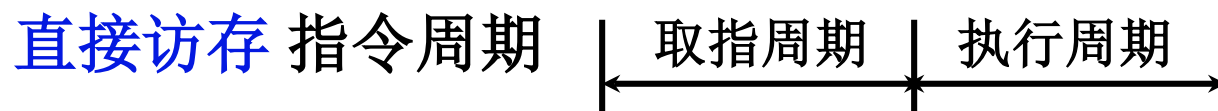
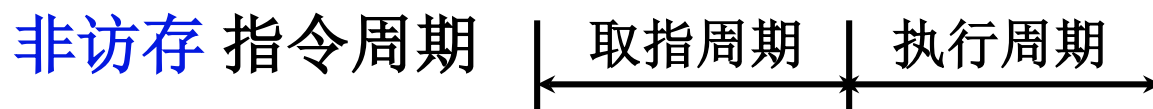
$\text{MDR} \rightarrow \text{M(MAR)}$

(3) 取数指令 **LDA X** $\text{Ad ( IR )} \rightarrow \text{MAR}$  $1 \rightarrow \text{R}$  $\text{M ( MAR )} \rightarrow \text{MDR}$  $\text{MDR} \rightarrow \text{ACC}$ 

## 3. 转移指令

(1) 无条件转 **JMP X** $\text{Ad ( IR )} \rightarrow \text{PC}$ (2) 条件转移 **BAN X** (负则转) $\text{A}_0 \cdot \text{Ad ( IR )} + \bar{\text{A}}_0 ( \text{PC} ) \rightarrow \text{PC}$

## 4. 三类指令的指令周期



# 四、中断周期

## 9.1

程序断点存入 “0” 地址      程序断点 进栈

$0 \rightarrow \text{MAR}$

$(\text{SP}) - 1 \rightarrow \text{MAR}$

$1 \rightarrow \text{W}$

$1 \rightarrow \text{W}$

$\text{PC} \rightarrow \text{MDR}$

$\text{PC} \rightarrow \text{MDR}$

$\text{MDR} \rightarrow \text{M}(\text{MAR})$

$\text{MDR} \rightarrow \text{M}(\text{MAR})$

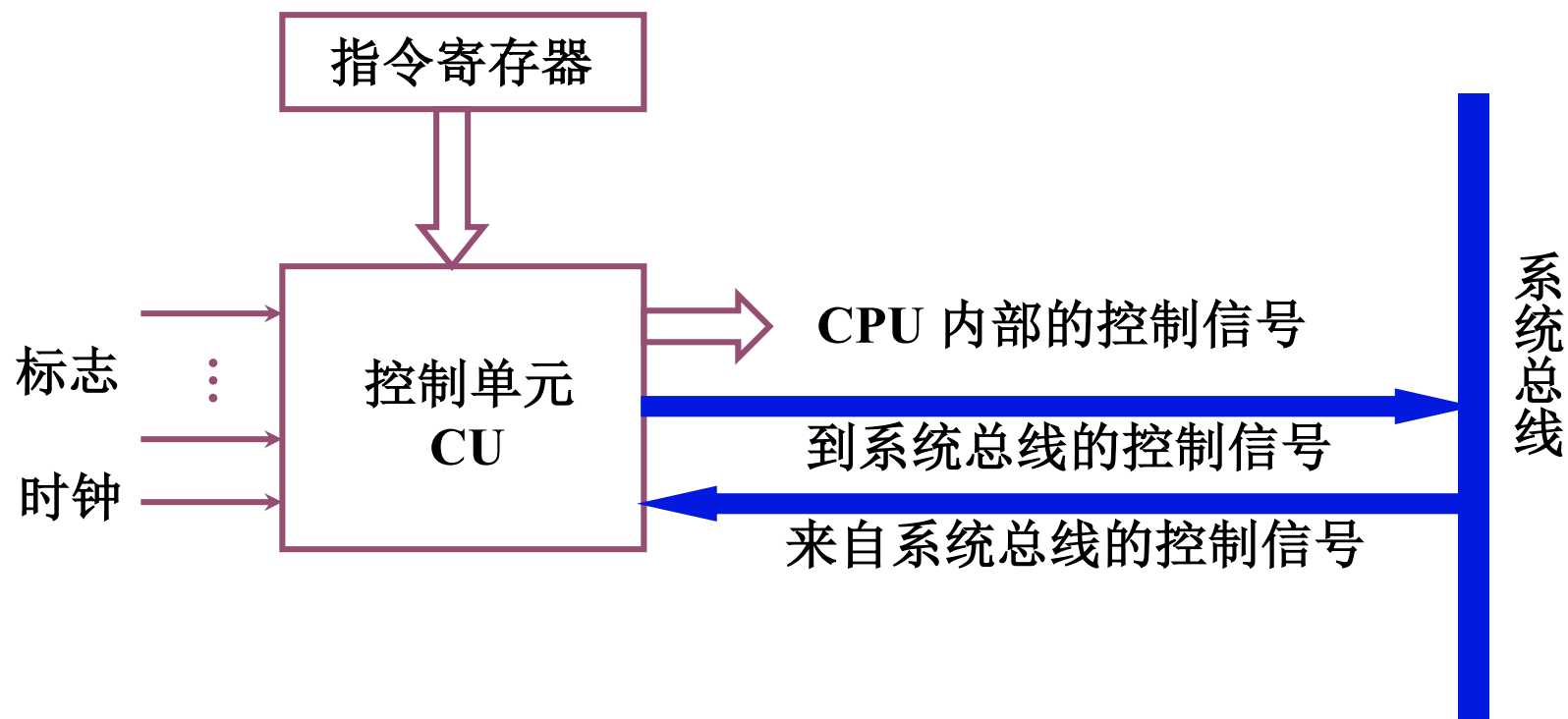
中断识别程序入口地址  $\text{M} \rightarrow \text{PC}$

$0 \rightarrow \text{EINT}(\text{置“0”})$

$0 \rightarrow \text{EINT}(\text{置“0”})$

## 9.2 控制单元的功能

### 一、控制单元的外特性



# 1. 输入信号

## (1) 时钟

**CU** 受时钟控制

一个时钟脉冲

发一个操作命令或一组需同时执行的操作命令

## (2) 指令寄存器 $OP(IR) \rightarrow CU$

控制信号 与操作码有关

## (3) 标志

**CU** 受标志控制

## (4) 外来信号

如 **INTR** 中断请求  
**HRQ** 总线请求



## 2. 输出信号

### (1) CPU 内的各种控制信号

$R_i \rightarrow R_j$

$(PC) + 1 \rightarrow PC$

ALU    +、-、与、或    .....

### (2) 送至控制总线的信号

$\overline{\text{MREQ}}$

访存控制信号

$\overline{\text{IO/M}}$

访 IO/ 存储器的控制信号

$\overline{\text{RD}}$

读命令

$\overline{\text{WR}}$

写命令

INTA

中断响应信号

HLDA

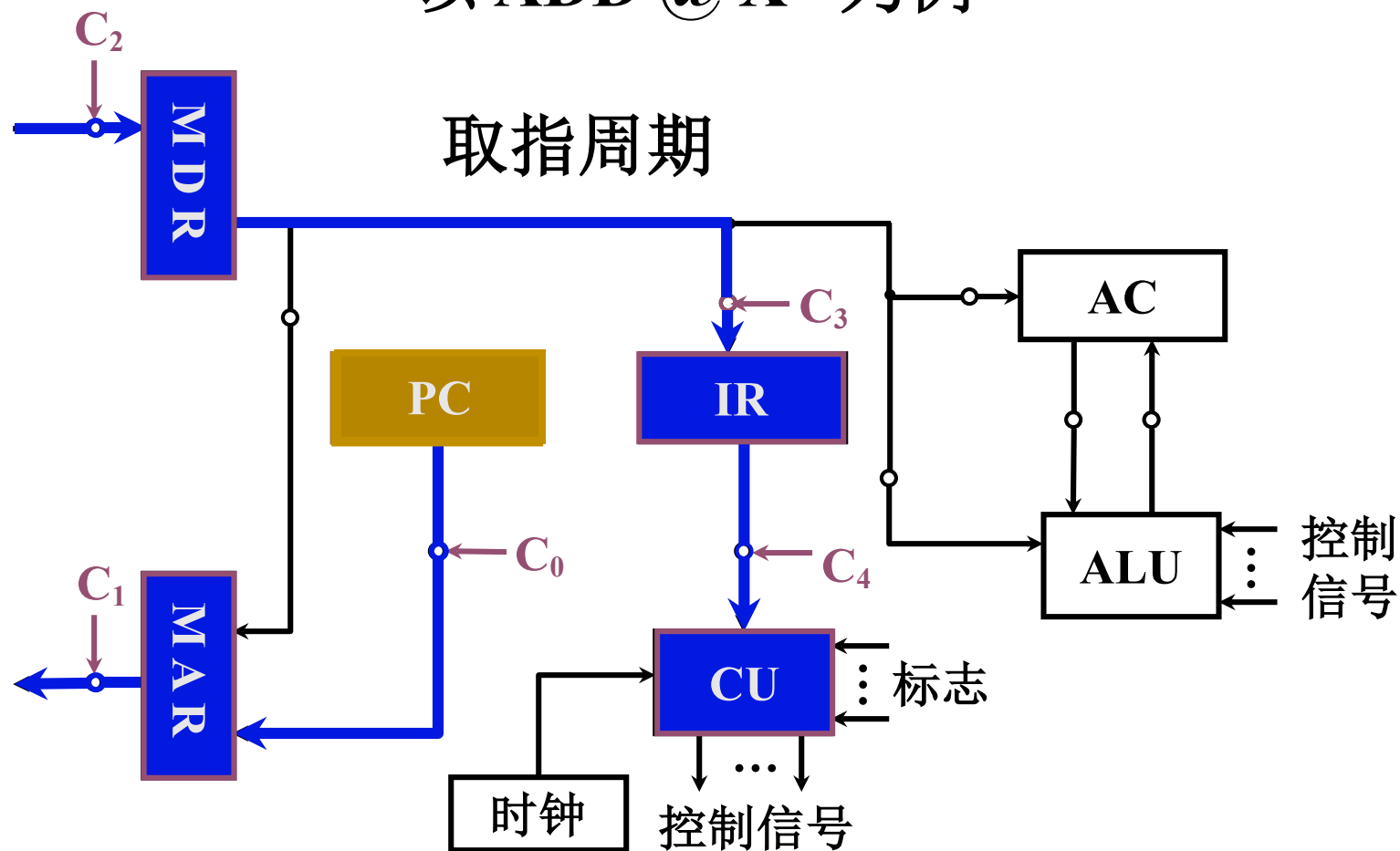
总线响应信号

## 二、控制信号举例

## 9.2

### 1. 不采用 CPU 内部总线的方式

以  $\text{ADD } @X$  为例

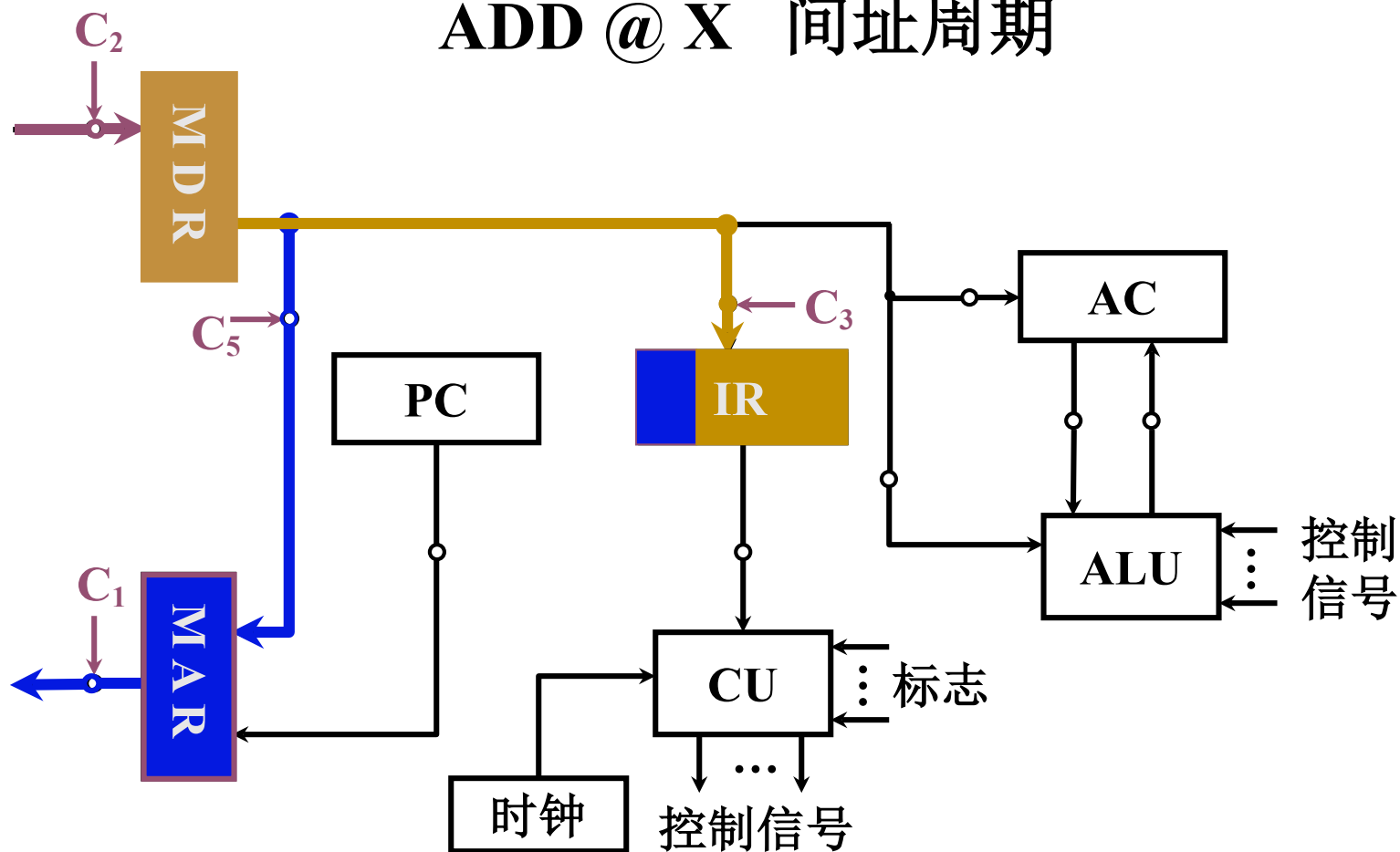


## 二、控制信号举例

## 9.2

### 1. 不采用 CPU 内部总线的方式

ADD @ X 间址周期

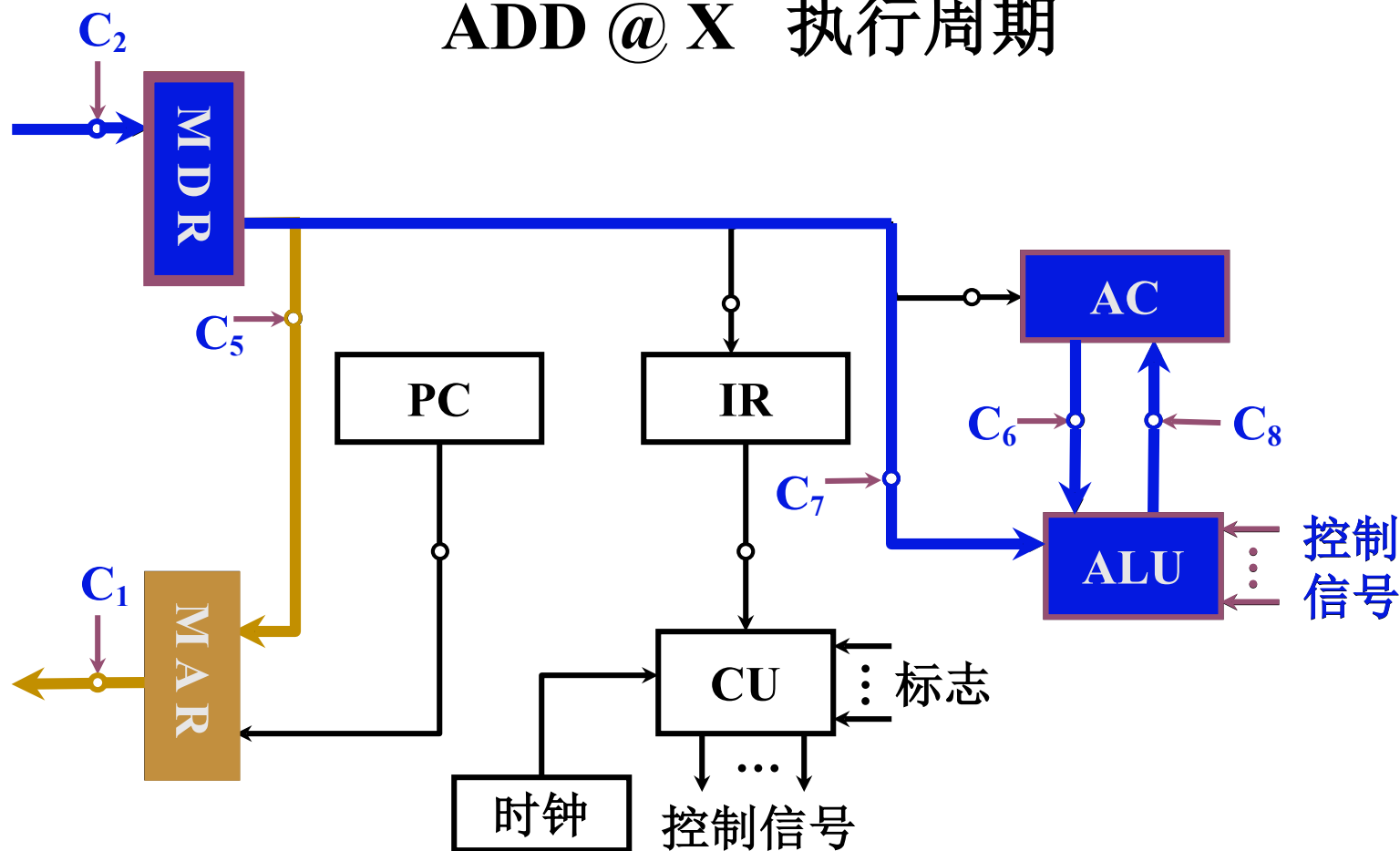


## 二、控制信号举例

## 9.2

### 1. 不采用 CPU 内部总线的方式

ADD @ X 执行周期



## 2. 采用 CPU 内部总线方式

9.2

### (1) ADD @ X 取指周期

- PC  $\longrightarrow$  MAR  $\longrightarrow$  地址线  
PC<sub>0</sub> MAR<sub>i</sub>

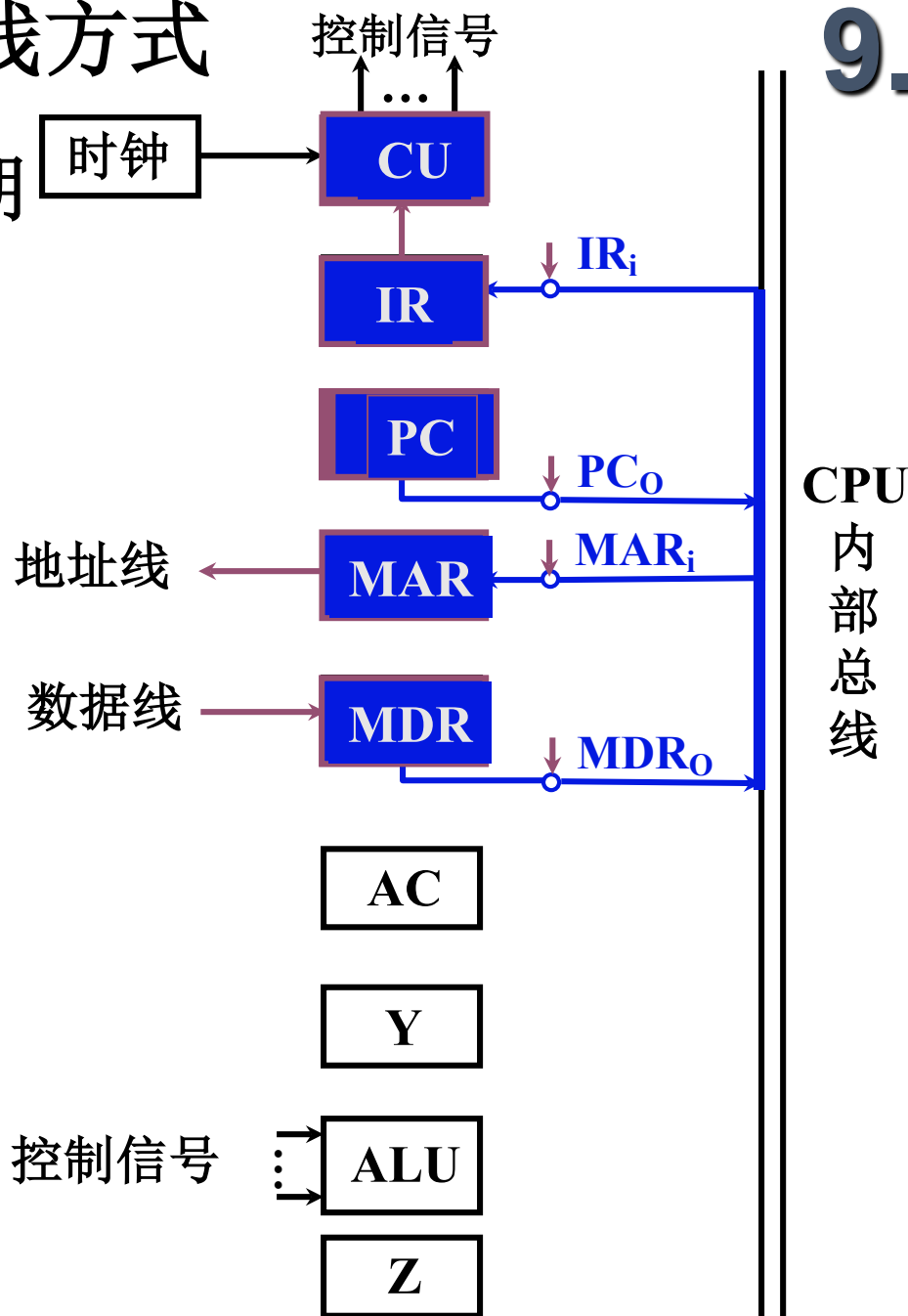
- CU 发读命令 1  $\longrightarrow$  R

- 数据线  $\longrightarrow$  MDR

- MDR  $\longrightarrow$  IR  
MDR<sub>0</sub> IR<sub>i</sub>

- OP (IR)  $\longrightarrow$  CU

- (PC) + 1  $\longrightarrow$  PC

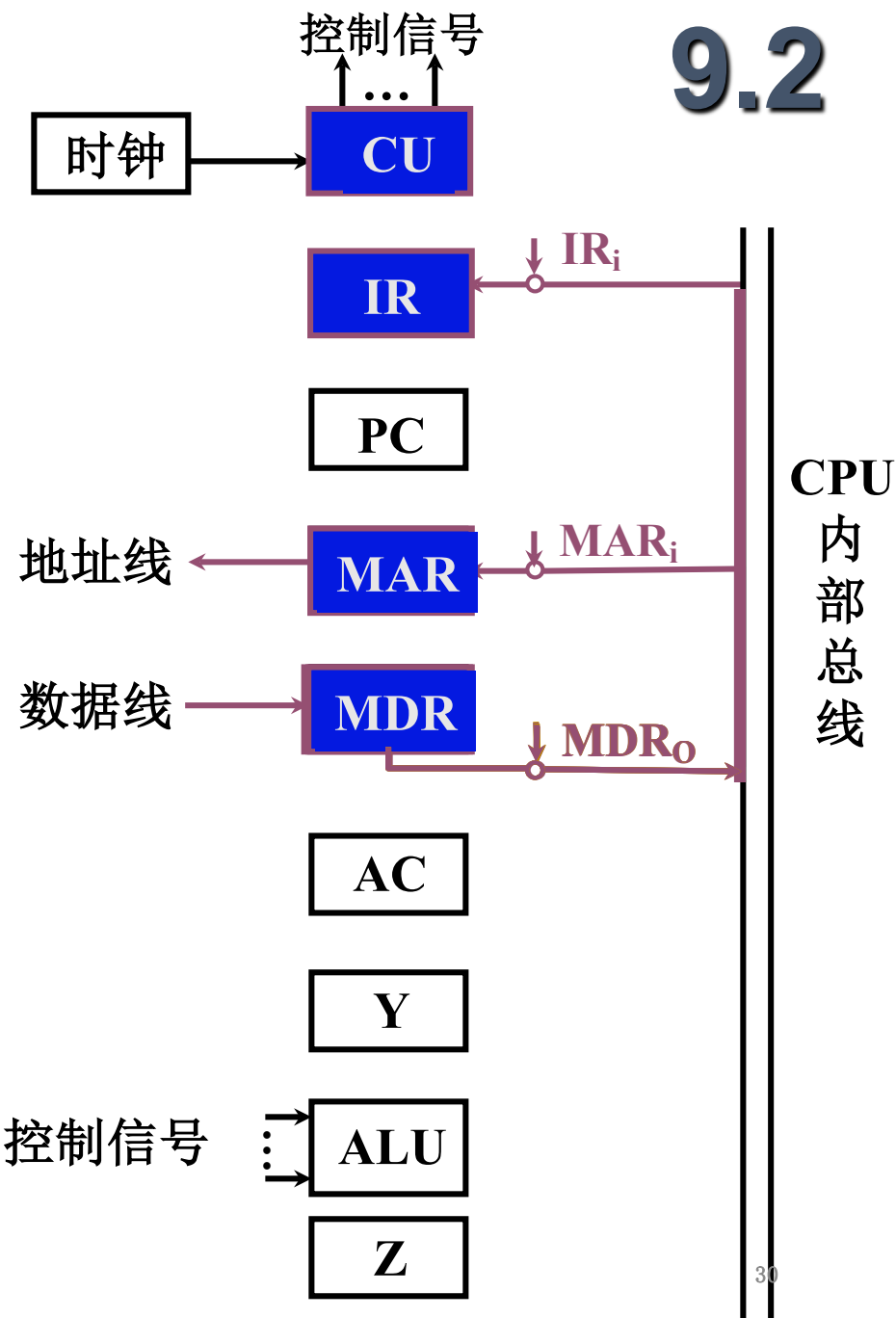


## (2) ADD @ X 间址周期

形式地址  $\rightarrow$  MAR

- MDR  $\rightarrow$  MAR  $\rightarrow$  地址线  
 $\text{MDR}_0$   $\text{MAR}_i$
- 1  $\rightarrow$  R
- 数据线  $\rightarrow$  MDR
- MDR  $\rightarrow$  IR  
 $\text{MDR}_0$   $\text{IR}_i$

有效地址  $\rightarrow$  Ad (IR)



### (3) ADD @ X 执行周期

- $\text{MDR} \longrightarrow \text{MAR} \longrightarrow \text{地址线}$   
 $\text{MDR}_0 \quad \text{MAR}_i$
- $1 \longrightarrow \text{R}$
- 数据线  $\longrightarrow \text{MDR}$
- $\text{MDR} \longrightarrow \text{Y} \longrightarrow \text{ALU}$   
 $\text{MDR}_0 \quad \text{Y}_i$
- $\text{AC} \longrightarrow \text{ALU}$   
 $\text{AC}_0 \quad \text{ALU}_i$
- $(\text{AC}) + (\text{Y}) \longrightarrow \text{Z}$
- $\text{Z} \longrightarrow \text{AC}$   
 $\text{Z}_0 \quad \text{AC}_i$

