

논리회로 설계 및 실험

- 5주차 : 카운터와 메모리에 대한 이해 -

담당 교수: 권동현 교수

조교: 송수현 박사과정

정보보호 및 사물지능 연구실 : <http://infosec.pusan.ac.kr>

컴퓨터보안연구실 : <http://sites.google.com/csl-pnu>

5주차

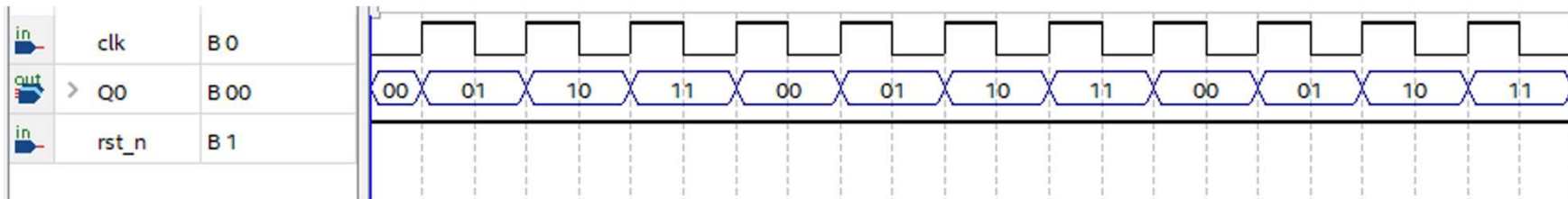
목표

1. 카운터에 대한 이해
2. 메모리에 대한 이해와 4bit x 4 메모리 구현

카운터

- 반복해서 일어나는 현상의 수를 계산하는 장치 (ex. 0 -> 1 -> 0 -> 1 -> ...)
- 2진 카운터나 변형 형태로 n진 카운터로 설계가 가능하며, 주파수나 주기의 측정에 사용될수 있음

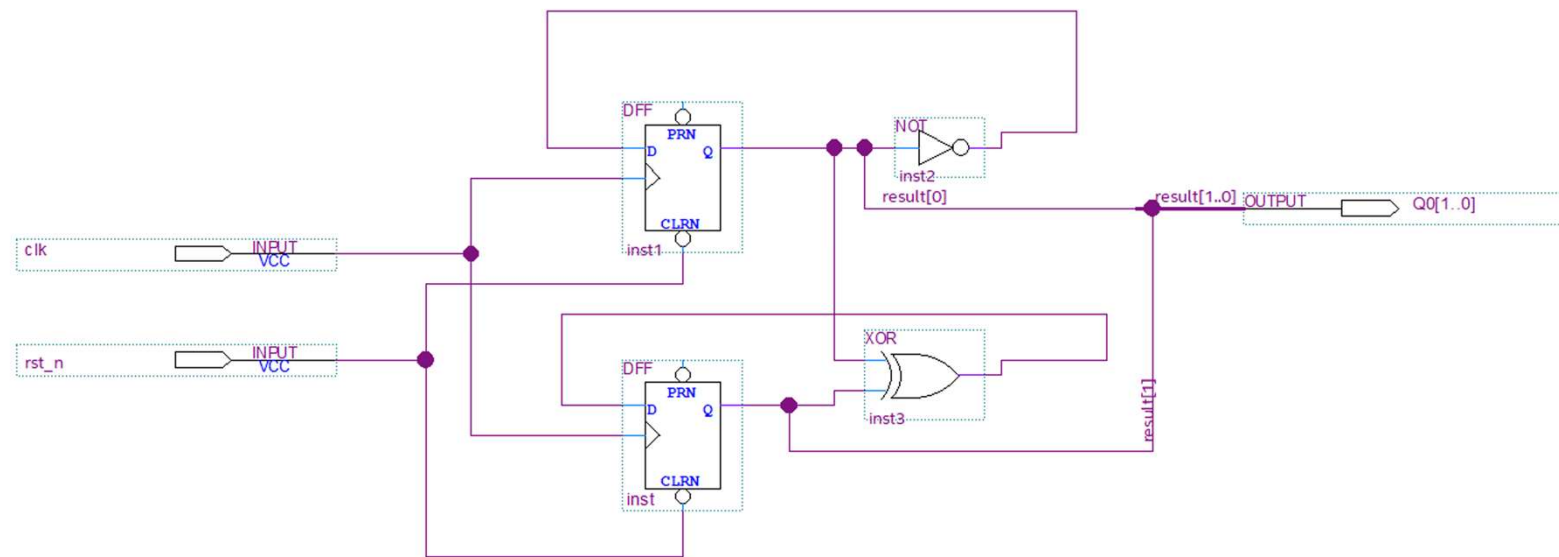
4진 카운터 예



반복 (00 -> 01 -> 10 -> 11 -> 00 ...)

4진 카운터 회로도

4진 카운터 회로도

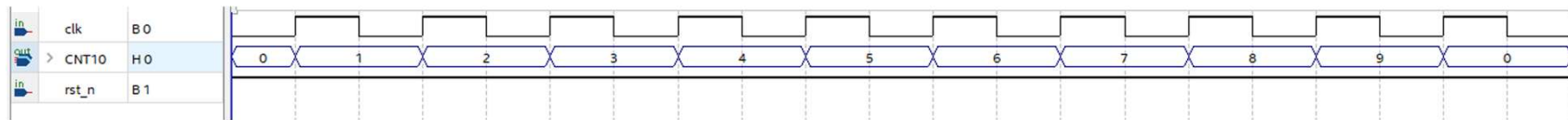
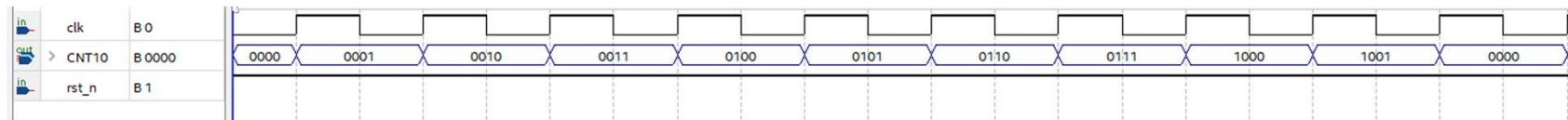


10진 카운터

10진 카운터

- 0에서 9까지 10개의 상태를 카운트하는 회로
- 10개의 상태를 표현하려면 적어도 4bit가 필요하므로 4개의 D F/F을 사용

10진 카운터 예



10진 카운터 진리표

- 바이너리 값 1001 일때 다음 상태 값은 1010이 아닌 0000으로 됨

현재상태 (t)				다음상태 (t+1)			
A	B	C	D	A(t+1)	B(t+1)	C(t+1)	D(t+1)
0	0	0	0	0	0	0	1
0	0	0	1	0	0	1	0
0	0	1	0	0	0	1	1
0	0	1	1	0	1	0	0
0	1	0	0	0	1	0	1
0	1	0	1	0	1	1	0
0	1	1	0	0	1	1	1
0	1	1	1	1	0	0	0
1	0	0	0	1	0	0	1
1	0	0	1	0	0	0	0
1	0	1	0	X	X	X	X
1	0	1	1	X	X	X	X
1	1	0	0	X	X	X	X
1	1	0	1	X	X	X	X
1	1	1	0	X	X	X	X
1	1	1	1	X	X	X	X

10진 카운터

10진 카운터 K-Map

$$A(t+1) = \overline{A}\overline{D} + BCD$$

AB \ CD	00	01	11	10
00	0	0	0	0
01	0	0	1	0
11	x	x	x	x
10	1	0	x	x

$$B(t+1) = B\overline{C} + B\overline{D} + \overline{B}CD$$

AB \ CD	00	01	11	10
00	0	0	1	0
01	1	1	0	1
11	x	x	x	x
10	0	0	x	x

$$C(t+1) = \overline{A}C\overline{D} + \overline{A}\overline{C}D = \overline{A}(C \wedge D)$$

AB \ CD	00	01	11	10
00	0	1	0	1
01	0	1	0	1
11	x	x	x	x
10	0	0	x	x

$$D(t+1) = \overline{D}$$

AB \ CD	00	01	11	10
00	1	0	0	1
01	1	0	0	1
11	x	x	x	x
10	1	0	x	x

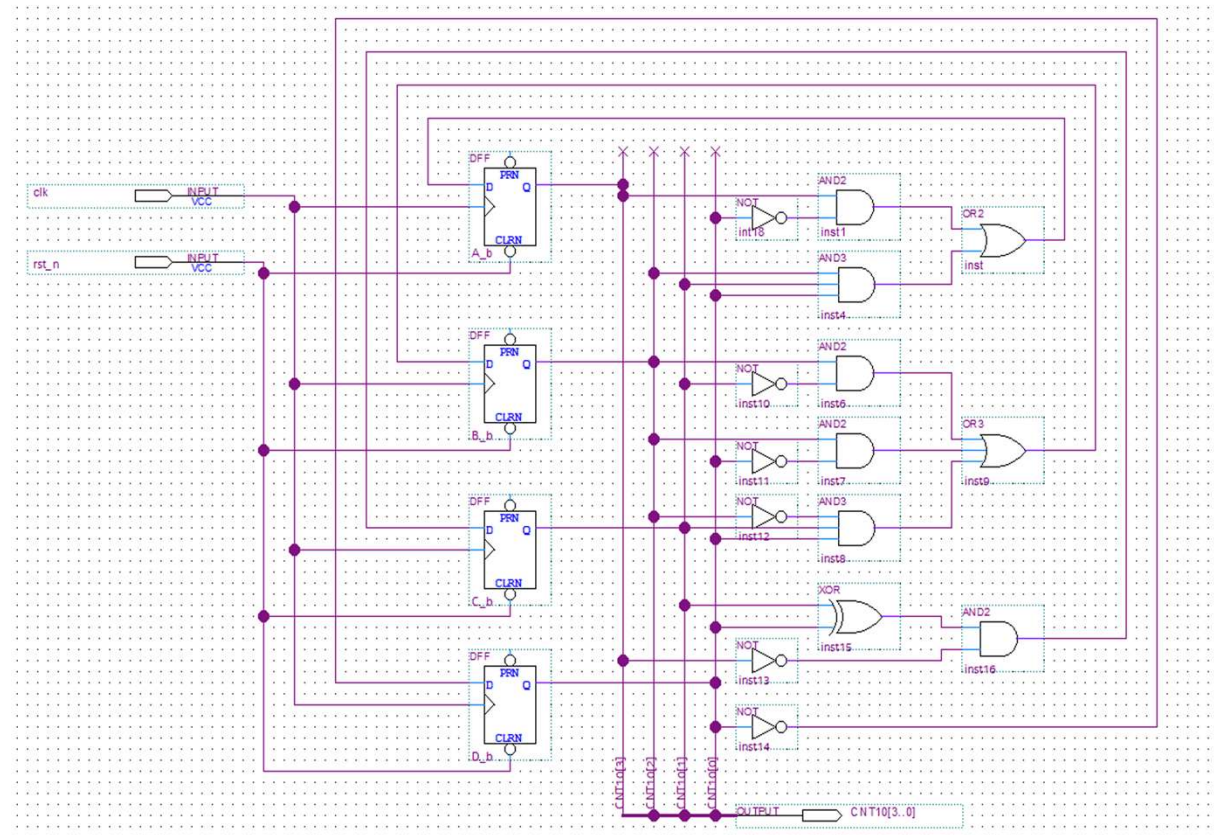
10진 카운터 회로도

$$A(t+1) = A\bar{D} + BCD$$

$$B(t+1) = B\bar{C} + B\bar{D} + \bar{B}CD$$

$$C(t+1) = \bar{A}C\bar{D} + \bar{A}\bar{C}D \\ = \bar{A}(C \wedge D)$$

$$D(t+1) = \bar{D}$$



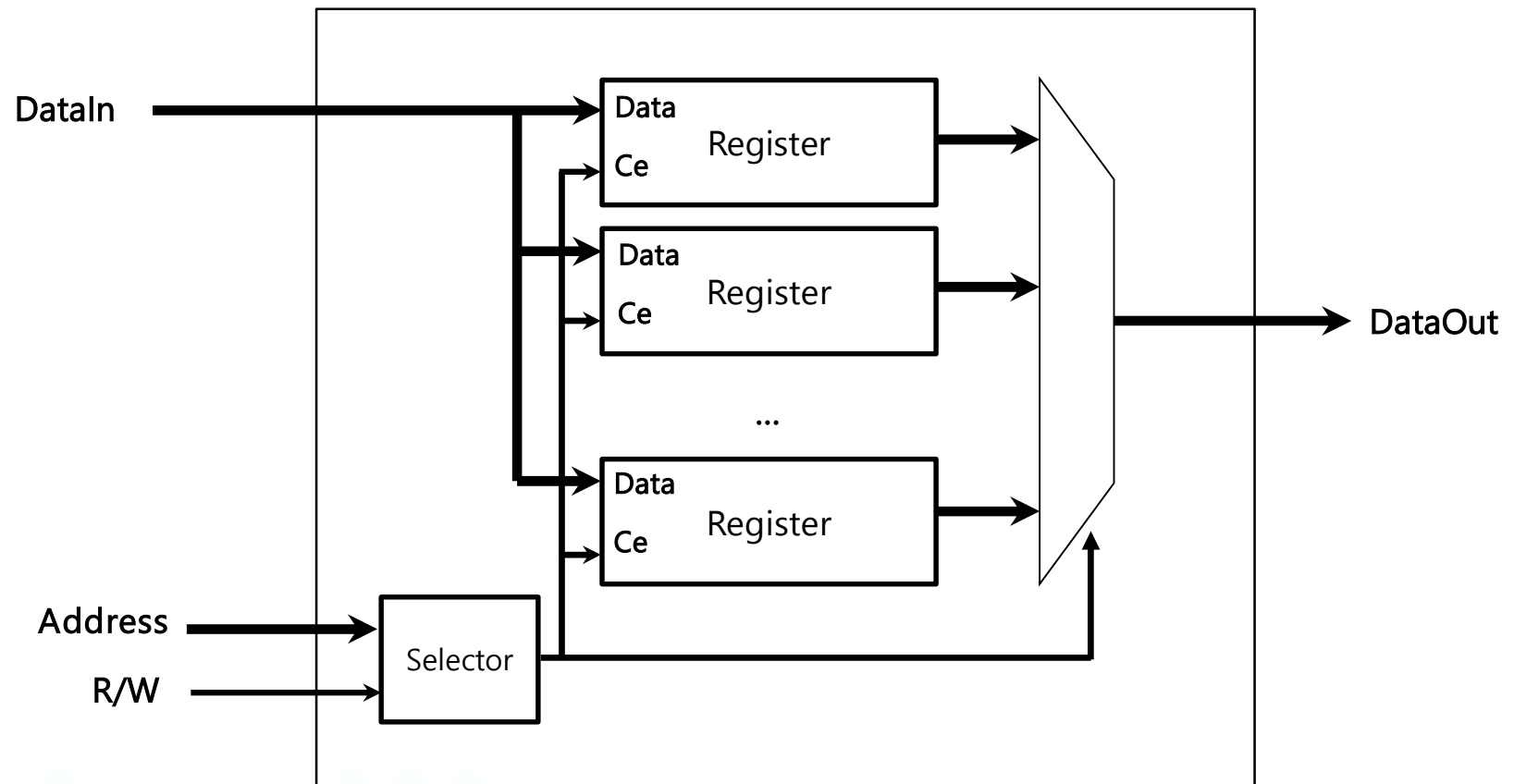
메모리

- 기억장치로써 RAM(Random Access Memory)와 ROM(Read Only Memory)가 있음
- 주로 기억장치라 하면 RAM 을 가르킴

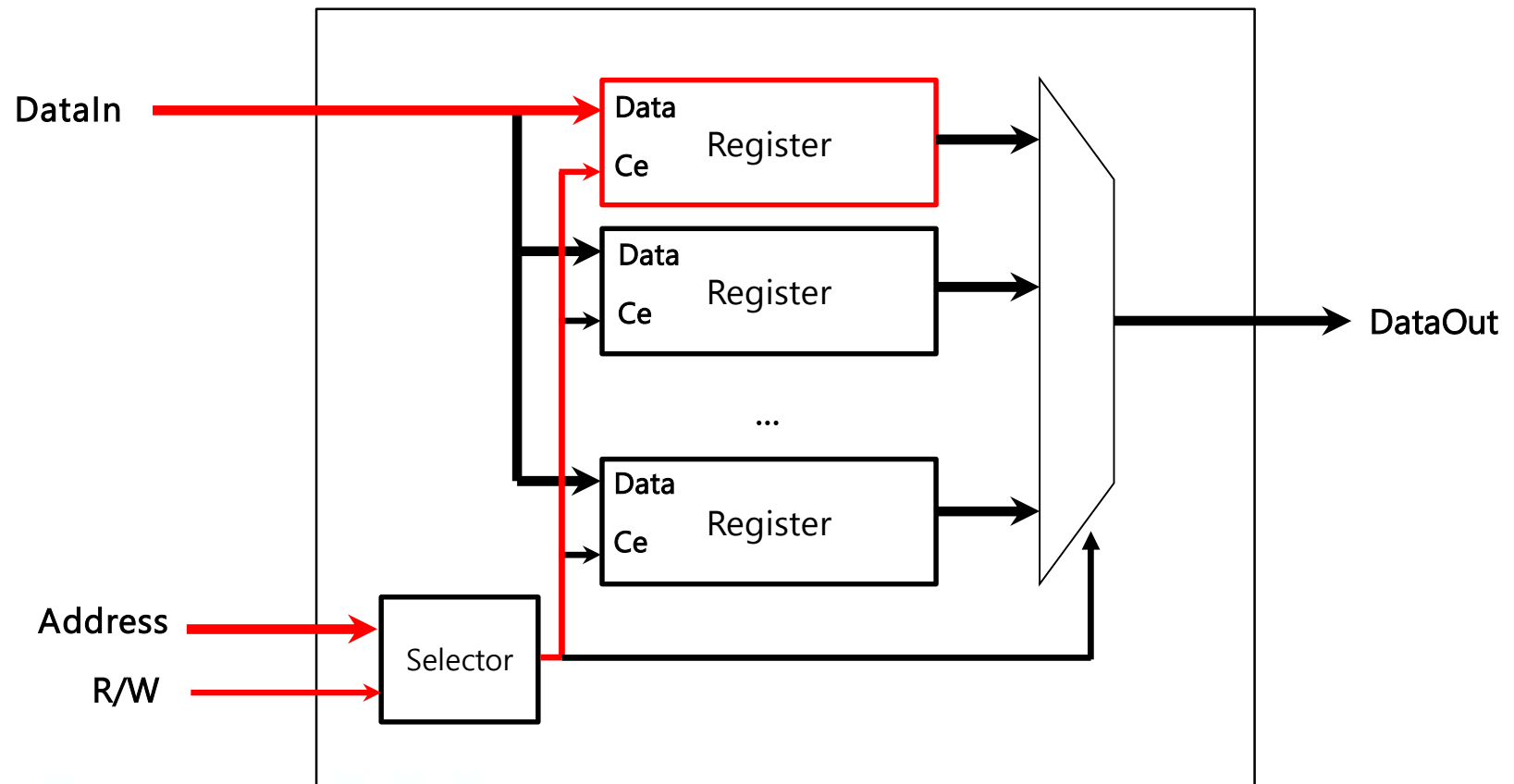
SRAM (static random access memory)

- 플립플롭 방식의 메모리 장치를 가지는 RAM 중에 하나
- 전원이 공급되는 동안만 저장된 내용을 기억함 (휘발성)

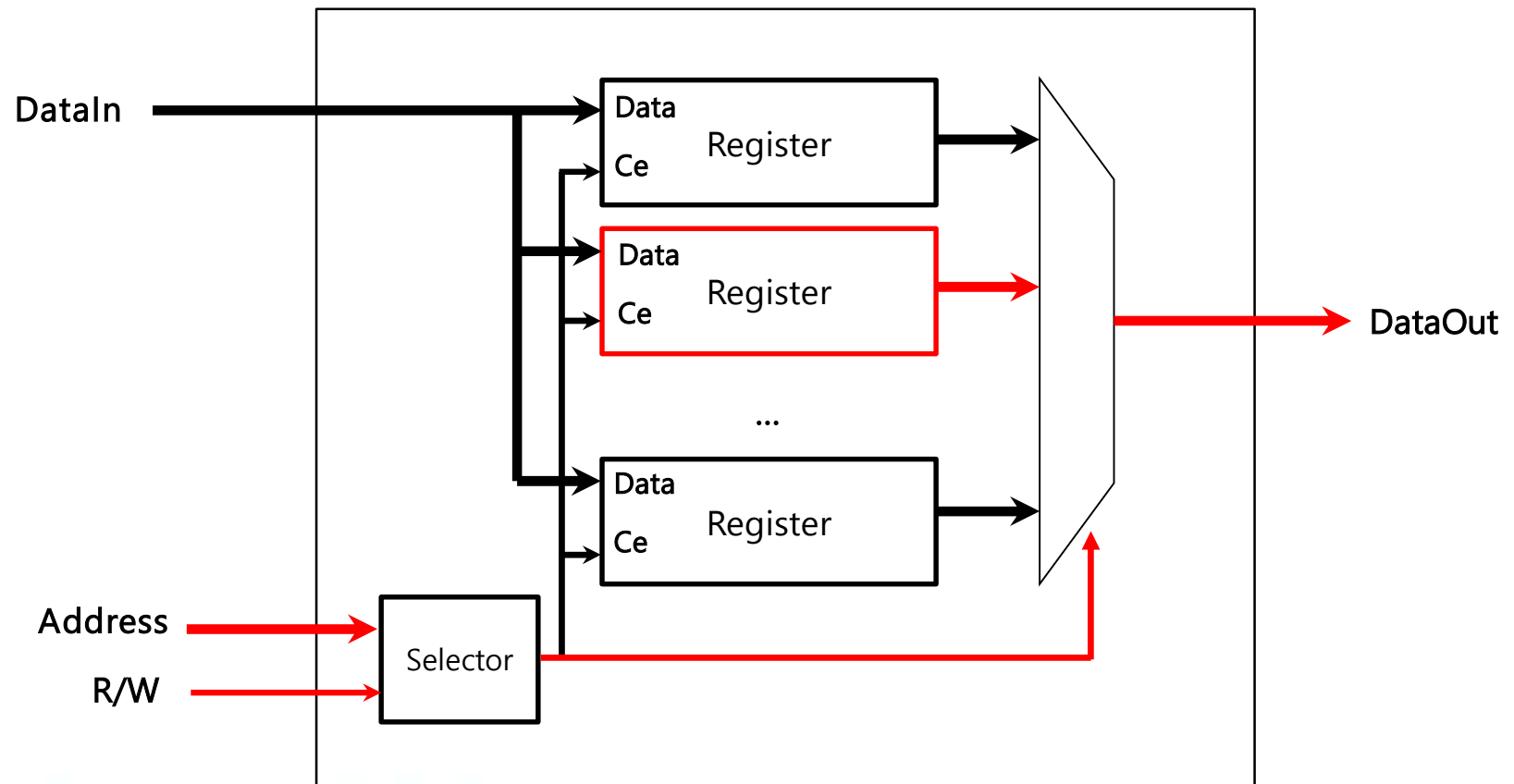
SRAM의 구조



SRAM의 구조 : Data Write



SRAM의 구조 : Data Read



SRAM의 시뮬레이션 결과

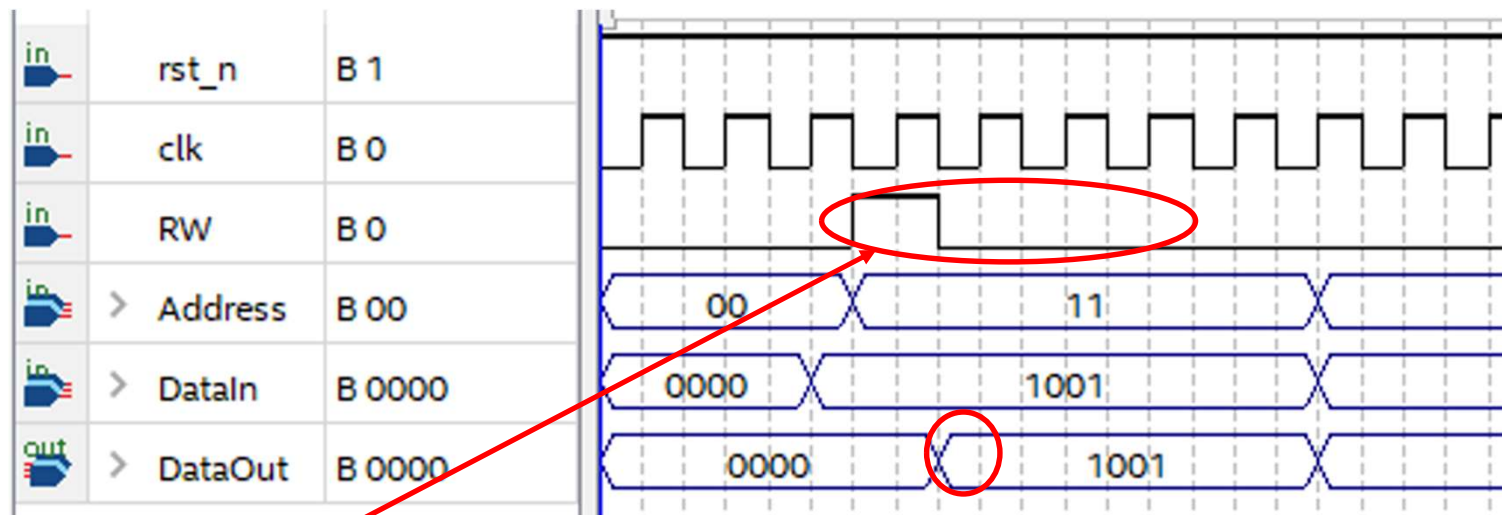
- RW는 0이면 Read, 1이면 Write



write 신호가 1이되면 세번째 주소에 현재 입력값 9를 저장

SRAM의 시뮬레이션 결과

- RW는 0이면 Read, 1이면 Write



write -> read 상태가 되면 output data가 첫번째 주소값 데이터를 출력

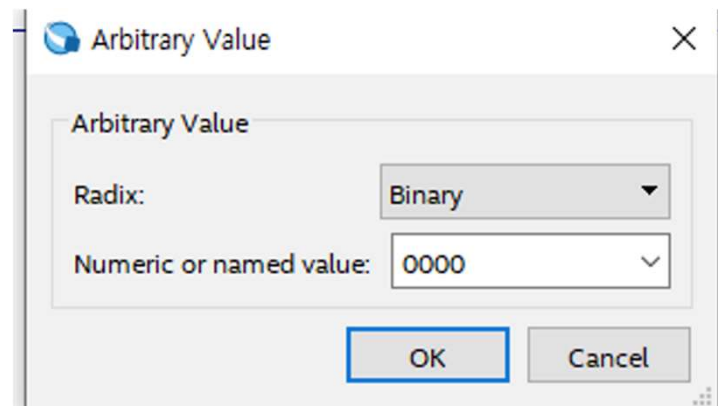
실습

10진 카운터 동작 확인
4x4 SRAM 을 설계하고 동작 확인

참고사항



Arbitrary Value를 사용하면 다중 bit 입력을 줄 수 있음

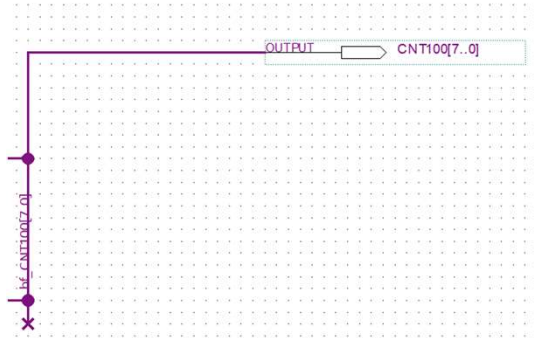


Binary로 4bit 입력을 줄 수 있는 것

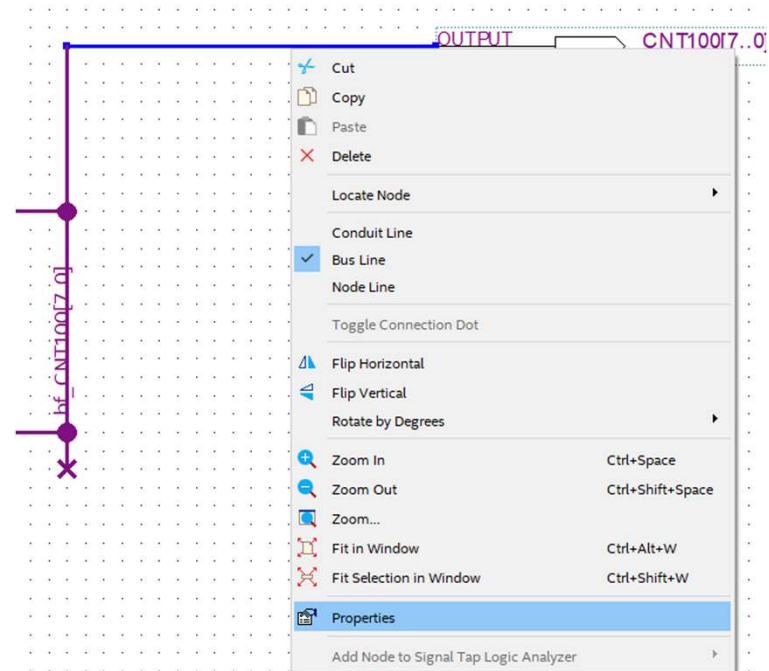
입출력 선언할때 변수에 영어, _ 숫자 이외에 다른 문자 / * % 이런거 사용 금지 !!

참고사항

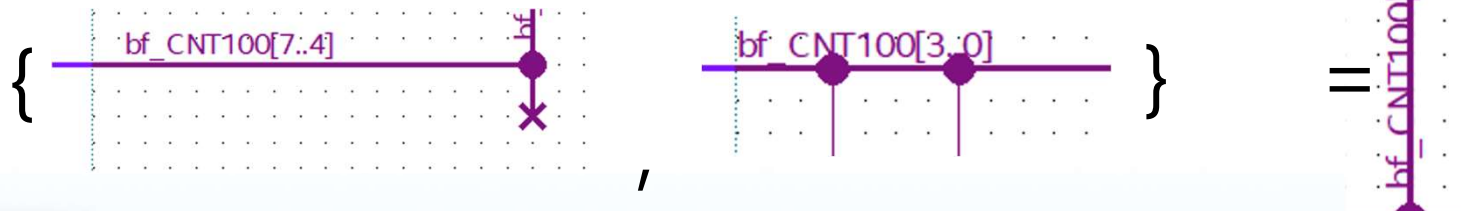
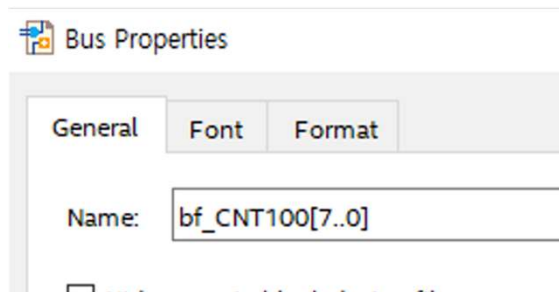
Bus node 사용시 다중 bit 입출력 가능



Wire 우클릭 후 properties 선택

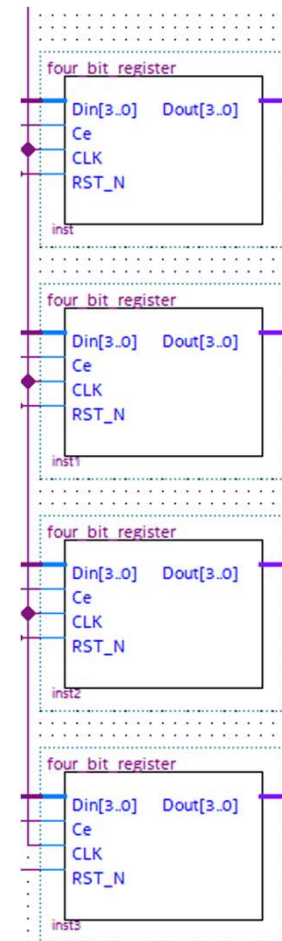
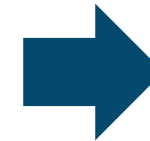
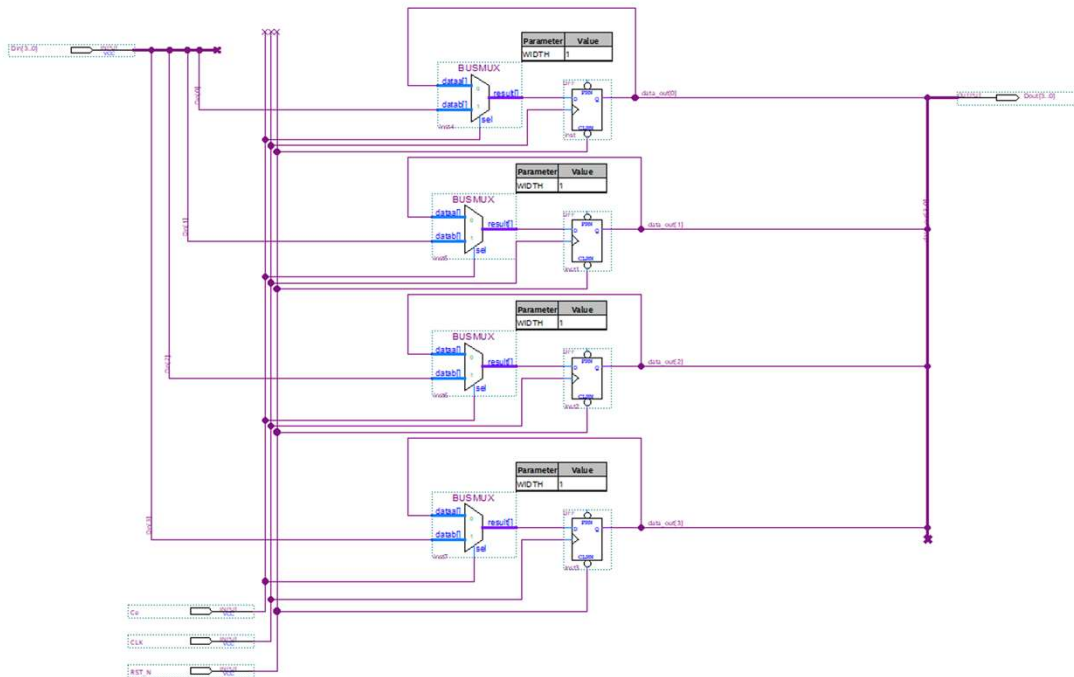


이런식으로 선언시 8bit wire 가 됨



참고사항

다중 입출력 I/O로 생성시 Symbol에서도 편리함



실습 1

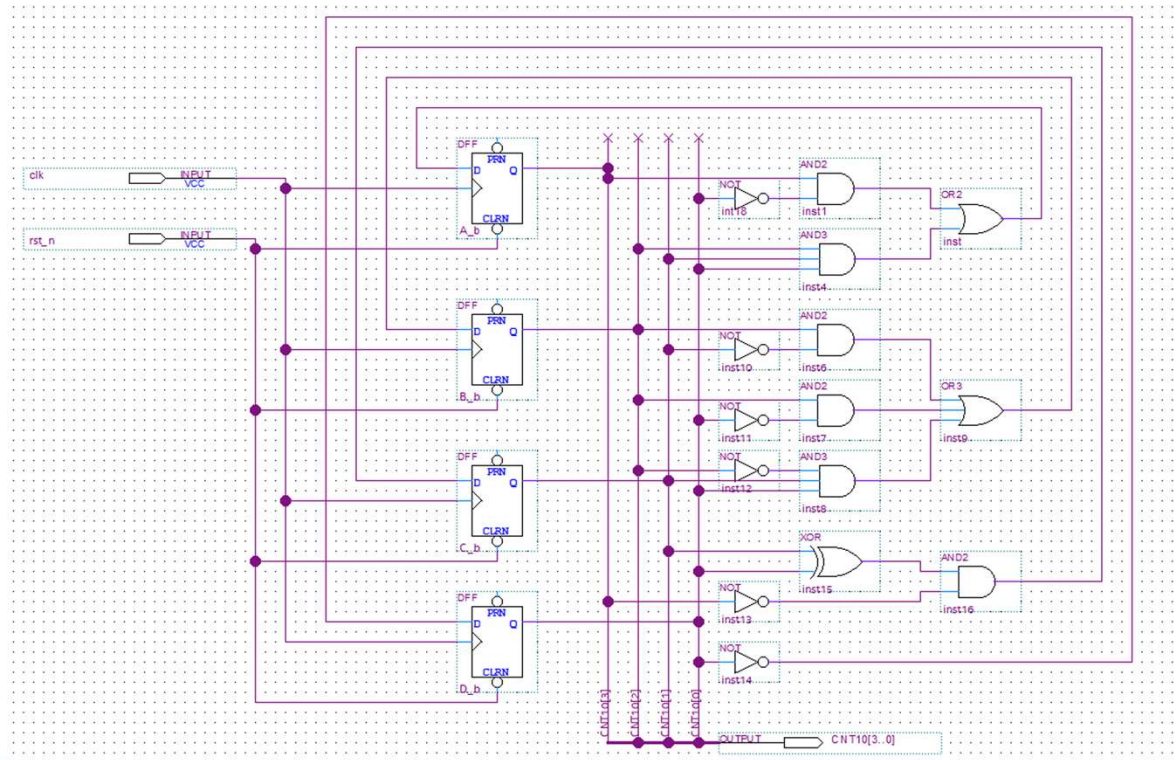
10진 카운터 2개를 사용하여 100진 카운터를 설계하시오

입력 : clk, rst

출력 : [3:0] CNT100, [3:0] CNT10

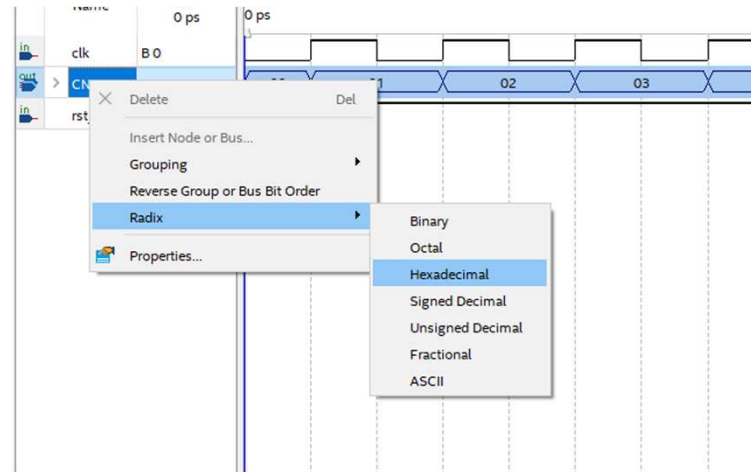
CNT10은 0~9까지 값을 의미하도록 출력

CNT100은 10의 배수 값을 의미하도록 출력

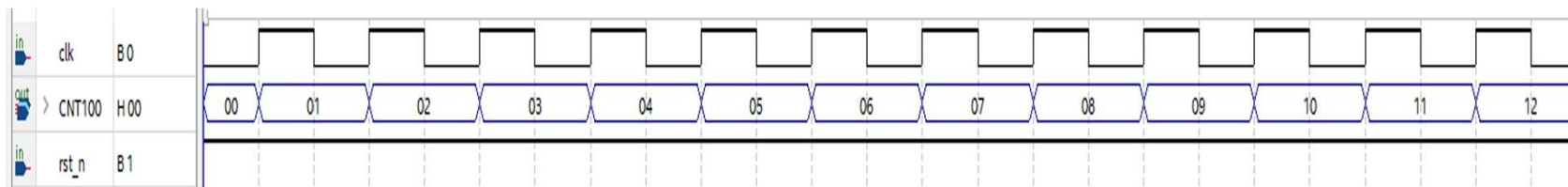


10진 카운터의 회로도

실습 1

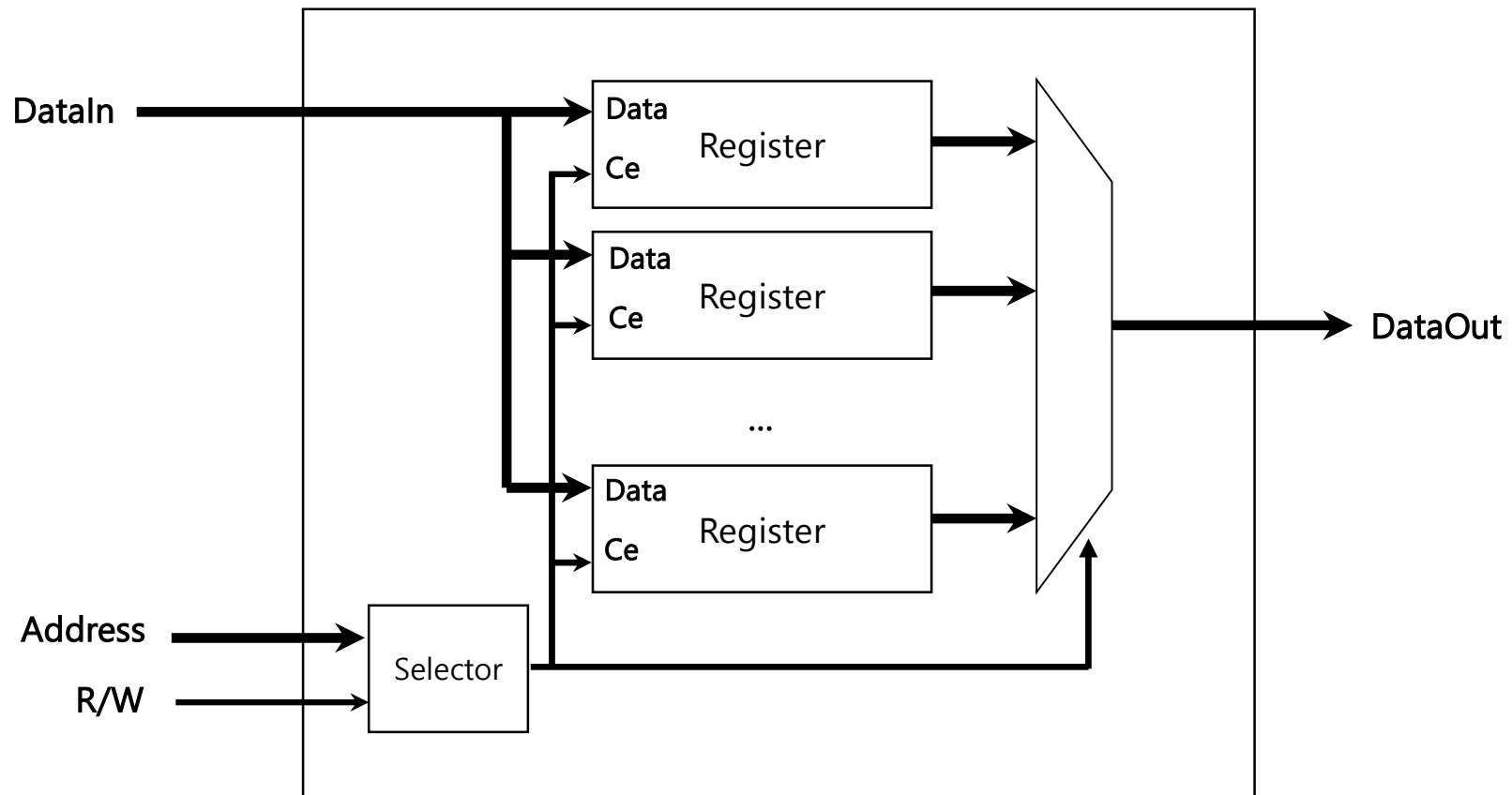


Hexadecimal로 값을 봐야함
99 까지 counter 하는 개념이 아님



실습 2

4bit Register 4개를 사용하여 4bit x 4 SRAM을 설계하시오



SRAM의 블록 다이어그램

실습 2

시뮬레이션 결과

