

رابط وسایل جانبی SPI

در میکروکنترلرهای AVR

فهرست مطالب

1. مقدمه
2. آشنایی با واسط SPI و انواع مدهای اطلاعاتی
3. شبکه بندی میکروکنترلرها به کمک SPI

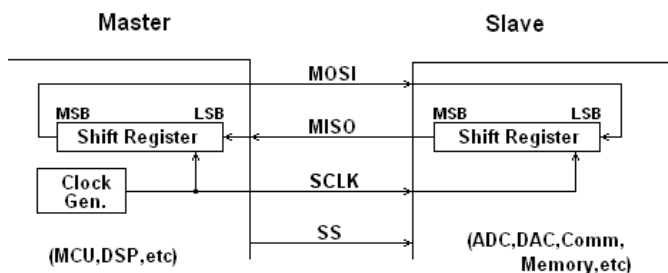
SPI (Serial Peripheral Interface)

- ▶ SPI یا واسط وسایل جانبی سریال، اولین بار توسط شرکت موتورولا تدوین گردید.
- ▶ یک روش انتقال اطلاعات به صورت سریال (سنکرون) است.
- ▶ در مدارات دیجیتال به صورت گسترده استفاده می شود و در میکروکنترلر AVR از واسط SPI برای ارتباط با دیگر وسایل جانبی که از این واسط پشتیبانی می کنند، استفاده می شود.
- ▶ این واسط دارای سرعت انتقال بالا است و برای فواصل کوتاه به کار می رود.

خصوصیات SPI در AVR

- واسط SPI در میکروکنترلرهای AVR دارای خصوصیات زیر می باشد :
- ▶ ارسال اطلاعات از طریق سه خط به صورت همزمان و تبادل دوطرفه
- ▶ عملکرد به صورت Master و Slave
- ▶ اولویت در ارسال MSB یا LSB
- ▶ قابلیت انتخاب سرعت انتقال
- ▶ وجود پرچم وقفه در پایان ارسال
- ▶ وجود پرچم تداخل
- ▶ بیدار شدن دستگاه در مد Idle
- ▶ دو برابر شدن سرعت در مد SPI Master (فقط در برخی از AVR ها)

بلوک دیاگرام SPI



بلوک دیاگرام SPI

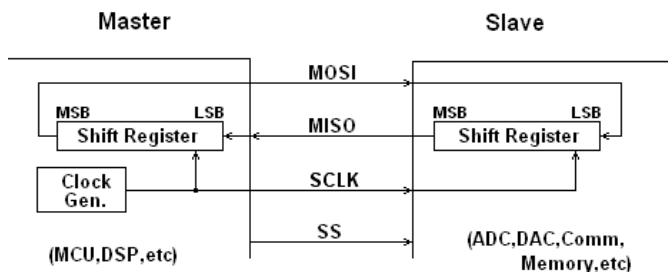
MISO خط انتقال اطلاعات از Slave به Master می باشد.

MOSI خط انتقال اطلاعات از Master به Slave می باشد.

SCK خط انتقال پالس ساعت که توسط Master تولید می شود.

SS خط انتخاب Slave

بلوک دیاگرام SPI



بلوک دیاگرام SPI

(XCK/T0) PB0	1	40	PA0 (ADC0)
(T1) PB1	2	39	PA1 (ADC1)
(INT2/AIN0) PB2	3	38	PA2 (ADC2)
(OC0/AIN1) PB3	4	37	PA3 (ADC3)
(SS) PB4	5	36	PA4 (ADC4)
(MOSI) PB5	6	35	PA5 (ADC5)
(MISO) PB6	7	34	PA6 (ADC6)
(SCK) PB7	8	33	PA7 (ADC7)
RESET	9	32	AREF
VCC	10	31	GND
GND	11	30	AVCC
XTAL2	12	29	PC7 (TOSC2)
XTAL1	13	28	PC6 (TOSC1)
(RXD) PD0	14	27	PC5 (TDI)
(TXD) PD1	15	26	PC4 (TDO)
(INT0) PD2	16	25	PC3 (TMS)
(INT1) PD3	17	24	PC2 (TCK)
(OC1B) PD4	18	23	PC1 (SDA)
(OC1A) PD5	19	22	PC0 (SCL)
(ICP) PD6	20	21	PD7 (OC2)

عملکرد کلی

با نوشتن یک بایت در رجیستر داده ی SPI که SPDR نام دارد:

- (1) مولد پالس ساعت SPI شروع به تولید پالس نموده سخت افزار هشت بیت داده را به سمت Slave شیفت می دهد.
 - (2) پس از انتقال یک بایت از اطلاعات مولد پالس ساعت متوقف شده و پرچم SPIF بالا می رود.
 - (3) اگر بیت توانا ساز وقفه ی SPI، (SPIE) و بیت وقفه ی سراسری فعال باشند، یک وقفه درخواست خواهد شد. دو شیفت رجیستر ۸ بیتی در MASTER و SLAVE را می توان به عنوان یک شیفت رجیستر چرخشی ۱۶ بیتی در نظر گرفت که همزمان با هم کار می کنند به این صورت که در طول هشت پالس ساعت SPI، داده های MASTER و SLAVE با هم عوض می شوند.
- در SPI در حالت ارسال تا هنگامی که داده ی قبلی به طور کامل ارسال نشده باشد، نمی توان در رجیستر SPDR مقداری نوشت و زمان دریافت باید بلافاصله بعد از دریافت، اطلاعات را از رجیستر SPDR خواند.

مد های SPI

- می توان میکروکنترلر را در یکی از دو مد Slave یا Master پیکربندی و استفاده نمود
 - مد Master: هنگامی که بیت MSTR در رجیستر SPCR، High شود، SPI به عنوان Master پیکربندی خواهد شد.
 - مد Slave: در این مد پین \overline{SS} به عنوان ورودی شناخته می شود. اگر این پین در وضعیت Low قرار بگیرد، SPI فعال شده و MISO به صورت خروجی توسط کاربر تعریف و بقیه پین ها ورودی می باشند. برای غیر فعال کردن SPI، می توان پین \overline{SS} را High نمود، که در این حالت همه ی پین های SPI ورودی شده و SPI غیرفعال خواهد شد.
- از این قابلیت می توان به منظور به کارگیری یک Master و چند Slave استفاده کرد.

عملکرد پین SS

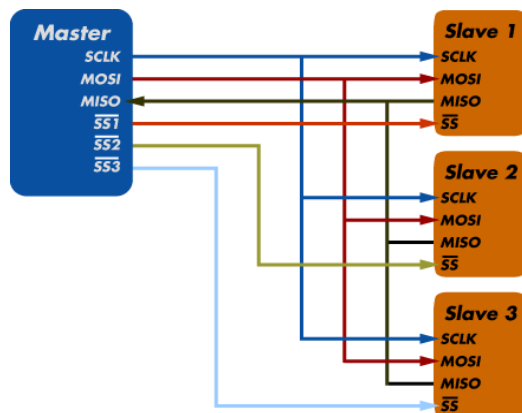
Mode	SS Configuration	SS Pin-level	Description
Slave	Always Input	High	Slave deactivated (deselected)
		Low	Slave activated (selected)
Master	Input	High	Master activated (selected)
		Low	Master deactivated, switched to slave mode
	Output	High	Master activated (selected)
		Low	

در مد Master، اگر \overline{SS} به صورت ورودی تعریف شود: باید آن را High کرد تا در عملکرد SPI مشکلی ایجاد نکند. ولی اگر این پین از خارج Low شود، رابط SPI آن را به عنوان فرمانی برای رفتن به مد Slave تلقی می کند و وارد مد Slave شده و سخت افزار SPI عملیات زیر را انجام می دهد: (ادامه در اسلاید بعد)

ادامه ...

1. بیت MSTR در رجیستر SPCR پاک شده تا SPI وارد مد Slave شود، که در نتیجه ی این عمل MOSI و SCK ورودی می شوند.
 2. پرچم SPIF بالا رفته و اگر وقفه ی SPI و بیت فعال ساز وقفه سراسر فعال باشند، روتین سرویس وقفه به اجرا در خواهد آمد.
- در شرایطی که AVR برای مد MASTER، پیکربندی شده باشد و از High ماندن \overline{SS} مطمئن نباشیم، باید وضعیت بیت MSTR، قبل از نوشته شدن یک بایت جدید توسط روتین وقفه چک شود که آیا یک شده است یا نه. همچنین بعد از اینکه بیت Master توسط Low شدن \overline{SS} پاک شود باید این بیت دوباره توسط اپلیکیشن فعال شود تا به مد Master برویم.

شبکه بندی میکروکنترلرها به کمک SPI



در این حالت می توان از یک Master و چند Slave استفاده نمود.

به طور مثال می توان توسط یک AVR مرکزی تعدادی Slave را کنترل نمود و با آنها به تبادل اطلاعات پرداخت.

برای این منظور Master پین \overline{SS} ، Slave مورد نظر را Low کرده و پین \overline{SS} مربوط به مابقی Slave ها را High می کند تا با ایجاد یک کانال ارتباطی شروع به تبادل اطلاعات نمایند.

معرفی رجیسترهایی SPI (رجیستر SPCR)

□ رجیستر (SPI Control Register) SPCR

این رجیستر هشت بیتی مسئول کنترل SPI می باشد.

Bit	7	6	5	4	3	2	1	0	
	SPIE	SPE	DORD	MSTR	CPOL	CPHA	SPR1	SPR0	SPCR
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

7. SPIE (SPI Interrupt Enable)

این بیت فعال کننده ی وقفه ی SPI می باشد. اگر بیت وقفه ی سراسری فعال باشد وقفه ی SPI نیز فعال می شود.

بیت های رجیستر SPCR

6. SPE (SPI Enable)

هنگامی که این بیت یک باشد، رابط SPI فعال خواهد شد.

5. DORD (Data Order)

اگر $DORD=1$ باشد ابتدا بیت LSB ارسال می شود.

اگر $DORD=0$ باشد ابتدا بیت MSB ارسال می شود.

4. MSTR (Master/Slave Select)

اگر $MSTR=1$ باشد : مد Master

اگر $MSTR=0$ باشد : مد Slave

بیت های رجیستر SPCR

3. CPOL (Clock Polarity)

این بیت وضعیت پین SCK را در حالت Idle مشخص می کند. اگر CPOL یک باشد، پین SCK یک خواهد بود و اگر صفر باشد پین SCK نیز صفر خواهد شد.

2. CPHA (Clock Phase)

این بیت مشخص می کند که اطلاعات بر روی پایه های MOSI یا MISO در لبه ی پایین رونده پالس ساعت، معتبر است یا در لبه ی بالا رونده.

$CPHA=1$ در لبه ی پایین رونده و $CPHA=0$ در لبه ی بالا رونده

1.0. SPRO,SPR1 (SPI Clock Rate Select)

به کمک این دو بیت و بیت SPI2X در رجیستر SPSR می توان فرکانس پالس ساعت تولیدی SPI بر روی پین SCK را برای Master تعیین نمود. این دو بیت تاثیری روی Slave ندارند.

بیت های رجیستر SPCR

جدول زیر روابط بین SCK و فرکانس نوسان ساز (f_{osc}) را نشان می دهد.

SPI2X	SPR1	SPR0	SCK Frequency
0	0	0	$f_{osc}/4$
0	0	1	$f_{osc}/16$
0	1	0	$f_{osc}/64$
0	1	1	$f_{osc}/128$
1	0	0	$f_{osc}/2$
1	0	1	$f_{osc}/8$
1	1	0	$f_{osc}/32$
1	1	1	$f_{osc}/64$

معرفی رجیسترهای SPI (2)

□ رجیستر (SPI Status Register) SPSR

این رجیستر برای اطلاع از وضعیت خط باس SPI است و همچنین پرچم وقفه در این رجیستر فعال می شود.

Bit	7	6	5	4	3	2	1	0	
	SPIF	WCOL	–	–	–	–	–	SPI2X	SPSR
Read/Write	R	R	R	R	R	R	R	R/W	
Initial Value	0	0	0	0	0	0	0	0	

بیت های رجیستر SPSR

7. SPIF (SPI Interrupt Flag)

زمانی که ارسال داده به پایان رسید، پرچم SPIF بالا می رود. در این موقع اگر بیت SPIE در رجیستر SPCR و بیت وقفه سراسری فعال باشد، یک وقفه تولید می شود. در زمان اجرای سرویس وقفه، این پرچم پاک خواهد شد. این بیت با اولین خواندن رجیستر SPSR، پاک شده و سپس می توان به رجیستر داده (SPDR) دسترسی یافت.

6. WCOL (Write Collision Flag)

اگر در زمان انتقال داده، در رجیستر SPDR مقداری نوشته شود، بیت WCOL یک شده که نشان دهنده ی برخورد به هنگام نوشتن است. بیت WCOL با اولین خواندن رجیستر SPSR پاک می شود.

5.1. Bits

این بیت ها برای مصارف بعدی رزرو شده و همیشه صفر را بر میگردانند.

بیت های رجیستر SPSR

0. SPI2X (SPI Double Speed Mode)

با یک شدن این بیت، سرعت پالس ساعت SPI در حالت Master دو برابر خواهد شد. البته این بیت فقط در بعضی AVR ها وجود دارد.

معرفی رجیستریهای SPI (3)

□ رجیستر (SPI Data Register) SPDR

از رجیستر SPDR به منظور نوشتن و خواندن جهت ارسال و دریافت در SPI استفاده می شود. با نوشتن درون این رجیستر ارسال داده آغاز شده و خواندن از آن باعث خوانده شدن بافر شیفت رجیستر می شود.

Bit	7	6	5	4	3	2	1	0	
	MSB							LSB	SPDR
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	X	X	X	X	X	X	X	X	Undefined

مدهای اطلاعات

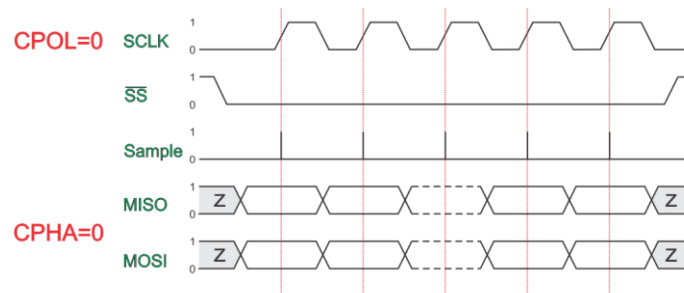
با ترکیب دو بیت CPOL و CPHA چهار مد اطلاعاتی طبق جدول زیر به وجود می آید.

	Leading Edge	Trailing Edge	SPI Mode
CPOL = 0, CPHA = 0	Sample (Rising)	Setup (Falling)	0
CPOL = 0, CPHA = 1	Setup (Rising)	Sample (Falling)	1
CPOL = 1, CPHA = 0	Sample (Falling)	Setup (Rising)	2
CPOL = 1, CPHA = 1	Setup (Falling)	Sample (Rising)	3

در حالت کلی باید گفت وقتی CPHA=0 است، از داده در اولین تغییرات لبه ی clock نمونه برداری می شود. (Leading Edge). در حالیکه وقتی CPHA=1 باشد، از داده در دومین تغییرات لبه ی clock نمونه برداری می شود. (Trailing Edge). بدون توجه به اینکه لبه ی clock چگونه است!

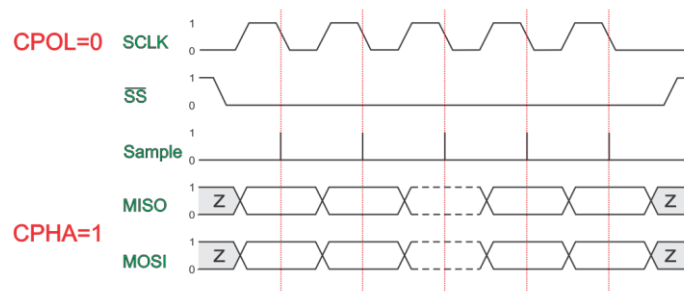
شرح مدهای اطلاعات (1)

مد اول



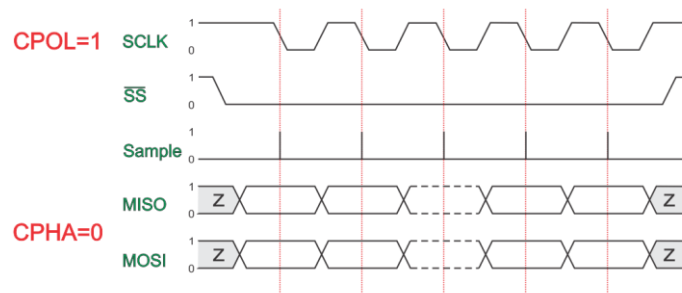
شرح مدهای اطلاعات (2)

مد دوم



شرح مدهای اطلاعات (3)

مد سوم)



شرح مدهای اطلاعات (4)

مد چهارم)

