

ریزپردازنده (میکروکنترلرهای AVR)

آشنایی با واحد پردازشگر میکروکنترلرهای AVR

محسن راجی

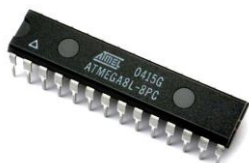
دانشگاه شیراز
بخش مهندسی و علوم کامپیوتر



مقدمه

- در میکروکنترلر، علاوه بر واحد پردازنده مرکزی، اجزای دیگری مانند انواع حافظه های داده و برنامه، شمارنده و تایمر، مدارهای مبدل آنالوگ به دیجیتال و بالعکس و غیره در یک تراشه گنجانده شده اند.

- AVR یک میکروکنترلر 8 بیتی ساخت شرکت ATMEL می باشد که بر اساس ساختار پیشرفته RISC ساخته شده است



مقدمه

- CISC (Complex Instruction Set Computers)
معماری آن شامل دستورات پیچیده است و نوشتن برنامه با آن آسان است اما اجرای برنامه کند است
- RISC (Reduced Instruction Set Computers)
معماری از CPU که دارای دستورات سریع الاجرا و ساده است یکی از معایب آن این است که تعداد دستورات آن محدود است و نوشتن برنامه اسمبلی سخت تر از CISC است یکی از دلایل استفاده از آن اجرای سریع تر برنامه است

3

ویژگی های معماری RISC در AVR

- دستور العمل ها دارای سایز ثابت ۱۶ یا ۳۲ بیت
- تعداد رجیستر های ثابت
- همه AVR ها دارای ۳۲ رجیستر همه منظوره R0 تا R31 هستند که به طور مستقیم با ALU در ارتباط هستند
- تعداد دستورالعمل ها کم (بین ۸۹ تا ۱۳۵ دستور) و سریع

4

ویژگی های معماری RISC در AVR (ادامه)

- مهمترین مشخصه
- بیشتر این دستورات با یک پالس ساعت (تعداد کمی با دو پالس ساعت) اجرا می شوند
- زمان اجرای برنامه ها خیلی سریع و قدرت پردازش بالا
- به این ترتیب می توان به ازای هر یک مگاهرتز قدرت پردازش، یک مگا دستور در ثانیه (MIPS) اجرا کرد

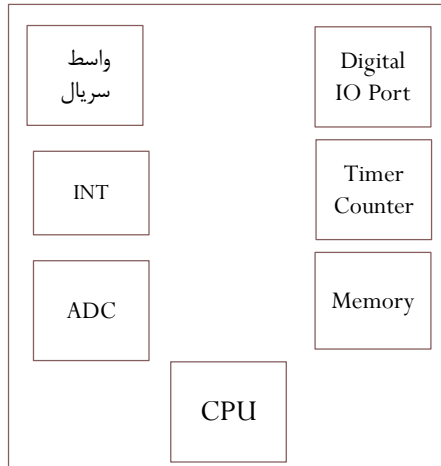
5

میکروکنترلرهای AVR به سه دسته تقسیم می شوند

- AVR Classic
- برای کارهای متوسط (نه خیلی ساده نه خیلی پیچیده)
- ATtiny
- امکانات حداقلی برای کارهای کوچک
- ATmega
- امکانات بیشتر برای کارهای پیچیده

6

ساختار شهودی AVR

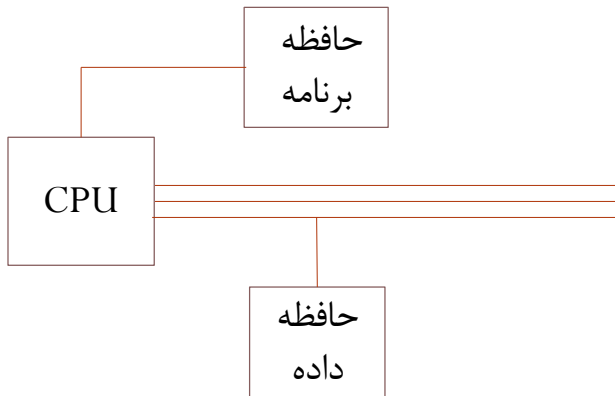


- وظیفه CPU
- مدیریت کارهای مختلف

7

معماری AVR

- برای ساخت AVR از معماری هاروارد استفاده شده است



8

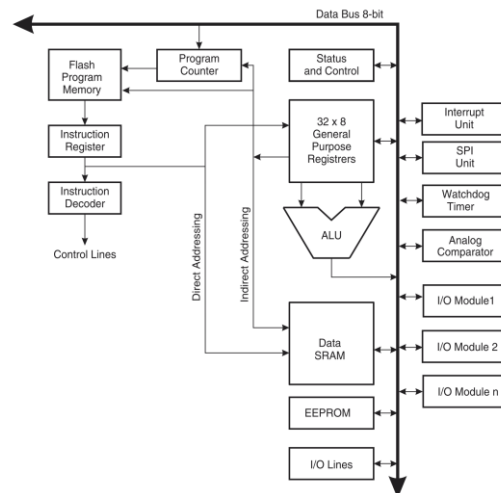
MCU

- در تمام میکروکنترلر های AVR یک واحد مرکزی وجود دارد که تمام فعالیت های میکرو را مدیریت می کند (عملیات روی داده ها ، ارتباط با حافظه ها ، کنترل تجهیزات جانبی)
به این واحد MCU(Master Control Unit) می گویند

9

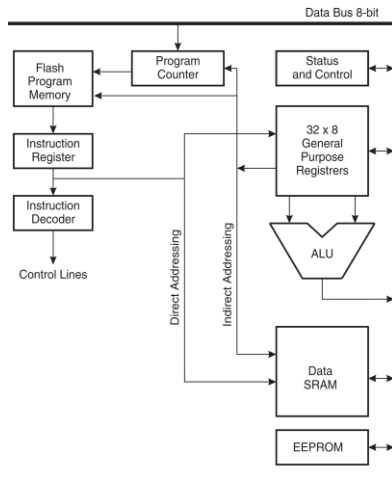
بلوک دیاگرام MCU

Block Diagram of the AVR MCU Architecture



10

دیاگرام واحد CPU



• CPU شامل قسمت های زیر است

- PC
- IR
- ID
- ALU
- General Purpose Registers
- Status Register
- Stack Pointer

11

شرح عملکرد هر یک از قسمت ها

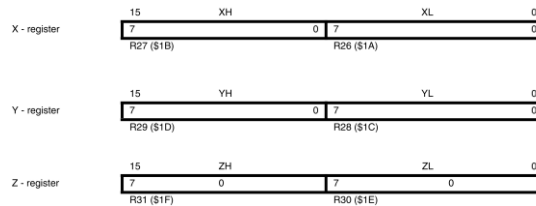
- PC (شمارنده برنامه)
 - آدرس دستور العمل بعدی که باید اجرا شود را در خود دارد و با اجرای هر برنامه یک واحد افزایش می یابد
- IR (رجیستر دستور)
 - کد دستور العملی که از حافظه برنامه خوانده شده و باید اجرا شود را در خود جای میدهد
- ID (واحد رمزگشایی دستور)
 - تشخیص می دهد که در واقع دستور فعلی چه دستور العملی است و سیگنال های کنترلی لازم برای اجرای آن را تولید می کند
- واحد ALU
 - وظیفه انجام عملیات ریاضی و منطقی

12

شرح عملکرد هر یک از قسمت ها

General Purpose Registers

- رجیستر های عمومی فایل رجیستر هستند
- ۳۲ عدد رجیستر R0 تا R31 هر کدام ۸ بیت و با ALU دارای ارتباط مستقیم
- دسترسی به دو رجیستر در یک سیکل ساعت
- R26 تا R31 نام دیگری هم دارند



13

شرح عملکرد هر یک از قسمت ها

نحوه عملکرد CPU

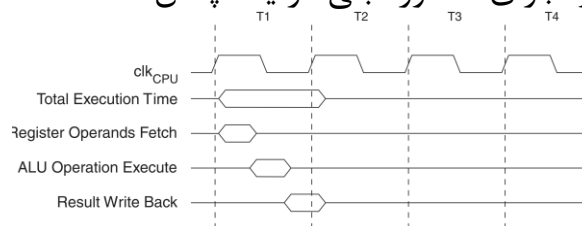
- با روشن شدن میکرو یک مقدار از پیش تعیین شده درون PC قرار می گیرد که میتواند مقدار بردار reset یعنی 00000H باشد
- حال برنامه نویس باید برنامه خود را در آدرس های بعد از آدرس شروع برنامه قرار دهد
- بعد از مشخص شدن مقدار PC فرآیند واکشی، رمزگشایی، واکشی داده و اجرای دستور شروع می شود

14

شرح عملکرد هر یک از قسمت ها

• عملکرد CPU (ادامه)

- در میکروهای AVR با استفاده از معماری هاروارد خاصیت خطلوله (pipelining) پیاده شده است یعنی وقتی یک دستور در حال اجراست دستور بعدی می تواند واکنشی شود
- برای اجرای دستور العمل ها در یک سیکل ، واکنشی دستور جدید و اجرای دستور قبلی در یک پالس ساعت



15

شرح عملکرد هر یک از قسمت ها

• رجیستر وضعیت (SREG)

- این رجیستر تحت تاثیر عملیات های CPU اعم از ریاضی و منطقی است و مقدار اولیه همه بیت های آن در شروع کار همه صفر است.

Bit	7	6	5	4	3	2	1	0	
	I	T	H	S	V	N	Z	C	SREG
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

16

SREG

- Carry
- وقتی یک رقم نقلی از بیت هفتم خارج شود $C=1$
- Zero
- وقتی که نتیجه عملیات محاسباتی یا منطقی صفر شود $Z=1$
- Negative
- وقتی نتیجه یک عملیات ریاضی یا منطقی منفی شود
- پرارزش ترین بیت نتیجه

17

SREG

- V(Overflow)
- وقتی نتیجه یک عملیات علامت دار، بزرگتر از ۸ بیت باشد $V=1$
- یک شدن این بیت بیانگر این است که نتیجه محاسبات صحیح نیست
- Sign
- XOR پرچم های V و N
- Half
- وقتی انتقال از بیت ۳ به ۴ دارای یک رقم نقلی باشد این بیت ۱ میشود

18

SREG

T

- در دستورات اسمبلی BST یا BLD استفاده می شود
- برای ذخیره کردن یک بیت در یک رجیستر خاص یا خواندن یک بیت مشخص در یک رجیستر خاص

I

- بیت فعال ساز سراسری وقفه است که اگر ۱ باشد وقفه به طور سراسری فعال می شود و اگر ۰ باشد هیچ وقفه ای نمی تواند رخ دهد.
- وقتی وقفه رخ میدهد این بیت به طور سخت افزاری صفر می شود و با دستور RETI یک می شود

19

حافظه ها

حافظه برنامه

- معمولاً از نوع حافظه Flash است
- حافظه فلش این مزیت را دارد که می توان برنامه کار میکروکنترلر را در آن نوشت و در صورت نیاز تغییر داد

حافظه داده

- از نوع حافظه RWM است
- از نوع استاتیک و اصطلاحاً SRAM هستند
- برای ذخیره متغیرها و همچنین برای پشته بکار می روند

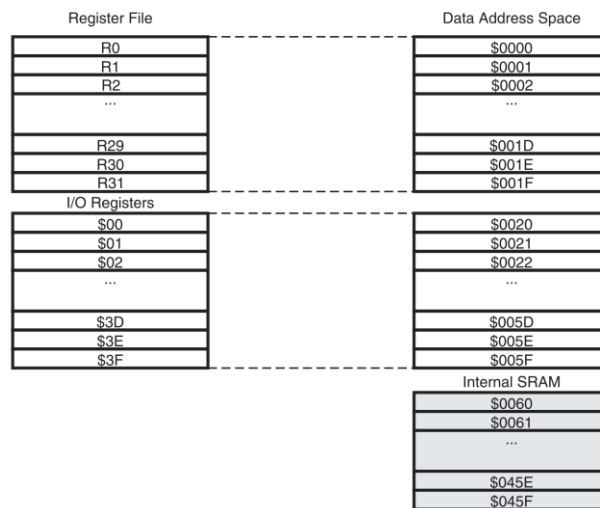
20

حافظه SRAM

- یک فضای داده برای ذخیره موقت اطلاعات (چرا موقت؟)
- حافظه SRAM به صورت مستقیم در اختیار CPU نیست و از یک رجیستر واسط (یکی از رجیسترهای R0 تا R31) استفاده می شود.
- SRAM می تواند داخلی یا خارجی باشد
- بعضی از میکروها از خارجی پشتیبانی می کند.
- نکته : زمان استفاده از SRAM در مقایسه با رجیسترهای عمومی بیشتر است

21

SRAM Data Memory Map



22

حافظه ها

• حافظه EPPROM

- غیر فرار
- کاربرد
- ذخیره یک مقدار داده (متغیر) که در برنامه مهم بوده و نباید با قطع ولتاژ تغذیه یا ریست شدن میکرو از بین برود
- کلیدهای رمزنگاری، اطلاعات کالیبراسیون، بیشترین امتیاز در یک بازی، داده های شمارشی
- CPU به طور مستقیم به فضای حافظه EEPROM دسترسی ندارد ولی با رجیسترهای کنترلی خودش (R0 تا R31) دسترسی دارد
- رویه خاص برای نوشتن و خواندن اطلاعات

23

اشاره گر پشته (Stack Pointer)

- پشته قسمتی از حافظه داده SRAM است
- برای ذخیره اطلاعات در دستورهای فراخوانی یا اجرای برنامه وقفه نیاز می باشد
- در AVR حداکثر ۶۴ کیلوبایت از حافظه SRAM را می توان به پشته اختصاص داد
- این فضا توسط اشاره گر پشته (SP) مشخص می شود

24

اشاره گر پشته (Stack Pointer)

- SP از دوبایت SPL و SPH تشکیل شده است
- ابتدای روشن شدن، CPU از محل پشته خبر ندارد و باید به آن اطلاع داد
- در ابتدا $SP=0$
- یک آدرس از حافظه داده SRAM در SP قرار می گیرد که بزرگتر از 60H یا 100H باشد (شروع آدرس های SRAM)
- حافظه پشته در AVR به صورت LIFO است
- با دستور push و pop به داده های داخل پشته می توان مستقیماً دسترسی داشت

25

اشاره گر پشته (Stack Pointer)

Bit	15	14	13	12	11	10	9	8	
	SP15	SP14	SP13	SP12	SP11	SP10	SP9	SP8	SPH
	SP7	SP6	SP5	SP4	SP3	SP2	SP1	SP0	SPL
	7	6	5	4	3	2	1	0	
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	
	0	0	0	0	0	0	0	0	

26