

CMT21xx 在手持设备中的设计指南

1. 概要

本文的目的在于使用 CMOSTEK 的 CMT21xx 系列芯片时，特别在手持式设备中，由于人体直接接触，在不同地方，不同的季节，所产生的 ESD 是不同的，为了防止芯片被 ESD 损坏，主要从手持式设备的结构、PCB 的设计来提高抗 ESD 的能力。

表 1. 本文覆盖的芯片产品

| 产品型号 | 工作频率 (MHz) | 调制方式 | 主要功能 | 配置方式 | 封装 |
|----------|---------------|------------|-----------|--------------------|---------|
| CMT2150A | 240-480 MHz | OOK | 7 按键带编码发射 | EEPROM | SOP14 |
| CMT2157A | 240-960 MHz | (G)FSK/OOK | 7 按键带编码发射 | EEPROM | SOP14 |
| CMT2180A | 240-480 MHz | OOK | Soc 发射芯片 | EEPROM / Flash | SOP14 |
| CMT2189A | 240-960 MHz | (G)FSK/OOK | Soc 发射芯片 | EEPROM / Flash | SOP14 |
| CMT2110A | 240-480 MHz | OOK | 单线直通单发 | EEPROM | SOT23-6 |
| CMT2119A | 240-960 MHz | (G)FSK/OOK | 单线直通单发 | EEPROM / Registers | SOT23-6 |

本文将从以下几个方面来从 ESD 保护的角度阐述如何更好的将 CMT21xx 用于手持设备的设计中。

- ESD 的产生与危害
- ESD 的传播途径
- ESD 的防护与抗干扰设计

目录

| | |
|--------------------------|----|
| 1. 概要 | 1 |
| 2. ESD 的产生与危害 | 3 |
| 3. ESD 的传播途径 | 4 |
| 4. ESD 的防护与抗干扰设计 | 5 |
| 4.1 结构上提高抗 ESD 的能力 | 5 |
| 4.2 PCB 的抗 ESD 设计 | 7 |
| 5. 文档变更记录 | 11 |
| 6. 联系方式 | 12 |

2. ESD 的产生与危害

静电产生原因：主要有摩擦、剥离与感应。

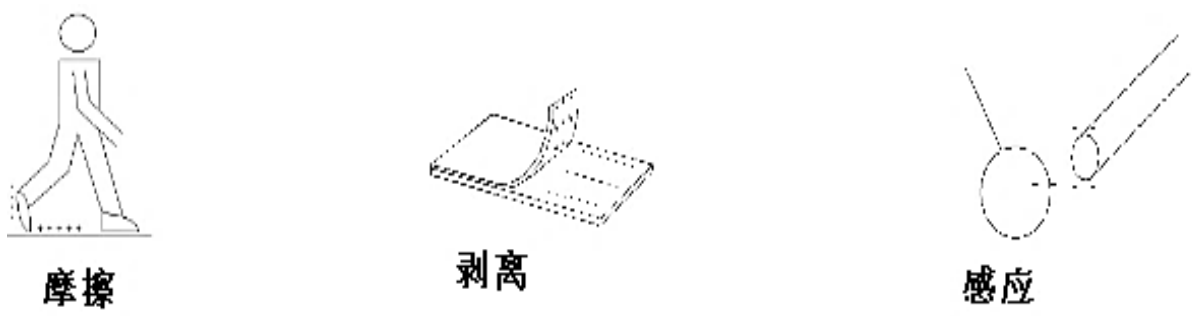


图 1. ESD 产生的主要因素

不同的湿度下，人体所从事情不同的活动，所产生的 ESD 也不一样

表 2. ESD 产生于人体活动与湿度的关系

| 人体活动情形 | 湿度 10-20% (V) | 湿度 65-90% (V) |
|--------------|---------------|---------------|
| 走过化纤地毯 | 35,000 | 1,500 |
| 拿 TEFLON 硅片架 | 30,000 | 1,200 |
| 走过化纤地板 | 12,000 | 250 |
| 坐椅子工作的人 | 6,000 | 100 |
| 翻塑而说明书文件 | 7,000 | 600 |
| 拿起普通聚乙烯袋 | 20,000 | 1,000 |
| 坐聚氨脂光泡沫垫上 | 18,000 | 1,500 |

即便在 99%的湿度的环境下同样也会产生 ESD。

人体对 ESD 静电电压的反应如下（IEC 61000-4-2，人体模型）：

表 3. 人体对 ESD 静电电压的反应

| 静电电压 (V) | 人体反应 |
|----------|-------------------|
| 1,000 | 没有感觉 |
| 2,000 | 手指外侧有感觉 |
| 2,500 | 放电部位有轻微针刺的感觉 |
| 3,000 | 轻微和中等被针刺痛感 |
| 4,000 | 手指轻微觉痛，有较强的针刺痛 |
| 5,000 | 手掌及手腕前部有电击疼痛感 |
| 6,000 | 手指剧痛，手腕后部有强烈的电击感 |
| 10,000 | 整个手腕剧痛，有电流通过感 |
| 12,000 | 因强烈电击，整个手部有强烈的打击感 |

3. ESD 的传播途径

手持式设备，主要是人体与手持设备存在电势差，只要二者之间存在电势差，就会建立一个很强的电场，当电压超过它们之间空气与绝缘介质的击穿电压时，就会产生电弧，一直维持到产生的条件消失。



图 2. 手持式设备的 ESD

ESD 可以通过五种耦合途径进入你所设计的手持式设备中：

- 1) 初始的电场能量能通过容性耦合到表面积较大的布线网络上。
- 2) 通过电弧直接注入的电荷/电流。
- 3) 电流会导致导体上产生电压脉冲($V=L \times di/dt$)，这些导体可能是电源、地或信号线，这些电压脉冲将进入与这些网络相连的每一个元器(常见)。
- 4) 电弧会产生一个频率范围在 1 MHz 到 500 MHz 的强磁场，并感性耦合到临近的每一个布线环路。
- 5) 电弧辐射的电磁场会耦合到长的信号线上，这些信号线起到接收天线的作用。

ESD 会通过各种各样的耦合途径找到手持式设备的薄弱点。为了防止 ESD 干扰和损毁，必须隔离这些路径或者加强抗 ESD 能力。

4. ESD 的防护与抗干扰设计

4.1 结构上提高抗 ESD 的能力

CMOSTEK 的 NextGenRF™ 系列产品，因其是高性能，高集成度的 CMOS 器件，较容易受到 ESD 的影响，容易发生器件击穿从而导致整机设备功能失常或直接损坏，因而产品设计及生产中一定要注意考虑 ESD 保护的细节。



CMT21xx 系列芯片产品大多应用于手持设备，重点需要使用隔离方法，一般使用塑料外壳将内部电子线路严密封闭，非导体的塑料外壳可以有效的阻隔 ESD 的电弧（电荷释放耦合），按键面板一般采用硅胶面板隔离，但要注意的是，隔离的效果受结合处缝隙，接口缝隙的密封程度，以及内部电子线路边缘离外壳边缘的不同也不同。

所以为了达到 ESD 隔离要求如下：

- 1) 外壳表面，缝隙处尽量避免使用金属等导电件。当使用到此类部件时，在部件与内部线路的空间要再次绝缘隔离。

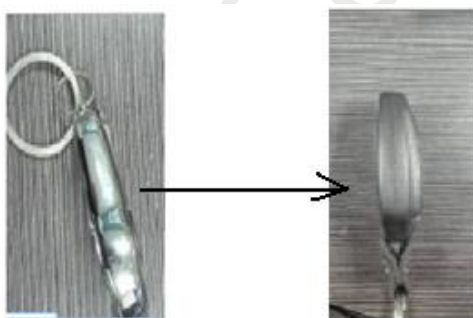


图 3. 将金属部件改为非金属部件

- 2) 缝隙密封程度：缝隙越小越好，如果不够可在缝隙内加入吸收 ESD 的硅胶软垫或高阻抗隔离材料。



图 4. 保持缝隙的密封程度

- 3) 当外壳有金属件直接伸入，加硅胶片与防静电胶隔离。



图 5. 隔离金属插入件的静电途径

- 4) 防止二次电弧打击内部电子线路，内部电路板与表面金属件、缝隙间需要保持一定的距离。要求尽可能的远离，至少 3mm。



图 6. 保持内部电路与结构边缘的距离

- 5) 在与外部电气连接的接口端，需要对输入、输出、电源的线路进行保护，如电源与地线之间加入电压瞬态抑制器（静电保护二极管等）。并且一般接口上都有与内部地线连接的地，两地线不宜直接连接，建议在连接端加 $0\ \Omega$ 的电阻连接或低阻值的磁珠，两地线间加入锯齿放电铺铜，减小 ESD 的直接伤害程度。如图 7。

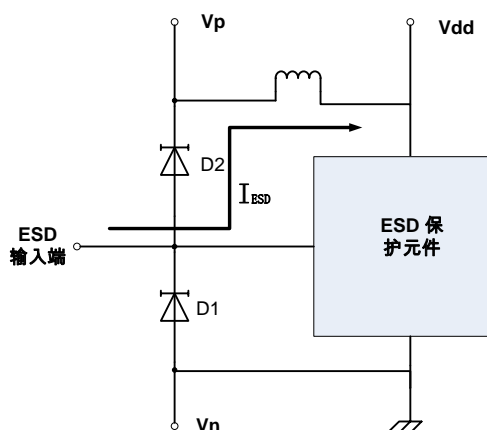


图 7.与外部电路的接口的 ESD 保护

- 6) 在有条件的情况下，尽可能使用足够的屏蔽罩保护电子线路，如铁框，铜箔等，元件与屏蔽罩要保持一定的安全距离。屏蔽罩与主地接触良好，并尽可能远离 ESD 源。



图 8.用屏蔽罩保护电子线路

4.2 PCB 的抗 ESD 设计

恰当的布局布线可以实现 PCB 的抗 ESD 设计。提高敏感元件抗 ESD 能力。

- 1) 尽可能使用多层 PCB 设计有利于提高产品的抗 ESD 能力。
- 2) 电源线紧靠地线。信号线尽量短，尽量紧靠地线走线，减少回路面积，敏感信号如/RESET，要避免靠板边走线，尽量将所有的走线用地裹起来。

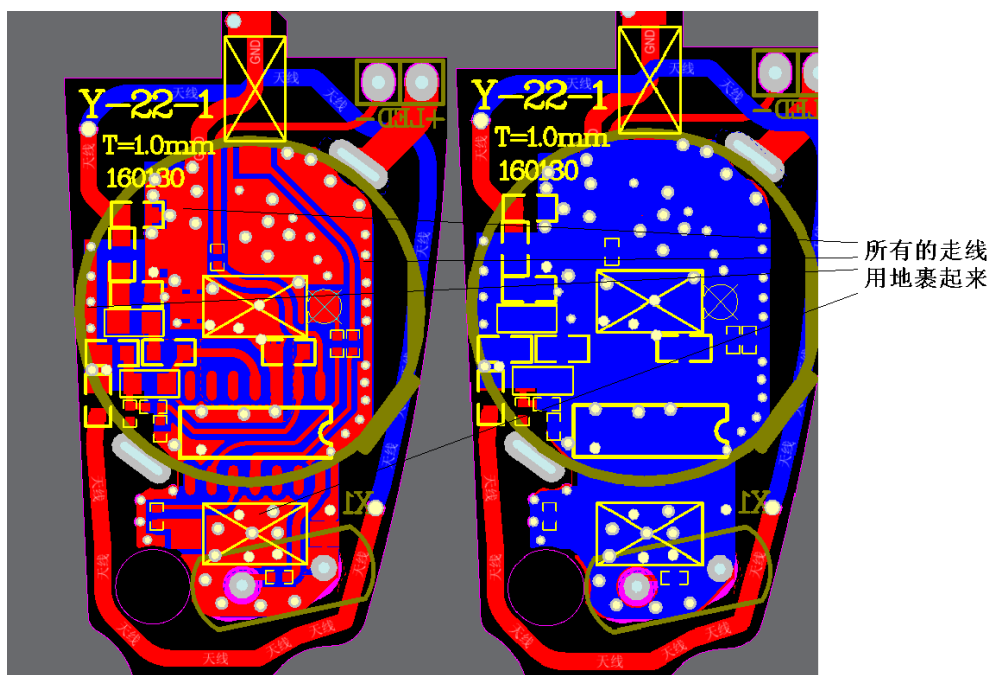


图 9.用铺地包裹走线

- 3) 尽量将电路设计紧凑,敏感元件远离 ESD 源,板边缘只留环地线,环地宽度要求要尽量宽 >3.5 mm,但要避免中间空心的地线环路。
- 4) 将未使用区域用地填充,每隔一定距离(小于 5 mm)将两面的地用导通孔连接。接地线要求越宽越好,减少地与主板的连接电阻,主板地与整个系统的地线应为一体,避免分割,但走线层不分割是不可能的,只要在分割区多加过孔与下面地连为一体,有利于提高抗 ESD 的能力。

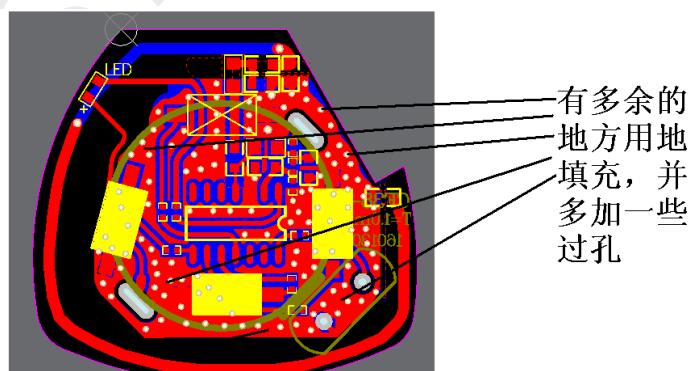


图 10.用铺地填充空余区域

- 5) ESD 容易尖端放电而被吸收。在可作屏蔽的地方加尖端导电头,以吸收 ESD 放电;在敏感区域需要减少尖端导线,使用覆盖绝缘体,并外包屏蔽层。

- 6) 在与外部连接的信号输入端，电源端，容易导入 ESD 放电，所以在靠近接口端的信号、电源线上对地需要加入防 ESD 器件，注意元件的摆放位置：防 ESD 器件应放置在离产品的静电导入口最近的地方，而尽量远离受保护哭器件。

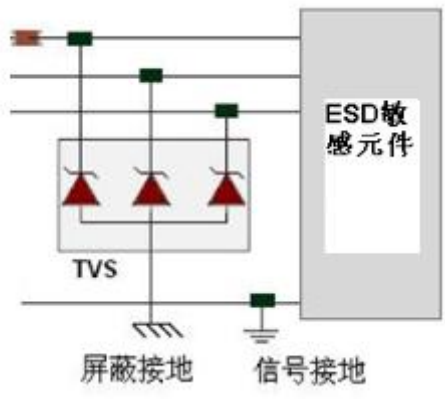


图 11.用 ESD 保护器件保护

- 7) 接地端的布线都应该尽量大面积，并尽量以最短的走线距离来接入 ESD。也就是说产品的地线设计要尽量做到面积大，线距短。

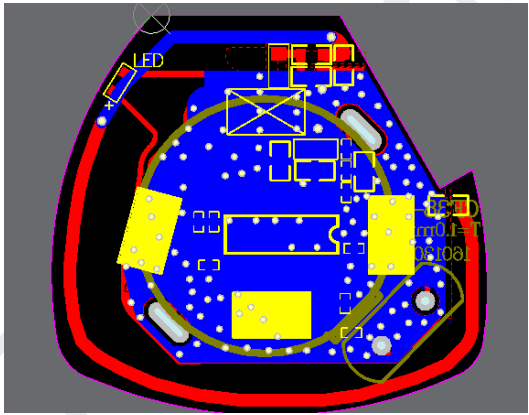


图 12.尽量大面积铺地

- 8) 所有走线采用圆弧走线，有利于提高抗 ESD 的能力。

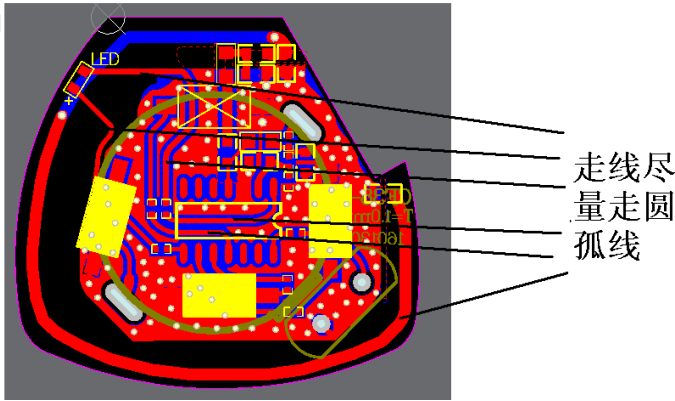


图 13.走线尽量走圆弧线

- 9) 对于 LOOP 天线, 不能太靠近板边, 最小要有 0.3mm 的间隔, 同时要用电阻或 TVS 管对地泄放 (这个主要看客户的外壳与要过 ESD 等级有关)。

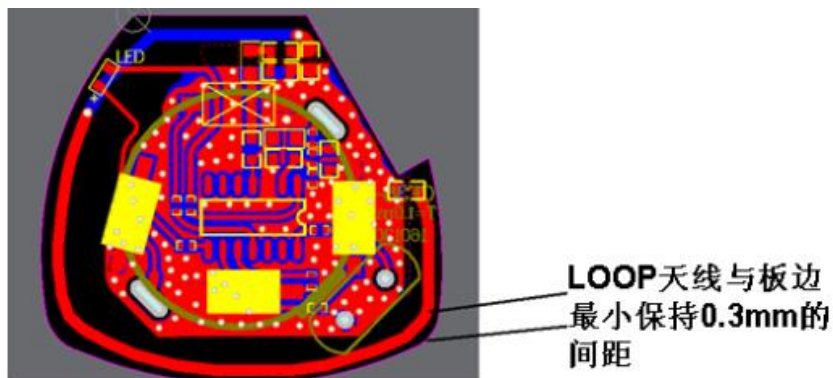


图 14.保持天线与板边的间隔

- 10) 在容易导入 ESD 的走线加入电阻, 有利于提高抗 ESD 的能力。

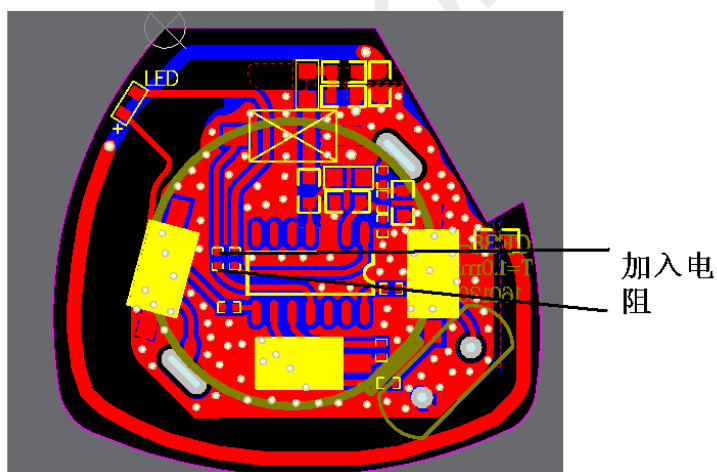


图 15.加入走线电阻做 ESD 保护

- 11) 在电源与地之间加一个 TVS 管, 泄放 ESD (这个主要看客户的外壳与要过 ESD 等级有关)。
- 12) 如果采用 49US 的晶体, 最好接地, 如采用 3225 的晶体比 49US 的晶体抗 ESD 的能力要强。

5. 文档变更记录

表 4. 文档变更记录表

| 版本号 | 章节 | 变更描述 | 日期 |
|-----|----|--------|-----------|
| 0.6 | 所有 | 初始发布版本 | 2016-2-17 |

6. 联系方式

无锡泽太微电子有限公司深圳分公司

中国广东省深圳市南山区前海路鸿海大厦 203 室

邮编: 518000

电话: +86-755 - 83235017

传真: +86-755 - 82761326

销售: sales@cmostek.com

技术支持: support@cmostek.com

网址: www.cmostek.com

Copyright. CMOSTEK Microelectronics Co., Ltd. All rights are reserved.

The information furnished by CMOSTEK is believed to be accurate and reliable. However, no responsibility is assumed for inaccuracies and specifications within this document are subject to change without notice. The material contained herein is the exclusive property of CMOSTEK and shall not be distributed, reproduced, or disclosed in whole or in part without prior written permission of CMOSTEK. CMOSTEK products are not authorized for use as critical components in life support devices or systems without express written approval of CMOSTEK. The CMOSTEK logo is a registered trademark of CMOSTEK Microelectronics Co., Ltd. All other names are the property of their respective owners.