

超低功耗 Sub-1GHz 无线收发单片机

MCU 特性

- 32 MHz Cortex-M0+ 32-bit CPU 平台
- 32 kB Flash，具有擦写保护功能
- 4 kB RAM，附带奇偶校验，增强系统的稳定性
- 16 个通用 IO 可用
- 灵活的功耗管理系统
 - 0.5uA @ 3V (Deep Sleep mode)：所有时钟关闭，上电复位有效，IO 状态保持，IO 中断有效，所有寄存器、RAM 和 CPU 数据保存状态时的功耗
 - 0.8uA @ 3V (Deep Sleep mode) RTC 工作
 - 150uA/MHz @3V @16MHz 工作模式，CPU 和外设模块运行中，程序 Flash 内部运行
 - 2uS 的芯片从超低功耗模式下唤醒，使模式切换更加灵活高效，系统反应更敏捷
- 时钟和晶振
 - 外部高速晶振：4 – 32MHz
 - 外部低速晶振：32.768kHz
 - 内部高速时钟：4 / 8 / 16 / 22 / 24MHz
 - 内部低速时钟：32.8 / 38.4 kHz
- 定时器、计数器
 - 3 个通用 16 位定时器 / 计数器
 - 1 个低功耗模式下可以工作的 16 位定时器 / 计数器
 - 3 个高性能 16 位定时器 / 计数器，支持捕获比较，PWM 输出
 - 1 个 20 位可编程计数看门狗电路，内建专用超低功耗 RC-OSC 提供 WDT 计数
- 通讯接口
 - UART 0 和 UART 1 标准通讯接口
 - 1 个支持使用低速时钟的超低功耗 LPUART
 - 标准 I2C 和 SPI 通讯接口
- 12 位 1 Msps 采样的高速 SAR ADC
- 2 路电压比较器
- 低电压侦测器 LVD，可配置 16 阶比较电平，可监控端口电压以及电源电压

射频特性

- 工作频率：127 - 1020 MHz
- 调制解调方式：(G)FSK，(G)MSK，OOK
- 数据率：0.5 - 300 kbps
- 灵敏度：-121 dBm @ 434 MHz，FSK
- 接收电流：8.5 mA @ 434 MHz，FSK
- 发射电流：72 mA @ 20 dBm, 434 MHz
- 最大可配置 64 Byte FIFO

系统特性

- 工作电压：1.8 – 3.6 V
- 工作温度：-40 – 85 °C
- QFN40 5x5 封装

应用

- 自动抄表
- 家居安防及楼宇自动化
- 无线传感节点及工业监控
- ISM 频段数据通讯

描述

CMT2380F32 集成了 32 位 Cortex-M0+ CPU 内核和一颗超低功耗射频收发器，是一款高性能、超低功耗、适用于 127 至 1020 MHz 无线应用的 (G) FSK、(G) MSK 和 OOK 射频收发器 MCU。CMT2380F32 工作于 1.8 至 3.6 V 供电电压，支持高达 +20 dBm 的发射功率及 -121 dBm 的接收灵敏度，相应消耗 72 mA 的发射电流和 8.5 mA 的接收电流。该器件集成了丰富的外设，支持标准的 UART、I2C 和 SPI 接口，提供最多 16 个通用 IO，支持内部高速、低速低功耗 RC 振荡器和 32.768 kHz 外部晶体振荡器，支持多种数据包格式及编解码方式、至多 64-byte Tx/Rx FIFO、功能丰富的射频 GPIO、多种低功耗运行模式和快速启动机制、高精度 RSSI、手动快速跳频和多通道输入 12 位高速 ADC 等。CMT2380F32 具有业界最小的封装尺寸，非常适合体积小、功耗考究的物联网应用。

表 1. CMT2380F32 资源列表

存储		模拟外设			数字外设										
ROM	RAM	ADC	VCMP	LVD	RTC	WDT	Timer	CCP PWM	UART	LPUART	SPI	I2C	PCA	CRC	GPIO
32K	4K	12bits x 9-ch	2	√	√	√	16bits x 6	16bits x 6-ch	2	1	1	1	√	√	16+1

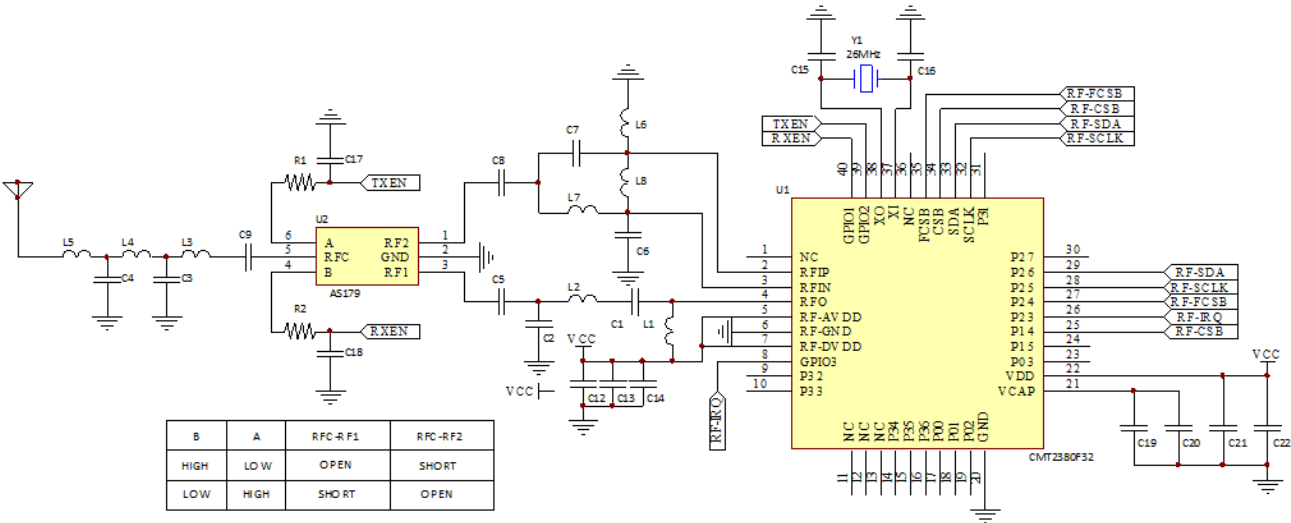


图 2. CMT2380F32 典型应用原理图（20 dBm 功率输出，带天线开关）

表 2. 典型应用 BOM（20 dBm 功率输出，带天线开关）

标号	描述	元件值		单位	供应商
		434 MHz	868 / 915 MHz		
C1	±5%, 0402 NP0, 50 V	15	15	pF	-
C2	±5%, 0402 NP0, 50 V	10	3.9	pF	-
C3	±5%, 0402 NP0, 50 V	8.2	2.7	pF	-
C4	±5%, 0402 NP0, 50 V	8.2	2.7	pF	-
C5	±5%, 0402 NP0, 50 V	220	220	pF	-
C6	±5%, 0402 NP0, 50 V	4.7	2	pF	-
C7	±5%, 0402 NP0, 50 V	4.7	2	pF	-
C8	±5%, 0402 NP0, 50 V	220	220	pF	-
C9	±5%, 0402 NP0, 50 V	220	220	pF	-
C12	±5%, 0402 NP0, 50 V	470		pF	-
C13	±20%, 0402 X7R, 25 V	2.2		nF	-
C14	±20%, 0603 X7R, 25 V	4.7		uF	-
C15	±5%, 0402 NP0, 50 V	27		pF	-

标号	描述	元件值		单位	供应商
		434 MHz	868 / 915 MHz		
C16	±5%, 0402 NP0, 50 V	27		pF	-
C17	±5%, 0402 NP0, 50 V	10		pF	-
C18	±5%, 0402 NP0, 50 V	10		pF	-
C19	±20%, 0402 X7R, 25 V	100		nF	
C20	±20%, 0603 X7R, 25 V	4.7		uF	
C21	±20%, 0402 X7R, 25 V	100		nF	
C22	±5%, 0402 NP0, 50 V	470		pF	
L1	±10%, 0603 叠层贴片电感	180	100	nH	Sunlord SDCL
L2	±10%, 0603 叠层贴片电感	27	6.8	nH	Sunlord SDCL
L3	±10%, 0603 叠层贴片电感	18	12	nH	Sunlord SDCL
L4	±10%, 0603 叠层贴片电感	33	22	nH	Sunlord SDCL
L5	±10%, 0603 叠层贴片电感	15	10	nH	Sunlord SDCL
L6	±10%, 0603 叠层贴片电感	27	12	nH	Sunlord SDCL
L7	±10%, 0603 叠层贴片电感	27	12	nH	Sunlord SDCL
L8	±10%, 0603 叠层贴片电感	68	18	nH	Sunlord SDCL
Y1	±10 ppm, SMD32*25 mm	26		MHz	EPSON
U1	CMT2380F32, 超低功耗 Sub-1GHz 无线收发单片机	-		-	CMOSTEK
U2	AS179, PHEMT GaAs IC SPDT Switch	-		-	SKYWORKS
R1	±5%, 0402	2.2		kΩ	-
R2	±5%, 0402	2.2		kΩ	-

目录

1 电气特性	6
1.1 推荐运行条件	6
1.2 绝对最大额定值	6
1.3 射频功耗	7
1.4 射频接收指标	7
1.5 射频发射机指标	9
1.6 射频状态切换稳定时间	10
1.7 射频频率综合器	10
1.8 射频用的晶体规格要求	11
1.9 控制器输出特性	11
1.10 控制器输出特性 (P0、P1、P2、P3、Reset)	12
1.11 端口外部输入采样要求 (Timer Gate / Timer Clock)	12
1.12 端口漏电特性 (P0、P1、P2、P3)	12
1.13 控制器功耗特性	12
1.14 POR / BOR 特性	14
1.15 控制器外部 XTH 晶振	15
1.16 控制器外部 32.768KHz 晶振	15
1.17 控制器内部 RCH 振荡器	15
1.18 控制器内部 RCL 振荡器	16
1.19 控制器 Flash 特性	16
1.20 控制器低功耗模式返回时间	16
1.21 控制器 ADC 特性	17
1.22 模拟电压比较器	18
1.23 低电压检测特性	19
1.24 接收电流与供电电压关系	21
1.25 接收电流与供电电压及温度关系	21
1.26 接收灵敏度与供电电压关系	22
1.27 接收灵敏度与温度关系	23
1.28 发射功率与供电电压关系	23
1.29 发射相位噪声	24
2 管脚描述	26
3 芯片框架	31
4 Sub-G 收发器	33
4.1 发射机	33
4.2 接收机	33
4.3 收发器上电 POR	33
4.4 收发器晶体振荡器	34
4.5 收发器内置低频振荡器 (LPOSC)	34
4.6 收发器内置低压检测	35
4.7 接收机信号强度指示 (RSSI)	35
4.8 相位跳变检测 (PJD)	35

4.9	接收机数据率时钟恢复 (CDR)	36
4.10	快速手动跳频	36
4.11	收发器控制接口及工作模式	37
4.11.1	收发器 SPI 接口时序	37
4.11.2	收发器 FIFO 接口时序	37
4.11.3	收发器工作状态、时序及功耗	39
4.11.4	收发器 GPIO 功能和中断映射	41
5	控制器功能介绍	44
5.1	Cortex M0+内核功能描述	44
5.2	存储器	45
5.2.1	片内程序存储器闪存	45
5.2.2	片内数据存储器	46
5.3	系统时钟	47
5.4	工作模式	47
5.5	硬件实时时钟 RTC	47
5.6	通用 IO 端口	47
5.7	中断控制器	47
5.8	复位控制器	49
5.9	定时器/计数器	49
5.10	看门狗 WDT	50
5.11	通用异步收发器 UART0~UART1, LPUART	50
5.12	同步串行接口 SPI	50
5.13	I2C 总线	51
5.14	蜂鸣器 Buzzer	51
5.15	时钟校准电路	51
5.16	唯一 ID 号	51
5.17	CRC16 硬件循环冗余校验码	51
5.18	12 Bit SARADC	51
5.19	电压比较器 VC	51
5.20	低电压检测器 LVD	52
5.21	嵌入式调试系统	52
5.22	高安全性	52
6	订购信息	53
7	封装外形	54
8	丝印信息	55
9	关联文档	56
10	文档修订	57
11	联系方式	58

1 电气特性

$V_{DD}=3.3\text{ V}$, $T_{OP}=25\text{ }^{\circ}\text{C}$, $F_{RF}=433.92\text{ MHz}$, 灵敏度是通过接收一个 PN9 序列及匹配至 $50\text{ }\Omega$ 阻抗下, 0.1%BER 的标准下测得。
除非另行声明, 所有结果都是在评估板 CMT2380F32-EM 上测试得到。

1.1 推荐运行条件

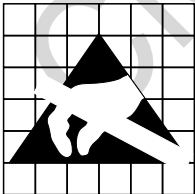
参数	符号	条件	最小	典型	最大	单位
运行电源电压	V_{DD}		1.8		3.6	V
运行温度	T_{OP}		-40		85	$^{\circ}\text{C}$
运行速度		CPU 工作频率	256K	4M	32M	Hz
射频电源电压斜率	V_{RF-PSR}		1			mV/us
控制器电源电压斜率	$V_{MCU-PSR}$		50			mV/us
控制器上电复位有效电压	$V_{MCU-POR}$				0.1	V

1.2 绝对最大额定值

参数	符号	条件	最小	最大	单位
电源电压	V_{DD}		-0.3	3.6	V
接口电压	V_{IN}		-0.3	3.6	V
结温	T_J		-40	125	$^{\circ}\text{C}$
储藏温度	T_{STG}		-50	150	$^{\circ}\text{C}$
焊接温度	T_{SDR}	持续至少 30 秒		255	$^{\circ}\text{C}$
ESD 等级 ^[2]		人体模型(HBM)	-2	2	kV
栓锁电流		@ 85 $^{\circ}\text{C}$	-100	100	mA

备注:

- [1]. 超过“绝对最大额定参数”可能会造成设备永久性损坏。该值为压力额定值, 并不意味着在该压力条件下设备功能受影响, 但如果长时间暴露在绝对最大额定值条件下, 可能会影响设备可靠性。
- [2]. CMT2380F32 是高性能射频集成电路, 对本芯片的操作和装配只应该在具有良好 ESD 保护的工作台上进行。



警告! ESD敏感器件. 对芯片进行操作的时候应注意做好ESD防范措施, 以免芯片的性能下降或者功能丧失。

1.3 射频功耗

参数	符号	条件	最小	典型	最大	单位
Sleep 电流	I_{SLEEP}	睡眠模式, 睡眠计数器关闭		300		nA
		睡眠模式, 睡眠计数器开启		800		nA
Standby 电流	I_{Standby}	晶体振荡器开启		1.45		mA
RFS 电流	I_{RFS}	433 MHz		5.7		mA
		868 MHz		5.8		mA
		915 MHz		5.8		mA
TFS 电流	I_{TFS}	433 MHz		5.6		mA
		868 MHz		5.9		mA
		915 MHz		5.9		mA
RX 电流 (高性能)	$I_{\text{Rx-HP}}$	FSK, 433 MHz, 10 kbps, 10 kHz F_{DEV}		8.5		mA
		FSK, 868 MHz, 10 kbps, 10 kHz F_{DEV}		8.6		mA
		FSK, 915 MHz, 10 kbps, 10 kHz F_{DEV}		8.9		mA
RX 电流 (低功耗)	$I_{\text{Rx-LP}}$	FSK, 433 MHz, 10 kbps, 10 kHz F_{DEV}		7.2		mA
		FSK, 868 MHz, 10 kbps, 10 kHz F_{DEV}		7.3		mA
		FSK, 915 MHz, 10 kbps, 10 kHz F_{DEV}		7.6		mA
TX 电流	I_{Tx}	FSK, 433 MHz, +20 dBm (直连)		72		mA
		FSK, 433 MHz, +20 dBm (RF 开关)		77		mA
		FSK, 433 MHz, +13 dBm (直连)		23		mA
		FSK, 433 MHz, +10 dBm (直连)		18		mA
		FSK, 433 MHz, -10 dBm (直连)		8		mA
		FSK, 868 MHz, +20 dBm (直连)		87		mA
		FSK, 868 MHz, +20 dBm (RF 开关)		80		mA
		FSK, 868 MHz, +13 dBm (直连)		27		mA
		FSK, 868 MHz, +10 dBm (直连)		19		mA
		FSK, 868 MHz, -10 dBm (直连)		8		mA
		FSK, 915 MHz, +20 dBm (直连)		70		mA
		FSK, 915 MHz, +20 dBm (RF 开关)		75		mA
		FSK, 915 MHz, +13 dBm (直连)		28		mA
		FSK, 915 MHz, +10 dBm (直连)		19		mA
		FSK, 915 MHz, -10 dBm (直连)		8		mA

1.4 射频接收指标

参数	符号	条件	最小	典型	最大	单位
数据率	DR	OOK	0.5		40	kbps
		FSK 和 GFSK	0.5		300	kbps
频偏	F_{DEV}	FSK 和 GFSK	2		200	kHz
灵敏度 @ 433 MHz	$S_{433\text{-HP}}$	DR = 2.0 kbps, F_{DEV} = 10 kHz		-121		dBm
		DR = 10 kbps, F_{DEV} = 10 kHz		-116		dBm
		DR = 10 kbps, F_{DEV} = 10 kHz (低功耗设置)		-115		dBm

参数	符号	条件	最小	典型	最大	单位
		DR = 20 kbps, $F_{DEV} = 20$ kHz		-113		dBm
		DR = 20 kbps, $F_{DEV} = 20$ kHz (低功耗设置)		-112		dBm
		DR = 50 kbps, $F_{DEV} = 25$ kHz		-111		dBm
		DR = 100 kbps, $F_{DEV} = 50$ kHz		-108		dBm
		DR = 200 kbps, $F_{DEV} = 100$ kHz		-105		dBm
		DR = 300 kbps, $F_{DEV} = 100$ kHz		-103		dBm
灵敏度 @ 868 MHz	S _{868-HP}	DR = 2.0 kbps, $F_{DEV} = 10$ kHz		-119		dBm
		DR = 10 kbps, $F_{DEV} = 10$ kHz		-113		dBm
		DR = 10 kbps, $F_{DEV} = 10$ kHz (低功耗设置)		-111		dBm
		DR = 20 kbps, $F_{DEV} = 20$ kHz		-111		dBm
		DR = 20 kbps, $F_{DEV} = 20$ kHz (低功耗设置)		-109		dBm
		DR = 50 kbps, $F_{DEV} = 25$ kHz		-108		dBm
		DR = 100 kbps, $F_{DEV} = 50$ kHz		-105		dBm
		DR = 200 kbps, $F_{DEV} = 100$ kHz		-102		dBm
灵敏度 @ 915 MHz	S _{915-HP}	DR = 300 kbps, $F_{DEV} = 100$ kHz		-99		dBm
		DR = 2.0 kbps, $F_{DEV} = 10$ kHz		-117		dBm
		DR = 10 kbps, $F_{DEV} = 10$ kHz		-113		dBm
		DR = 10 kbps, $F_{DEV} = 10$ kHz (低功耗设置)		-111		dBm
		DR = 20 kbps, $F_{DEV} = 20$ kHz		-111		dBm
		DR = 20 kbps, $F_{DEV} = 20$ kHz (低功耗设置)		-109		dBm
		DR = 50 kbps, $F_{DEV} = 25$ kHz		-109		dBm
		DR = 100 kbps, $F_{DEV} = 50$ kHz		-105		dBm
		DR = 200 kbps, $F_{DEV} = 100$ kHz		-102		dBm
饱和输入电平	P _{LVL}	DR = 300 kbps, $F_{DEV} = 100$ kHz		-99		dBm
					20	dBm
镜像抑制比	IMR	$F_{RF}=433$ MHz		35		dBc
		$F_{RF}=868$ MHz		33		dBc
		$F_{RF}=915$ MHz		33		dBc
接收信道带宽	BW	接收信道带宽	50		500	kHz
同信道干扰抑制比	CCR	DR = 10 kbps, $F_{DEV} = 10$ kHz; 带相同调制的干扰		-7		dBc
邻信道干扰抑制比	ACR-I	DR = 10 kbps, $F_{DEV} = 10$ kHz; BW=100kHz, 200 kHz 信道间隔, 带相同调制的干扰		30		dBc
隔道干扰抑制比	ACR-II	DR = 10 kbps, $F_{DEV} = 10$ kHz; BW=100kHz, 400 kHz 信道间隔, 带相同调制的干扰		45		dBc
阻塞抑制比	BI	DR = 10 kbps, $F_{DEV} = 10$ kHz; ± 1 MHz 偏移, 连续波干扰		70		dBc
		DR = 10 kbps, $F_{DEV} = 10$ kHz; ± 2 MHz 偏移, 连续波干扰		72		dBc
		DR = 10 kbps, $F_{DEV} = 10$ kHz; ± 10 MHz 偏移, 连续波干扰		75		dBc
输入 3 阶交调点	IIP3	DR = 10 kbps, $F_{DEV} = 10$ kHz; 1 MHz 和 2 MHz 偏移的双音测试, 最大系统增益设置		-25		dBm
RSSI 测量范围	RSSI		-120		20	dBm
更多灵敏度指标 (典型配置)		433.92 MHz, DR = 1.2kbps, $F_{DEV} = 5$ kHz		-122.9		dBm
		433.92 MHz, DR = 1.2kbps, $F_{DEV} = 10$ kHz		-121.8		dBm

参数	符号	条件	最小	典型	最大	单位
		433.92 MHz, DR = 1.2kbps, F _{DEV} = 20 kHz		-119.5		dBm
		433.92 MHz, DR = 2.4kbps, F _{DEV} = 5 kHz		-120.6		dBm
		433.92 MHz, DR = 2.4kbps, F _{DEV} = 10 kHz		-120.3		dBm
		433.92 MHz, DR = 2.4kbps, F _{DEV} = 20 kHz		-119.7		dBm
		433.92 MHz, DR = 9.6 kbps, F _{DEV} = 9.6 kHz		-116.0		dBm
		433.92 MHz, DR = 9.6 kbps, F _{DEV} = 19.2 kHz		-116.1		dBm
		433.92 MHz, DR = 20 kbps, F _{DEV} = 10 kHz		-114.2		dBm
		433.92 MHz, DR = 20 kbps, F _{DEV} = 20 kHz		-113.0		dBm
		433.92 MHz, DR = 50 kbps, F _{DEV} = 25 kHz		-110.6		dBm
		433.92 MHz, DR = 50 kbps, F _{DEV} = 50 kHz		-109.0		dBm
		433.92 MHz, DR = 100 kbps, F _{DEV} = 50 kHz		-107.8		dBm
		433.92 MHz, DR = 200 kbps, F _{DEV} = 50 kHz		-103.5		dBm
		433.92 MHz, DR = 200 kbps, F _{DEV} = 100 kHz		-104.3		dBm
		433.92 MHz, DR = 300 kbps, F _{DEV} = 50 kHz		-98.0		dBm
		433.92 MHz, DR = 300 kbps, F _{DEV} = 150 kHz		-101.6		dBm

1.5 射频发射机指标

参数	符号	条件	最小	典型	最大	单位
输出功率	P _{OUT}	不同的频段需要特定的外围物料	-20		+20	dBm
输出功率步进	P _{STEP}			1		dB
GFSK高斯滤波系数	BT		0.3	0.5	1.0	-
不同温度下输出功率变化	P _{OUT-TOP}	温度从-40 至+85 °C		1		dB
发射杂散辐射		P _{OUT} = +13 dBm, 433MHz, F _{RF} < 1 GHz			-54	dBm
		1 GHz 至 12.75 GHz, 含谐波			-36	dBm
F _{RF} = 433 MHz的谐波输出 ^[1]	H2 ₄₃₃	2 次谐波 +20 dBm P _{OUT}		-46		dBm
	H3 ₄₃₃	3 次谐波 +20 dBm P _{OUT}		-50		dBm
F _{RF} = 868 MHz的谐波输出 ^[1]	H2 ₈₆₈	2 次谐波 +20 dBm P _{OUT}		-43		dBm
	H3 ₈₆₈	3 次谐波 +20 dBm P _{OUT}		-52		dBm
F _{RF} = 915 MHz的谐波输出 ^[1]	H2 ₉₁₅	2 次谐波 +20 dBm P _{OUT}		-48		dBm
	H3 ₉₁₅	3 次谐波 +20 dBm P _{OUT}		-53		dBm
F _{RF} = 433 MHz的谐波输出 ^[1]	H2 ₄₃₃	2 次谐波 +13 dBm P _{OUT}		-52		dBm
	H3 ₄₃₃	3 次谐波 +13 dBm P _{OUT}		-52		dBm
F _{RF} = 868 MHz的谐波输出 ^[1]	H2 ₈₆₈	2 次谐波 +13 dBm P _{OUT}		-52		dBm
	H3 ₈₆₈	3 次谐波 +13 dBm P _{OUT}		-52		dBm
F _{RF} = 915 MHz的谐波输出 ^[1]	H2 ₉₁₅	2 次谐波 +13 dBm P _{OUT}		-52		dBm
	H3 ₉₁₅	3 次谐波 +13 dBm P _{OUT}		-52		dBm
备注:						
[1]. 谐波指标主要取决于硬件电路匹配优劣, 上面参数基于 CMT2380F32-EM 测试得出; 所以用户在自行设计的 PCB 上, 测试会存在差别						

1.6 射频状态切换稳定时间

参数	符号	条件	最小	典型	最大	单位
稳定时间	T_{SLP-RX}	从 Sleep 到 RX		1000		us
	T_{SLP-TX}	从 Sleep 到 TX		1000		us
	T_{STB-RX}	从 Standby 到 RX		350		us
	T_{STB-TX}	从 Standby 到 TX		350		us
	T_{RFS-RX}	从 RFS 到 RX		20		us
	T_{TFS-RX}	从 TFS 到 TX		20		us
	T_{TX-RX}	从 TX 到 RX (Ramp Down 需要 $2T_{symbol}$ 的时间)		$2T_{symbol} + 350$		us
	T_{RX-TX}	从 RX 到 TX		350		us
备注:						
[1]. T_{SLP-RX} 和 T_{SLP-TX} 的时间主要取决于晶体起振, 这个与晶体本身有主要关系;						

1.7 射频频率综合器

参数	符号	条件	最小	典型	最大	单位
频率范围	F_{RF}	需要不同的匹配网络	760		1020	MHz
			380		510	MHz
			190		340	MHz
			127		170	MHz
综合器频率分辨率	F_{RES}			25		Hz
频率调谐时间	t_{TUNE}			150		us
相位噪声@ 433 MHz	PN_{433}	10 kHz 频率偏移		-94		dBc/Hz
		100 kHz 频率偏移		-99		dBc/Hz
		500 kHz 频率偏移		-118		dBc/Hz
		1MHz 频率偏移		-127		dBc/Hz
		10 MHz 频率偏移		-134		dBc/Hz
相位噪声@ 868 MHz	PN_{868}	10 kHz 频率偏移		-92		dBc/Hz
		100 kHz 频率偏移		-95		dBc/Hz
		500 kHz 频率偏移		-114		dBc/Hz
		1MHz 频率偏移		-121		dBc/Hz
		10 MHz 频率偏移		-130		dBc/Hz
相位噪声@ 915 MHz	PN_{915}	10 kHz 频率偏移		-89		dBc/Hz
		100 kHz 频率偏移		-92		dBc/Hz
		500 kHz 频率偏移		-111		dBc/Hz
		1MHz 频率偏移		-121		dBc/Hz
		10 MHz 频率偏移		-130		dBc/Hz

1.8 射频用的晶体规格要求

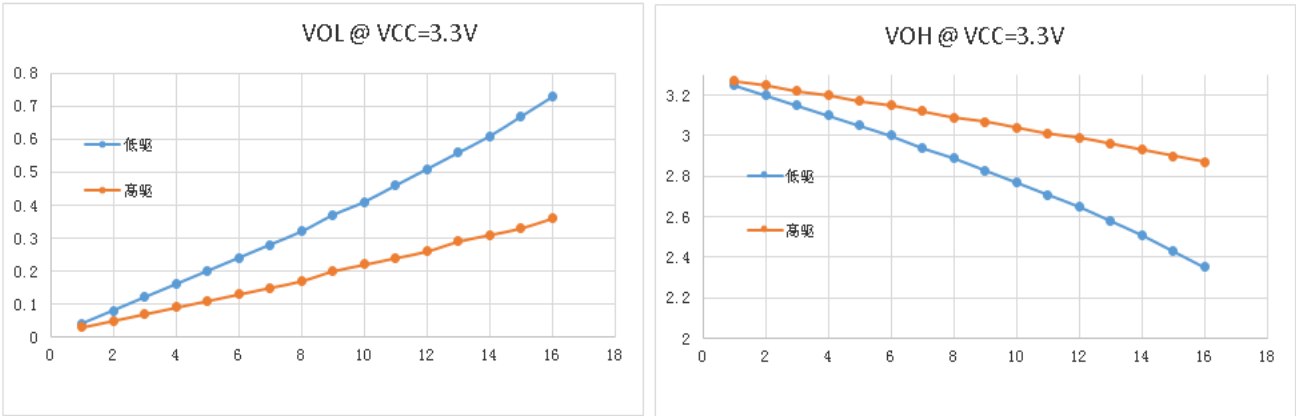
参数	符号	条件	最小	典型	最大	单位
晶体频率 ^[1]	F _{XTAL}			26		MHz
晶体频率容差 ^[2]	ppm			20		ppm
负载电容	C _{LOAD}			15		pF
晶体等效电阻	R _m			60		Ω
晶体启动时间 ^[3]	t _{XTAL}			400		us
备注: [1]. CMT2380F32 射频的晶体电路可以直接用外部参考时钟通过耦合电容驱动 XIN 管脚工作。外部时钟信号的峰峰值要求在 0.3 到 0.7 V 之间。 [2]. 该值包括 (1) 初始误差; (2) 晶体负载; (3) 老化; 和(4) 随温度的改变。可接受的晶体频率误差受限于接收机的带宽和与之搭配的发射器之间射频频率偏差。 [3]. 该参数很大程度上与晶体相关。						

1.9 控制器输出特性

参数	符号	条件	最小	典型	最大	单位
输出高电平	V _{OH}	4mA 拉电流, V _{DD} = 3.3V	V _{DD} -0.25			V
		6mA 拉电流, V _{DD} = 3.3V	V _{DD} -0.60			V
输出低电平	V _{OL}	4mA 灌电流, V _{DD} = 3.3V			V _{DD} +0.25	V
		6mA 灌电流, V _{DD} = 3.3V			V _{DD} +0.60	V
输出高电平（增强模式）	V _{OHD}	8mA 拉电流, V _{DD} = 3.3V	V _{DD} -0.25			V
		12mA 拉电流, V _{DD} = 3.3V	V _{DD} -0.60			V
输出低电平（增强模式）	V _{OLD}	8mA 灌电流, V _{DD} = 3.3V			V _{DD} +0.25	V
		12mA 灌电流, V _{DD} = 3.3V			V _{DD} +0.60	V

注意:

1. I_{OH} 和 I_{OL} 的最大总电流（所有管脚的总和），不得超过 40 mA 满足指定的最大电压降；
2. I_{OH} 和 I_{OL} 的最大总电流（所有管脚的总和，增强模式），不得超过 100 mA 满足指定的最大电压降。



1.10 控制器输出特性 (P0、P1、P2、P3、Reset)

参数	符号	条件	最小	典型	最大	单位
输入高电平	V_{IH}	$V_{DD} = 1.8V$	1	1.1	1.2	V
		$V_{DD} = 3.3V$	1.8	2	2.2	V
输入低电平	V_{IL}	$V_{DD} = 1.8V$	0.6	0.7	0.8	V
		$V_{DD} = 3.3V$	1.1	1.3	1.5	V
输入滞回范围 ($V_{IH}-V_{IL}$)	V_{HYS}	$V_{DD} = 1.8V$	0.4	0.4	0.4	V
		$V_{DD} = 3.3V$	0.7	0.7	0.7	V
上拉电阻	R_{PUP}	上拉使能		80		K Ω
输入电容		12mA 灌电流, $V_{DD} = 3.3V$		5		pF

1.11 端口外部输入采样要求 (Timer Gate / Timer Clock)

参数	符号	条件	最小	典型	最大	单位
外部中断输入脉宽	T_{INT}	$V_{DD} = 1.8V$	30			ns
		$V_{DD} = 3.3V$	30			ns
定时器 4/5/6 捕捉脉宽 ($F_{SYS}=4MHz$)	T_{CAP}	$V_{DD} = 1.8V$	0.5			us
		$V_{DD} = 3.3V$	0.5			us
定时器 0/1/2/4/5/6 外部时钟输入 ($F_{SYS}=4MHz$)	T_{CLK}	$V_{DD} = 1.8V$			PCLK/2	MHz
		$V_{DD} = 3.3V$			PCLK/2	MHz
PCA 外部输入时钟	T_{PCA}	$V_{DD} = 1.8V$			PCLK/8	MHz
		$V_{DD} = 3.3V$			PCLK/8	MHz

注意：外部中断输入脉宽最小为让触发中断标志生效测试值，但外部中断可以支持更小脉冲宽度。

1.12 端口漏电特性 (P0、P1、P2、P3)

参数	符号	条件	最小	典型	最大	单位
漏电流	$I_{kg}(P_{x,y})$	$V_{DD} = 1.8V / 3.6V$			± 50	nA

注意：

1. 除非特别说明，否则漏电流测试为管脚到 VSS 或 VDD 的泄漏电流；
2. 测试的管脚必须设置为输入模式

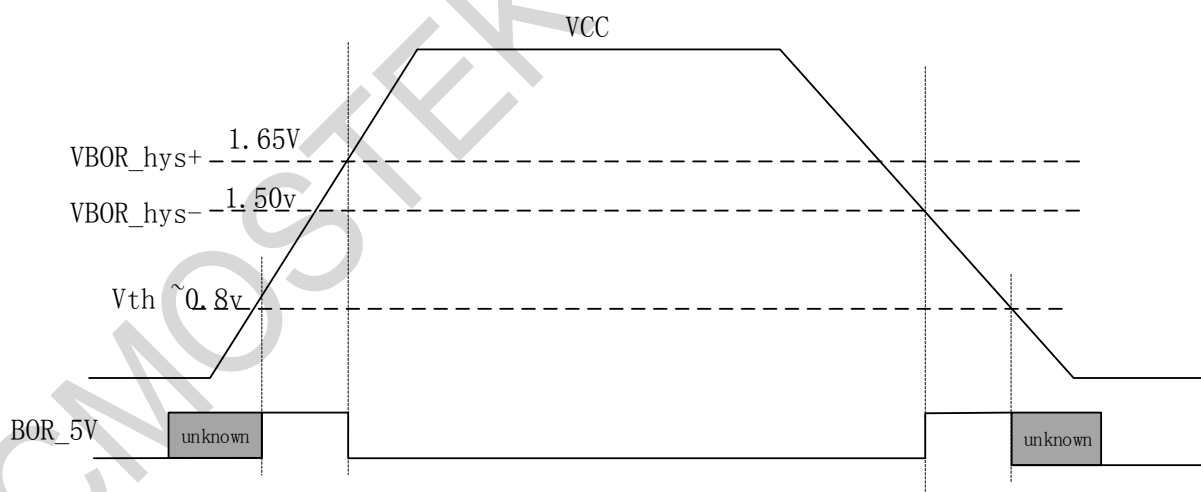
1.13 控制器功耗特性

参数	符号	条件	备注	典型	最大	单位
程序在 SRAM 中工作电流	I_{DD-RAM}	$V_{CORE} = 1.55V$, $V_{DD} = 3.3V$, 所有外设时钟源关闭, 在 SRAM 中运行 while(1), RCH 时钟源	4MHz	220		uA
			8MHz	400		uA
			16MHz	740		uA
			24MHz	1080		uA
			32MHz	1400		uA

参数	符号	条件	备注	典型	最大	单位
Core Mark 工作电流	$I_{DD-Mark}$	$V_{CORE} = 1.55V$, $VDD = 3.3V$, 所有外设时钟源关闭, 在 Flash 中运行 Core Mark, RCH 时钟源	4MHz	670		μA
			8MHz	1300		μA
			16MHz	2380		μA
			24MHz	3410		μA
			32MHz Flash Wait=1	3530		μA
运行电流	I_{RUN}	$V_{CORE} = 1.55V$, $VDD = 3.3V$, 所有外设时钟源打开, 在 Flash 中运行 while(1), RCH 时钟源	4MHz	700	880	μA
			8MHz	1350	1600	μA
			16MHz	2500	3000	μA
			24MHz	3600	4300	μA
		$V_{CORE} = 1.55V$, $VDD = 3.3V$, 所有外设时钟源关闭, 在 Flash 中运行 while(1), RCH 时钟源	4MHz	550	750	μA
			8MHz	1050	1300	μA
			16MHz	1900	2400	μA
			24MHz	2700	3300	μA
			32MHz Flash Wait=1	2850	3000	μA
睡眠电流	I_{SLP}	$V_{CORE} = 1.55V$, $VDD = 1.8V \sim 3.6V$, 所有外设时钟源打开, RCH 时钟源	4MHz	260	280	μA
			8MHz	500	520	μA
			16MHz	950	970	μA
			24MHz	1400	1420	μA
		$V_{CORE} = 1.55V$, $VDD = 1.8V \sim 3.6V$, 所有外设时钟源关闭, RCH 时钟源	4MHz	110	125	μA
			8MHz	190	210	μA
			16MHz	330	360	μA
			24MHz	470	500	μA
			32MHz	580	610	μA
LP 运行电流	I_{LP-RUN}	$V_{CORE} = 1.55V$, $VDD = 1.8V \sim 3.6V$, 所有外设时钟源开启, 在 Flash 中运行 while(1), XTAL、32768Hz (Driver = 1)	TA=-40~25℃	7	9	μA
			TA=50℃	7.3	9.2	μA
			TA=85℃	8.9	11.3	μA
	I_{LP-RUN}	$V_{CORE} = 1.55V$, $VDD = 1.8V \sim 3.6V$, 所有外设时钟源关闭, 在 Flash 中运行 while(1), XTAL、32768Hz (Driver = 1)	TA=-40~25℃	6	8	μA
			TA=50℃	6.1	8.2	μA
			TA=85℃	7.7	10.1	μA
LP 睡眠电流	I_{LP-SLP}	$V_{CORE} = 1.55V$, $VDD = 1.8V \sim 3.6V$, 所有外设时钟源开启, 在 Flash 中运行 while(1), XTAL、32768Hz (Driver = 1)	TA=-40~25℃	3.3	3.5	μA
			TA=50℃	3.6	3.8	μA
			TA=85℃	5.4	5.8	μA
	I_{LP-SLP}	$V_{CORE} = 1.55V$, $VDD = 1.8V \sim 3.6V$, 所有外设时钟源关闭(除 LPTimer 和 RTC), 在 Flash 中运行 while(1), XTAL、32768Hz (Driver = 1)	TA=-40~25℃	2.2	2.4	μA
			TA=50℃	2.5	2.6	μA
			TA=85℃	4.2	4.6	μA
深度睡眠电流	$I_{DEEP-SLP}$	$V_{CORE} = 1.55V$, $VDD = 1.8V \sim 3.6V$, 所有外设时钟源关闭(除 LPTimer、WDT 和 RTC)	TA=-40~25℃	1.5	1.65	μA

参数	符号	条件	备注	典型	最大	单位
			TA=50℃	1.85	2.2	uA
			TA=85℃	3.5	4.2	uA
			TA=-40~25℃	1.2	1.3	uA
		V _{CORE} = 1.55V, VDD = 1.8V~3.6V, 所有外设时钟源关闭 (除 WDT)	TA=50℃	1.5	1.8	uA
			TA=85℃	3.1	3.7	uA
			TA=-40~25℃	0.9	1	uA
		V _{CORE} = 1.55V, VDD = 1.8V~3.6V, 所有外设时钟源关闭 (除 LPTimer)	TA=50℃	1.1	1.3	uA
			TA=85℃	2.6	3	uA
			TA=-40~25℃	1.0	1.1	uA
		V _{CORE} = 1.55V, VDD = 1.8V~3.6V, 所有外设时钟源关闭 (除 RTC)	TA=50℃	1.2	1.5	uA
			TA=85℃	2.6	3.4	uA
			TA=-40~25℃	0.42	0.6	uA
		V _{CORE} = 1.55V, VDD = 1.8V~3.6V, 所有外设时钟源关闭	TA=50℃	0.75	0.95	uA
			TA=85℃	2.2	2.7	uA
			TA=-40~25℃	0.75	0.95	uA

1.14 POR / BOR 特性



注意:

- POR/BOR 检测的是 V15(VDD)上的电压值。
- 不受 V15 上下电速率约束，只检测阈值。
- 上电与掉电的检测阈值相同，V15 低于该阈值即发 Reset 脉冲。
- 一旦产生 Reset 脉冲，脉冲持续宽度不会小于 Treset，保证系统能完全复位。

参数	符号	条件	最小	典型	最大	单位
POR 释放电压（上电过程） BOR 检测电压（掉电过程）	V_{POR}		1.45	1.50	1.65	V

1.15 控制器外部 XTH 晶振

参数	符号	条件	最小	典型	最大	单位
振荡频率	F_{FCLK}		4		32	MHz
等效串联电阻	ESR_{FCLK}			30	60	Ω
				400	1500	Ω
负载电容	C_{FCLK}	晶体振荡器两个管脚分别独立连接	12		24	pF
占空比	DC_{FCLK}		40	50	60	%
工作电流	I_{DD}	32MHz 晶体, $C_{FCLK}=12pF$, $ESR = 30\Omega$		600		μA
启动时间	T_{Fstart}	4MHz~32MHz	200		400	us

注意：工作电流为 XTH_CR_Driver = 0b1110 设置下输入基本电流。

1.16 控制器外部 32.768KHz 晶振

参数	符号	条件	最小	典型	最大	单位
振荡频率	F_{SCLK}			32.768		KHz
等效串联电阻	ESR_{SCLK}			65	85	K Ω
负载电容	C_{SCLK}	晶体振荡器两个管脚分别独立连接	0	12		pF
占空比	DC_{FCLK}		40	50	60	%
工作电流	I_{DD}	$C_{FCLK}=12pF$, $ESR = 65K\Omega$		600	1000	nA
启动时间	T_{Sstart}	$C_{FCLK}=12pF$, $ESR = 65K\Omega$, 40%~60%占空比		500		ms

注意：工作电流为 XTL_CR_Driver = 0b0011, $ESR=65K$ 条件下测试所得。

1.17 控制器内部 RCH 振荡器

参数	符号	条件	最小	典型	最大	单位
内部高速振荡频率	F_{MCLK}		4	4.0	32	MHz
				8.0		
				16.0		
				22.12		
				24.0		
启动时间（不含软件校准）	T_{Mstart}	$F_{MCLK} = 4MHz$		6.0		us
		$F_{MCLK} = 8MHz$		4.0		us
		$F_{MCLK} = 16MHz$		3.0		us
		$F_{MCLK} = 24MHz$		2.5		us
工作电流	I_{MCLK}	$F_{MCLK} = 4MHz$		80		μA
		$F_{MCLK} = 8MHz$		100		μA

参数	符号	条件	最小	典型	最大	单位
		$F_{MCLK} = 16\text{MHz}$		120		μA
		$F_{MCLK} = 24\text{MHz}$		140		μA
占空比	DC_{MCLK}		45	50	55	%
频率偏差	DEV_{MCLK}	$VDD = 1.8\text{V} \sim 3.6\text{V}, TA = -40^{\circ}\text{C} \sim +85^{\circ}\text{C}$	-2.5		+2.5	%
		$VDD = 1.8\text{V} \sim 3.6\text{V}, TA = -20^{\circ}\text{C} \sim +50^{\circ}\text{C}$	-2.0		+2.0	%

1.18 控制器内部 RCL 振荡器

参数	符号	条件	最小	典型	最大	单位
内部低速振荡频率	F_{ACLK}			38.4		KHz
				32.768		
启动时间	T_{ACLK}			100		μs
工作电流	I_{ACLK}			0.25		μA
占空比	DC_{ACLK}		25	50	75	%
频率偏差	DEV_{ACLK}	$VDD = 1.8\text{V} \sim 3.6\text{V}, TA = -40^{\circ}\text{C} \sim +85^{\circ}\text{C}$	-2.0		+2.0	%
		$VDD = 1.8\text{V} \sim 3.6\text{V}, TA = -20^{\circ}\text{C} \sim +50^{\circ}\text{C}$	-1.5		+1.5	%

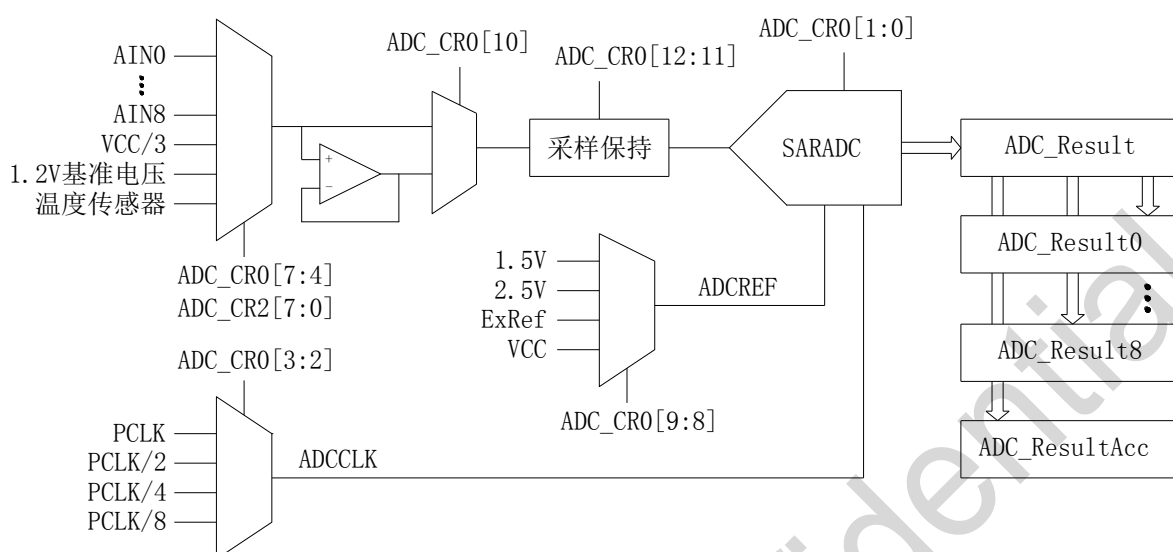
1.19 控制器 Flash 特性

参数	符号	条件	最小	典型	最大	单位
扇区耐擦	EC_{Flash}		20K			Cycles
Flash 编程时间	T_{Prog}		6		7.5	μs
Flash 扇区擦除时间	T_{Erase}		4		5	ms
Flash 片擦除时间			30		40	ms
Flash 数据保留期	RET_{Flash}	$TA = +25^{\circ}\text{C}$	20			年
		$TA = +85^{\circ}\text{C}$	10			年

1.20 控制器低功耗模式返回时间

参数	符号	条件	最小	典型	最大	单位
深度睡眠返回到运行模式	T_{Wakeup}	稳压 1.5V, $TA = +25^{\circ}\text{C}$, 4MHz		4.0		μs
		稳压 1.5V, $TA = +25^{\circ}\text{C}$, 8MHz		3.1		μs
		稳压 1.5V, $TA = +25^{\circ}\text{C}$, 16MHz		2.8		μs
		稳压 1.5V, $TA = +25^{\circ}\text{C}$, 24MHz		2.7		μs

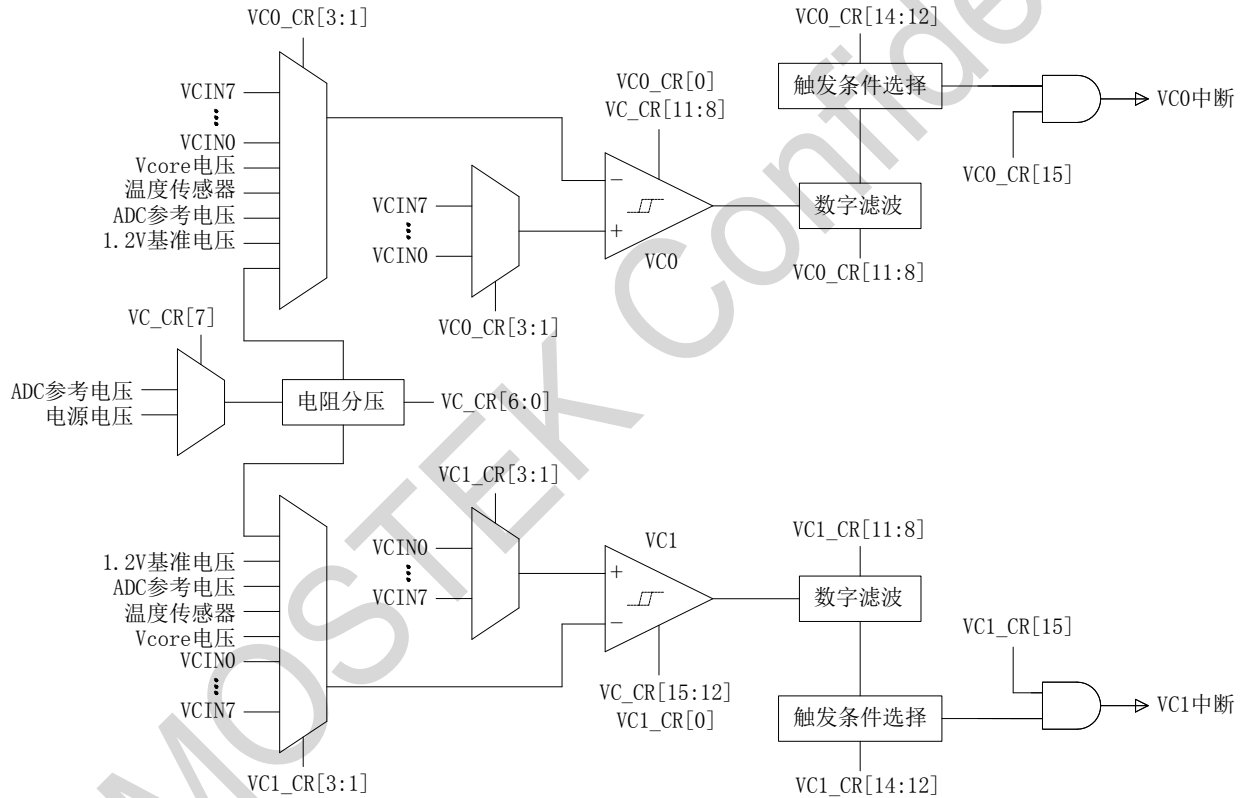
1.21 控制器 ADC 特性



参数	符号	条件	最小	典型	最大	单位
输入电压范围	V_{ADCin}	单端	0		$V_{ADC_REF_IN}$	V
外部输入参考电压	$V_{ADC_REF_IN}$		0		3.6	V
内部 2.5V 参考电压	V_{REF_25}	常温 25°C, 3.3V	2.475	2.5	2.525	V
内部 1.5V 参考电压	V_{REF_15}	常温 25°C, 3.3V	1.485	1.5	1.515	V
工作电流 (含参考源和缓冲)	I_{ADC1}	200ksps		2		mA
工作电流 (不含参考源和缓冲)	I_{ADC2}	1Msps		0.5		mA
输入电容	C_{ADC_IN}			16	19.2	pF
ADC 运行时钟	F_{ADC_CLK}				24M	Hz
启动时间 (ADC 内核和参考源)	T_{ADC_START}			30		us
转换时间	T_{ADC_CONV}		20	24	28	Cycles
有效位	ENOB	1Msps @ $V_{DD} \geq 2.7V$ 500Ksps @ $V_{DD} \geq 2.4V$ 200Ksps @ $V_{DD} \geq 1.8V$ REF = EXREF (外部参考)		10.3		位
		1Msps @ $V_{DD} \geq 2.7V$ 500Ksps @ $V_{DD} \geq 2.4V$ 200Ksps @ $V_{DD} \geq 1.8V$ REF = V_{DD}		10.3		位
		200Ksps @ $V_{DD} \geq 1.8V$ REF = 内部 1.5V		9.4		位
		200Ksps @ $V_{DD} \geq 2.8V$ REF = 内部 2.5V		9.4		位
信噪比	SNR	1Msps @ $V_{DD} \geq 2.7V$ 500Ksps @ $V_{DD} \geq 2.4V$ 200Ksps @ $V_{DD} \geq 1.8V$ REF = EXREF (外部参考)		68.2		dB
		1Msps @ $V_{DD} \geq 2.7V$ 500Ksps @ $V_{DD} \geq 2.4V$ 200Ksps @ $V_{DD} \geq 1.8V$		68.2		dB

参数	符号	条件	最小	典型	最大	单位
		REF = V _{DD}				
		200Ksps @ V _{DD} ≥ 1.8V		60		dB
		REF = 内部 1.5V				
		200Ksps @ V _{DD} ≥ 2.8V		60		dB
差分非线性	DNL		-1		+1	LSB
整型非线性	INL		-3		+3	LSB
漂移误差	E _{offset}			0		LSB
增益误差	E _{gain}			0		LSB
Missing Code	MC		11.999	12		位

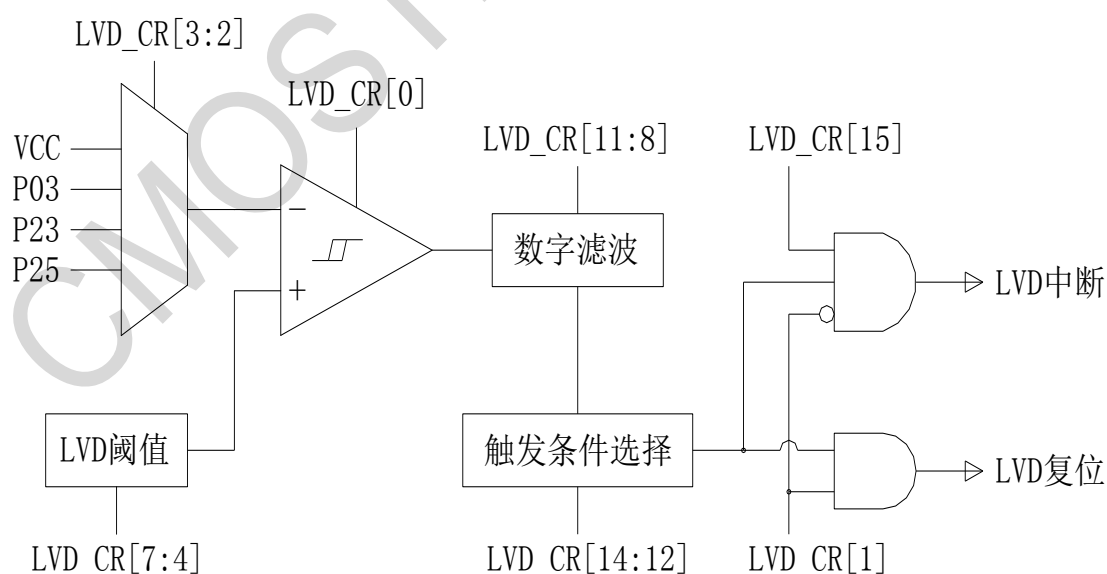
1.22 模拟电压比较器



参数	符号	条件	最小	典型	最大	单位
输入电压范围	V _{IN}	单端	0		3.6	V
共模输入范围	V _{IN_COM}		0		V _{DD} -0.2	V
输入偏移	V _{Offset}	常温 25°C, 3.3V	-10		+10	mV
内部 1.2V 参考电压	V _{1P2_AT}			1.2		V
比较器电流	I _{COMP}	VCx_BIAS_SEL = 00		0.16		uA
		VCx_BIAS_SEL = 01		1.28		
		VCx_BIAS_SEL = 10		10		
		VCx_BIAS_SEL = 11		20		

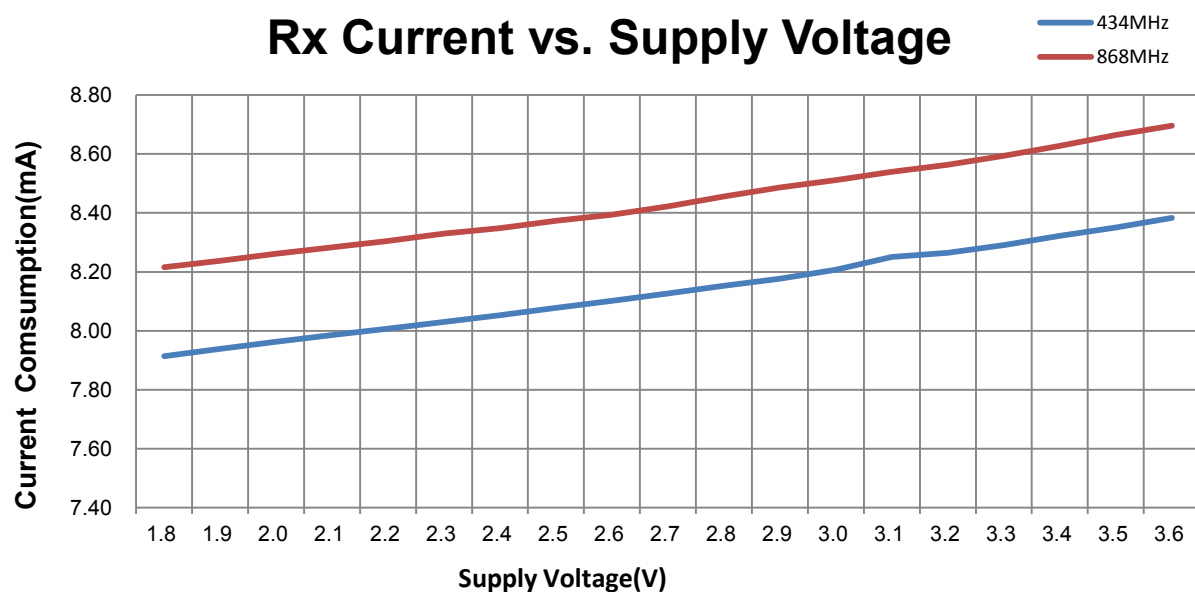
参数	符号	条件	最小	典型	最大	单位
比较器响应时间	T_{RESPONSE}	VCx_BIAS_SEL = 00 VCx_BIAS_SEL = 01 VCx_BIAS_SEL = 10 VCx_BIAS_SEL = 11		20 5 1 0.2		us
比较器启动时间（当使能有效时，数据信号不变）	T_{Setup}	VCx_BIAS_SEL = 00 VCx_BIAS_SEL = 01 VCx_BIAS_SEL = 10 VCx_BIAS_SEL = 11		20 5 1 0.2		us
From main bandgap enable to V1P2_AT stable	T_{Warmup1}			20		us
From 2.5V enable & BGR enable to V2P5 stable	T_{Warmup2}			15		us
V2P5 参考源电流	I_{V2P5}			4		uA
数字滤波时间	T_{Filter}	VC_debounce = 000 VC_debounce = 001 VC_debounce = 010 VC_debounce = 011 VC_debounce = 100 VC_debounce = 101 VC_debounce = 110 VC_debounce = 111		25 50 100 400 1,600 6,000 25,000 100,000		us

1.23 低电压检测特性



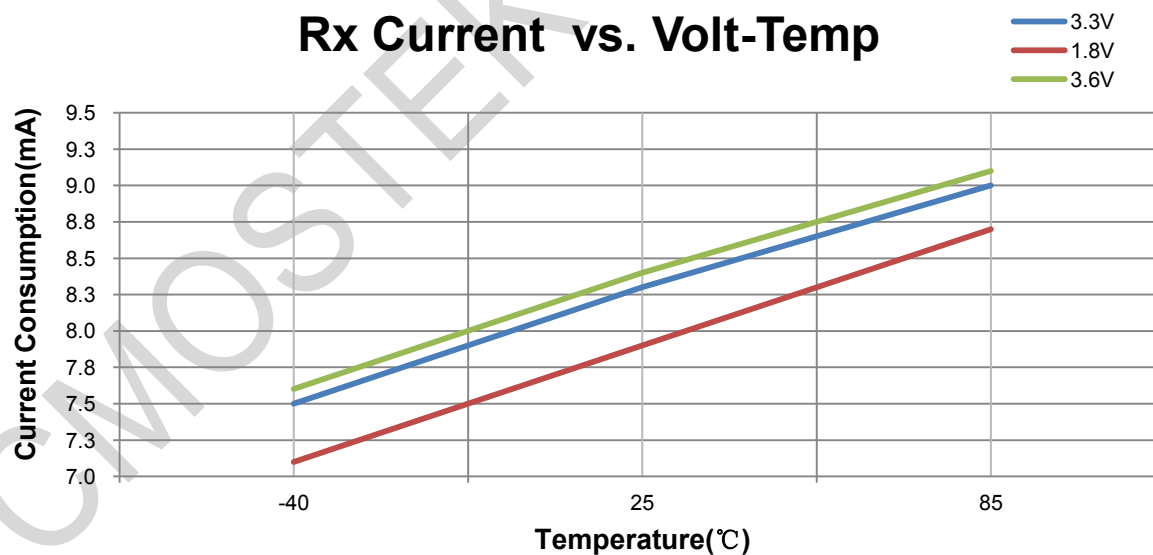
参数	符号	条件	最小	典型	最大	单位
外部输入电压范围	V_{EX}	单端	0		V_{DD}	V
V_{DD} 或 V_{EX} 检测阈值	V_{LEVEL}	LVD_CR_VTDS = 0000 LVD_CR_VTDS = 0001 LVD_CR_VTDS = 0010 LVD_CR_VTDS = 0011 LVD_CR_VTDS = 0100 LVD_CR_VTDS = 0101 LVD_CR_VTDS = 0110 LVD_CR_VTDS = 0111 LVD_CR_VTDS = 1000 LVD_CR_VTDS = 1001 LVD_CR_VTDS = 1010 LVD_CR_VTDS = 1011 LVD_CR_VTDS = 1100 LVD_CR_VTDS = 1101 LVD_CR_VTDS = 1110 LVD_CR_VTDS = 1111		1.86 1.96 2.07 2.17 2.27 2.38 2.48 2.58 2.69 2.79 2.89 3.00 3.10 3.20 3.31 3.41		V
低电检测工作电流	I_{LVD}			0.12		uA
低电检测响应时间（当 V_{DD} 或 V_{EX} 下跌低于或上升高于阈值）	$T_{Response}$			80		us
启动时间（当使能有效时，且 V_{DD} 或 V_{EX} 不变）	T_{Setup}			5		us
滞回电压	V_{Hyste}			20		mV
数字滤波时间	T_{Filter}	LVD_debounce = 000 LVD_debounce = 001 LVD_debounce = 010 LVD_debounce = 011 LVD_debounce = 100 LVD_debounce = 101 LVD_debounce = 110 LVD_debounce = 111		30 40 50 130 480 1,800 7,300 29,000		us

1.24 接收电流与供电电压关系

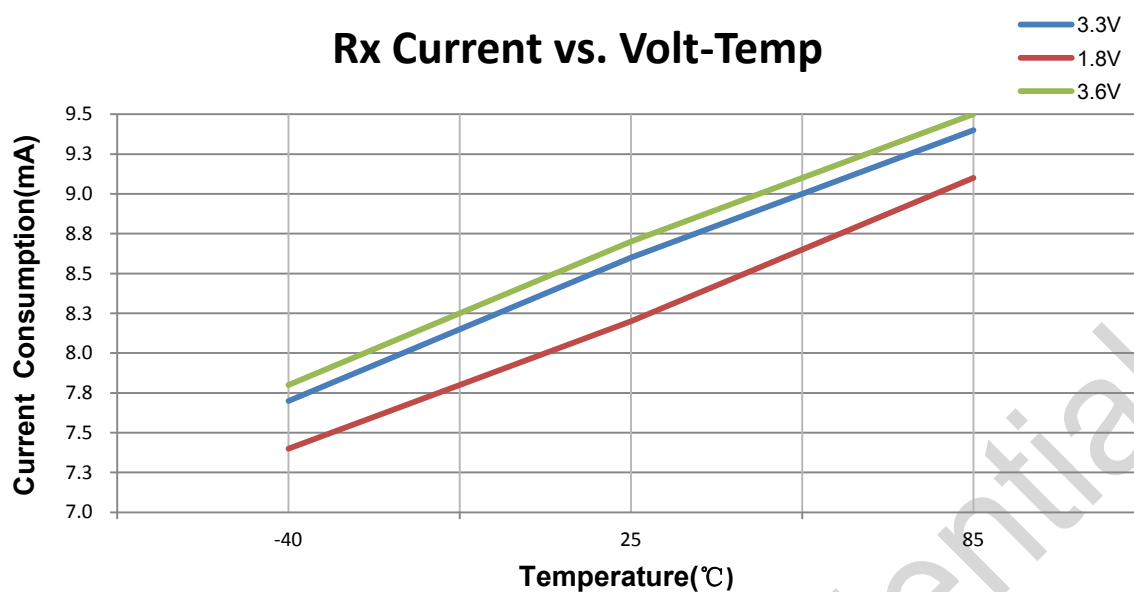


测试条件: Freq=434MHz / 868MHz, Fdev=10KHz, BR=10Kbps

1.25 接收电流与供电电压及温度关系

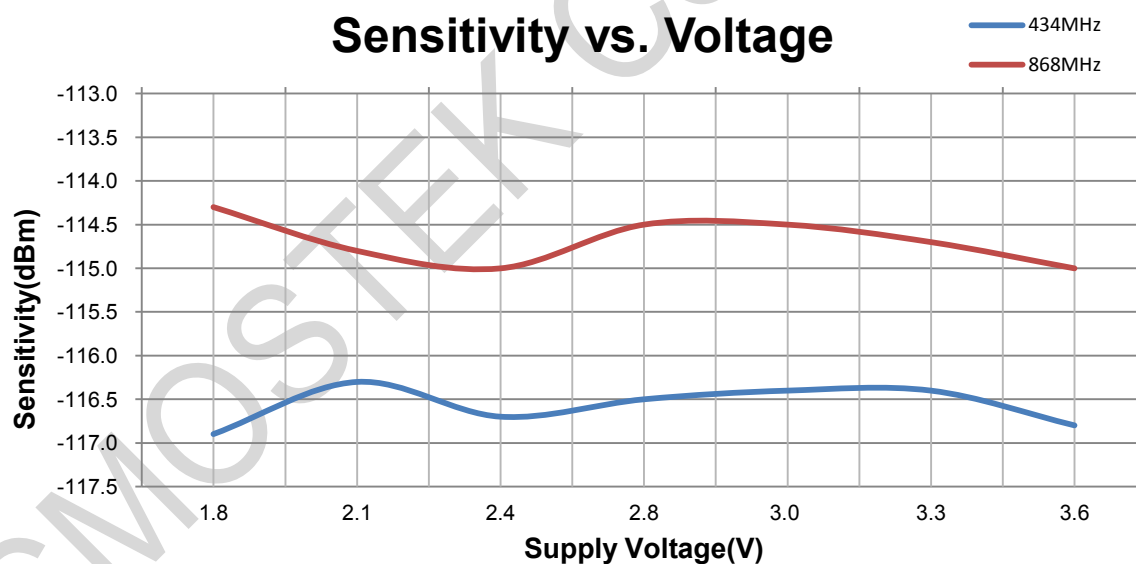


测试条件: Freq = 434MHz, Fdev = 10KHz, BR = 10Kbps



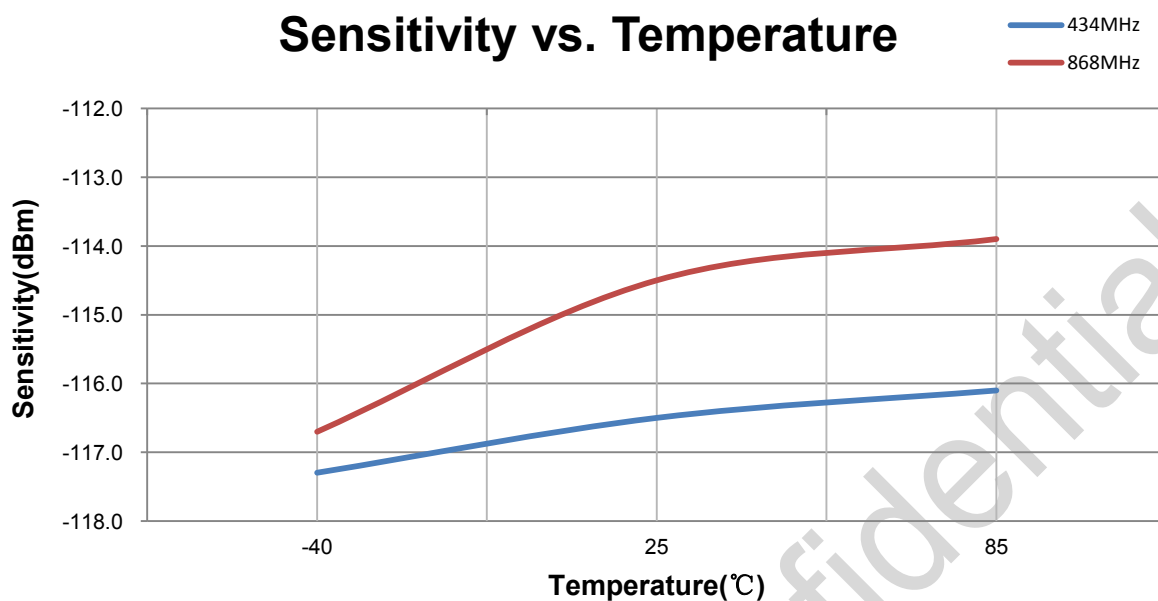
测试条件: Freq = 868MHz, Fdev = 10KHz, BR = 10Kbps

1.26 接收灵敏度与供电电压关系



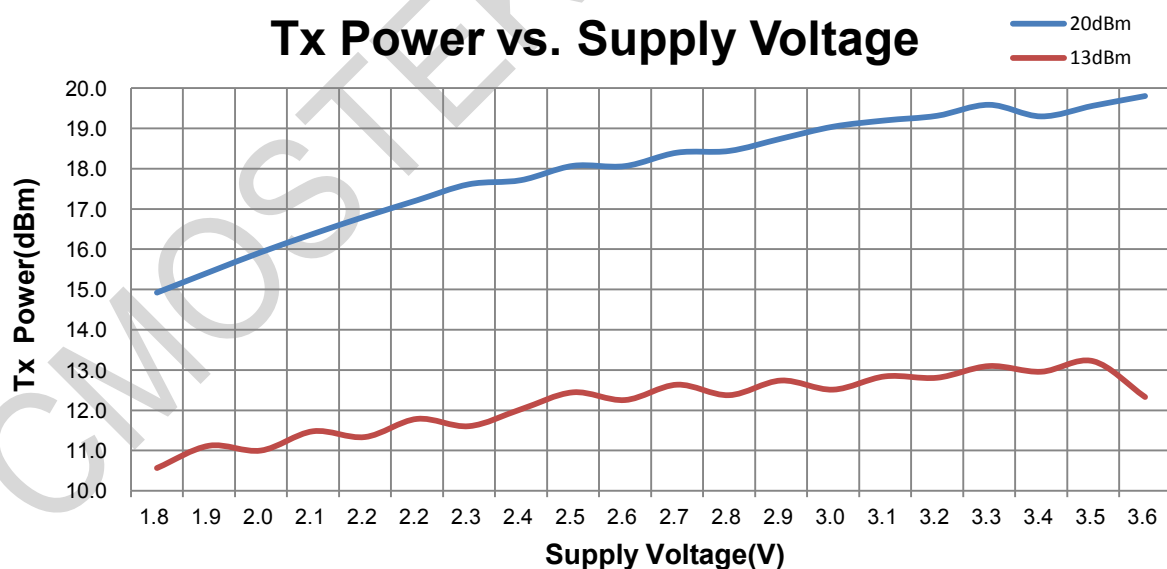
测试条件: FSK 调制, DEV = 10KHz, BR = 10Kbps

1.27 接收灵敏度与温度关系

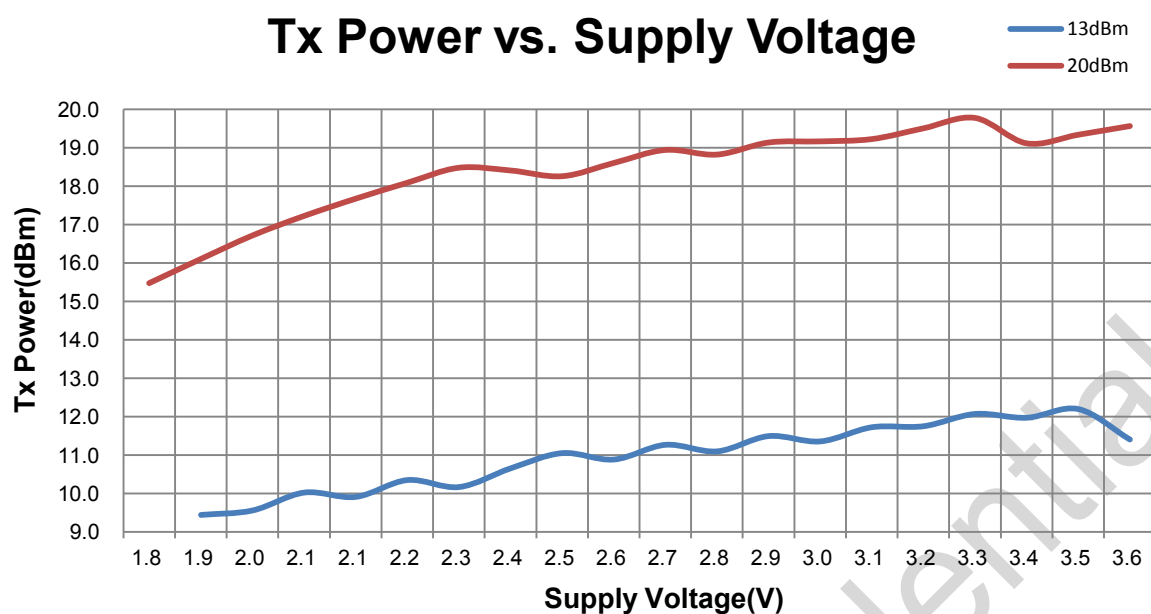


测试条件: FSK 调制, DEV = 10KHz, BR = 10Kbps

1.28 发射功率与供电电压关系

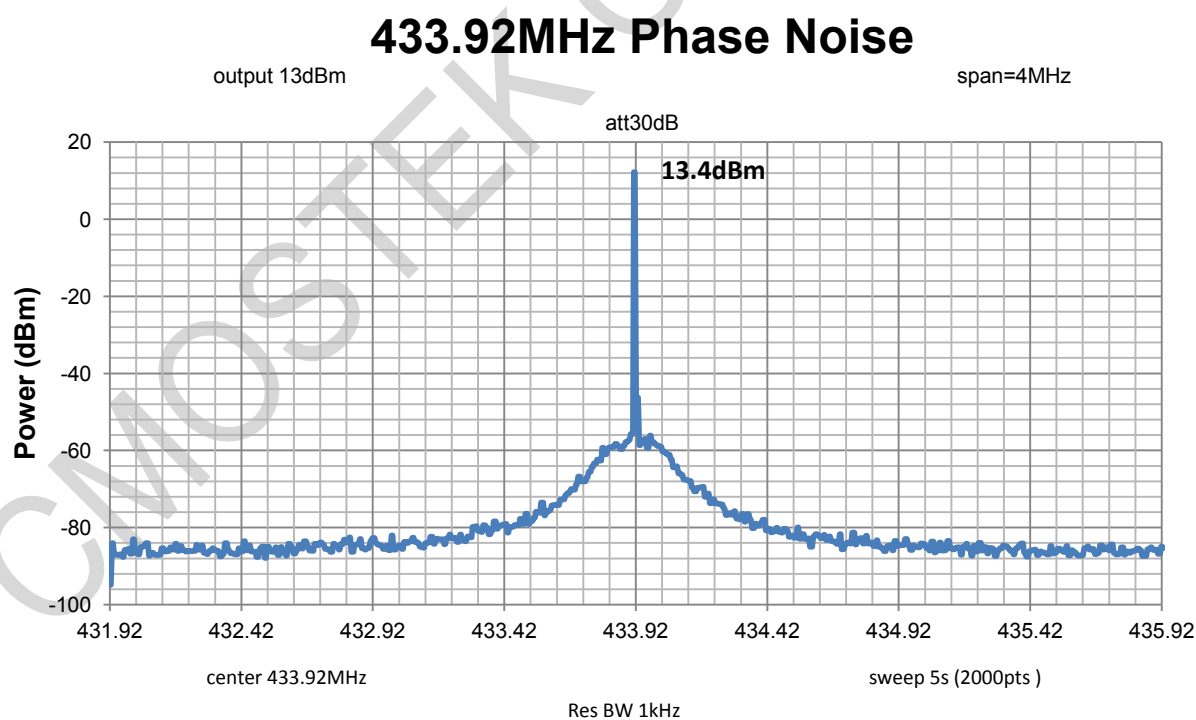


测试条件: Freq = 434MHz, 20dBm / 13dBm 匹配网络

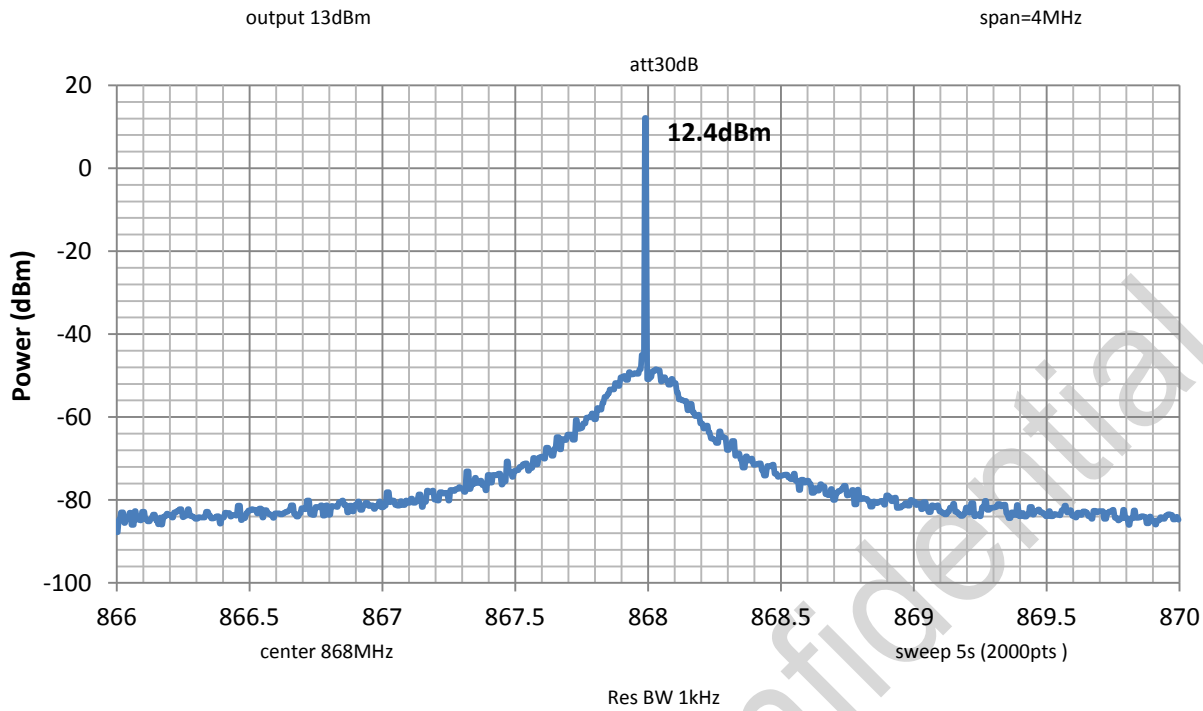


测试条件: Freq = 868MHz, 20dBm / 13dBm 匹配网络

1.29 发射相位噪声



868MHz Phase Noise



2 管脚描述

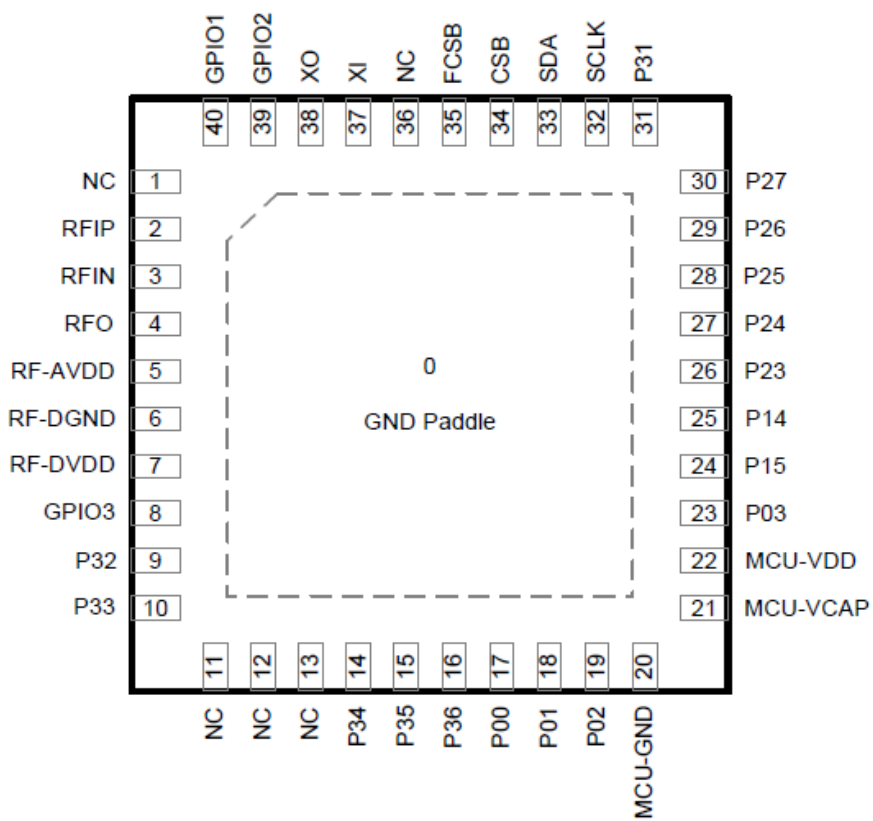


图 1. CMT2380F32 管脚排列图

表 2. CMT2380F32 管脚描述

管脚号	管脚名称	I/O	描述
0	GND	I	芯片衬底 GND，必须接地
1	NC	-	无连接
2 - 3	RFIP/RFIN	I	差分射频信号输入端口
4	FRO	O	PA 输出
5	RF-AVDD	I	射频电路 VDD，需要连接到 1.8-3.6 V 供电电源上
6	RF-DGND	I	GND，必须接地
7	RF-DVDD	I	数字 VDD，需要连接到 1.8-3.6 V 供电电源上
8 ^[1]	GPIO3	IO	可配置为：CLKO，DOUT/DIN，INT2，DCLK (TX/RX)
9	P32	IO	通用数字输入/输出引脚
	TIM3_TOGN	O	LPtimer 翻转反向输出
	PCA_CH2	IO	PCA 捕获输入/比较输出 2
	TIM6_CHB	IO	Timer6 捕获输入/比较输出 B
	VC1OUT	O	VC1 输出
	UART1_TXD	O	UART1 TXD

管脚号	管脚名称	I/O	描述
	PCA_CH4	IO	PCA 捕获输入/比较输出 4
	RTC_1HX	O	RTC1HZ 输出
	AIN2/VC2	I	模拟输入
10	P33	IO	通用数字输入/输出引脚
	UART2_RXD	I	UART2 RXD
	PCA_CH1	IO	PCA 捕获输入/比较输出 1
	TIM5_CHB	IO	Timer5 捕获输入/比较输出 B
	PCA_ECI	I	PCA 外部时钟
	UART1_RXD	I	UART1 RXD
	XTL_OUT	O	32K 振荡输出
	TIM1_TOGN	O	Timer1 翻转反向输出
	AIN3/VC3	I	模拟输入
11	NC	--	不连接
12	NC	--	不连接
13	NC	--	不连接
14	P34	IO	通用数字输入/输出引脚
	PCA_CH0	IO	PCA 捕获输入/比较输出 0
	UART2_TXD	O	UART2 TXD
	TIM5_CHA	IO	Timer5 捕获输入/比较输出 A
	TIM0_EXT	I	Timer0 部时钟输入
	TIM4_CHA	IO	Timer4 捕获输入/比较输出 A
	RTC_1HZ	O	RTC1HZ 输出
	TIM1_TOG	O	Timer1 翻转输出
	AIN4/VC4	I	模拟输入
15	P35	IO	通用数字输入/输出引脚
	UART1_TXD	O	UART1 TXD
	TIM6_CHB	IO	Timer6 捕获输入/比较输出 B
	UART0_TXD	O	UART0 TXD
	TIM0_GATE	I	Timer0 门控
	TIM4_CHB	IO	Timer4 捕获输入/比较输出 B
	SPI_MISO	I	SPI 模块主机输入从机输出数据信号
	I2C_SDA	IO	I2C 数据
	AIN5/VC5	I	模拟输入
16	P36	IO	通用数字输入/输出引脚
	UART1_RXD		UART1 RXD
	TIM6_CHA		Timer6 捕获输入/比较输出 A
	UART0_RXD		UART0 RXD
	PCA_CH4		PCA 捕获输入/比较输出 4
	TIM5_CHA		Timer5 捕获输入/比较输出 A
	SPI_MOSI		SPI 模块主机输出从机输入数据信号

管脚号	管脚名称	I/O	描述
	I2C_SCL	I	I2C 时钟
	AIN6/VC6/AVREF	O	模拟输入
17	P00	I	数字输入
	ResetB	I	复位输入端口，低有效，芯片复位
18	P01	IO	通用数字输入/输出引脚
	UART0_RXD	I	UART0 RXD
	I2C_SDA	IO	I2C 数据
	UART1_TXD	O	UART1 TXD
	TIM0_TOG	O	Timer0 翻转输出
	TIM5_CHB	IO	Timer5 捕获输入/比较输出 B
	SPI_SCK	O	SPI 时钟
	TIM2_EXT	O	Timer2 外部时钟
	AIN7/VC7	I	模拟输入
	XTHI	I	外部 XTH 晶振时钟输入
19	P02	IO	通用数字输入/输出引脚
	UART0_TXD	O	UART0 TXD
	I2C_SCL	O	I2C 时钟
	UART1_RXD	I	UART1 RXD
	TIM0_TOGN	O	Timer0 翻转反相输出
	TIM6_CHA	IO	Timer6 捕获输入/比较输出 A
	SPI_CS	O	SPI CS
	TIM2_GATE	I	Timer2 门控
	AIN8	I	模拟输入
	XTHO	O	外部 XTH 晶振时钟输出
20	MCU-GND	I	数字地
21	MCU-VCAP	O	LDO 内核供电输出（仅限内部电路使用，连接 4.7uF 的电容）
22	MCU-VDD	I	数字电源
23	P03	IO	通用数字输入/输出引脚
	PCA_CH3	O	PCA 捕获输入/比较输出 3
	SPI_CS	O	SPI CS
	TIM6_CHB	IO	Timer6 捕获输入/比较输出 B
	LPTIM_EXT	I	LPTimer 外部时钟输入
	RTC_1HZ	O	RTC 1Hz 输出
	PCA_ECI	I	PCA 外部时钟输入
	VC0_OUT	O	VC0 输出
	LVDIN1	I	模拟输入
24	P15	IO	通用数字输入/输出引脚
	I2C_SDA	IO	I2C 数据
	TIM2_TOG	O	Timer2 翻转输出
	TIM4_CHB	IO	Timer4 捕获输入/比较输出 B

管脚号	管脚名称	I/O	描述
	LPTIM_GATE	I	LPTimer 门控
	SPI_SCK	O	SPI 时钟
	UART0_RXD	I	UART0 RXD
	LVD_OUT	O	LVD 输出
	XTLO	O	外部 XTL 晶振时钟输出
25	P14	IO	通用数字输入/输出引脚
	I2C_SCL	O	I2C 时钟
	TIM2_TOGN	O	Timer2 翻转反相输出
	ECI	I	PCA 外部时钟输入
	ADC_RDY	O	ADC ready
	SPI_CS	O	SPI CS
	UART0_TXD	O	UART0 TXD
	XTLI	I	外部 XTL 晶振时钟输入
26	P23	IO	通用数字输入/输出引脚
	TIM6_CHA	IO	Timer6 捕获输入/比较输出 A
	TIM4_CHB	IO	Timer4 捕获输入/比较输出 B
	TIM4_CHA	IO	Timer4 捕获输入/比较输出 A
	PCA_CH0	IO	PCA 捕获输入/比较输出 0
	SPI_MISO	IO	SPI 模块主机输入从机输出数据信号
	UART1_TXD	O	UART1 TXD
	IR_OUT	O	38K 载波输出
	LVDIN2/VC0	I	模拟输入
27	P24	IO	通用数字输入/输出引脚
	TIM4_CHB	IO	Timer4 捕获输入/比较输出 B
	TIM5_CHB	IO	Timer5 捕获输入/比较输出 B
	HCLK_OUT	O	HCLK 输出
	PCA_CH1	IO	PCA 捕获输入/比较输出 1
	SPI_MOSI	O	SPI 模块主机输出从机输入数据信号
	UART1_RXD	I	UART1 RXD
	VC1_OUT	O	VC1 输出
	AIN0	I	模拟输入
28	P25	IO	通用数字输入/输出引脚
	SPI_SCK	O	SPI 时钟
	PCA_CH0	IO	PCA 捕获输入/比较输出 0
	TIM5_CHA	IO	Timer5 捕获输入/比较输出 A
	LVD_OUT	O	LVD 输出
	UART2_RXD	I	UART2 RXD
	I2C_SDA	IO	I2C 数据
	TIM1_GATE	I	Timer1 门控
	LVDIN3/VC1	I	模拟输入

管脚号	管脚名称	I/O	描述
29	P26	IO	P26 通用数字输入/输出引脚
	SPI_MOSI	O	SPI 模块主机输出从机输入数据信号
	TIM4_CHA	IO	Timer4 捕获输入/比较输出 A
	TIM5_CHB	IO	Timer5 捕获输入/比较输出 B
	PCA_CH2	IO	PCA 捕获输入/比较输出 2
	UART2_TXD	O	UART2 TXD
	I2C_SCL	O	I2C 时钟
	TIM1_EXT	I	Timer1 部时钟输入
	AIN1	I	模拟输入
30	P27	IO	通用数字输入/输出引脚
	SPI_MISO	IO	SPI 模块主机输入从机输出数据信号
	TIM5_CHA	IO	Timer5 捕获输入/比较输出 A
	TIM6_CHA	IO	Timer6 捕获输入/比较输出 A
	PCA_CH3	IO	PCA 捕获输入/比较输出 3
	UART0_RXD	I	UART0 RXD
	RCH_OUT	O	24M 振荡输出
	XTH_OUT	O	32M 振荡输出
	SWDIO	IO	调试接口, SWDIO
31	P31	IO	通用数字输入/输出引脚
	TIM3_TOG	O	Timer3 翻转输出
	PCA_ECI	I	PCA 外部时钟
	PCLK_OUT	O	PCLK 输出
	VC0OUT	O	VC0 输出
	UART0_TXD	O	UART0 TXD
	RCL_OUT	O	RCL 振荡输出
	HCLK_OUT	O	HCLK 输出
	SWCLK	I	调试接口, SWCLK
32	SCLK	I	RF SPI 的时钟
33	SDA	IO	RF SPI 的数据输入和输出, 外部需要接 10 kΩ 上拉电阻
34	CSB	I	RF SPI 访问寄存器的片选
35	FCSB	I	RF SPI 访问 FIFO 的片选
36	NC	-	无连接
37	XI	I	26 MHz 晶体电路输入
38	XO	O	26 MHz 晶体电路输出
39	GPIO2	IO	可配置为: INT1, INT2, DOUT/DIN, DCLK (TX/RX), RF_SWT
40	GPIO1	IO	可配置为: DOUT/DIN, INT1, INT2, DCLK (TX/RX), RF_SWT
备注[1]: INT1 和 INT2 是 RF 中断; DOUT 是解调数据输出; DIN 是调制数据输入; DCLK 是调制或者解调数据率同步时钟, 在 TX/RX 模式切换时自动切换。			

3 芯片框架

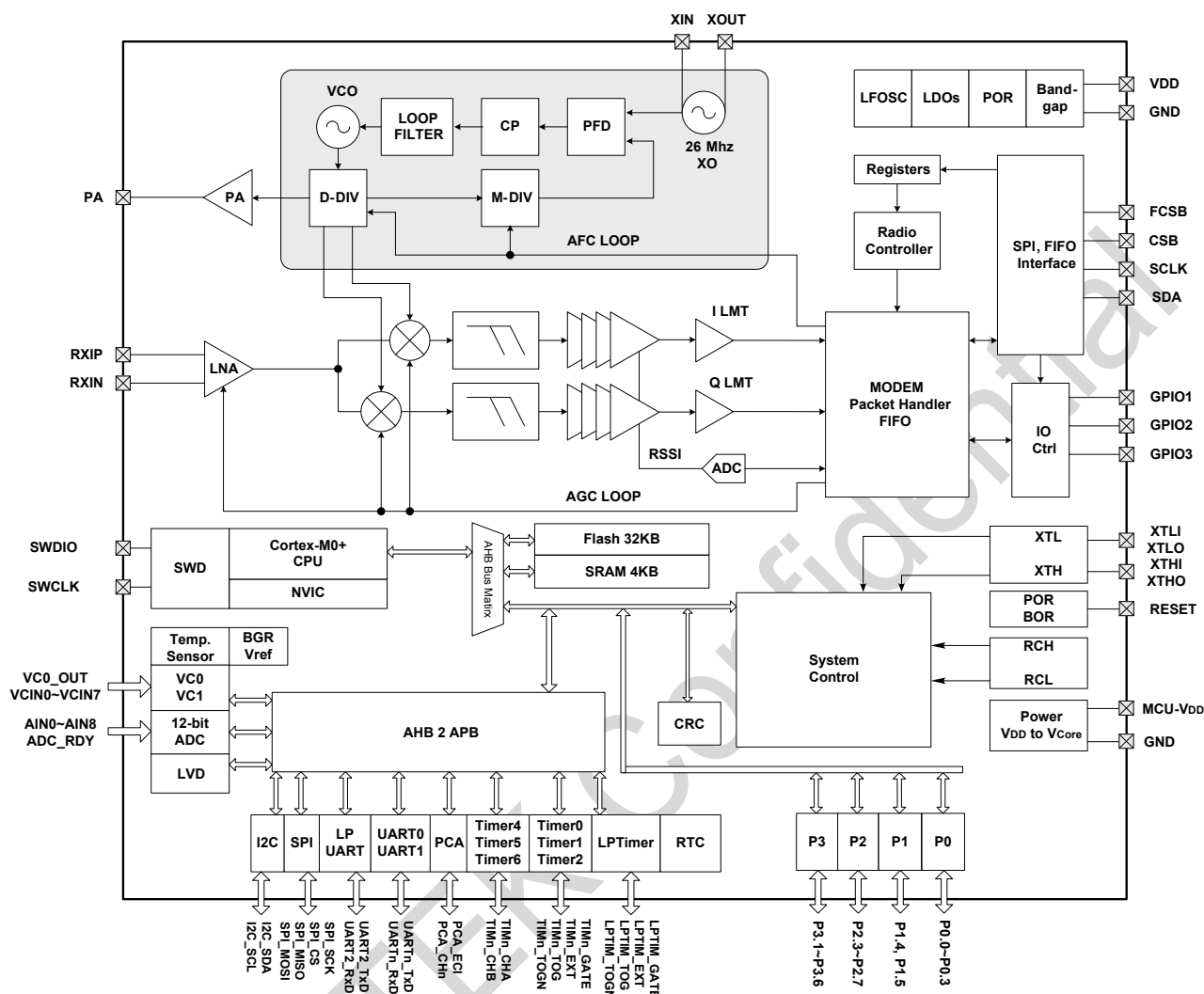


图 3-1. 功能系统框图

CMT2380F32 是一款集成 Sub-G 高性能无线收发器的单片机，CMT2380F32 的内部系统框图上图 3-1 所示。

● 低功耗高性能 Sub-G 收发器

Sub-G 无线收发器支持 127 至 1020MHz，OOK、(G)FSK、(G)MSK 等调制模式、低功耗高性能、适用于各类无线收发通讯应用场合。该产品属于 CMOSTEK NextGenRFTM 系列，该系列产品包括发射器、接收器和收发器等完整的产品系列。

● 高性能 Cortex-M0+微处理器

CMT2380F32 内嵌高性能 Cortex-M0+ 内核微处理器，适用于需要超低功耗的便携测量系统，内建 12 位高精度高速 SAR ADC（采样率可达 1Msps）、比较器、多路 UART、SPI、I2C 等丰富外设，具有高整合度、强抗干扰、高可靠性的特点。

CMT2380F32 丰富的外设，具体请见下表。

表 3-1. CMT2380F32 外设资源表

项目名称	CMT2380F32 外设资源	备注
ROM	32K Bytes	Flash
RAM	4K Bytes	
调试功能	串行总线调试接口	
唯一识别码	支持	
多功能串行接口	UART0 / 1 LPUART SPI I2C	
ADC	12-Bit	
模拟电压比较器	VC0 / 1	
实时时钟	1	
IO 端口	16+1	
端口中断	16	
蜂鸣器	4-ch	
闪存安全保护	支持	
RAM 奇偶校验	支持	
内部高速振荡器	IRC 4 / 8 / 16 / 22.12 / 24 MHz	
内部低速振荡器	IRC 38.4 / 32.768KHz	
外部高速晶体振荡器	4 / 8 / 16 / 32 MHz	
外部低速晶体振荡器	32.768KHz	

4 Sub-G 收发器

4.1 发射机

CMT2380F32 发射器是基于射频频率直接综合的发射器。其载波频率是由一个低噪声小数分频频率综合器产生。调制数据由一个高效的单端功率放大器（PA）发射出去。输出功率可以通过寄存器读写，以 1dB 的步进从-20dBm 配置到+20dBm。

当 PA 快速开关时，其改变的输入阻抗瞬间干扰 VCO 的输出频率，此效应成为 VCO 牵引，它会在所需载波附近产生频谱的杂散和毛刺。通过缓慢升降（Ramping）PA 输出功率，PA 的瞬时毛刺可以减到最小。CMT2380F32 内建 PA 缓慢升降的机制，当 PA Ramp 打开时，PA 输出功率可以在设置的速率缓慢升降值所需的幅度，以降低不需要的频谱成分。在 FSK 模式下，发射机支持信号经过高斯滤波后才发射，即 GFSK，让发射频谱更为集中。

根据不同的应用需求，用户可以设计一个 PA 匹配网络在所需的输出功率底下优化发射效率。典型应用原理图和所需的 BOM 见前面所述。更多的应用原理图细节和版图指南，请参考“AN141 CMT2300A 原理图与 PCB 版图指南”。

发射器可以工作在直通模式和包模式下。在直通模式下，待发射的数据直接通过芯片的 DIN 管脚送入芯片，并直接发射。在包模式下，数据可以在 STBY 状态下预先装入芯片的 FIFO 中，再配合其他的包元素一起发射出去。

4.2 接收机

CMT2380F32 内建一个超低功耗，高性能低中频 OOK, FSK 接收器。天线感应进来的射频信号，通过低噪声放大器放大以后，通过正交混频器下变频至中频，由镜像抑制滤波器滤波，限幅放大器进一步放大后送入数字域做数字解调处理。在上电复位（POR）的时候每一个模拟模块都会被校准到内部的参考电压。这使得芯片能更好的工作在不同的温度和电压底下。基带滤波和解调由数字解调器完成。当芯片工作在有强带外干扰的环境时，通过 LNA 旁边的宽带功率检测器及衰减网络，自动增益控制环路调节系统的增益，可以获得最佳的系统线性度，选择性，灵敏度等性能。

沿用 CMOSTEK 的低功耗设计技术，当接收器常开时仅消耗非常低的功耗。它的周期运行模式和空中唤醒功能可以在对功耗有严格要求的应用中进一步降低系统的平均功耗。

与发射器类似，CMT2380F32 接收器可以工作于直通模式和包模式。在直通模式下，解调器输出的数据可以通过芯片的 DOUT 管脚直接输出。DOUT 可以由 GPIO1/2/3 配置而成。在包模式下，解调器的数据输出先送至数据包处理器当中解码，然后填入 FIFO 中，再由 CMT2380F32 的控制器部分通过 SPI 接口对 FIFO 进行读取。

4.3 收发器上电 POR

上电复位电路辅助探测电源变化，并产生相应的复位信号来复位整个射频系统（CMT2380F32 的射频部分）。当 POR 过后，CMT2380F32 控制器可以对射频系统进行重新初始化配置。有两种情况会让 POR 产生复位。

第一种情况是短暂的电源突变导致 POR 产生复位。触发的条件是，RF-VDD（射频系统供电，下同）在小于 2 μ s 的时间内骤降 0.9V 加减 20%（即 0.72V – 1.08V），注意，它监测的是 RF-VDD 的降幅，而不是 RF-VDD 的绝对值。如下图所示：

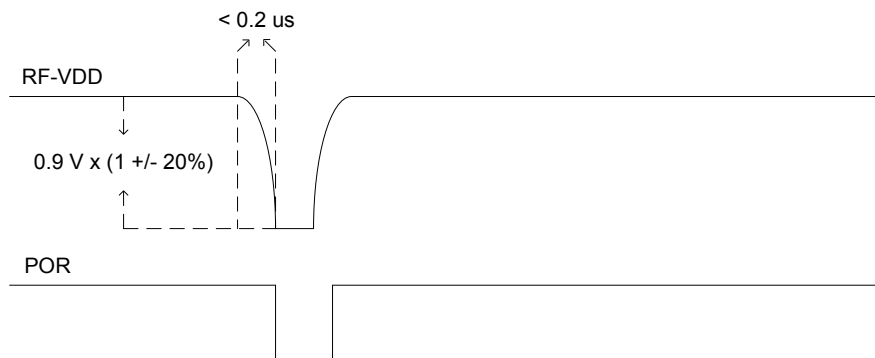


图 4-1. 迅速下降导致 POR 复位

第二种情况是缓慢的电源下降。触发的条件是，RF-VDD 在大于等于 2 us 的时间内下降到 1.45V 加减 20%（即 1.16V – 1.74V），注意，它监测的是 RF-VDD 的绝对值，而不是 RF-VDD 的降幅。如下图所示：

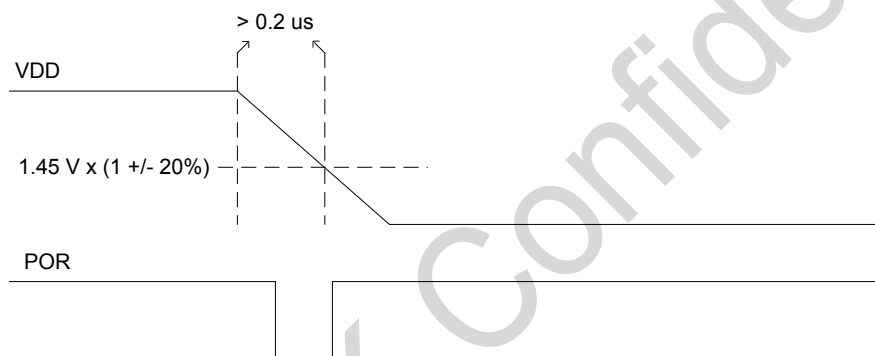


图 4-2. 缓慢下降导致 POR 复位

4.4 收发器晶体振荡器

晶体振荡器用于为锁相环提供基准时钟，为数字模块提供系统时钟。负载电容取决于晶体指定 CL 参数。XI 与 XO 之间的总的负载电容应该等于 CL，以使晶体准确振荡在 26 MHz。

$$C_L = \frac{1}{1/C_{15} + 1/C_{16}} + C_{\text{par}} + 2.5\text{pF}$$

C15 和 C16 分别为晶体两端挂的负载电容，Cpar 为 PCB 上的寄生电容。晶体的每一只管脚在内部都带的 5pF 的寄生电容，一起就等效于 2.5pF。晶体的等效串联电阻应在指定规格之内，以使晶体能有一个可靠的起振。也可以用一个外部信号源连接至 XI 管脚来取代传统的晶体。这个时钟信号推荐峰峰值在 300mV 到 700mV 之间，并用隔直电容耦合到 XI 管脚。

4.5 收发器内置低频振荡器（LPOSC）

CMT2380F32 射频系统集成了一个由 32 kHz 低功耗振荡器（LPOSC）驱动的睡眠计时器。当该功能使能时，该计时器周期性的将芯片从睡眠中唤醒。当芯片工作于周期运行模式时，睡眠时间可以配置从 0.03125 ms 至 41,922,560 ms。由于低功耗振荡器的频率会随着温度和电压的改变而漂移，它会在上电阶段自动校准，并且会被周期性的校准。这些校准会使得该振荡器的频率容

差保持在 $\pm 1\%$ 以内。

4.6 收发器内置低压检测

芯片设置了低电压检测的功能。每当芯片调谐到某个频率时，该检测就会进行一次。当芯片从 SLEEP/STBY 状态跳转到 RFS/TFS/TX/RX 状态时都会进行频率调谐。检测结果可以通过 LBD_VALUE 寄存器读取。

4.7 接收机信号强度指示（RSSI）

RSSI 用于评估调谐的信道内的信号的强度的。级联 I/Q 对数放大器在信号送入解调器之前将其放大。I 路和 Q 路的对数放大器内部包含了接收信号指示器，其产生的 DC 电压与输入信号强度成正比。RSSI 的输出结果是两路信号值的和，从灵敏度附近延伸 80dB 动态范围。信号强度通过 ADC 采样以后，经过一个 SAR 滤波器和一个平滑滤波得到较为平滑的 RSSI 值。平滑滤波器的阶数可以通过 RSSI_AVG_MODE<2:0>来设定。滤波之后将码值转化为 dBm 值，用户可以通过读取寄存器获得相应的 RSSI 码值（RSSI_CODE<7:0>）或 dBm 值（RSSI_DBM<7:0>）。用户也可以通过配置 RSSI_DET_SEL<1:0>的值来选择是实时输出 RSSI 值，还是在接收数据包的各个阶段锁存 RSSI 的值。

CMT2380F32 允许用户设置 RSSI_TRIG_TH<7:0>的门限值，与检测到的 RSSI 值进行对比，如果 RSSI 检测值大于门限就输出 1，否则输出 0。对比的结果可以输出到 RSSI VLD 中断，也可以用于辅助内部超低功耗（SLP）模式的运作。

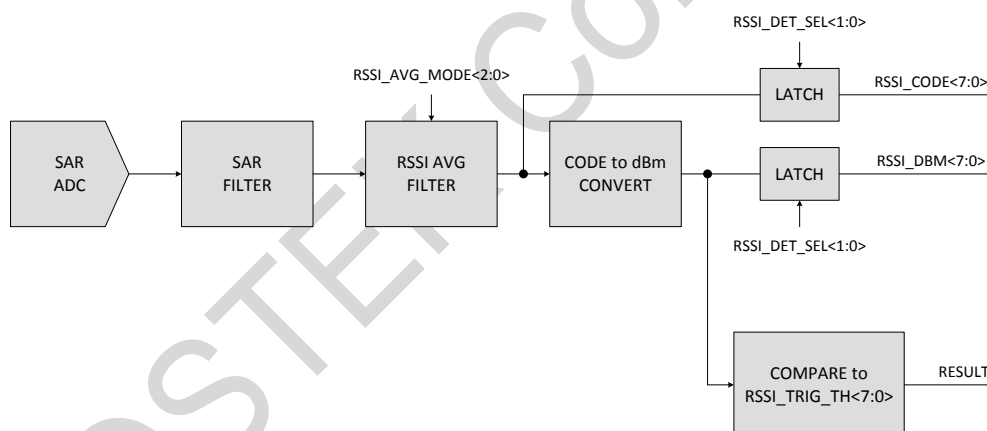


图 4-3. RSSI 测量和对比电路结构

CMT2380F32 芯片所提供的 RSSI 可以满足用户一般情况下的定性分析需求，若需要定量分析，需要更精准的 RSSI 测量结果，用户需要在实际的方案中做生产校准，具体使用方法请用户参考《AN144-CMT2300A RSSI 使用指南》。

4.8 相位跳变检测（PJD）

PJD 是指 Phase Jump Detector，即相位跳变检测器。在芯片进行 FSK 解调的时候，可用于通过观察接收信号的跳变特性，来识别接收的是噪声还是有用信号。

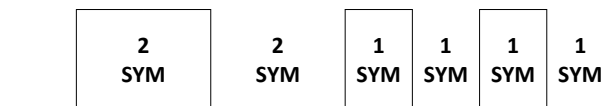


图 4-4. 接收信号跳变图

PJD 认为输入信号从 0 到 1 或者从 1 到 0 切换就是一次相位跳变，用户仅仅需要去配置 PJD_WIN_SEL<1:0>，来告诉 PJD 需要检测多少次信号跳变才能输出判断结果。如果上图所示，一共接收了 8 个 symbol，但是跳变只出现了 6 次，因此跳变数并不能等同于 symbol 数量。只有在接收 preamble 时，跳变数才等同于 symbol 数。总的来说，PJD 跳变次数越多，判断结果越可靠；越少，就越快完成。如果接收的时间窗口很小，那么就需要将检测次数减少来满足窗口设置的要求。一般来说，跳变次数是 4 次就已经可以达到比较可靠的检测效果，即不会将噪声误判为有用信号，有用信号来的时候不会检测不到。

监测信号跳变，实质上就是监测信号是否符合预期的数据率。在监测跳变的同时，PJD 还会在内部自动监测信号的 Deviation 是否符合约定的有效信号的值，同时会判断 SNR 是否超过 7dB。然后综合数据率，Deviation 和 SNR 的监测结果，如果确定接收到的是可靠的信号，那么就会输出 1；如果是噪声或者干扰信号，就会输出 0。这个结果可以通过配置输出到 RSSI_VLD 中断，也可以输出到内部辅助超低功耗（SLP）接收模式的实现。在直通模式下，通过将 DOUT_MUTE 寄存器设为 1，还可以利用 PJD 来实现 FSK 解调输出静音。

PJD 技术类似于传统的载波检测（CS）技术，但比 CS 更为可靠。当用户将 RSSI 监测和 PJD 技术结合起来，就能够非常准确地识别当前信道的空闲状态。

4.9 接收机数据率时钟恢复（CDR）

CDR 系统的基本任务是在接收数据的同时，恢复出与数据率同步的时钟信号，既在芯片内部用于解码，也可以输出到 GPIO 给用户用于采样数据。所以，CDR 的任务很简单也很重要，如果恢复出来的时钟频率跟实际传输的数据率有误差，就会在接收时造成数据采集错误，出现误码，以及解码出错。

CMT2380F32 接收机支持三种 CDR 系统，分别支持不同的应用需求：

- **COUNTING 系统** – 这个系统是针对数据率对得比较准的情况设计的，如果数据率是 100%对准，可以连续接收无限个长 0 都不会出错。
- **TRACING 系统** – 这个系统是针对数据率偏差比较大的情况设计的，它具有追踪功能，可以自动探测出 TX 发射过来的数据率，并同时快速地调整 RX 本地的数据率，尽量减小两者之间的误差。这个系统可以承受的范围可以大至 15.6%，这是业界其它同类产品无法做到的。
- **MANCHESTER 系统** – 这个系统是有 COUNTER 系统变化出来的，基本特性是一样的，唯一的区别是，该系统是专门为了曼切斯特编解码而设计的，在 TX 数据率有突发变化的情况下，可以做特殊处理，能够正确识别突变的信号部分。

4.10 快速手动跳频

手动跳频的意思是，基于使用 RRPDK 配置得到的基础频点，例如 433.92MHz，在应用过程当中，用 MCU 通过简单地设置 1 到 2 个寄存器，就可以快速地切换到另一个频点。在多信道的应用中，简化了用户不停切换新的频点的操作。

$$\text{FREQ} = \text{基础频点} + 2.5 \text{ kHz} \times \text{FH_OFFSET} < 7:0 > \times \text{FH_CHANNEL} < 7:0 >$$

一般来说，用户可以先在上电初始化配置的阶段，将 FH_OFFSET<7:0>设置好，然后在应用中通过不停地改动

FH_CHANNEL<7:0>来切换频道就可以。

当用户在接收模式下使用快速手动跳频的时候，在某些特定的频点，AFC 的参数需要做一些特殊处理，详情请参考《AN197-CMT2300A-CMT2119B-CMT2219B 快速手动跳频》和《CMT2300A-CMT2219B 跳频计算表》。

4.11 收发器控制接口及工作模式

4.11.1 收发器 SPI 接口时序

CMT2380F32 的射频系统是通过 4-线的 SPI 口（FCSB、CSB、SDA、SCLK）与控制器部分进行通信的。低有效的 CSB 是用于访问寄存器的片选信号。低有效的 FCSB 是用于访问 FIFO 的片选信号。两者不能同时设为低。SCLK 是串口时钟，最快速度可以到 5MHz。无论对于芯片本身，还是外部的 MCU，都是在 SCLK 的下降沿送出数据，在上升沿采集数据。SDIO 是一个双向的脚，用于输入和输出数据。地址和数据部分都是从 MSB 开始传送。

当访问寄存器的时候，CSB 要拉低。然后首先发送一个 R/W 位，后面跟着 7 位的寄存器地址。控制器在拉低 CSB 之后，必须等待至少半个 SCLK 周期，才能开始发送 R/W 位。在控制器发送出最后一个 SCLK 的下降沿之后，必须等待至少半个 SCLK 周期，再把 CSB 拉高。

需要注意的是，对于读寄存器操作，控制器和收发器都会在地 址 0 和数据 7 之间产生切换 IO（SDA）口的行为。此时 SDA 会将 IO 口从输入切换到输出，控制器会将对应的 IO 口从输出切换到输入。请注意中间虚线的位置，这时强烈建议控制器在送出 SCLK 的下降沿前，先将 IO 口切换为输入；收发器在看到下降沿之后，才会将 IO 切换为输出。这就避免了两 者同时将 SDA 设为输出导致电气冲突的情况。

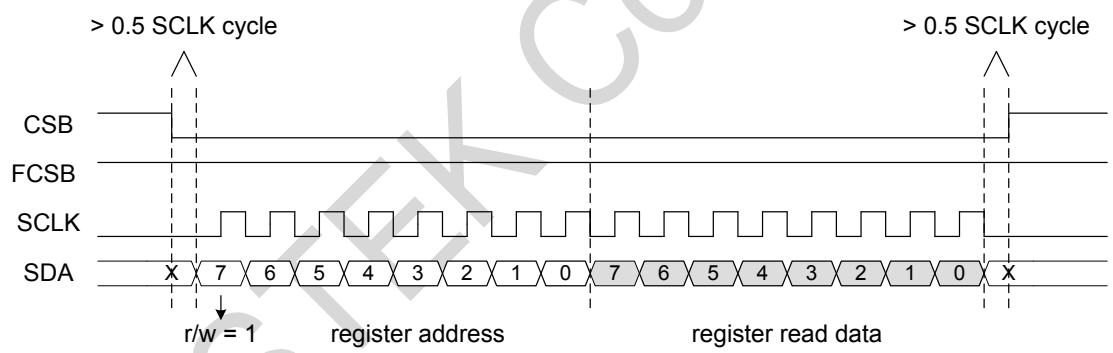


图 4-5. 收发器 SPI 读寄存器时序

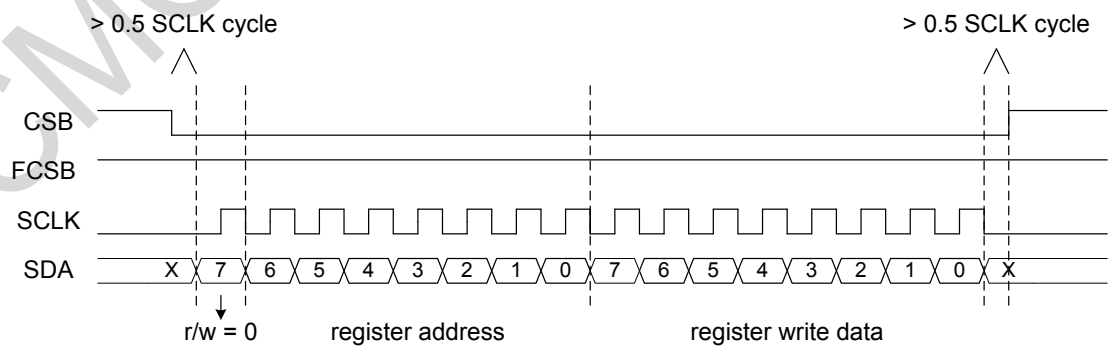


图 4-6. 收发器 SPI 写寄存器时序

4.11.2 收发器 FIFO 接口时序

收发器默认提供两个独立的 32-byte 的 FIFO，分别给 RX 和 TX 使用，两者互不相干。RX FIFO 用来在 RX 模式中存储接收数据，TX FIFO 用于 TX 模式中存储即将发射的数据。用户也可以将 FIFO_MERGE_EN 设成 1，那么两个 FIFO 就合成一个 64-byte 的 FIFO，在 TX 和 RX 下都可以使用，通过配置 FIFO_RX_TX_SEL 来指示目前是用作 TX 还是 RX。如果没有使用合并，当 32 字节 RX FIFO 被填入时，用户可以同时为下一次发射填入 32 字节的 TX FIFO，以节省系统操作时间。

FIFO 可以通过 SPI 接口访问。用户可以通过设置 FIFO_CLR_TX/ FIFO_CLR_RX 位来清空 FIFO。并且，用户可以通过设置 FIFO_RESTORE 来重复发射之前填入的数据，无需重新填入数据

需要访问 FIFO 的时候，首先要将配置一些寄存器，来设置好 FIFO 的读/写模式，以及其它一些工作模式，这将会在《AN143-CMT2300A FIFO 和包格式使用指南》介绍，这里给出的是读写的时序图。需要注意的是 FCSB 的控制和访问寄存器时对 CSB 的控制略有差异。开始访问的时候，FCSB 要先拉低 1 个时钟周期后，再送出 SCLK 的上升沿。在送出最后一个 SCLK 的下降沿后，要过至少 2us 再将 FCSB 拉高。两次连续的读写操作之间，FCSB 必须拉高至少 4us。在进行写 FIFO 时，第一个 bit 的数据必须在第一个 SCLK 的上升沿送出前 0.5 个时钟周期准备好。

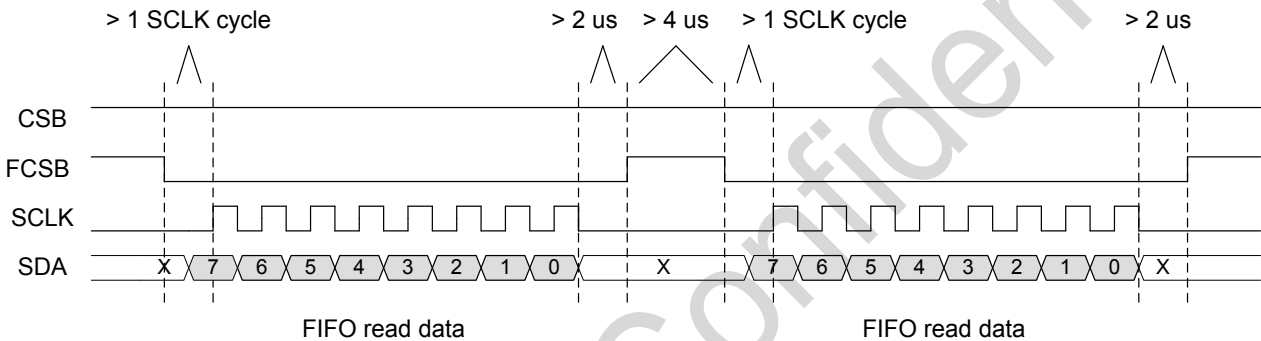


图 4-7. SPI 读取 FIFO 时序

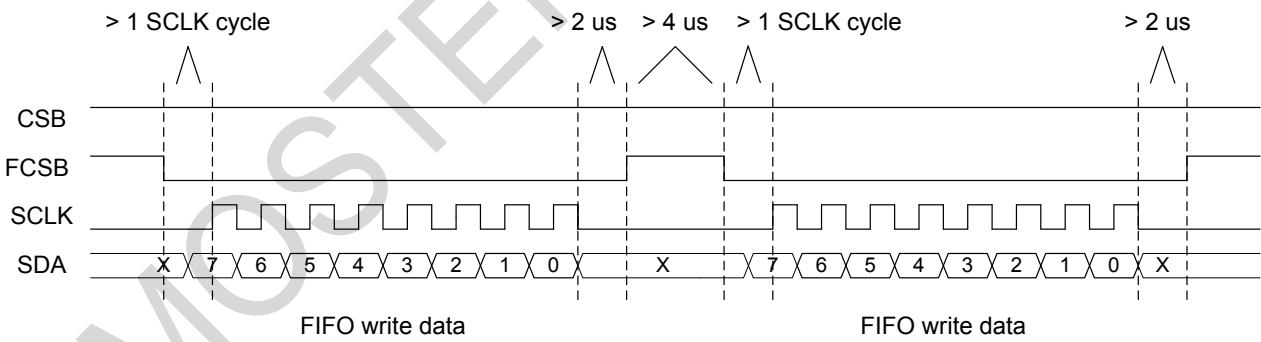


图 4-8. SPI 写入 FIFO 时序

收发器提供了丰富的与 FIFO 相关的中断源，作为芯片高效的运作的辅助手段，其中 Rx 和 Tx 相关的 FIFO 中断时序如下图所示。

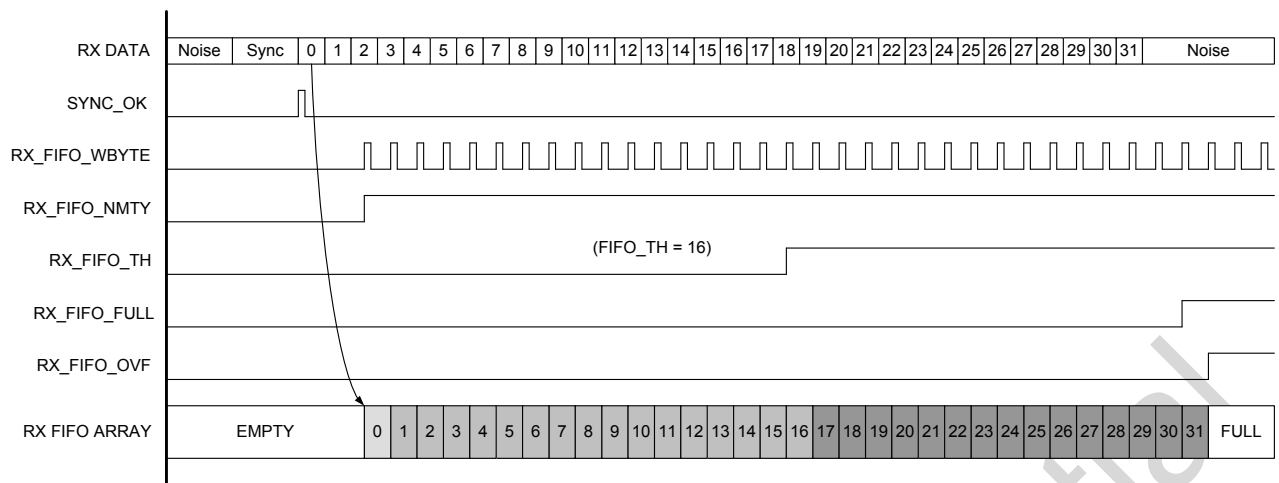


图 4-9. 收发器 RX FIFO 中断时序示意图

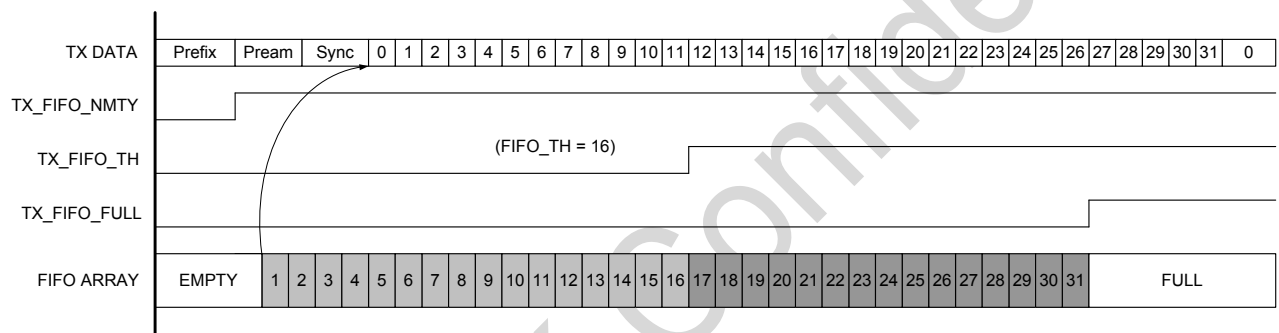


图 4-10. 收发器 TX FIFO 中断时序示意图

4.11.3 收发器工作状态、时序及功耗

● 启动时序

收发器在 RF-VDD 上电后，通常需要等待大概 1ms 的时间，POR 才会释放。POR 释放之后，晶体也会启动，启动时间默认为 N ms，根据晶体本身特性而定；启动后需要等待晶体稳定系统才能开始工作，默认设置的稳定时间是 2.48ms，这个时间在后面可以通过写入 XTAL_STB_TIME <2:0>进行修改。在晶体稳定之前，芯片都会停留在 IDLE 状态。在晶体的稳定之后，芯片就会离开 IDLE，开始做各个模块的校正。芯片完成校正后就会停留在 SLEEP，等待用户进行初始化配置。在任何时候，只要进行复位，芯片就会回到 IDLE 并重新进行一次上电流程。

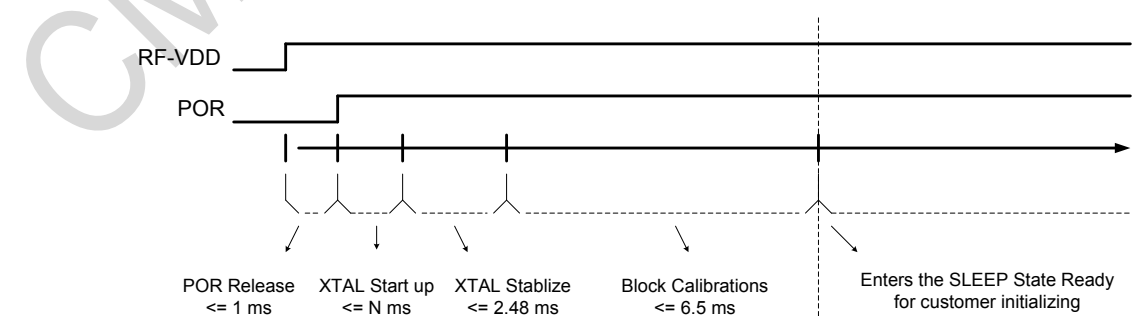


图 4-11. 上电时序

当校准完成后芯片进入 SLEEP 模式，从这时开始，控制器可以通过设置寄存器 CHIP_MODE_SWT<7:0>将芯片切换至不同

的运行状态。

● 收发器工作状态

收发器一共有 7 种工作状态：IDLE，SLEEP，STBY，RFS，RX，TFS 和 TX，如下表所列：

表 4-1. 收发器状态和模块开启表

状态	二进制码	切换命令	开启模块	可选择开启模块
IDLE	0000	soft_rst	SPI, POR	无
SLEEP	0001	go_sleep	SPI, POR, FIFO	LFOSC, Sleep Timer
STBY	0010	go_stby	SPI, POR, XTAL, FIFO	CLKO
RFS	0011	go_rfs	SPI, POR, XTAL, PLL, FIFO	CLKO
TFS	0100	go_tfs	SPI, POR, XTAL, PLL, FIFO	CLKO
RX	0101	go_rx	SPI, POR, XTAL, PLL, LNA+MIXER+IF, FIFO	CLKO, RX Timer
TX	0110	go_tx	SPI, POR, XTAL, PLL, PA, FIFO	CLKO

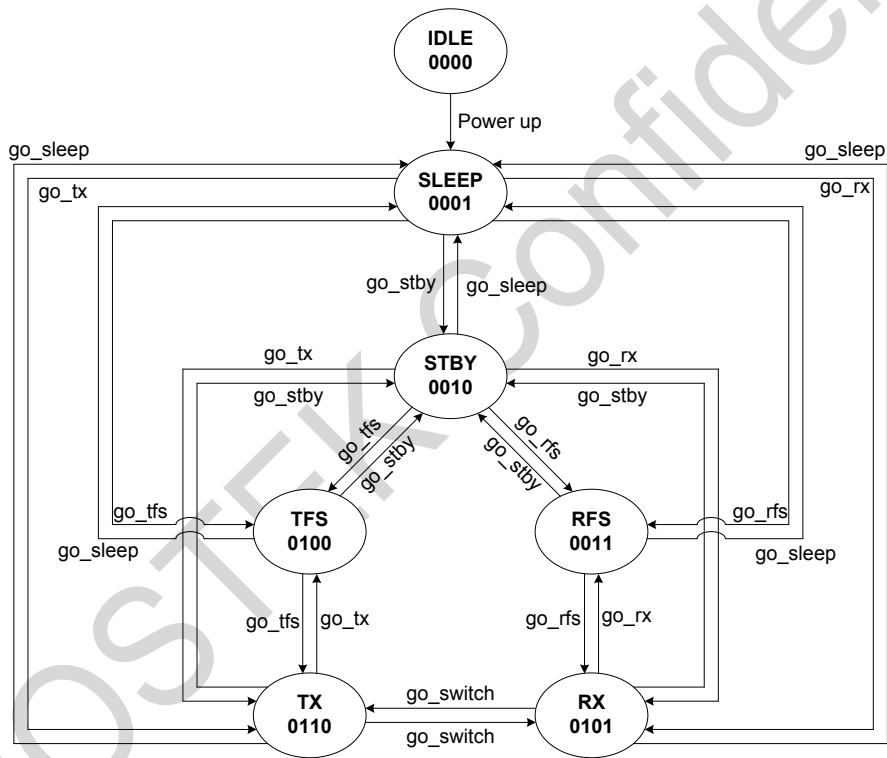


图 4-12. 状态切换图

● SLEEP 状态

在 SLEEP 下芯片的功耗是最低的，几乎所有的模块都关闭了。SPI 是开启的，配置区和控制区 1 的寄存器可以被访问，FIFO 之前被填入的内容，也会保持不变，但是 FIFO 不能被操作。如果用户打开了定时唤醒的功能，那么 LFOSC 和睡眠计数器就会开启并工作。从 IDLE 切换到 SLEEP 所需要的时间就是上面介绍的上电流程时间。从其余状态切换到 SLEEP 都会立即完成。

● STBY 状态

在 STBY 下，晶体开启了，数字电路的 LDO 也会开启，电流会稍微增加，FIFO 可以被操作。用户可以选择是否输出 CLK0（系统时钟）到 GPIO_n 引脚上。由于晶体以及开启，所以相比起 SLEEP，从 STBY 切换到发射或者接收所需要的时间都会比较短。从 SLEEP 切换到 STBY 需要等待晶体开启和稳定的时间后才能完成。从其他状态切换到 STBY 会立即完成。

● RFS 状态

RFS 是切换到 RX 之前的一个过渡状态，除了接收机的 RF 模块是关闭之外，其它模块都开启了，电流会比 STBY 大。由于在 RFS 的时候，PLL 已经锁定在 RX 的频点了，所以不能切换到 TX。从 STBY 切换到 RFS 大概需要 350us 的 PLL 校正和稳定时间，从 SLEEP 切换到 RFS 就需要加上晶体启动和稳定的时间，从其它状态切换到 RFS 会立即完成。

● TFS 状态

TFS 是切换到 TX 之前的一个过渡状态，除了发射机的 RF 模块是关闭之外，其它模块都开启了，电流会比 STBY 大。由于在 TFS 的时候，PLL 已经锁定在 TX 的频点了，所以不能切换到 RX。从 STBY 切换到 TFS 大概需要 350us 的 PLL 校正和稳定时间，从 SLEEP 切换到 TFS 就需要加上晶体启动和稳定的时间，从其它状态切换到 TFS 会立即完成。

● RX 状态

在 RX 所有关于接收机的模块都会打开。从 RFS 切换到 RX 只需要 20us。从 STBY 切换到 RX 需要加上 350us 的 PLL 校正和稳定时间。从 SLEEP 切换到 RX 需要加上晶体启动和稳定的时间。在 TX 可以通过发送 go_switch 命令来快速切换到 RX，无论 TX 和 RX 设置的频点是否相同，都需要等待 350us 的 PLL 重新校正和稳定时间才能切换成功。

● TX 状态

在 TX 所有关于发射机的模块都会打开。从 TFS 切换到 TX 只需要 20us。从 STBY 切换到 TX 需要加上 350us 的 PLL 校正和稳定时间。从 SLEEP 切换到 TX 需要加上晶体启动和稳定的时间。在 RX 可以通过发送 go_switch 命令来快速切换到 TX，无论 RX 和 TX 设置的频点是否相同，都需要等待 350us 的 PLL 重新校正和稳定时间才能切换成功。

4.11.4 收发器 GPIO 功能和中断映射

收发器有 3 个 GPIO，分别为 GPIO1、GPIO2、GPIO3，每个 GPIO 都可以配置成不同的输入或者输出功能。收发器另外还有 2 个中断口，可以配置到不同的 GPIO 做映射输出。

表 4-2. 收发器 GPIO 功能

管脚号	名字	I/O	功能
48	GPIO1	IO	可配置为: DOUT/DIN, INT1, INT2, DCLK (TX/RX), RF_SWT
47	GPIO2	IO	可配置为: INT1, INT2, DOUT/DIN, DCLK (TX/RX), RF_SWT
9	GPIO3	IO	可配置为: CLKO, DOUT/DIN, INT2, DCLK (TX/RX)

下面给出中断映射表，INT1 和 INT2 的映射是一样的，下面以 INT1 为例说明

表 4-3. 收发器中断映射表

名称	INT1_SEL	描述	清除方式
RX_ACTIVE	00000	指示准备进入 RX 和已经进入 RX 的中断，在 PLL 校正和 RX 状态下为 1，其余时候为 0。	Auto
TX_ACTIVE	00001	指示准备进入 TX 和已经进入 TX 的中断，在 PLL 校正和 TX 状态下为 1，其余时候为 0。	Auto
RSSI_VLD	00010	指示 RSSI 是否有效的中断	Auto
PREAM_OK	00011	指示成功收到 Preamble 的中断	by MCU
SYNC_OK	00100	指示成功收到 Sync Word 的中断	by MCU

名称	INT1_SEL	描述	清除方式
NODE_OK	00101	指示成功收到 Node ID 的中断	by MCU
CRC_OK	00110	指示成功收到并通过 CRC 校验的中断	by MCU
PKT_OK	00111	指示完整收到一个数据包的中断	by MCU
SL_TMO	01000	指示 SLEEP 计数器超时的中断	by MCU
RX_TMO	01001	指示 RX 计数器超时的中断	by MCU
TX_DONE	01010	指示 TX 完成的中断	by MCU
RX_FIFO_NMTY	01011	指示 RX FIFO 非空的中断	Auto
RX_FIFO_TH	01100	指示 RX FIFO 未读内容超过 FIFO TH 的中断	Auto
RX_FIFO_FULL	01101	指示 RX FIFO 填满的中断	Auto
RX_FIFO_WBYTE	01110	指示 RX FIFO 每写入一个 BYTE 的中断，是脉冲	Auto
RX_FIFO_OVF	01111	指示 RX FIFO 溢出的中断	Auto
TX_FIFO_NMTY	10000	指示 TX FIFO 非空的中断	Auto
TX_FIFO_TH	10001	指示 TX FIFO 未读内容超过 FIFO TH 的中断	Auto
TX_FIFO_FULL	10010	指示 TX FIFO 满的中断	Auto
STATE_IS_STBY	10011	指示当前状态是 STBY 的中断	Auto
STATE_IS_FS	10100	指示当前状态是 RFS 或 TFS 的中断	Auto
STATE_IS_RX	10101	指示当前状态是 RX 的中断	Auto
STATE_IS_TX	10110	指示当前状态是 TX 的中断	Auto
LBD	10111	指示低电压检测有效（VDD 低于设置的 TH）的中断	Auto
TRX_ACTIVE	11000	指示准备进入 RX 或者 RX 和已经进入 RX 或者 TX 的中断，在 PLL 校正，RX 状态，或 TX 状态下为 1，其余时候为 0。	Auto
PKT_DONE	11001	指示当前的数据包已经接收完成，会有下面 4 种情况： 1. 完整地接收到整个数据包 2. 曼切斯特解码错误，解码电路自动重启 3. NODE ID 接收错误，解码电路自动重启 4. 发现信号冲突，解码电路不自动重启，等待 MCU 处理	by MCU

中断默认是 1 有效，但是可以通过将 INT_POLAR 这个寄存器比特设置成 1，使所有中断都变成 0 有效。下面还是以 INT1 为例，画出了所有中断源的控制和选择图。对于控制和映射来说，INT1 和 INT2 也是一样的。

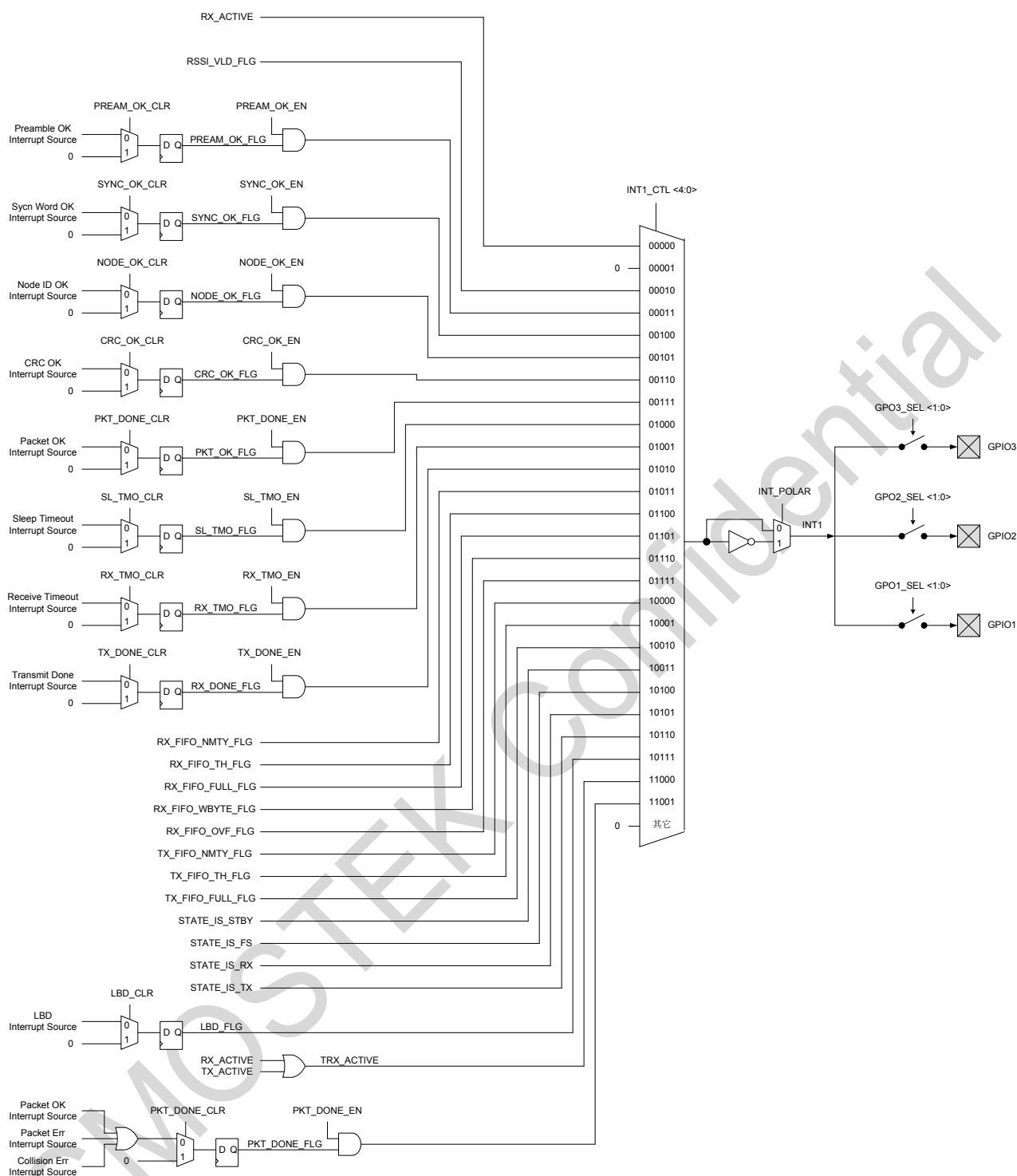


图 4-13. CMT2300A INT1 中断映射图

5 控制器功能介绍

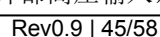
5.1 Cortex M0+内核功能描述

ARM® Cortex®-M0+ 处理器源于 Cortex-M0，包含了一颗 32 位 RISC 处理器，运算能力达到 0.95 Dhrystone MIPS/MHz。同时加入了多项全新设计，改进调试和追踪能力、减少每条指令循环（IPC）数量和改进 Flash 访问的两级流水线等，更纳入了节能降耗技术。Cortex-M0+ 处理器全面支持已整合 Keil & IAR 调试器。

Cortex-M0+ 包含了一个硬件调试电路，支持 2-pin 的 SWD 调试界面。

表 5-1. ARM Cortex-M0+特性

指令集	Thumb / Thumb-2
流水线	2 级流水线
性能效率	2.46 CoreMark / MHz
性能效率	0.95 DMIPS / MHz in Dhrystone
中断	32 个快速中断
中断优先级	可配置 4 级中断优先级
增强指令	单周期 32 位乘法器
调试	Serial-wire 调试端口，支持 4 个硬中断（break point）以及 2 个观察点（watch point）



www.cmostek.com

www.cmostek.com

www.cmostek.com

www.cmostek.com

ICP 功能。

5.2.2 片内数据存储器

根据客户选择不同的超低功耗模式，4K Bytes RAM 数据都会被保留。自带硬件奇偶校验位，万一数据被意外破坏，在数据被读取时，硬件电路会立刻产生中断，保证系统的可靠性。

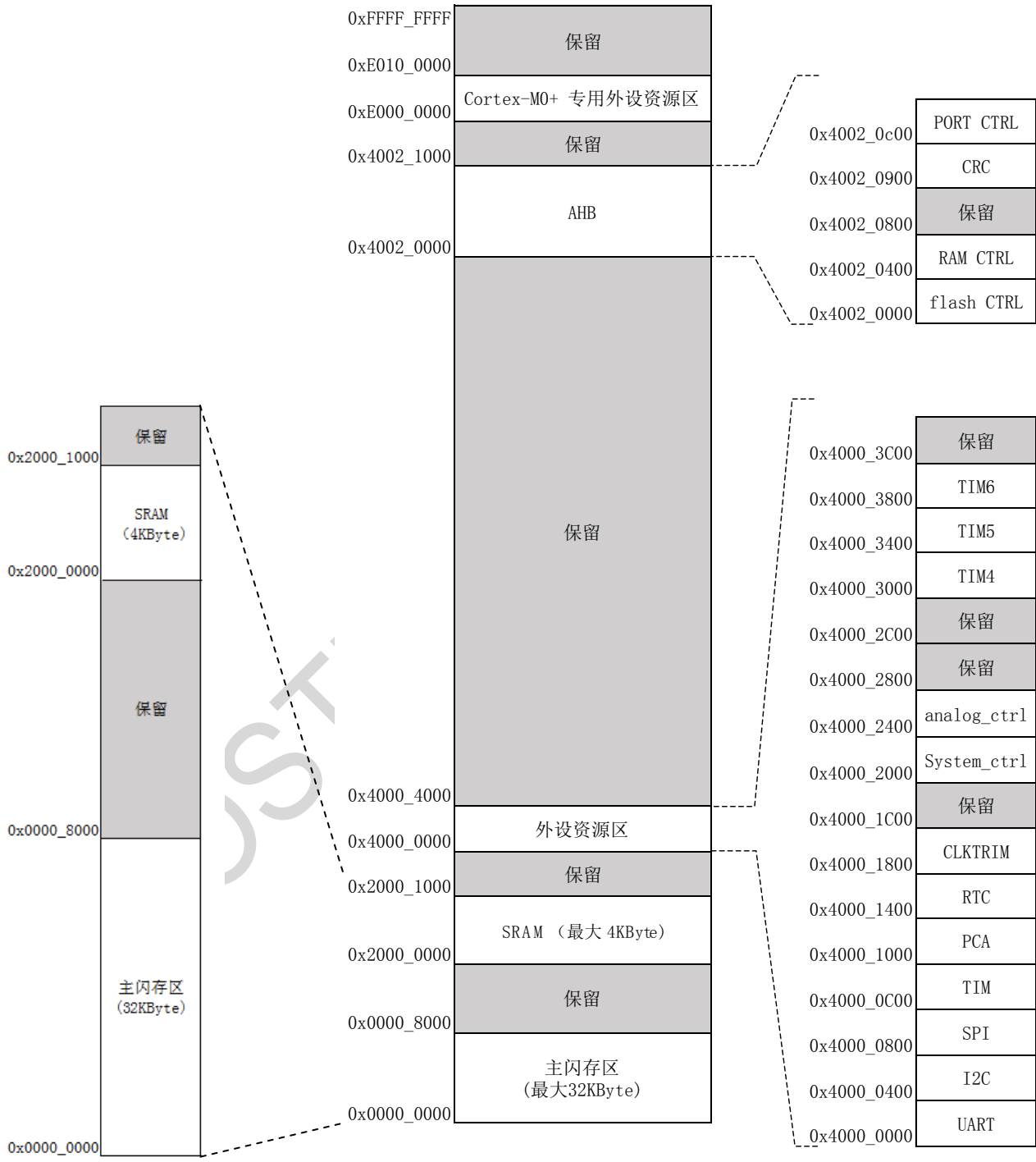


图 5-2. 存储区映射图

5.3 系统时钟

- 一个频率为 4M~24MHz 可配置的高精度内部时钟 RCH。在配置 16MHz 下，从低功耗模式到工作模式的唤醒时间为 3 μ S，全电压全温度范围内的频率偏差 $< \pm 2.5\%$ ，无需外接昂贵的高频晶体。
- 一个频率为 4M~32MHz 的外部晶振 XTH。
- 一个频率为 32.768KHz 的外部晶振 XTL，主要提供 RTC 实时时钟。
- 一个频率为 32.768/38.4KHz 的内部时钟 RCL。

5.4 工作模式

- 1) 运行模式 Active: CPU 运行，周边功能模块运行。
- 2) 休眠模式 Sleep: CPU 停止运行，周边功能模块运行。
- 3) 深度休眠模式 Deep sleep: CPU 停止运行，高速时钟停止运行，低功耗功能模块运行。

5.5 硬件实时时钟 RTC

RTC (Real Time Counter) 是一个支持 BCD 数据的寄存器，采用 32,768Hz 晶振作为其时钟，能实现万年历功能，中断周期可配置为年/月/日/小时/分钟/秒。24/12 小时时间模式，硬件自动修正闰年。具有精确度补偿功能，最高精度为 0.96ppm。可使用内部温度传感器或外部温度传感器进行精确度补偿，可用软件+1/-1 调整年/月/日/小时/分钟/秒，最小可调精度为 1 秒。

用于指示时间和日期的 RTC 日历记录器在 MCU 受外部因素影响而复位时不会清除保留值，是需要永久高精度实时时钟的测量设备仪表的最佳选择。

5.6 通用 IO 端口

最多可提供 16 个 GPIO 端口，其中部分 GPIO 与模拟端口复用。每个端口由独立的控制寄存器位来控制。支持边沿触发中断和电平触发中断，可从各种超低功耗模式下把 MCU 唤醒到工作模式。支持 Push-Pull CMOS 推挽输出、Open-Drain 开漏输出。内置上拉电阻、下拉电阻，带有施密特触发器输入滤波功能。输出驱动能力可配置，最大支持 12mA 的电流驱动能力。16 个通用 IO 可支持外部异步中断。

5.7 中断控制器

Cortex-M0+处理器内置了嵌套向量中断控制器 (NVIC)，支持最多 32 个中断请求 (IRQ) 输入；有四个中断优先级，可处理复杂逻辑，能够进行实时控制和中断处理。

32 个中断入口向量地址，分别为：

表 5-2. 中断向量表

中断向量号	中断来源
[0]	GPIO_P0
[1]	GPIO_P1
[2]	GPIO_P2
[3]	GPIO_P3
[4]	-
[5]	-
[6]	UART0
[7]	UART1
[8]	UART2
[9]	-
[10]	SPI
[11]	-
[12]	I ² C
[13]	-
[14]	Timer0
[15]	Timer1
[16]	Timer2
[17]	LPTimer
[18]	Timer4
[19]	Timer5
[20]	Timer6
[21]	PCA
[22]	WDT
[23]	RTC
[24]	ADC
[25]	-
[26]	VC0
[27]	VC1
[28]	LVD
[29]	-
[30]	RAM FLASH fault
[31]	Clock trim

5.8 复位控制器

本产品具有 7 个复位信号来源，每个复位信号可以让 CPU 重新运行，绝大多数寄存器会被重新复位，程序计数器 PC 会复位指向 00000000。

表 5-3. 复位源表

	复位来源
[0]	上电掉电复位 POR BOR
[1]	外部 Reset Pin 复位
[2]	WDT 复位
[3]	PCA 复位
[4]	Cortex-M0+ LOCKUP 硬件复位
[5]	Cortex-M0+ SYSRESETREQ 软件复位
[6]	LVD 复位

5.9 定时器/计数器

表 5-4. 定时器功能表

功能类别	定时器	位宽	预除频	计数方向	PWM	捕获	互补输出
Base Timer	Timer0	16/32	1/2/4/8/16/ 32/64/256	上计数	无	无	无
	Timer1	16/32	1/2/4/8/16/ 32/64/256	上计数	无	无	无
	Timer2	16/32	1/2/4/8/16/ 32/64/256	上计数	无	无	无
LPTimer	LPTimer	16	无	上计数	无	无	无
PCA	PCA	16	2/4/8/16/32	上计数	5	5	无
Advanced Timer	Timer4	16	1/2/4/8/16/ 64/256/1024	上计数/ 下计数/ 上下计数	2	2	1
	Timer5	16	1/2/4/8/16/ 64/256/1024	上计数/ 下计数/ 上下计数	2	2	1
	Timer6	16	1/2/4/8/16/ 64/256/1024	上计数/ 下计数/ 上下计数	2	2	1

Base Timer 包含三个定时器 Timer0/1/2。Timer0/1/2 功能完全相同。Timer0/1/2 是同步定时/计数器，可以作为 16 位自动重装载功能的定时/计数器，也可以作为 32 位无重载功能的定时/计数器。Timer0/1/2 可以对外部脉冲进行计数或者实现系统定时。

LPTimer 是异步 16 位定时/计数器，在系统时钟关闭后仍然可以通过内部低速 RC 或者外部低速晶体振荡计时/计数。通过中断在低功耗模式下唤醒系统。

PCA（可编程计数器阵列 Programmable Counter Array）支持最多 5 个 16 位的捕获/比较模块。该定时/计数器可作为一个通用的时钟计数/事件计数器的捕获/比较功能。PCA 的每个模块都可以进行独立编程，以提供输入捕捉，输出比较或脉冲宽度调制。另外模块 4 有额外的看门狗定时器模式。

Advanced Timer 是一个包含三个定时器 Timer4/5/6。Timer4/5/6 功能相同的高性能计数器，可用于计数产生不同形式的时钟波形，1 个定时器可以产生互补的一对 PWM 或者独立的 2 路 PWM 输出，可以捕获外界输入进行脉冲宽度或周期测量。

Advanced Timer 基本的功能及特性如表所示：

表 5-5. 高级定时器功能表

波形模式	锯齿波、三角波
基本功能	递加、递减计数方向
	软件同步
	硬件同步
	缓存功能
	正交编码计数
	通用 PWM 输出
	保护机制
	AOS 关联动作
中断类型	计数比较匹配中断
	计数周期匹配中断
	死区时间错误中断
	短路监测中断

5.10 看门狗 WDT

WDT（Watch Dog Timer）是一个可配置的 20 位定时器，在 MCU 异常的情况下提供复位；内建 10k 低速时钟输入作为计数器时钟。调试模式下，可选择暂停或继续运行；只有写入特定序列才能重启 WDT。

5.11 通用异步收发器 UART0~UART1, LPUART

- 2 路通用异步收发器（Universal Asynchronous Receiver/Transmitter）
- 1 路低功耗模式下可以工作的异步收发器（Low Power Universal Asynchronous Receiver/Transmitter）

5.12 同步串行接口 SPI

1 路同步串行接口（Serial Peripheral Interface），支持主从模式。

5.13 I2C 总线

1 路 I2C (Inter-Integrated Circuit)，支持主从模式。采用串行同步时钟，可实现设备之间以不同的速率传输数据，串行 8 位双向数据传输最大速度可达 1Mbps。

5.14 蜂鸣器 Buzzer

3 个与定时器 Base Timer 与 1 个 LPTimer 功能复用输出为 Buzzer 提供可编程驱动频率。该蜂鸣器端口可提供 16mA 的 sink 电流，互补输出，不需要额外的三极管。

5.15 时钟校准电路

内建时钟校准电路，可以通过外部精准的晶振时钟校准内部 RC 时钟，亦可使用内部 RC 时钟去检验外部晶振时钟是否工作正常。

5.16 唯一 ID 号

每颗芯片出厂前具备唯一的 16 Byte 设备标识号，包括 wafer lot 信息，以及芯片坐标信息等。ID 地址 0X0010_0E70-0X0010_0E7F

5.17 CRC16 硬件循环冗余校验码

符合 ISO/IEC13239 中给出的多项式 $F(x) = X^{16} + X^{12} + X^5 + 1$ 。

5.18 12 Bit SARADC

单调不失码的 12 位逐次逼近型模数转换器，在 24M ADC 时钟下工作时，采样率达到 1Msps。参考电压可选择片内精准电压 (1.5v 或 2.5v) 或从外部输入或电源电压。12 个输入通道，包括 9 路外部引脚输入、1 路内部温度传感器电压、1 路 1/3 电源电压、1 路内建 BGR 1.2V 电压。内建可配置的输入信号放大器以检测弱信号。

5.19 电压比较器 VC

芯片管脚电压监测/比较电路。8 个可配置的正/负外部输入通道；5 个内部输入通道，包括 1 路内部温度传感器电压、1 路内建 BGR 2.5V 参考电压、1 路内建 BGR 1.2V 电压、1 路 64 阶电阻分压。VC 输出可供定时器 Timer0/1/2, LPTimer, Advanced Timer 与可编程计数阵列 PCA 捕获、门控、外部计数时钟使用。可根据上升/下降边沿产生异步中断，从低功耗模式下唤醒 MCU。可配置的软件防抖功能。

5.20 低电压检测器 LVD

对芯片电源电压或芯片引脚电压进行检测。16 档电压监测值（1.8v ~ 3.3v）。可根据上升/下降边沿产生异步中断或复位。具有硬件迟滞电路和可配置的软件防抖功能。

5.21 嵌入式调试系统

嵌入式调试解决方案，提供全功能的实时调试器，配合标准成熟的 Keil/IAR 等调试开发软件。支持 4 个硬断点以及多个软断点。

5.22 高安全性

加密型嵌入式调试解决方案，提供全功能的实时调试器。

关于 CMT2380F32 微控制器详细使用指南，请参阅 AN220 《CMT2380F32 用户手册（微控制器部分）》。

6 订购信息

表 6-1. CMT2380F32 订购信息

型号	描述	封装	包装选项	运行条件	最小起订量
CMT2380F32-EQR ^[1]	CMT2380F32, 低功耗 Sub-1GHz 射频收发 SoC	QFN40 (5x5)	编带盘装	1.8 to 3.6V, -40 to 85℃	3,000
备注: [1]. “E” 代表扩展型工业产品等级, 其支持的温度范围是从-40 到+85 ℃。 “Q” 代表 QFN40 的封装类型。 “R” 代表编带及盘装类型, 最小起订量 (MOQ) 是 3,000 片。					

如需了解更多产品及产品线信息, 请访问 www.cmostek.com。
有关采购或价格需求, 请联系 sales@cmostek.com 或者当地销售代表。

7 封装外形

CMT2380F32 的封装信息如下图及下表所示。

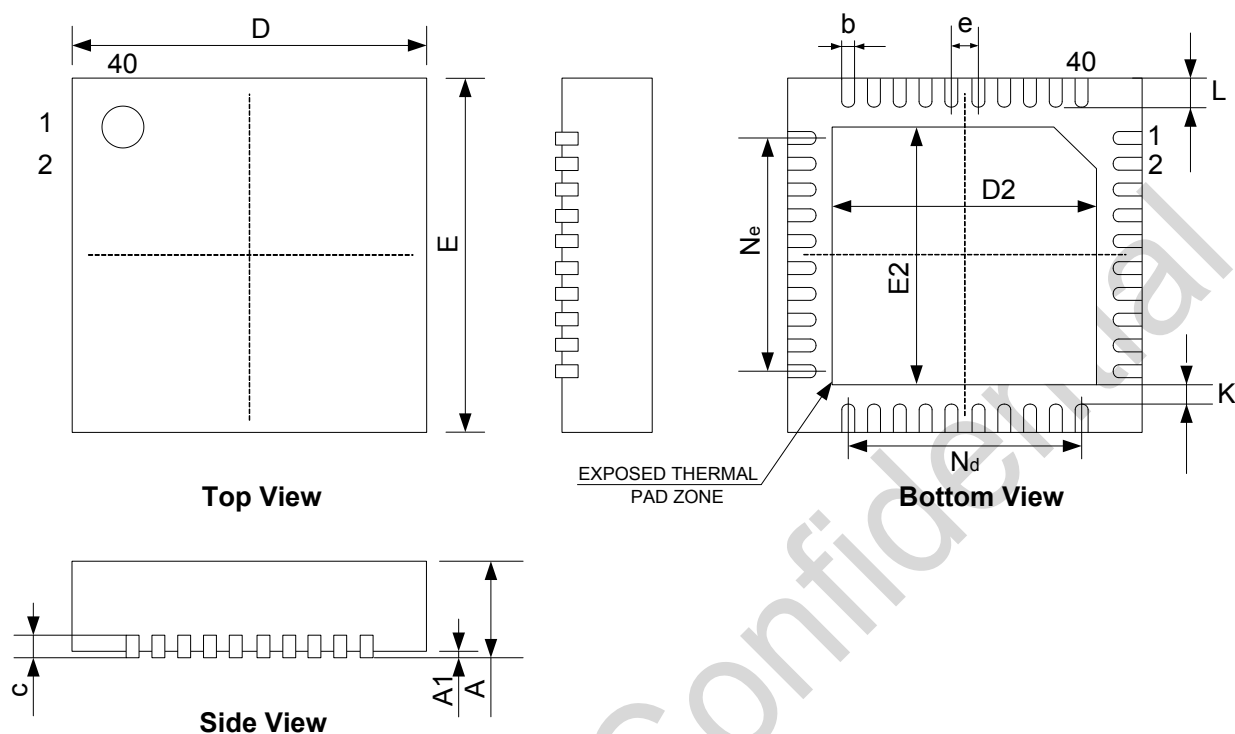


图 7-1. QFN40 5x5 封装

表 7-1. QFN40 5x5 封装尺寸

符号	尺寸 (毫米 mm)		
	最小值	典型值	最大值
A	0.70	0.75	0.80
A1	0	0.02	0.05
b	0.15	0.20	0.25
b1	0.14REF		
C	0.18	0.20	0.25
D	4.90	5.00	5.10
D2	3.60	3.70	3.80
e	0.40 BSC		
Ne	3.60 BSC		
Nd	3.60 BSC		
E	4.90	5.00	5.10
E2	3.60	3.70	3.80
L	0.35	0.40	0.45
L1	0.10REF		
K	0.20	-	-
h	0.30	0.35	0.40

8 丝印信息

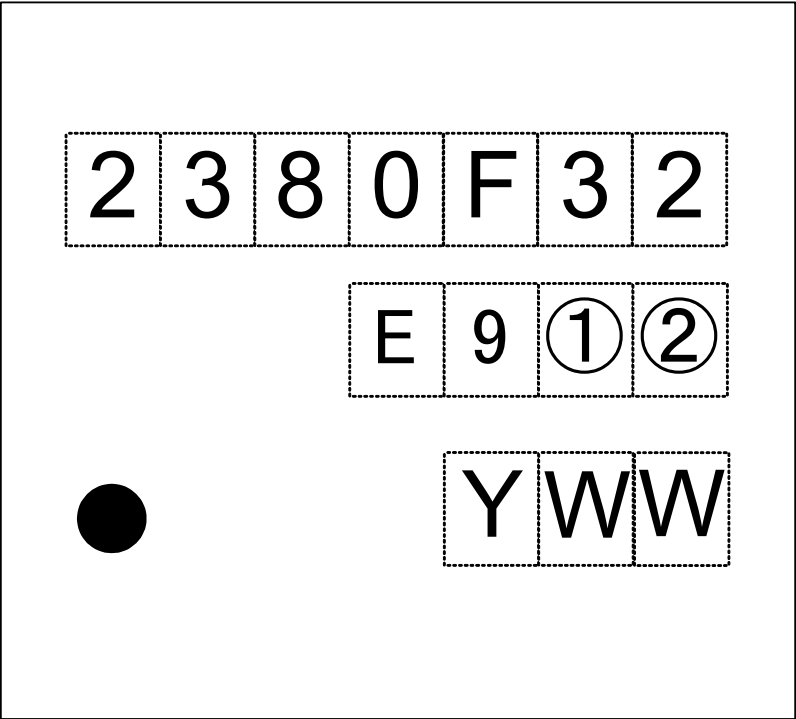


图 8-1. CMT2380F32 顶部丝印

表 8-2. CMT2380F32 顶部丝印说明

丝印方式	激光
管脚 1 标记	圆圈直径 = 0.3 mm
字体尺寸	0.5 mm, 右对齐
第一行丝印	2380F32, 代表型号 CMT2380F32
第二行丝印	E9①②内部跟踪编码
第三行丝印	日期代码，由封装厂分配，Y 表示年的最后一位数，WW 表示工作周。

9 关联文档

表 9-1. 其它关联应用文档

序号	名称	描述
AN141	CMT2300A 原理图与 PCB 版图指南	CMT2380F32 射频匹配设计指引
AN142	CMT2300A 快速上手指南	CMT2380F32 射频快速入门
AN143	CMT2300A FIFO 和包格式使用指南	CMT2380F32 射频收发报文使用指南
AN144	CMT2300A RSSI 使用指南	CMT2380F32 射频 Rssi 使用指南
AN146	CMT2300A 低功耗模式使用指南	CMT2380F32 射频低功耗设计指引
AN147	CMT2300A 特色功能使用指南	CMT2380F32 射频特色功能说明
AN149	CMT2300A 射频参数配置指南	CMT2380F32 射频各频点匹配参数说明
AN150	CMT2300A 低电压发射功率补偿	CMT2380F32 射频低压发射功率补偿说明
AN197	CMT2300A-CMT2119B-CMT2219B 快速手动跳频	CMT2380F32 快速手动跳频说明
AN198	CMT2300A-CMT2119B-CMT2219B 状态切换注意事项	CMT2380F32 射频状态切换注意事项
AN199	CMT2300A-CMT2119B-CMT2219B 射频频率计算指南	CMT2380F32 射频频率计算说明
AN220	CMT2380F32 用户手册（微控制器部分）	CMT2380F32 的控制器详细使用说明

10 文档修订

表 10-1. 文档修订记录

版本号	章节	修改记录	日期
0.8	All	初始版本	2018-04-22
0.9	7	封装图更换	2018-05-09

CMOSTEK Confidential

11 联系方式

无锡泽太微电子有限公司深圳分公司

中国广东省深圳市南山区前海路鸿海大厦 203 室

邮编: 518000

电话: +86 - 755 - 83235017

传真: +86 - 755 - 82761326

销售: sales@cmostek.com

技术支持: support@cmostek.com

网址: www.cmostek.com

Copyright. CMOSTEK Microelectronics Co., Ltd. All rights are reserved.

The information furnished by CMOSTEK is believed to be accurate and reliable. However, no responsibility is assumed for inaccuracies and specifications within this document are subject to change without notice. The material contained herein is the exclusive property of CMOSTEK and shall not be distributed, reproduced, or disclosed in whole or in part without prior written permission of CMOSTEK. CMOSTEK products are not authorized for use as critical components in life support devices or systems without express written approval of CMOSTEK. The CMOSTEK logo is a registered trademark of CMOSTEK Microelectronics Co., Ltd. All other names are the property of their respective owners.