

CMT2180D 用户指南

概要

CMT2180D 是一款低功耗 OTP 型 OOK 无线发射单片机。它能覆盖 314~480MHz 的无线通信频段，且内嵌一个 RISC、支持双时钟架构的 MCU。它属于 CMOSTEK NextGenRFTM 系列的产品，该系列产品包含了发射机、接收机、收发一体机和 SoC 等短距离无线通信芯片。

本应用文档为使用 CMT2180D 进行产品开发的用户提供基本的使用方法和相关寄存器的介绍，以使用户在使用的过程中方便的查阅各个寄存器的说明及用法。

本文档涵盖的产品型号如下表所示。

表 1.本文档涵盖的产品型号

产品型号	工作频率	调制方式	发射功率	发射电流	配置方式	封装
CMT2180D	314~480MHz	OOK	+13dBm	17.5mA	免配置	SOP16

注意：

发射功率和发射电流测试条件为 433.92MHz，CW 模式（即一直处于发射载波模式）；如按 Duty 50%的发射模式，发射电流约为 8.5mA。

目录

1	芯片架构介绍	4
1.1	总体工作原理	4
1.2	IO 管脚说明	4
2	RF 控制机制	6
2.1	工作模式	6
2.2	工作频率	6
3	中央处理器	7
3.1	指令集	7
3.2	程序存储器	8
3.3	数据存储器	8
3.4	堆栈	10
3.5	烧录配置选项	10
3.6	系统控制寄存器	12
3.6.1	间接寻址寄存器	12
3.6.2	数据指针寄存器	12
3.6.3	程序指针计数器	13
3.6.4	状态寄存器	13
4	系统时钟	15
4.1	外接晶体振荡器	15
4.2	内置高频 RC 振荡器	15
4.3	内置低频 RC 振荡器	15
4.4	工作模式	15
4.5	休眠模式	16
5	复位	17
5.1	复位条件	17
5.2	上电复位	18
5.3	外部复位	18
5.4	低电压复位	18
5.5	看门狗复位	18
6	通用 IO 端口	19
6.1	IO 工作模式	19
6.1.1	P0 端口相关寄存器	19

6.1.2	P1 端口相关寄存器	20
6.2	上拉、下拉电阻和开漏控制	20
7	定时器	22
7.1	定时器 T0	22
7.2	定时器 0 相关寄存器	23
7.2.1	T0CR 寄存器	23
7.2.2	TM0CR 寄存器	24
7.2.3	T0CNT 寄存器	24
7.3	定时器 1	24
7.4	定时器 1 相关寄存器	26
7.4.1	T1CR 寄存器	26
7.4.2	PWMCR 寄存器	27
7.4.3	T1CNT 寄存器	27
7.4.4	T1LOAD 寄存器	28
7.4.5	T1DATn 寄存器	28
7.5	WDT 定时器	29
8	中断	31
8.1	外中断	31
8.2	定时器中断	31
8.3	键盘中断	31
8.4	中断相关寄存器	32
8.4.1	INTECON 寄存器	32
8.4.2	INTFLAG 寄存器	32
8.4.3	KBIM 寄存器	33
9	文档变更记录	34
10	联系方式	35

1 芯片架构介绍

1.1 总体工作原理

CMT2180D 是数模一体化发射单片机，它们采用晶体振荡器提供 PLL 的参考频率和数字时钟，支持数据率从 1Kbps 到 20Kbps 的 OOK 调制发射，可以实现各种低功耗发射应用场合。

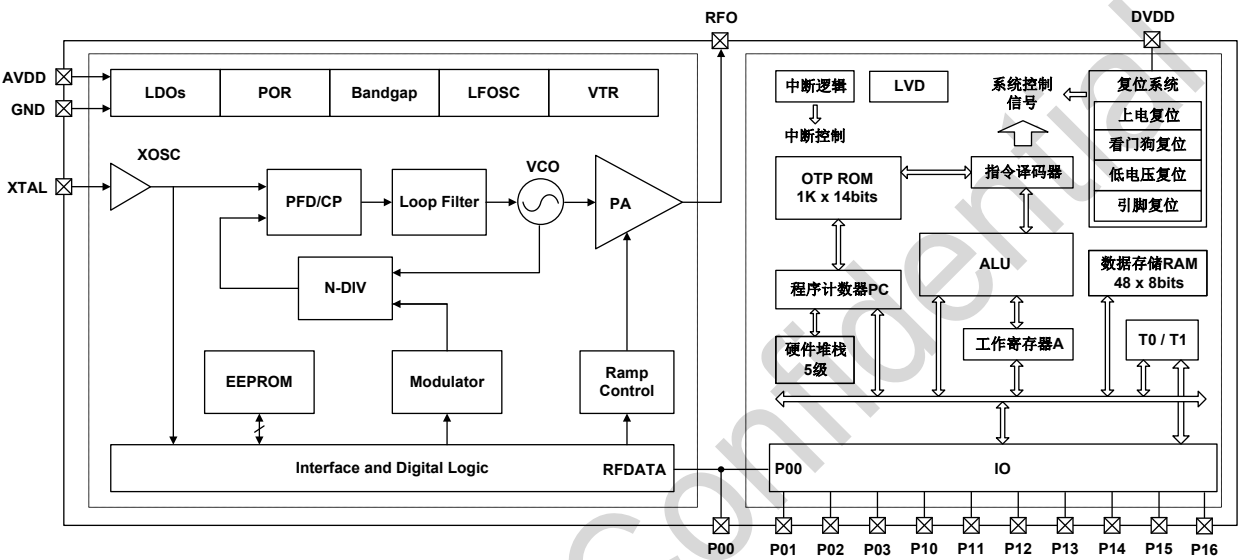


图 1-1. CMT2180D 系统结构

芯片采用 PLL+PA 结构实现 1G 以下频率的无线发射功能。支持直通模式，数据通过 P00，内部直接去毛刺送到调制器，调制器控制 PLL 和 PA，按 OOK 调制进行发射出去。

1.2 IO 管脚说明

下面以 SOP16 的封装为例，说明 CMT2180D 的管脚分配和功能：

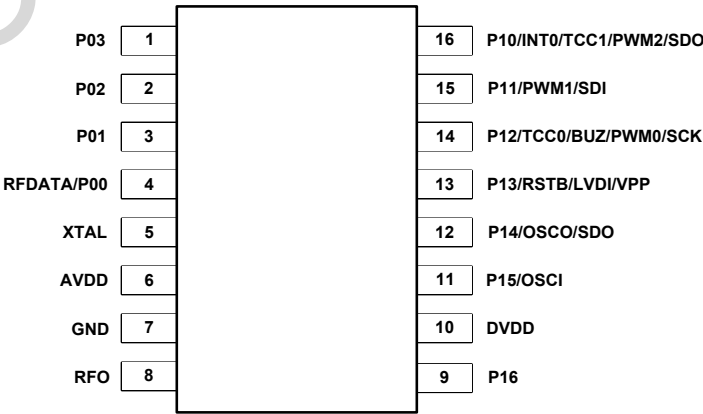


图 1-2. CMT2180D 管脚俯视图

表 1-1. 2180D 管脚描述

管脚号	名称	类型	I/O	功能说明	
1	P03	数字	IO	通用 IO, 支持下拉	
2	P02	数字	IO	通用 IO, 支持下拉	
3	P01	数字	IO	通用 IO, 支持下拉	
4	P00/RFDATA	数字	IO	P00	通用 IO, 支持下拉
				RFDATA	RF 发射数据脚
5	XTAL	模拟	I	RF 晶体振荡器输入	
6	AVDD	模拟	I	RF 供电电源正	
7	GND	数字	IO	芯片供电电源地	
8	RFO	模拟	O	RF 功能 PA 输出	
9	P16	数字	IO	IO, 支持上拉, 支持开漏输出	
10	DVDD	数字	I	芯片供电电源正	
11	P15/OSCI	数模	IO	P15	通用 IO, 支持上拉, 开漏输出
				OSCI	振荡器输入
12	P14/OSCO/SDO	数模	IO	P14	通用 IO, 支持上/下拉, 开漏输出
				OSCO	振荡器输出
				SDO	编程接口——数据输出
13	P13/RSTB/LVDI/VPP	数字	IO	P13	通用 IO, 支持上拉, 开漏输出
				RSTB	外部复位端口
				LVDI	外部低电压检测输入
				VPP	编程接口——高压输入
14	P12/TCC0/BUZ/PWM0/SCK	数字	IO	P12	通用 IO, 支持上/下拉, 开漏输出
				TCC0	T0 时钟输入
				BUZ	蜂鸣器输出
				PWM0	PWM0 输出
				SCK	编程接口——数据时钟
15	P11/PWM1/SDI	数字	IO	P11	通用 IO, 支持上/下拉, 开漏输出
				PWM1	PWM1 输出
				SDI	编程接口——数据输入
16	P10/INT0/TCC1/PWM2/SDO	数字	IO	P10	通用 IO, 支持上/下拉, 开漏输出
				INT0	外部中断输入
				TCC1	T1 时钟输入
				PWM2	PWM2 输出
				SDO	编程接口——数据输出

2 RF 控制机制

2.1 工作模式

CMT2180D 内置的 OOK 发射模块采用简易工作模式，即免配置模式，上电后通过 P00/RFDATA 上升沿触发发射模块，然后进入发射状态。在发射状态下，把 P00/RFDATA 信号调制发射出去。此模式也可以称为直通发射模式。

2.2 工作频率

在简易工作模式下，外围只需要搭配一个晶体振荡器，通过 P00/RFDATA 进行控制发射的数据，便可以实现在相应的发射频率的发送。该模式下，**倍频系数固定为 16.5**，即按下面计算公式：

$$F_{XTAL} = \frac{F_{RF}}{16.5}, 314 \text{ MHz} \leq F_{RF} \leq 480 \text{ MHz}$$

其中，FXTAL 为晶体频率，FRF 为工作目标频率，能实现频率范围是 314~480MHz。

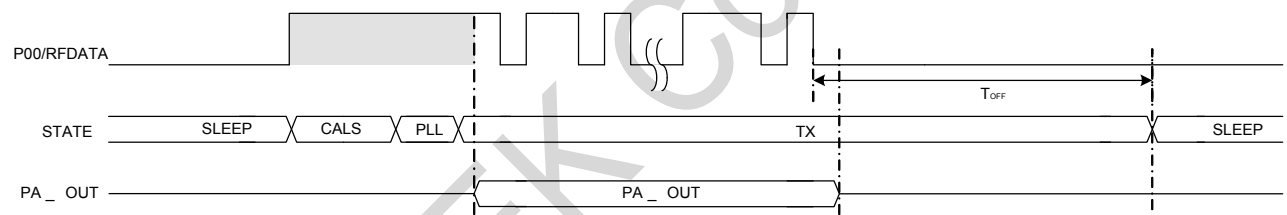


图 2-1. 简易工作模式发射时序图

注意：

1. 该模式下支持 1Kbps~20Kbps 的空中速率范围；
2. 功率固定为+13dBm 最大输出模式，用户需要降低发射功率时，只能通过在 Chock 电感前串接限流电阻；
3. 此模式发射数据脚为 PC00/RFDATA，低功耗（即常态）为置 0 输出状态；需要发射时，产生上升沿触发即可进入发射状态；发射完毕后，置 0 大于 20ms（T_{OFF} 时间），RF 即自动退出发射模式，进入低功耗状态。

3 中央处理器

3.1 指令集

CMT2180D 的指令是精简指令集，指令汇总如下表。

表 3-1. 指令表汇总

助记符	说明	操作	周期数	影响
ADDAR R	寄存器 R 内容和 ACC 相加，结果存到 ACC	$R + ACC \rightarrow ACC$	1	C, DC, Z
ADDRA R	寄存器 R 内容和 ACC 相加，结果存到 R	$R + ACC \rightarrow R$	1	C, DC, Z
ADCAR R	带 C 标志的加法，结果存到 ACC	$R + ACC + C \rightarrow ACC$	1	C, DC, Z
ADCRA R	带 C 标志的加法，结果存到 R	$R + ACC + C \rightarrow R$	1	C, DC, Z
RSUBAR R	寄存器 R 内容和 ACC 相减，结果存到 ACC	$R - ACC \rightarrow ACC$	1	C, DC, Z
RSUBRA R	寄存器 R 内容和 ACC 相减，结果存到 R	$R - ACC \rightarrow R$	1	C, DC, Z
RSBCAR R	寄存器 R 内容和 ACC 相减(带 C 标志)，结果存到 ACC	$R - ACC - C \rightarrow ACC$	1	C, DC, Z
RSBCRA R	寄存器 R 内容和 ACC 相减(带 C 标志)，结果存到 R	$R - ACC - C \rightarrow R$	1	C, DC, Z
ANDAR R	寄存器 R 内容和 ACC 与操作，结果存到 ACC	$R \text{ and } ACC \rightarrow ACC$	1	Z
ANDRA R	寄存器 R 内容和 ACC 与操作，结果存到 R	$R \text{ and } ACC \rightarrow R$	1	Z
ORAR R	寄存器 R 内容和 ACC 或操作，结果存到 ACC	$R \text{ or } ACC \rightarrow ACC$	1	Z
ORRA R	寄存器 R 内容和 ACC 或操作，结果存到 R	$R \text{ or } ACC \rightarrow R$	1	Z
XORAR R	寄存器 R 内容和 ACC 异或操作，结果存到 ACC	$R \text{ xor } ACC \rightarrow ACC$	1	Z
XORRA R	寄存器 R 内容和 ACC 异或操作，结果存到 R	$R \text{ xor } ACC \rightarrow R$	1	Z
COMAR R	对 R 取反，结果存到 ACC	$R \text{ 取反} \rightarrow ACC$	1	Z
COMR R	对 R 取反，结果存到 R	$R \text{ 取反} \rightarrow R$	1	Z
CLRA	对 ACC 清零	$0 \rightarrow ACC$	1	Z
CLRR R	对 R 清零	$0 \rightarrow R$	1	Z
RLAR R	寄存器 R 循环左移(带 C 标志)，结果存到 ACC	$R < 7 > \rightarrow C$ $R[6:0] \rightarrow ACC < 7:1 >$ $C \rightarrow ACC < 0 >$	1	C
RLR R	寄存器 R 循环左移(带 C 标志)，结果存到 R	$R < 7 > \rightarrow C$ $R < 6:0 > \rightarrow R < 7:1 >$ $C \rightarrow R < 0 >$	1	C
RRAR R	寄存器 R 循环右移(带 C 标志)，结果存到 ACC	$C \rightarrow ACC < 7 >$ $R < 7:1 > \rightarrow ACC < 6:0 >$ $R < 0 > \rightarrow C$	1	C
RRR R	寄存器 R 循环右移(带 C 标志)，结果存到 R	$C \rightarrow R < 7 >$ $R < 7:1 > \rightarrow R < 6:0 >$ $R < 0 > \rightarrow C$	1	C
SWAPAR R	交换 R 的高低字节，结果存到 ACC	$R < 7:4 > \rightarrow ACC < 3:0 >$ $R < 3:0 > \rightarrow ACC < 7:4 >$	1	-
SWAPR R	交换 R 的高低字节，结果存到 R	$R < 7:4 > \rightarrow R < 3:0 >$ $R < 3:0 > \rightarrow R < 7:4 >$	1	-
MOVAR R	将 R 存到 ACC	$R \rightarrow ACC$	1	Z
MOVR R	将 R 存到 R	$R \rightarrow R$	1	Z
MOVRA R	将 ACC 存到 R	$ACC \rightarrow R$	1	-
INCAR R	R 加 1，结果存到 ACC	$R + 1 \rightarrow ACC$	1	Z

助记符	说明	操作	周期数	影响
INCR R	R 加 1, 结果存到 R	$R+1 \rightarrow R$	1	Z
DECAR R	R 减 1, 结果存到 ACC	$R-1 \rightarrow ACC$	1	Z
DECR R	R 减 1, 结果存到 R	$R-1 \rightarrow R$	1	Z
JZAR R	R 加 1, 结果存到 ACC; 结果为 0, 则跳过下一条指令	$R+1 \rightarrow ACC$, 结果为 0, 则 $PC+2 \rightarrow PC$	1 或 2	-
JZR R	R 加 1, 结果存到 R; 结果为 0, 则跳过下一条指令	$R+1 \rightarrow R$, 结果为 0, 则 $PC+2 \rightarrow PC$	1 或 2	-
DJZAR R	R 减 1, 结果存到 ACC; 结果为 0, 则跳过下一条指令	$R-1 \rightarrow ACC$, 结果为 0, 则 $PC+2 \rightarrow PC$	1 或 2	-
DJZR R	R 减 1, 结果存到 R; 结果为 0, 则跳过下一条指令	$R-1 \rightarrow R$, 结果为 0, 则 $PC+2 \rightarrow PC$	1 或 2	-
BCLR R, b	对 R 的第 b 位清零	$0 \rightarrow R$	1	-
BSET R, b	对 R 的第 b 位置 1	$1 \rightarrow R$	1	-
JBCLR R, b	如 R 的第 b 位为 0, 则跳过下一条指令	如 $R=0$, 则 $PC+2 \rightarrow PC$	1 或 2	-
JBSET R, b	如 R 的第 b 位为 1, 则跳过下一条指令	如 $R=1$, 则 $PC+2 \rightarrow PC$	1 或 2	-
ADDAI K	立即数 K 和 ACC 相加, 结果存到 ACC	$K+ACC \rightarrow ACC$	1	C, DC, Z
ISUBAI K	立即数和 ACC 相减, 结果存到 ACC	$K-ACC \rightarrow ACC$	1	C, DC, Z
ANDAI K	立即数 K 和 ACC 与操作, 结果存到 ACC	$K \text{ and } ACC \rightarrow ACC$	1	Z
ORAI K	立即数 K 和 ACC 或操作, 结果存到 ACC	$K \text{ or } ACC \rightarrow ACC$	1	Z
XORAI K	立即数和 ACC 异或, 结果存到 ACC	$K \text{ xor } ACC \rightarrow ACC$	1	Z
MOVAI K	将立即数存到 ACC	$K \rightarrow ACC$	1	-
RETAI K	从子程序返回, 并将立即数存到 ACC	$TOS \rightarrow PC$ $K \rightarrow ACC$	2	-
RETURN	从子程序返回	$TOS \rightarrow PC$	2	-
RETIE	从中断返回	$TOS \rightarrow PC$ $1 \rightarrow GIE$	2	-
CALL K	子程序调用	$PC+1 \rightarrow TOS$ $K \rightarrow PC$	2	-
GOTO K	无条件跳转	$K \rightarrow PC$	2	-
NOP	空操作	空操作	1	-
DAA	加法后, 将 ACC 的值调整到十进制	$ACC(\text{十六进制}) \rightarrow ACC(\text{十进制})$	1	C
DSA	减法后, 将 ACC 的值调整到十进制	$ACC(\text{十六进制}) \rightarrow ACC(\text{十进制})$	1	-
CLRWDT	清看门狗定时器	$0 \rightarrow WDT$	1	TO, PD
STOP	进入休眠模式	$0 \rightarrow WDT$ 进入休眠模式	1	TO, PD

3.2 程序存储器

1K x 14bits 的程序存储器空间, 程序存储器空间 0000H – 03FFH。

3.3 数据存储器

数据寄存器分为三个区, 快速通用寄存器区 GPR (48Byte 空间) 和特殊功能寄存器区 SFR 和 IOS 区, 具体地址分配参照下表。

表 3-2. 数据存储器地址映射表

功能	地址	描述
SFR	00H	INDF
	01H	T0CNT
	02H	PCL
	03H	STATUS
	04H	FSR
	05H	P0
	06H	P1
	07H	GPR
	08H	MCR
	09H	KBIM
	0AH	PCLATH
	0BH	PDCON
	0CH	ODCON
	0DH	PUCON
	0EH	INTECON
	0FH	INTFLAG
GPR	10H-3FH	通用数据区

表 3-3. IOS 区地址映射表

功能	地址	IOS 区
SFR	41H	T0CR
	42H	保留
	43H	保留
	44H	保留
	45H	DDR0
	46H	DDR1
	47H	保留
	48H	PWMCR
	49H	T1DATA1
	4AH	T1DATA2
	4BH	TM0CR
	4CH	T1CR
	4DH	T1CNT
	4EH	T1LOAD
	4FH	T1DATA0

表 3-4. 数据寄存器地址组成

HSB	13	12	11	10	9	8	7	6	5	4	3	2	1	0	LSB
	0	0	0	0	0	0	0	来自指令的 7 位地址							直接寻址模式
	0	0	0	0	0	0	0	FSR							间接寻址模式

直接寻址模式：以指令的低 7 位作为数据存储器地址

例：通过直接寻址模式把 55H 数据写入 10H 地址

MOVAI 55H

MOVRA 10H ; 把数据 55H 写入 10H 地址数据存储器中

间接寻址模式：当访问 INDF 时，FSR 作为数据存储器地址

例：通过间接寻址模式把 55H 数据写入 10H 地址

MOVAI 10H

MOVRA FSR

MOVAI 55H

MOVRA INDF ; 把数据 55H 写入 FSR 指向数据存储器中

3.4 堆栈

CMT2180D 有 5 级堆栈深度，当程序响应中断或执行子程序调用指令时 CPU 会将 PC 自动压栈；当运行子程序返回指令时，栈顶数据赋予 PC。

3.5 烧录配置选项

用户配置字简称 OPBIT 是 OTP 中的几个特殊字，用于对系统功能进行配置。OPBIT 在烧写用户程序时通过专用烧写器来设置。CMT2180D 的 OPBIT（一共有 3 个字）定义如下。

表 3-5. OPBIT1 定义表

位	符号	说明
BIT<3:0>	VLVRS	系统复位电压选择位 0000: LVR 关闭 0001: LVR 电压=1.4V 0010: LVR 电压=1.5V 0011: LVR 电压=1.6V 0100: LVR 电压=1.8V 0101: LVR 电压=2.0V 0110: LVR 电压=2.2V 0111: LVR 电压=2.4V 1000: LVR 电压=2.5V 1001: LVR 电压=2.6V 1010: LVR 电压=2.7V 1011: LVR 电压=2.8V 1100: LVR 电压=3.0V 1101: LVR 电压=3.2V 1110: LVR 电压=3.6V 1111: LVR 电压=3.8V
BIT<4>	MCLRE	外部复位使能 0: 屏蔽外部复位功能 1: 使能外部复位功能
BIT<7:5>	-	保留
BIT<8>	FCPUS	指令周期选择 0: 1 个指令周期为 2 个机器周期 1: 1 个指令周期为 4 个机器周期
BIT<11:9>	TWDT	看门狗溢出时间及上电复位时间选择 111: PWRT = TWDT (no Prescaler) = 18ms 110: PWRT = TWDT (no Prescaler) = 4.5ms 101: PWRT = TWDT (no Prescaler) = 288ms 100: PWRT = TWDT (no Prescaler) = 72ms

位	符号	说明
		011: PWRT = 140us;TWDT (no Prescaler) =18ms 010: PWRT = 140us;TWDT (no Prescaler) = 4.5ms 001: PWRT = 140us;TWDT (no Prescaler) =288ms 000: PWRT = 140us;TWDT (no Prescaler) =72m
BIT<12>	WDTE	WDT 使能 0: 关闭 WDT 1: 使能 WDT
BIT<13>	CP	代码保护使能 0: 使能代码保护功能 1: 屏蔽代码保护功能

表 3-6. OPBIT2 定义表

位	符号	功能说明
BIT<0>	-	保留
BIT<1>	IODRV	IO 输出驱动选择 0: 弱驱动 1: 普通驱动
BIT<2>	RDPORT	IO 作为输出口时, 读端口方式 0: 从寄存器读 1: 从端口读
BIT<3>	SMTEN	端口施密特使能 0: 屏蔽端口施密特功能 1: 使能端口施密特功能
BIT<4>	MCUSEL	芯片兼容选择 0: 义隆 1: 菲林
BIT<5>	SMTSEL	端口施密特阈值选择 0: 1.77V/1.1V 1: 0.7VDD/0.3VDD
BIT<6>	-	保留
BIT<7>	ODSEL	P13 端口模式选择 0: P13 为输入/开漏输出口 1: P13 为输入口
BIT<10:8>	OSCM	振荡器模式选择 000: 外部 32768Hz 低频晶体振荡器模式 001: 外部 4M~16M 高频晶体振荡器模式 010: 内部低频 RC 振荡器 32KHz 011: 内部高频 RC 振荡器+外部 32768Hz 低频晶体振荡器模式 100: - 101: 外部 455K 高频晶体振荡器模式 110: 内部高频 RC 振荡器

位	符号	功能说明
		111: -
BIT<12:11>	-	保留
BIT<13>	RESSEL	上拉电阻选择位 (除 P13) 0: 80K 1: 20K

表 3-7. OPBIT3 定义表

位	符号	功能说明
BIT<2:0>	FHIRCS	内部高频振荡 HIRC 频率选择 000: 16M 001: 8M 010: 4M 011: 2M 100: 1M 101: 455K
BIT<15:3>	-	保留

3.6 系统控制寄存器

3.6.1 间接寻址寄存器

INDF 不是物理寄存器，对 INDF 寻址时间上是对 FSR 指向的数据存储器地址进行访问，从而实现间接寻址模式。

表 3-8. INDF 定义表

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INDF	INDF7	INDF6	INDF5	INDF4	INDF3	INDF2	INDF1	INDF
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	X	X	X	X	X	X	X	X

3.6.2 数据指针寄存器

FSR 间接寻址模式指针。

表 3-9. FSR 定义表

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
FSR	-	-	FSR5	FSR4	FSR3	FSR2	FSR1	FSR0
R/W	R	R	R/W	R/W	R/W	R/W	R/W	R/W
初始值	1	1	0	0	0	0	0	0

3.6.3 程序指针计数器

PCL 程序指针计数器低 8 位，PCLATH 程序指针计数器高 2 位缓冲器。

表 3-10. PCL 定义表

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PCL	PC7	PC6	PC5	PC4	PC3	PC2	PC1	PC0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	0	0	0	0	0	0	0	0

表 3-11. PCLATH 定义表

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PCLATH	-	-	-	-	-	-	PCH1	PCH0
R/W	-	-	-	-	-	-	R/W	R/W
初始值	-	-	-	-	-	-	0	0

程序指针计数器（PC）有以下几种操作模式：

- 顺序运行指令：PC=PC+1
- 分支指令（GOTO/CALL）：PC=INST<9:0>（指令码低 10 位）
- 子程序返回指令（RETIE/RETURN/RETAI）：PC=TOS（堆栈栈顶）

对 PCL 操作指令：PC = {PCLATH<1:0>, ALU[7:0](ALU 运算结果)}

3.6.4 状态寄存器

表 3-12. STATUS 定义表

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
STATUS	RST	-	-	TO	PD	Z	DC	C
R/W	R/W	-	-	R	R	R/W	R/W	R/W
初始值	0	-	-	1	1	X	X	X

表 3-12. STATUS 位功能表

位	符号	功能说明
7	RST	唤醒源标志 0: 芯片通过其它唤醒源唤醒 1: 芯片通过 P1 变化唤醒
6:5	-	未用
4	TO	看门狗溢出标志 0: 发生 WDT 溢出 1: 上电复位，执行 CLRWDWT 或 STOP 指令
3	PD	休眠模式标志 0: 执行 STOP 指令 1: 上电复位，执行 CLRWDWT

位	符号	功能说明
2	Z	零标志 0: 算术或逻辑运算的结果不为零 1: 算术或逻辑运算的结果为零
1	DC	半进位标志 0: 加法运算时低四位没有进位/减法运算时有向高四位借位 1: 加法运算时低四位有进位/减法运算时没有向高四位借位
0	C	进位标志 0: 加法运算时没有进位/减法运算时有借位发生/移位后移出逻辑 0 1: 加法运算时有进位/减法运算时没有借位发生/移位后移出逻辑 1

4 系统时钟

本章的系统时钟是指 MCU 工作用的系统时钟。通过 OPBIT 中 OSCM 选择高频 RC 振荡器，低频 RC 振荡器，高频晶体振荡器或低频晶体振荡器。

指令周期 Fcpu 由 OPBIT 的 FCPUS 配置为 2 个或 4 个振荡周期。

4.1 外接晶体振荡器

CMT2180D 可外接 32768/455K/4M-16M 晶体振荡器，该振荡器可用于系统低/高频时钟。在实际使用中，用户应使晶体离 OSCI、OSCO 引脚的距离尽可能短，这样有助于振荡器的起振和振荡的稳定性。

下表列出几种频率的晶振选用电容 Cx 的推荐值。

表 4-1. 各种晶体起振电容推荐表

晶体频率	电容 Cx	最低起振电压 (V)
16MHz	10p	2
8MHz	10p/20p	1.8
4MHz	10p/20p	1.8
455KHz	100p/220p	1.8
32768Hz	10p/20p	1.6

注意：以上电容值仅供参考。根据不同型号晶振，添加电容值的大小应以实测为准

4.2 内置高频 RC 振荡器

CMT2180D 的内置高频 RC 振荡器有 455KHZ、1MHZ、2MHz、4MHz、8MHz、16MHZ 六种可选。

4.3 内置低频 RC 振荡器

CMT2180D 的内置低频 RC 振荡器频率为 32KHz，低速 RC 振荡器提供 WDT 时钟。

4.4 工作模式

CMT2180D 支持高速工作模式、低速工作模式、休眠模式共有 3 种工作模式。

表 4-2. 各工作模式

工作模式	进入条件
高速工作模式	系统时钟为高频振荡器
低速工作模式	系统时钟为低频振荡器
休眠模式	执行 STOP 指令

表 4-3. 各模式下系统时钟选择

	高速工作模式	低速工作模式	休眠模式
高频振荡器	工作	停止	停止
低频振荡器	工作	工作	停止

4.5 休眠模式

STOP 指令可使 MCU 进入休眠模式，同时对 MCU 会产生以下影响：

- 系统主时钟的振荡器停止振荡
- RAM 内容保持不变
- 所有的输入输出端口保持原态不变
- 所有的内部操作全部停止（WDT 不受影响）

以下情况使 MCU 退出休眠模式：

- 有外部中断请求发生
- 有键盘中断请求发生
- 有 WDT 溢出发生
- 定时器 0 计数溢出发生（RTC 模式开启）
- 任何形式的系统复位发生

休眠模式下，系统停止了几乎所有的操作，所以整体功耗水平非常低。

注意：

1. 进入休眠模式并不会自动打开总中断，但只要有中断请求发生就唤醒系统，如果总中断未打开系统继续执行下一条指令，否则响应中断服务。
2. MCU 退出休眠模式后，经过振荡等待（内部高/低频等待 16 个周期，外部高/低频等待 1024 个周期）然后开始工作

5 复位

5.1 复位条件

CMT2180D 有四种复位方式：

- 上电复位 POR
- 外部复位 RSTB
- 低电压复位 LVR
- 看门狗复位 WDT

任何一种复位发生时，系统将会重新从 0000H 地址处开始执行指令；另外系统还会将所有的特殊功能寄存器重置为默认初始值。

上电复位和低电压复位会关闭系统主时钟的振荡器，复位解除后才重新打开振荡器，系统会在上电延时（PWRT 设置）后经过振荡等待（内部高/低频等待 16 个周期，外部高/低频等待 1024 个周期）然后开始工作。外部复位和看门狗复位不会关闭系统主时钟振荡器，系统会在复位延时（约 0.25ms）后经过振荡等待（内部高/低频等待 16 个周期，外部高/低频等待 1024 个周期）然后开始工作。下图是复位产生和系统工作状态之间的关系图。

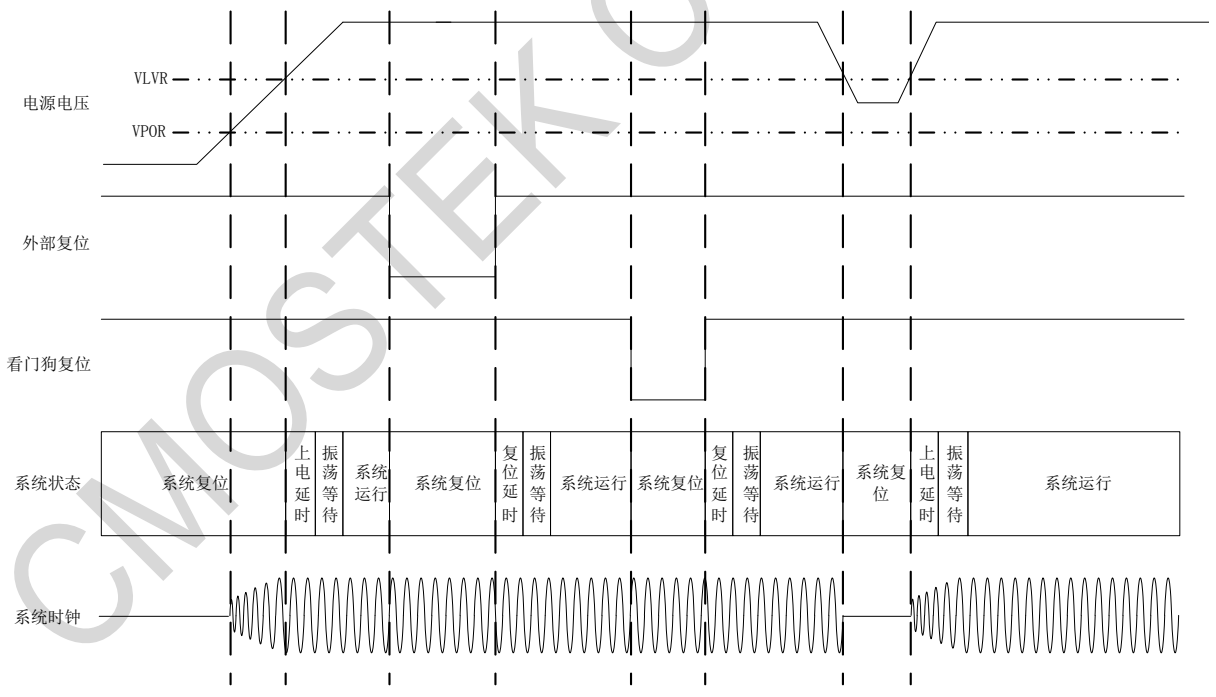


图 5-1. 各种复位源与系统工作状态关系图

5.2 上电复位

CMT2180D 的上电复位电路可以适应快速、慢速上电的情况，并且当芯片上电过程中出现电源电压抖动时都能保证系统可靠的复位。

上电复位过程系统工作步骤：

1. 等待电压高于 VPOR 并保持稳定
2. 开启内部低频振荡器加载 OPBIT，并根据 OPBIT 设置开启相应振荡器和进行相应时间的上电延时
3. 如果外部复位功能开启，则需等待复位引脚电压高于 VIH 才开始上电延时计数
4. 等待电压高于 VLVR 才开始上电延时计数
5. 上电延时结束，振荡等待结束后系统开始执行指令

5.3 外部复位

外部复位功能是否开启可以通过 OPBIT 的 MCLRE 配置，选择外部复位功能后复位引脚的内部上拉电阻自动有效。外部复位引脚 RSTB 是施密特结构的，低电平有效。当外复位引脚为高电平时，系统正常运行；为低电平时，系统产生复位。

5.4 低电压复位

CMT2180D 的 LVR 电压有 15 级（详见烧录配置选项，表 3-5），通过 OPBIT 的 VLVR5 进行配置。电压检测电路有一定的回滞特性，通常回滞电压为 0.1V 左右，则当电源电压下降到 LVR 电压时 LVR 复位有效，而电压需要上升到 LVR 电压+0.1V 时 LVR 复位才会解除。

5.5 看门狗复位

看门狗复位是一种对程序正常运行的保护机制。正常情况下，用户软件需要按时对 WDT 定时器进行清零操作，保证 WDT 不溢出。若出现异常状况，程序未按时对 WDT 定时器清零，WDT 会溢出从而产生看门狗复位，系统重新初始化，返回受控状态。

6 通用 IO 端口

6.1 IO 工作模式

CMT2180D 有 11 个通用双向 IO 口（P1<7:4>、P1<2:0>、P0<3:0>）和 1 个开漏 IO 口（P13）。每一个 IO 口都有相应的数据寄存器（P0、P1）和方向寄存器（DDR0、DDR1）控制，功能如下表所示。

表 6-1. DDRn 功能描述

R/W	DDR	功能
W	1	IO 口处于输入状态；数据写到数据寄存器中，端口状态不受影响
W	0	IO 口处于输出状态；数据写到数据寄存器中，端口状态与数据寄存器同时改变

当 IO 处于输出时，读 IO 时可以通过 OPBIT 的 RDPORT 选读输出寄存器还是读端口状态。

6.1.1 P0 端口相关寄存器

表 6-2. P0 寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
P0	-	-	-	-	P03D	P02D	P01D	P00D
R/W	-	-	-	-	R/W	R/W	R/W	R/W
初始值	-	-	-	-	X	X	X	X

表 6-3. P0 寄存器功能描述

位	符号	功能说明
3:0	P0nD	P0n- P0 口数据位（n=3-0）

表 6-4. DDR0 寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
DDR0	-	-	-	-	DDR03	DDR02	DDR01	DDR00
R/W	-	-	-	-	W	W	W	W
初始值	-	-	-	-	1	1	1	1

表 6-5. DDR0 寄存器功能描述

位	符号	功能说明
3:0	DDR0n	P0 口方向寄存器（n=3-0） 1: 作为输入口 0: 作为输出口

6.1.2 P1 端口相关寄存器

表 6-6. P1 寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
P1	P17D	P16D	P15D	P14D	P13D	P12D	P11D	P10D
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	X	X	X	X	X	X	X	X

表 6-7. P1 寄存器功能描述

位	符号	功能说明
7:0	P1nD	P1n– P1 口数据位 (n=7-0)

表 6-8. DDR1 寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
DDR1	DDR17	DDR16	DDR15	DDR14	DDR13	DDR12	DDR11	DDR10
R/W	W	W	W	W	W	W	W	W
初始值	1	1	1	1	1	1	1	1

表 6-9. DDR1 寄存器功能描述

位	符号	功能说明
7:0	DDR1n	P1 口方向寄存器 (n=7-0) 1: 作为输入口 0: 作为输出口

注意:

1. P13 可通过 OPBIT 的 MCLRE 设置为外部复位管脚, 此时端口施密特有效, 并且上拉电阻有效;
2. P13 可通过 OPBIT 的 ODSSEL 设置为输入/开漏输出, 端口方向由 DDR13 设置, 作输入时上拉电阻可通过 PHCON 中 P13PU 设置;
3. P13 在通过 OPBIT 的 ODSSEL 设置为输入/开漏输出并且 DDR13=0 时, 读取 P13 的值恒为 1;

6.2 上拉、下拉电阻和开漏控制

P1 口可通过 PUCON 选择是否接上拉电阻, 上拉电阻在端口置为输入状态时有效, 置为输出状态时无效。P03-P00, P12-P10 口可通过 PDCON 选择是否接下拉电阻, 下拉电阻在端口置为输入状态时有效, 置为输出状态时无效。P1 口可通过 ODCON 控制 P1 端口是否使能开漏输出。

表 6-10. PDCON 寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PDCON	-	P12PD	P11PD	P10PD	P03PD	P02PD	P01PD	P00PD
R/W	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	-	1	1	1	1	1	1	1

表 6-11. PDCON 寄存器功能描述

位	符号	功能说明
6:4	P1nPD	P1 口下拉电阻选择 (n=6-4) 1: P1n 端口下拉电阻无效 0: P1n 端口下拉电阻有效
3:0	P0nPD	P0 口下拉电阻选择 (n=3-0) 1: P0n 端口下拉电阻无效 0: P0n 端口下拉电阻有效

表 6-12. PUCON 寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PUCON	P17PU	P16PU	P15PU	P14PU	P13PU	P12PU	P11PU	P10PU
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	1	1	1	1	1	1	1	1

表 6-13. PUCON 寄存器功能描述

位	符号	功能说明
7:0	P1nPU	P1 口上拉电阻选择 (n=7-0) 1: P1n 上拉电阻无效 0: P1n 上拉电阻有效

表 6-14. ODCON 寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ODCON	P17OD	P16OD	P15OD	P14OD	-	P12OD	P11OD	P10OD
R/W	R/W	R/W	R/W	R/W	-	R/W	R/W	R/W
初始值	0	0	0	0	-	0	0	0

表 6-15. ODCON 寄存器功能描述

位	符号	功能说明
7:0	P1nOD	P1 口上拉电阻选择 (n=7-4, 2-0) 1: P1n 端口使能开漏输出 0: P1n 端口为普通推挽输出口

7 定时器

7.1 定时器 T0

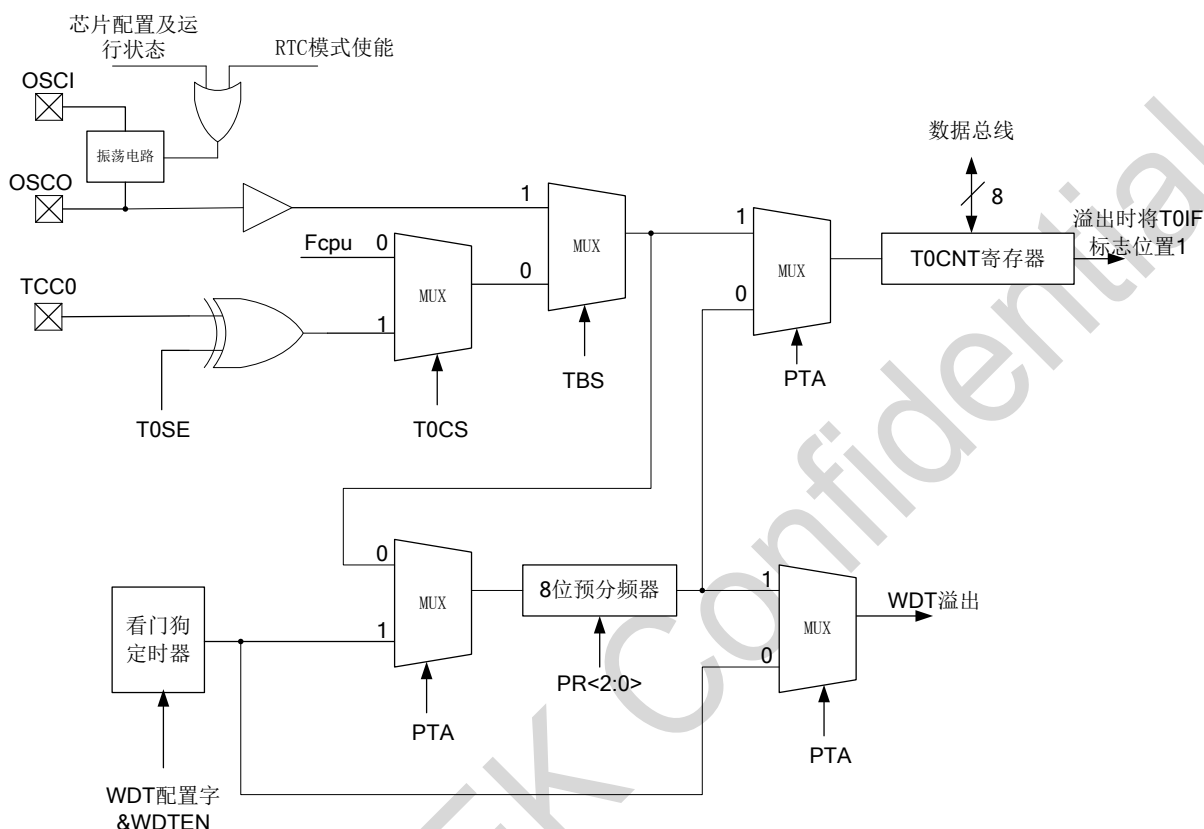


图 7-1. 定时器 T0 框架图

CMT2180D 的定时器 T0 由 8 位计数器 T0CNT，控制寄存器 T0CR 组成。

T0CNT 的时钟 T0CK 来自系统主时钟 Fcpu 或外部管脚 TCC0。预分频器为定时器 T0 与 WDT 定时器共用，当 T0PTA=0 时，预分频器分配给 T0 使用；T0PTA=1 时，预分频器分配给 WDT 使用。分频系数由 T0PR<2:0> 决定。

T0CNT 是一个递增计数器，它的值可以读写，当计数到从 FF 溢出到 0 时，产生 T0 溢出信号，将中断标志位 T0IF 置 1。T0 计数周期公式如下：

$$TT0 = \text{分频数} / F_{\text{cpu}}$$

芯片配置为 RTC 模式，当 TM0CR 的 TBS 位置 1 时，TIMER0 进入 RTC 模式，此时将自动外部 32768 晶体振荡器作为 T0 的时钟。在 RTC 模式下，T0 在 STOP 状态下继续工作，计数溢出可唤醒 CPU。

7.2 定时器 0 相关寄存器

7.2.1 T0CR 寄存器

表 7-1. T0CR 寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
T0CR	-	INTOM	T0PTS	T0SE	T0PTA	T0PR2	T0PR1	T0PR0
R/W	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	-	0	1	1	1	1	1	1

表 7-2. T0CR 寄存器功能描述

位	符号	功能说明																											
7	--	保留																											
6	INTOM	外部中断触发方式 0: 外部中断源下降沿触发中断 1: 外部中断源上升沿触发中断																											
5	T0PTS	T1 时钟源选择 0: T0 时钟源为 CPU 运行时钟 1: T0 时钟源为 TCC0																											
4	T0SE	TCC0 计数方式 0: TCC0 上升沿计数 1: TCC0 下降沿计数																											
3	T0PTA	预分频器分配 0: 预分频器分配给 T0 1: 预分频器分配给 WDT																											
2:0	T0PR	T0 预分频倍数选择, T0 和 WDT 共用预分频器的分频率的选择位, 系统复位时被置为 111。T0PR<2:0>的值和分频倍数的对应关系见下表。 <table border="1"> <thead> <tr> <th>T0PR<2:0></th><th>T0</th><th>WDT</th></tr> </thead> <tbody> <tr><td>000</td><td>2</td><td>1</td></tr> <tr><td>001</td><td>4</td><td>2</td></tr> <tr><td>010</td><td>8</td><td>4</td></tr> <tr><td>011</td><td>16</td><td>8</td></tr> <tr><td>100</td><td>32</td><td>16</td></tr> <tr><td>101</td><td>64</td><td>32</td></tr> <tr><td>110</td><td>128</td><td>64</td></tr> <tr><td>111</td><td>256</td><td>128</td></tr> </tbody> </table>	T0PR<2:0>	T0	WDT	000	2	1	001	4	2	010	8	4	011	16	8	100	32	16	101	64	32	110	128	64	111	256	128
T0PR<2:0>	T0	WDT																											
000	2	1																											
001	4	2																											
010	8	4																											
011	16	8																											
100	32	16																											
101	64	32																											
110	128	64																											
111	256	128																											

7.2.2 TM0CR 寄存器

表 7-3. TM0CR 寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TM0CR	TBS	-	-	-	-	-	T1IE	T1IF
R/W	R/W	-	-	-	-	-	R/W	R/W
初始值	0	-	-	-	-	-	0	0

表 7-4. TM0CR 寄存器功能描述

位	符号	功能说明
7	TBS	T0 时钟选择 0: T0 计数时钟由 T0PTS 决定 1: T0 以外部低频振荡器作为计数时钟

7.2.3 T0CNT 寄存器

表 7-5. T0CNT 寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
T0CNT	T0C7	T0C6	T0C5	T0C4	T0C3	T0C2	T0C1	T0C0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	X	X	X	X	X	X	X	X

表 7-6. T0CNT 寄存器功能描述

位	符号	功能说明
7:0	T0CNT	T0CNT 的值，这是一个读写寄存器，用于设定定时时间。

注意：

当定时器需要 1 分频时，把预分频器分给 WDT；当 WDT 需要 1 分频时，把预分频器分给 T0；但无法实现两者都是 1 分频。

7.3 定时器 1

定时/计数器 T1 包含 1 个可编程预分频器，控制寄存器、重载寄存器及比较寄存器

- 可通过预分频比设置频率
- 通过重载寄存器设置周期
- 通过比较寄存器设置 PWM 占空比（仅 PWM 模式）
- BUZ 功能
- 溢出中断功能
- 溢出唤醒功能

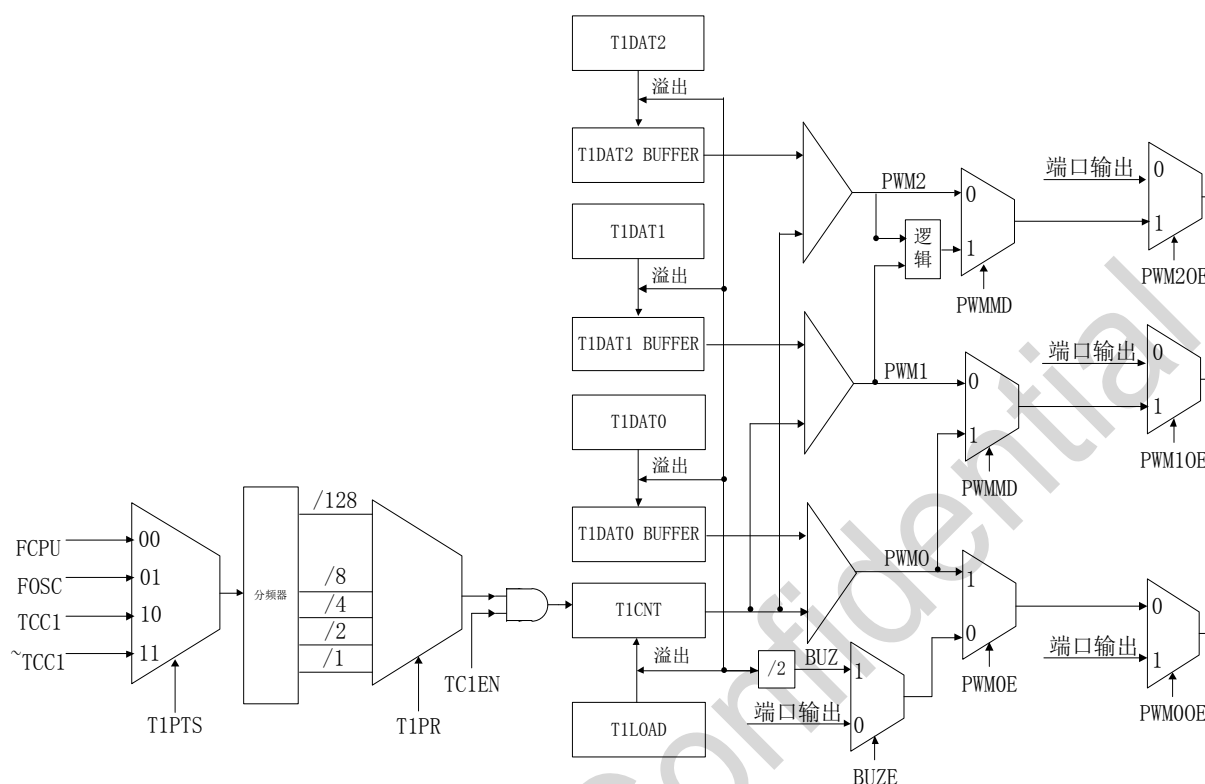


图 7-2. 定时器 T1 框架图

T1PTS 可选择 T1 的时钟源，T1PR 可选择 T1 的预分频比，所选中的时钟源通过预分频器后产生 T1CNT 的时钟。

当 T1CNT 递减到 0 时，此时产生 T1 溢出中断请求标志 T1IF 置 1，重载寄存器值自动置入 T1CNT，T1DATA 的值写入缓冲器 T1DATA BUFER 用于新的占空比波形生成，BUZ0 信号反相。

通过 T1PR 可选择时钟源的分频比，可选择范围为 1-128 分频，对 T1CNT 的写操作将使预分频器清零，分频比保持不变。

当 PWM0OE=1 时，将输出 PWM 波形，当 T1CNT 计数到与 T1DATA 相等时，PWM0 输出置 1；当 T1CNT 计数溢出时，PWM0 输出清 0，PWM0 占空比的计算如下：

PWM0 高电平时间 = (T1DATA) * T1CNT 计数时钟周期

PWM0 周期 (T1 的溢出周期) = (T1LOAD+1) * T1CNT 的计数周期

PWM0 占空比 = (T1DATA / (T1LOAD+1))

当 BUZOE=1 且 PWM0OE=0 时，输出 BUZ 信号，BUZ 信号的输出频率为 T1 溢出频率的 2 分频。

PWM1 和 PWM2 与 PWM0 共用 T1LOAD 设置周期，通过 T1DAT0/T1DAT1/T1DAT2 分别设置占空比，

占空比设置方法同 PWM0。

当 PWMMD=0 时，P11 输出 PWM1 同时 P10 输出 PWM2；当 PWMMD=1 时，P11 输出 PWM0 同时 P10 输出 $PWM1 \wedge PWM2$ 。

7.4 定时器 1 相关寄存器

7.4.1 T1CR 寄存器

表 7-7. T1CR 寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
T1CR	TC1EN	PWM0E	BUZE	T1PTS1	T1PTS0	T1PR2	T1PR1	T1PR0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	0	0	0	0	0	0	0	0

表 7-8. T1CR 寄存器功能描述

位	符号	功能说明	
7	TC1EN	T1 使能控制 0: 关闭 T1 1: 启动 T1	
6	PWM0E	PWM0 选择 0: 禁止 PWM0 输出，P12 端口作为 I/O 口 1: 允许 PWM0 输出（PWM0OE=0），P12 端口输出 PWM0 信号	
5	BUZE	BUZE–BUZ 选择 0: 禁止 BUZ 输出，P12 端口作为 I/O 口 1: 允许 BUZ 输出（PWM0E=0），P12 端口输出 BUZ 信号	
4:3	T1PTS	T1 时钟源选择	
		T1PTS<1:0>	T1 时钟源
		00	FCPU
		01	FOSC
		10	TCC1 上升沿
		11	TCC1 下降沿
2:0	T1PR	T1 预分频倍数选择	
		T1PR<2:0>	T1CNT
		000	1
		001	2
		010	4
		011	8
		100	16
		101	32
		110	64
		111	128

7.4.2 PWMCR 寄存器

表 7-9. PWMCR 寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PWMCR	PMW0OE	PWM1OE	PWM2OE	DBLCK	PWMMD	PWMINV	PMW1E	PWM2E
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	0	0	0	0	0	0	0	0

表 7-10. PWMCR 寄存器功能描述

位	符号	功能说明
7	PWM0OE	PWM0 输出选择 0: 允许 PWM0/BUZ 输出, P12 端口输出 PWM0/BUZ 信号 1: 禁止 PWM0/BUZ 输出, P12 端口作为 I/O 口
6	PWM1OE	PWM1 输出选择 0: 禁止 PWM1 输出, 端口作为 I/O 口 1: 允许 PWM1 输出, 端口输出 PWM1 信号
5	PWM2OE	PWM2 输出选择 0: 禁止 PWM2 输出, 端口作为 I/O 口 1: 允许 PWM2 输出, 端口输出 PWM2 信号
4	DBLCK	T1 时钟倍频选择 0: T1 时钟不倍频 1: T1 时钟倍频(T1PR=000 时有效)
3	PWMMD	PWM 输出选择 0: P11 输出 PWM1 同时 P10 输出 PWM2 1: P11 输出 PWM0 同时 P10 输出(PWM1 异或 PWM2)或(PWM1 同或 PWM2)
2	PWMINV	PWM 逻辑操作模式选择 0: PWM1 同或 PWM2 1: PWM1 异或 PWM2
1	PMW1E	PWM1 使能选择 0: 关闭 PWM1 1: 开启 PWM1
0	PWM2E	PWM2 使能选择 0: 关闭 PWM2 1: 开启 PWM2

7.4.3 T1CNT 寄存器

表 7-11. T1CNT 寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
T1CNT	T1C7	T1C6	T1C5	T1C4	T1C3	T1C2	T1C1	T1C0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	1	1	1	1	1	1	1	1

表 7-12. T1CNT 寄存器功能描述

位	符号	功能说明
7:0	T1C	T1CNT 的值，这是一个读写寄存器，用于设定定时时间

7.4.4 T1LOAD 寄存器

表 7-13. T1LOAD 寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
T1LOAD	T1LOAD7	T1LOAD6	T1LOAD5	T1LOAD4	T1LOAD3	T1LOAD2	T1LOAD1	T1LOAD0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	1	1	1	1	1	1	1	1

表 7-14. T1LOAD 寄存器功能描述

位	符号	功能说明
7:0	T1LOAD	T1LOAD 的值，这是一个读写寄存器，用于设置 T1 重载值

7.4.5 T1DATn 寄存器

表 7-15. T1DAT0 寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
T1DAT0	T1DAT07	T1DAT06	T1DAT05	T1DAT04	T1DAT03	T1DAT02	T1DAT01	T1DAT00
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	0	0	0	0	0	0	0	0

表 7-16. T1DAT0 寄存器功能描述

位	符号	功能说明
7:0	T1DAT0	这是一个读写寄存器，用于设置 PWM0 高电平时间

表 7-17. T1DAT1 寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
T1DAT1	T1DAT17	T1DAT16	T1DAT15	T1DAT14	T1DAT13	T1DAT12	T1DAT11	T1DAT10
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	0	0	0	0	0	0	0	0

表 7-18. T1DAT1 寄存器功能描述

位	符号	功能说明
7:0	T1DAT1	这是一个读写寄存器，用于设置 PWM1 高电平时间

表 7-19. T1DAT2 寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
T1DAT2	T1DAT27	T1DAT26	T1DAT25	T1DAT24	T1DAT23	T1DAT22	T1DAT21	T1DAT20
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	0	0	0	0	0	0	0	0

表 7-20. T1DAT2 寄存器功能描述

位	符号	功能说明
7:0	T1DAT2	这是一个读写寄存器，用于设置 PWM2 高电平时间

注意：

当 TC1EN=0 时，写 T1LOAD 将自动加载到 T1CNT；当 TC1EN=1 时，写 T1LOAD 时不自动加载到 T1CNT，在 T1 溢出时自动加载到 T1CNT。

7.5 WDT 定时器

WDT 定时器的时钟源于低频 RC 振荡器，并可以选择是否经过预分频器。WDT 定时器可以用来产生 WDT 复位或唤醒休眠模式。WDT 振荡器是否开启由 OPBIT 的 WDTE 配置和软件的 WDTEN 位共同决定。只有 WDTEN 为 0 时，WDT 定时器被软禁止；为 1 时软使能，若要 WDT 使能还需要 OPBIT 的 WDTE 使能。

因为 WDT 定时器的时钟源与系统主时钟无关，所以，即使系统进入休眠模式，WDT 定时器仍会工作，但在休眠模式下 WDT 只能产生唤醒信号，并不会产生复位信号。在正常工作下，当 WDT 计数溢出时，芯片复位。WDT 的基本溢出时间由 OPBIT 的 TWDTE 决定，无分频的周期范围是 4.5ms—288ms。WDT 和 T0 共用分频器，当分频器给 T0 时，WDT 为 1 分频（无分频）；反之当分频器给 WDT 时 T0 分 1 分频（无分频），由 T0PTA（T0CR[3]）位决定。若要更长的时间可对 WDT 分频，分频后 WDT 溢出时间为基本溢出时间的分频倍数，例如基本时间选 18ms，然后软件配置为 4 分频，则溢出时间为 18*4=72ms。

表 7-21. MCR 寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
MCR	WDTEN	EIS	LVDF	LVDSEL3	LVDSEL2	LVDSEL1	LVDSEL0	LVDEN
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	1	0	0	0	0	0	0	0

表 7-22. MCR 寄存器功能描述

位	符号	功能说明
7	WDTEN	看门狗使能位 0：看门狗关闭 1：看门狗开启
6	EIS	外部中断使能位 0：外部中断源无效 1：外部中断源有效

位	符号	功能说明
5	LVDF	LVD 标志位 0: VDD 高于 LVDSEL 电压值或 LVD 关闭 1: VDD 低于 LVDSEL 电压值
4:1	LVDSEL	LVD 电压选择位: 0000: 1.8V 0001: P13 低于 1.08V 时 LVDF 为 1, P13 高于 1.08V 时 LVDF 为 0 0010: 2.0V 0011: 2.1V 0100: 2.2V 0101: 2.4V 0110: 2.5V 0111: 2.6V 1000: 2.7V 1001: 2.8V 1010: 3.0V 1011: 3.2V 1100: 3.3V 1101: 3.6V 1110: 4.0V 1111: 4.2V
0	LV DEN	LVD 使能位 0: LVD 关闭 1: LVD 开启

8 中断

CMT2180D 的中断有外中断、键盘中断和定时器中断。外部中断、键盘中断和定时器中断可被 INTECON 的 GIE 位屏蔽。

中断响应过程如下

- 当发生中断请求时，CPU 将相关下一条要执行的指令的地址压栈保存（累加器 A 和状态寄存器需要软件保护），对中断屏蔽位 GIE 清 0，禁止中断响应。与复位不同，硬件中断不停止当前指令的执行，而是暂时挂起中断直到当前指令执行完成。
- CPU 执行中断时，程序跳到中断向量 0008H 地址开始执行中断代码，中断代码应该先保存累加器 A 和状态寄存器，然后判断是哪一个中断响应。
- 执行中断内容后应该恢复累加器 A 和状态寄存器，然后执行 RETIE 返回主程序。这时，从堆栈取出 PC 的值，然后从中断发生时的那条指令的后一条指令继续执行。

注意：CMT2180D 的中断向量地址是 0008H。

8.1 外中断

CMT2180D 有 1 路外部中断源 INT (P10)，可以通过 INTM 位设置为上升沿触发、下降沿触发两种模式，当外部中断触发时，外部中断标志 INTIF 将被置 1，若中断总使能位 GIE 为 1 且外部中断使能位 INTIE 为 1，则产生外部中断。

注意：要使用外中断 INT，还必须将 P10 口设成输入状态。

8.2 定时器中断

定时器 T0 和 T1 溢出时会置位中断标志 T0IF 和 T1IF，若中断总使能位 GIE 为 1 且定时器中断使能位 T0IE 和 T1IE 为 1，则产生定时器中断。

8.3 键盘中断

CMT2180D 有 8 路键盘中断源，8 路中断源可以通过 KBIM 寄存器单独屏蔽，任意一路未被屏蔽的中断源电平发生变化时，触发键盘中断请求，键盘中断标志 (KBIF) 将被置 1，若中断总使能位 GIE 为 1 且键盘中断使能位 (KBIE) 为 1，则产生键盘中断。

注意：P13 通过 OPBIT 的 ODSEL 设置为输入/输出口时，必须设置 DDR13 位为 1 才能使用键盘中断功能。

8.4 中断相关寄存器

8.4.1 INTECON 寄存器

表 8-1. INTECON 寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INTECON	GIE	-	-	-	-	INTIE	KBIE	TOIE
R/W	R/W	-	-	-	-	R/W	R/W	R/W
初始值	0	-	-	-	-	0	0	0

表 8-2. INTECON 寄存器功能描述

位	符号	功能说明
7	GIE	总中断使能 0: 屏蔽所有中断 1: 中断源是否产生中断有相应的控制位决定
2	INTIE	外部中断使能 0: 屏蔽外部中断 1: 使能外部中断
1	KBIE	键盘中断使能 0: 屏蔽键盘中断 1: 使能键盘中断
0	TOIE	定时器 0 溢出中断使能 0: 屏蔽定时器 0 溢出中断 1: 使能定时器 0 溢出中断

8.4.2 INTFLAG 寄存器

表 8-3. INTFLAG 寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INTFLAG	-	-	-	-	-	INTIF	KBIF	TOIF
R/W	-	-	-	-	-	R/W	R/W	R/W
初始值	-	-	-	-	-	0	0	0

表 8-4. INTFLAG 寄存器功能描述

位	符号	功能说明
2	INTIF	INT 中断标志 0: 发生 INT 中断 1: 生 INT 中断, 需软件清零
1	KBIF	键盘中断标志 0: 发生键盘中断 1: 键盘中断, 需软件清零

位	符号	功能说明
0	T0IF	定时器 0 中断标志 0: 未发生定时器 0 中断 1: 发生定时器 0 中断（需软件清零）

8.4.3 KBIM 寄存器

表 8-5. KBIM 寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
KBIM	KBIM7	KBIM6	KBIM5	KBIM4	KBIM3	KBIM2	KBIM1	KBIM0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	0	0	0	0	0	0	0	0

表 8-6. KBIM 寄存器功能描述

位	符号	功能说明
7:0	KBIMn	P1n 口键盘中断允许位（n=7-0） 0: 不允许键盘中断 1: 允许键盘中断

9 文档变更记录

表 2.文档变更记录表

版本号	章节	变更描述	日期
1.0	所有	初始版本发布	2017-11-25

CMOSTEK Confidential

10 联系方式

无锡泽太微电子有限公司深圳分公司

中国广东省深圳市南山区前海路鸿海大厦 203 室

邮编: 518000

电话: +86 - 755 - 83235017

传真: +86 - 755 - 82761326

销售: sales@cmostek.com

技术支持: support@cmostek.com

网址: www.cmostek.com

Copyright. CMOSTEK Microelectronics Co., Ltd. All rights are reserved.

The information furnished by CMOSTEK is believed to be accurate and reliable. However, no responsibility is assumed for inaccuracies and specifications within this document are subject to change without notice. The material contained herein is the exclusive property of CMOSTEK and shall not be distributed, reproduced, or disclosed in whole or in part without prior written permission of CMOSTEK. CMOSTEK products are not authorized for use as critical components in life support devices or systems without express written approval of CMOSTEK. The CMOSTEK logo is a registered trademark of CMOSTEK Microelectronics Co., Ltd. All other names are the property of their respective owners.