1 Analoge Wandler

1.1 Schrittweite, Auflösung

D	Digitaler Wert
B_{n-1}	Bitwert (0: LSB)
q	Quantisierungsschritt
K, G	Konstanten
A	Analoges Signal

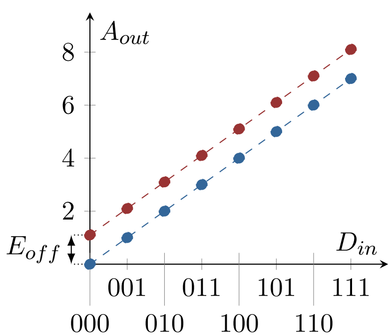
$$D = \sum_{k=0}^{n-1} B_k \cdot 2^k = \frac{V_{in} - V_{ref_n}}{V_{ref_p} - V_{ref_n}} \cdot 2^n$$

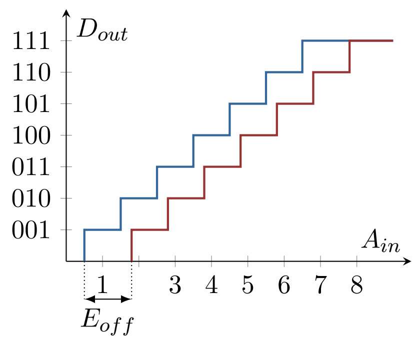
$$V_{out} = \frac{D}{2^n}(V_{ref_p} - V_{ref_n} + V_{ref_n})$$

$$q = \frac{V_{ref_p} - V_{ref_n}}{2^n}$$

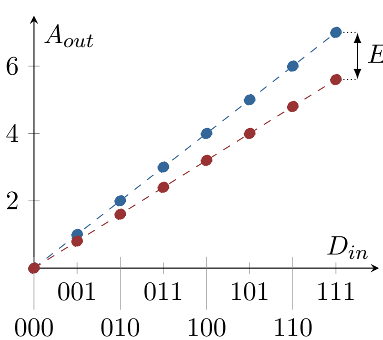
1.2 Fehler

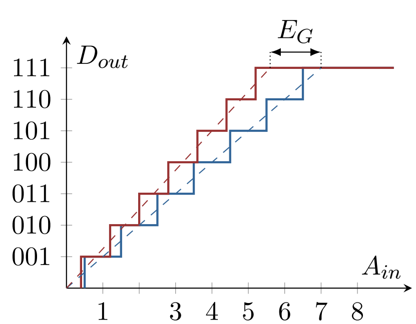
1.2.1 Offset-Fehler





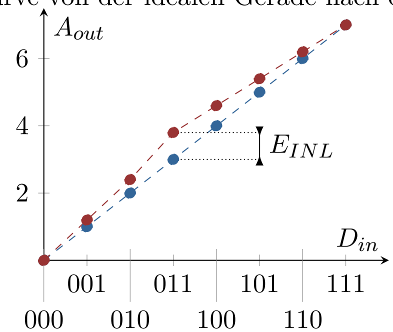
1.2.2 Verstärikungs- oder Gain-Fehler

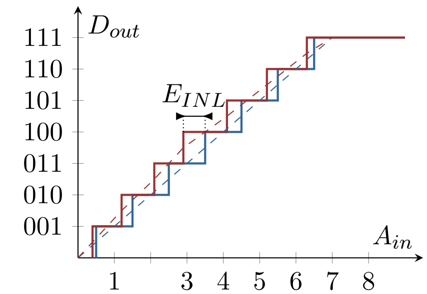




1.3 Integrale Nichtlinearität INL

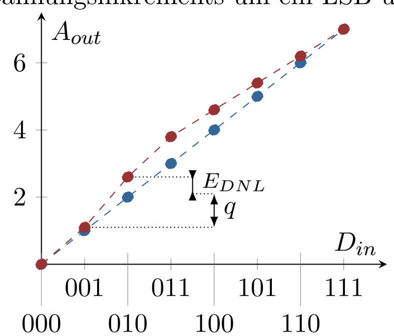
Die Integrale Nichtlinearität bezeichnet die maximale Abweigung der Ausgangskurve von der idealen Gerade nach der Korrektur von Offset- und Gain-Fehler:

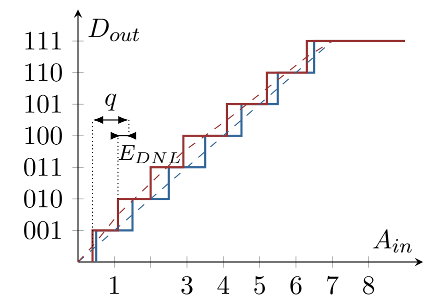




1.4 Differentielle Nichtlinearität DNL

Die Differentielle Nichtlinearität bezeichnet den maximalen Fehler, der beim Inkrement des Datenwortes um ein LSB auftritt. Die DNL ist die Differenz des Spannungsinkrements um ein LSB und dem idealen Spannungsinkrement q.





Für monotone Wandler muss $E_{DNL} > -1LSB$ betragen. sonst wird es ein nicht-monotoner Wandler.

1.5 Quantisierung und Signal to Noise Ratio

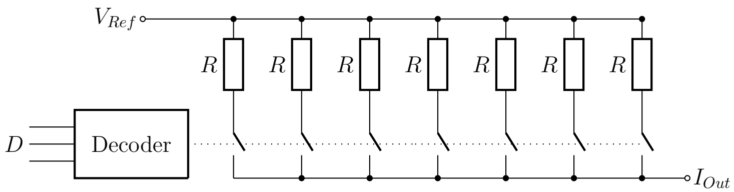
Das Quantisierungsrauschen kann als lineare Rauschquelle modelliert werden. Pro bit erhöht sich die SNR um 6dB.

$$P_Q = \frac{q^2}{12} \quad SNR \approx 1.76 + n \cdot 6\text{dB}$$

2 Digital-Analog Wandler DAC

$$\text{Quantisierungsschritt:} \quad q = \frac{V_{ref_p} - V_{ref_n}}{2^n}$$

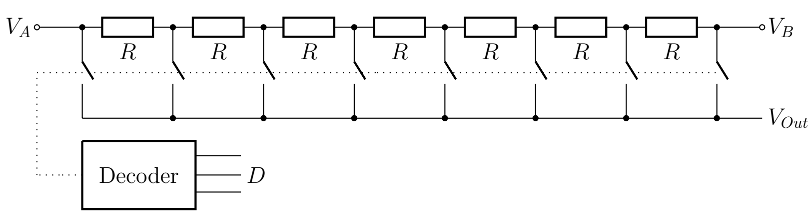
2.1 Strom-DAC nach Parallelverfahren



Dieser Wandler hat eine garantierte Stetigkeit. Er benötigt jedoch 2^n Wiederstände und 2^n Schalter, sowie einen n-to-2^n Decoder. Als Schalter eignen sich Mosfets sehr gut.

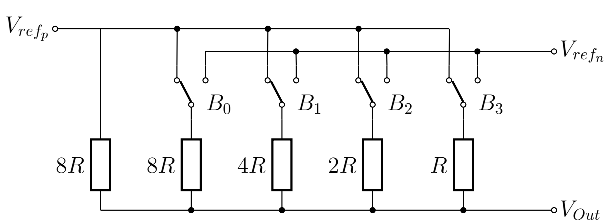
$$I_{Out} = D \cdot I = D \cdot \frac{V_{Ref}}{R}$$

2.2 Voltage Scaling DAC



Bei diesem Wandler ist ein automatisierter Elektronik-Test möglich. Der Wert D muss im PROM gespeichert werden. V_A und V_B können variabel sein.

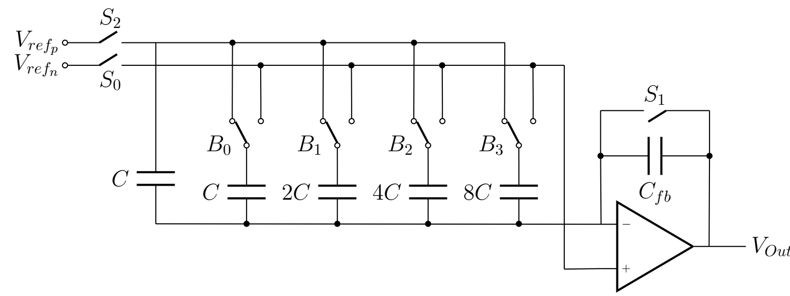
2.3 DAC nach Wägeverfahren



Dieser Wandler benötigt nur n Schalter und $n+1$ Wiederstände. Jedoch ist die Stetigkeit nicht garantiert.

$$V_{Out} = \frac{B_0 \cdot \frac{1}{8R} + B_1 \cdot \frac{1}{4R} + B_2 \cdot \frac{1}{2R} + B_3 \cdot \frac{1}{R}}{\frac{2}{R}} \cdot (V_{ref_p} - V_{ref_n}) + V_{ref_n}$$

2.4 Kapazitiver DAC, Wägeverfahren



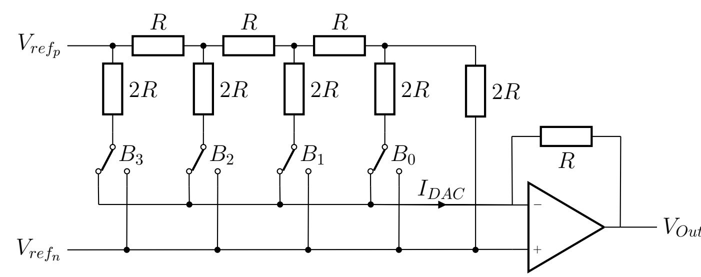
Mit den zusätzlichen Schalter S_0 und S_1 werden die Anfangsbedingungen gesetzt. Mit dem Schalter S_2 wird der Ausgang gültig.

$$C_{res} = B_3 \cdot 8C + B_2 \cdot 4C + B_1 \cdot 2C + B_0 \cdot C$$

$$V_{out} = V_{ref_n} - \frac{C_{res}}{C_{fb}} \cdot (V_{ref_p} - V_{ref_n})$$

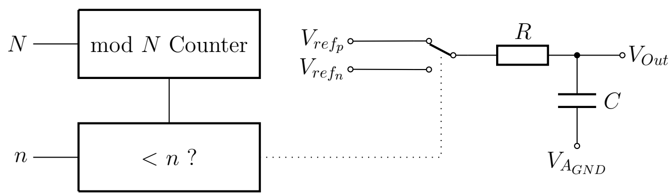
$$q = (V_{ref_p} - V_{ref_n}) \cdot \frac{1}{2^n} = (V_{ref_p} - V_{ref_n}) \cdot \frac{C}{C_{fb}}$$

2.5 DAC mit R-2R-Netzwerk



$$I_{DAC} = \frac{V_{ref_p} - V_{ref_n}}{2R} \cdot \left(\frac{B_3}{1} + \frac{B_2}{2} + \frac{B_1}{4} + \frac{B_0}{8} \right) \qquad R_{res} = R$$

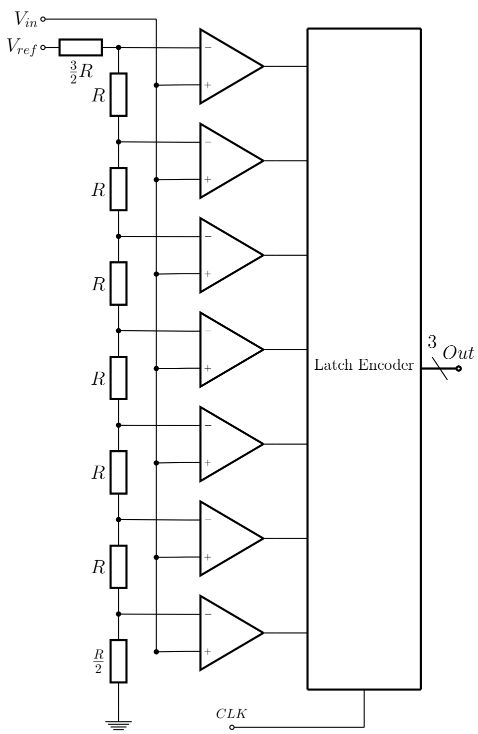
2.6 Zahlverfahren (PWM)



Der Schalter schaltet immer zwischen V_{ref_p} und V_{ref_n} um. Der nachfolgende Tiefpass RC glättet das ganze Signal. Diese Schaltung ist sehr einfach und ermöglicht eine hohe Auflösung. Jedoch ist sie sehr langsam und benötigt eine grosse Zeitkonstante. Es gilt folgende Beziehung: $V_{out} = V_{ref} \cdot \frac{n}{N}$

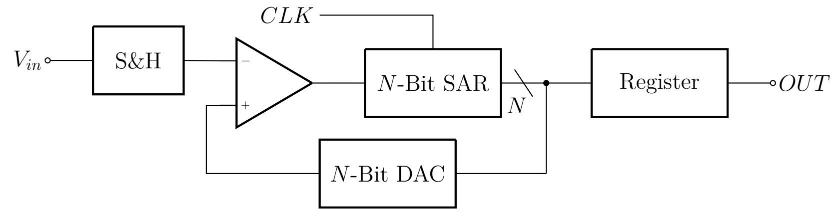
3 Analog-Digital Wandler ADC

3.1 ADC nach Parallel-Verfahren



Dieses Verfahren ist sehr schnell. Es braucht jedoch 2^n Wiederstände und $2^n - 1$ Komparatoren.

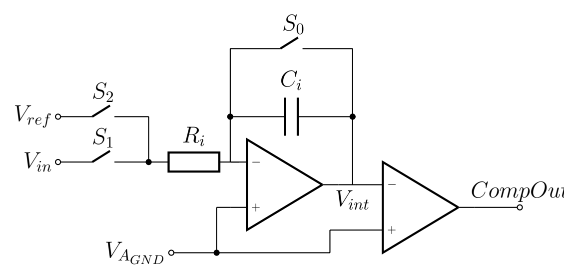
3.2 SAR: Successive Approximation Register

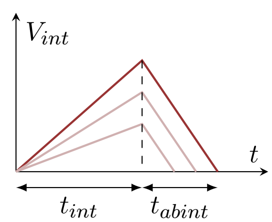


Der Sample and Hold-Teil speichert das Eingangssignal während der Wandlung. Der DAC-Ausgang nähert sich schrittweise approximativ dem Eingangssignal an. Der Wandler startet in der Mitte des möglichen Bereichs und arbeitet sich dann immer weiter vor. Mit jedem Schritt wird die genauigkeit vergörssert. Als DAC sollte vorzugsweise ein kapazitiver DAC verwendet werden.

- im **Sample Mode** werden alle Kondensatoren (vom DAC und SAR) mit V_{in} geladen.
- im **Hold Mode** wird der Eingang abgekoppelt. Danach bleibt die gesamte Ladung bestanden.
- im **Redistribution Mode** wird im DAC ein Schalter umgeschaltet. (im ersten Zyklus die MSB-Kap, $8C$). Falls der Komparator-Ausgang < 0 ist, so bleibt dieser Schalter und der nächste wird umgeschaltet. Falls > 0 ist, wird der Schalter zurück-, und der nächste umgeschaltet.

3.3 Dual Slope Wandler



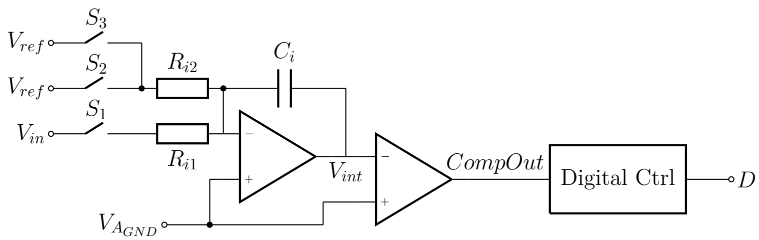


$$V_{int_{max}} = \int_0^{t_{int}} -\frac{V_{in}}{R_i \cdot C_i} \cdot dt = -\frac{V_{in}}{R_i \cdot C_i} \cdot t_{int}$$

$$V_{in} = -(V_{ref} - V_{A_{GND}}) \cdot \frac{t_{abint}}{t_{int}} + V_{A_{GND}} \Rightarrow t_{abint} = -\frac{V_{in} \cdot t_{int}}{V_{ref} + V_{A_{GND}}} - V_{AGND}$$

Der Dual-Slope Wandler hat ein Tiefpass-verhalten. Ausserdem werden Frequenzen von $\frac{k}{t_{int} + t_{abint}}, k \in \mathbb{N}$ perfekt unterdrückt. Um den Netzbrumm (50Hz) zu Unterdrücken, sollte die Integrationszeit 20ms betragen.

3.4 Sigma-Delta Wandler



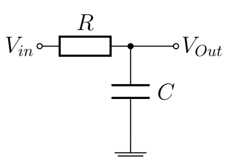
Sigma-Delta Wandler integireren wie Dual-Slope Wandler. Jedoch wird gleichzeitig auf- und abintegriert. Statt Zähler kann ein digitales Filter (als Mittelwertbildung) verwendet werden.

4 Filter

f_{3dB} 3dB-Grenze

Q Güte

4.1 Tiefpass-Filter 1. Ordnung

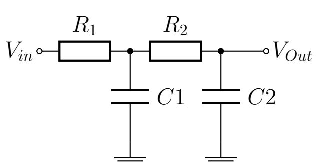


$$G(s) = \frac{1}{1 + s \cdot RC}$$

$$T = R \cdot C$$

$$f_{3dB} = \frac{1}{2\pi \cdot RC}$$

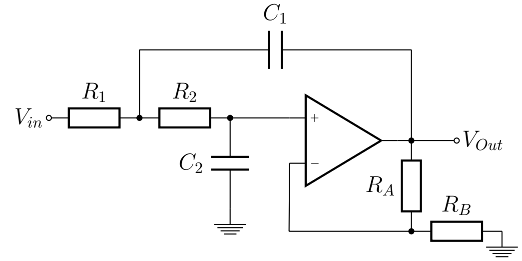
4.2 Filter 2. Ordnung



$$G(s) = \frac{1}{1+s\cdot(C_1R_1+C_2R_1+C_2R_2)+s^2\cdot C_1C_2R_1R_2}$$

$$Q = \frac{\sqrt{C_1C_2R_1R_2}}{C_1R_1 + C_2R_1 + C_2R_2}$$

4.3 Sallen Key (Einfachmitkopplung)

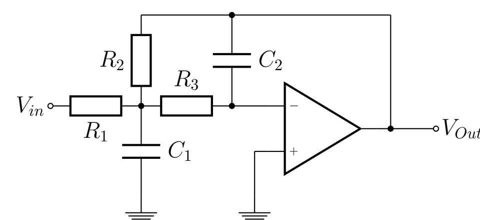


$$G(s) = \frac{\frac{R_A+R_B}{R_B}}{s^2 \cdot C_1C_2R_1R_2 + s \cdot \left(C_2 \cdot (R_1 + R_2) + C_1R_1 \cdot \left(1 - \frac{R_A+R_B}{R_B}\right)\right) + 1}$$

$$Q = \frac{\sqrt{C_1C_2R_1R_2}}{C_2 \cdot (R_1 + R_2) + C_1R_1 \cdot \left(1 - \frac{R_A+R_B}{R_B}\right)}$$

Diese Filter sind nicht geeignet für Systeme mit hohen Frequenzanteilen, da diese ebenfalls (leicht) durchgelassen werden. Es sind aber sehr grosse Polgüten möglich.

4.4 Multiple-Feedback Struktur



$$G(s) = \frac{-\frac{R_2}{R_1}}{1 + s \cdot C_2 \cdot \left(R_2 + R_3 + \frac{R_2R_3}{R_1}\right) + s^2 \cdot C_1C_2R_2R_3}$$

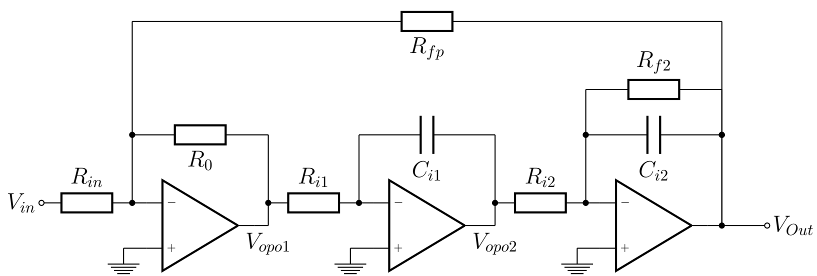
$$Q = \frac{\sqrt{C_1C_2R_2R_3}}{C_2 \cdot \left(R_2 + R_3 + \frac{R_2R_3}{R_1}\right)} \qquad f_{3dB} = \frac{1}{\sqrt{2\pi C_1C_2R_2R_3}}$$

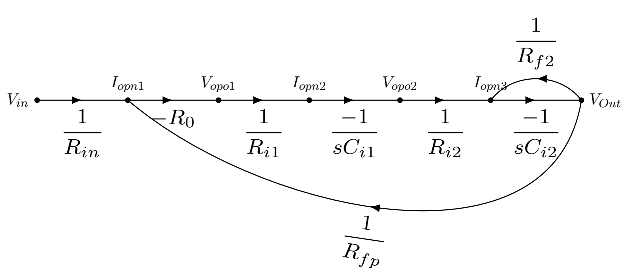
4.5 Maison-Regel

$$G(s) = \frac{\sum_k P_k \cdot \Delta_k}{\Delta}$$

$$\begin{aligned}
\Delta = \quad & 1 - \sum \text{Schleife} \\
& + \sum \text{Produkt zweier nicht berührenden Schleifen} \\
& - \sum \text{Produkt dreier nicht berührenden Schleifen} \\
& \pm \cdots \\
\Delta_k = \quad & 1 - \sum \text{Schleife, die } P_k \text{ nicht berührt} \\
& + \sum \text{Prod. zweier sich und } P_k \text{ nicht berührenden Schleifen} \\
& - \sum \text{Prod. dreier sich und } P_k \text{ nicht berührenden Schleifen} \\
& \pm \cdots
\end{aligned}$$

4.6 Aktive Filter höherer Ordnung





Ordnung 2: $\quad G(s) = \dfrac{K}{\frac{1}{\omega_r^2}s^2 + \frac{2Q}{\omega_r}s + 1}$

5 Rauschen

- **Thermisches (weisses) Rauschen** ist über alle Frequenzen gleichverteilt.
- **Flicker Noise** (rosa Rauschen). Es nimmt mit $\frac{1}{f}$ ab. $E_n = K_v \cdot \sqrt{\ln \frac{f_{max}}{f_{min}}}$
- **Shot Noise** ist zufällig entstehender Peak. $E_{sh} = kT\sqrt{\frac{2B}{qI_{dc}}}$
- **Burst (popcorn) noise** sind diskrete hochfrequente Pulse (klingt wie Popcorn).
- **Avalanche Noise**: Entsteht in Dioden wenn Elektronen mit hoher Energie auf ein Kristallgitter prallen (Lawineneffekt).

Bemerkungen zum Rauschen: Es ist wichtig, die Rauschleistungen (und nicht die Spannungen) zu addieren. Kapazitäten und Induktivitäten rauschen nicht. Da sie jedoch die Bandbreite verändern, beeinflussen sie direkt die Rauschspannung.

$v_n(t)$	Rauschsignal
$\overline{v_n}$	Mittelwert
$\overline{v_n^2}$	Varianz
$v_{n,rms}$	Effektivwert
k	$= 1.38 \cdot 10^{-23}$ Bolzmann-Konstante
T	Temperatur
T_t	Messdauer
B	Bandbreite

$\mathrm{e}_{vn} \left[\frac{V}{\sqrt{Hz}}\right]$: Spannungsdichte

$$\overline{v_n} = \frac{1}{T_t}\int_{T_t} v_n(t) \cdot dt = 0$$

$$\overline{v_n^2} = \frac{1}{T_t}\int_{T_t} v_n^2(t) \cdot dt \neq 0$$

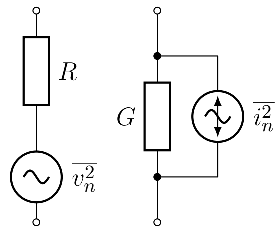
$$v_{n,rms} = \sqrt{\overline{v_n^2}}$$

5.1 Rauschleistungen

Weisses Rauschen $\quad \overline{v^2} = \int_{f_L}^{f_H} e_{vn}^2 \cdot df = K \cdot (f_H - f_L)$

$1/f$ Rauschen $\quad \overline{v^2} = \int_{f_L}^{f_H} \frac{e_{vn}^2}{f} df = K \cdot \ln \frac{f_H}{f_L}$

5.2 Mittelwert von Rauschen



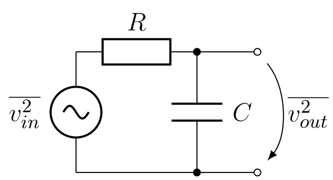
$$\overline{v_n^2} = 4kTB \cdot R$$

$$\overline{i_n^2} = 4kTB \cdot G$$

Serieschaltung: $\overline{v_{tot}^2} = \overline{v_1^2} + \overline{v_2^2}$

$$e_n = \sqrt{4kTR}$$

5.3 Rausch-Bandbreite

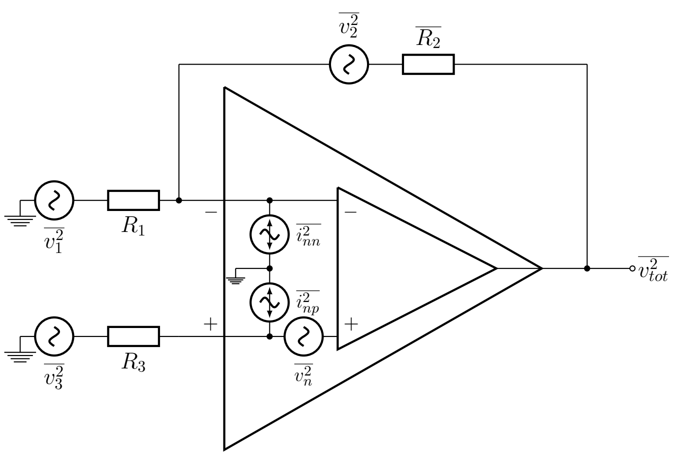


$$v_{out} = v_{in} \cdot \sqrt{\int_0^\infty \frac{1}{1+(2\pi f \cdot RC)^2} \cdot df}$$

$$v_{out} = v_{in} \cdot \sqrt{\frac{1}{4RC}}$$

$$\overline{v_{out}^2} = \overline{v_{in}^2} \cdot \frac{1}{4RC} = \frac{kT}{C}$$

5.4 Opamp-Modell mit Rauschen



Das Produkt aus Signal-Bandbreite B_S und der Verstärkung A ist immer konstant. Für die Effective Noise Bandwidth B_{en} gilt folgende Beziehung:

$$B_{en} = \frac{\pi}{2} B_S$$

$$\overline{v_{tot}^2} = \left(4kTR_2A + 4kTR_3A^2 + \overline{i_{nn}^2}R_2^2 + \overline{I_{np}^2}R_3^2A^2 + \overline{v_n^2}A^2\right) \cdot B$$

$$\text{mit} \quad A = \left(\frac{R_1 + R_2}{R_1}\right)$$

Bei CMOS-Opamps ist das stromrauschen meist zu vernachlässigen. Ausserdem kann der Wiederstand $R_3 = 0$ vernachlässigt werden. Ausserdem glit: $v_n[Hz]$: Noise / Root (aus dem Datenblatt), $f_{enc}[Hz]$: Noise Corner Frequency (aus dem Datenblatt), B_{en}: Effective Noise Bandwidth

$$\overline{v_{tot}^2} = B_{en} \cdot 4kTR_2A + v_n^2A^2 \left[f_{enc} \ln\left(\frac{f_H}{f_L}\right) + B_{en}\right]$$

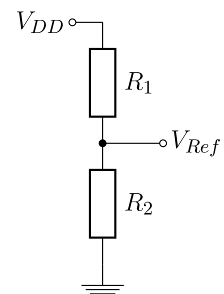
Wenn ausserdem die Bandbreite $B \gg f_{enc}$ (mindestens 10 mal grösser) ist, können weitere Vernachlässigungen gemacht werden.

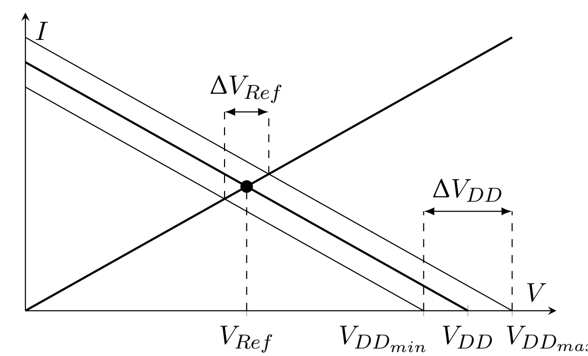
$$\overline{v_{tot}^2} = 4kT \cdot R_2 \cdot A \cdot B_{en} + v_n^2 \cdot A^2 \cdot B_{en}$$

6 Spannungsreferenzen

Die Sensitivität S ist die relative Änderung der Ausgangs- zur Eingangsveränderung. $S = \dfrac{\Delta V_{Ref}/V_{ref}}{\Delta V_{DD}/V_{DD}}$

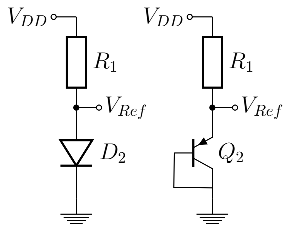
6.1 Einfachste Referenzquelle

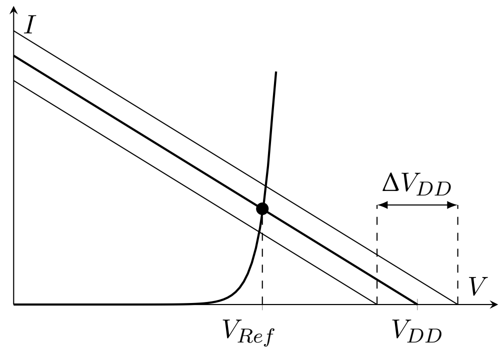




$$S = \frac{\Delta V_{Ref}/V_{ref}}{\Delta V_{DD}/V_{DD}} = 1$$

6.2 Dioden Referenz



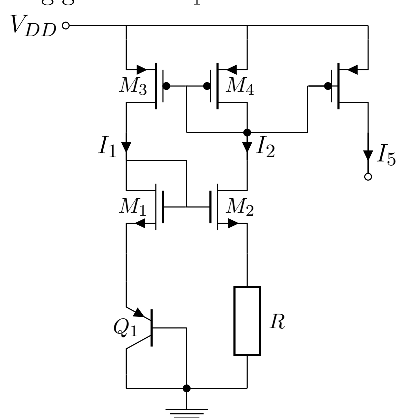


$$I_D = I_S \cdot e^{\frac{V_{BE}}{m \cdot VT}} \approx I_S \cdot e^{\frac{q \cdot V_{BE}}{kT}} \quad \Rightarrow \quad V_{Ref} = \frac{kT}{q} \ln \frac{I_D}{I_s} \qquad S = \frac{1}{ln \frac{I}{I_S}} \ll 1$$

Diese Referenz-spannung kann nur im Bereich von 0.6 bis 0.7 V verwendet werden. Um dies zu umgehen, wird häufig eine Zenerdiode (in Gegenrichtung) verwendet. Die häufigste Zener-Durchbruchspannung beträgt 5.6 V.

6.3 Bootstrap Referenz (PTAT-Stromquelle)

Diese Strom-Referenz Methode ist zwar unabhängig von V_{DD}, aber temperaturabhängig. Der Temperaturkoeffizient T_C gibt diese an.



$$I_1 = I_2$$

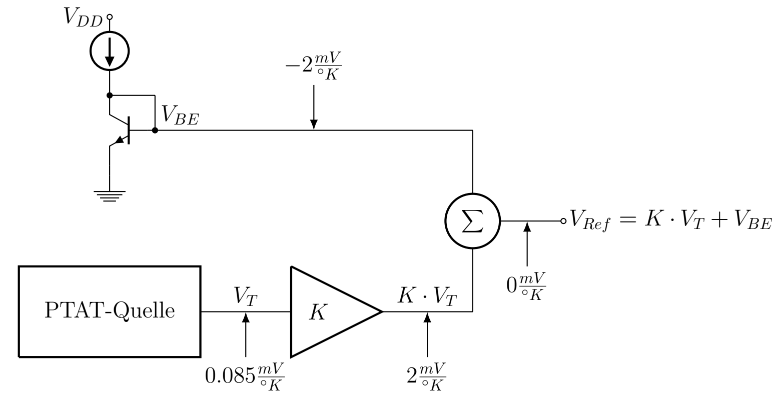
$$V_{Ref} = V_{EB1} = mV_T \cdot \ln\left(\frac{I_1}{I_s}\right)$$

$$V_{Ref} = V_{EB1} = I_2 \cdot R$$

$$V_T = \frac{kT}{q} \left[\frac{V}{\circ K}\right]$$

$$T_C = \frac{1}{V_t} \frac{dV_T}{dT} = \frac{1}{T}$$

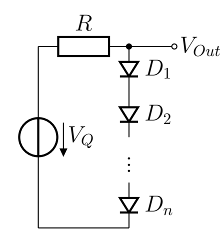
6.4 Bandgap-Referenzen



Bei dieser Schaltung wird die Spannung V_{BE} über einem pn-Übergang abgegriffen. Dieser hat immer dieselbe negative Thermo-Spannung V_T. Nun wird eine PTAT-Quelle mit positivem Temperaturkoeffizienten verwendet, welche mit einer Verstärkung auf den (vom Betrag) gleichen Wert bringt. Addiert man diese beiden Spannungen, so entsteht eine von der Temperatur unabhängige Referenzspannung.

7 Spannungsquellen und -regler

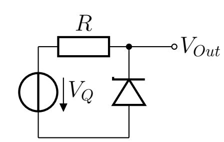
7.1 Spannungsquelle mit Dioden



$$V_{Out} = n \cdot V_D \approx n \cdot 0.7V$$

$$i_{Out\,max} = \frac{V_Q - V_{Out}}{R}$$

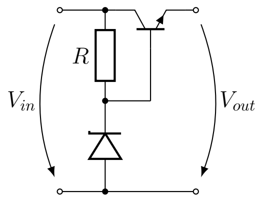
7.2 Spannungsquelle mit Z-Diode



$$V_{Out} = V_Z \approx 2.7V$$

$$i_{Out\,max} = \frac{V_Q - V_{Out}}{R}$$

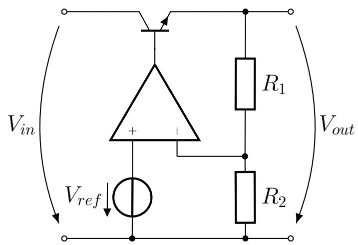
7.3 Spannungsquelle mit Längstransistor



$$V_{Out} = V_Z - V_{BE} \approx 2.7V - 0.7V$$

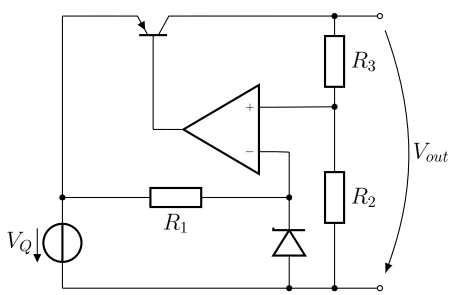
$$V_{Out\,max} = V_{in} - V_{BE}$$

7.4 Spannungsquelle mit Opamp



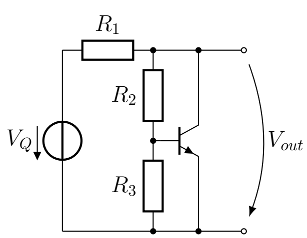
$$V_{Out} = \frac{R_1 + R_2}{R_1} \cdot V_{ref}$$

7.5 Low-Drop-Out-Regler



Bei LDO-Regler darf der Spannungsabfall zwischen Ein- und Ausgang klein sein. Da dies ein Regler ist, muss er eine ungerade Anzahl Pfadinversionen haben (für Negative-Feedback).

7.6 Parallel- oder Shunt-Spannungsregler

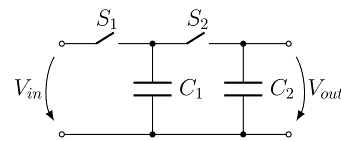


$$V_{Out} = V_{BE} \cdot \frac{R_2 + R_3}{R_2}$$

$$\frac{dV_{out}}{dT} = -2 \cdot \frac{R_2 + R_3}{R_2} \left[\frac{mV}{K}\right]$$

8 Ladungspumpen

8.1 Switched Capacitor Schaltung



Schalter S_1, S_2 sind nicht-überlappend.

Phase 1: S_1 geschlossen, C_1 wird aufgeladen: $Q_1 = C_1 \cdot V_{in}$

Phase 2: S_2 geschlossen, Ladung Q_1 teilt sich auf C_1 und C_2 auf.

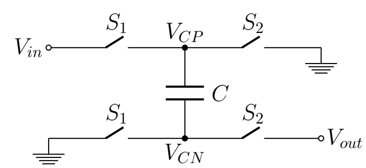
Nach dem ersten Zyklus mit V_{out_0}: Ausgangsspannung vor dem ersten Zyklus:

$$Q_{tot_1} = C_1 \cdot V_{in} + C_1 \cdot V_{out_0} \qquad V_{out_1} = \frac{C_1 \cdot V_{in}}{C_1 + C_2}$$

Die Ausgangsspannung nähert sich der Eingangsspannung, wenn $C_1 = C_2$. Da sich die Spannung wie bei einer RC-Schaltung dem Endwert exponentiell annähert, kann ein Wiederstand R_{eq} definiert werden (mit T: Periodendauer):

$$R_{eq} = \frac{T}{C}$$

8.2 Spannungsinversion

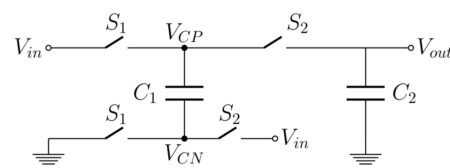


Phase 1: Schalter S_1 geschlossen. C wird aufgeladen.

Phase 2: Schlater S_2 geschlossen. V_{CP} springt auf V_{GND}. Also muss V_{CN} auch denselben Sprung nach unten machen.

$$V_{out} = -V_{in}$$

8.3 Spannungsverdopplung



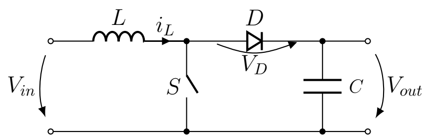
Phase 1: Schalter S_1 geschlossen. C wird aufgeladen.

Phase 2: Schlater S_2 geschlossen. V_{CN} springt auf V_{in} $\rightarrow$ V_{CP} springt auf $2V_{in}$

9 Schaltregler

9.1 Aufwärtswandler

T_{on}	Dauer der Ladephase	$\Delta I_{L_{on}}$	Stromdifferenz der Ladephase
T_{off}	Dauer der Entladephase	$\Delta I_{L_{off}}$	Stromdifferenz der Entladephase



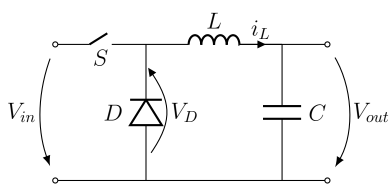
Lasephase: S geschlossen (on)

Entladephase: S offen (off)

$$\Delta I_{L_{on}} = \frac{V_{in}}{L} \cdot T_{on} \qquad \Delta I_{L_{off}} = \frac{V_{in} - V_{out}}{L} \cdot T_{off}$$

im Gleichgewicht: $\Delta I_{L_{on}} = -\Delta I_{L_{off}} \qquad V_{out} = V_{in} \cdot \left(1 + \frac{T_{on}}{T_{off}}\right)$

9.2 Abwärtswandler



Lasephase: S geschlossen (on)

Entladephase: S offen (off)

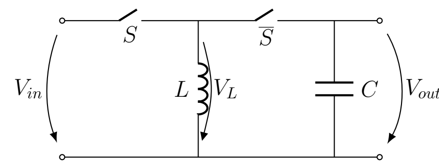
$V_L = -\left(V_{out} + V_D\right)$

$$\Delta I_{L_{on}} = \frac{V_{in} - V_{out}}{L} \cdot T_{on} \qquad \Delta I_{L_{off}} = \frac{V_{out} + V_D}{L} \cdot T_{off}$$

im Gleichgewicht $\quad V_{out} = \frac{T_{on}}{T_{on} + T_{off}} \cdot V_{in} - \frac{T_{off}}{T_{on} + T_{off}} \cdot V_D \approx \frac{T_{on}}{T_{on} + T_{off}} \cdot V_{in}$

Die Effizienz dieser Wandler kann verbessert werden, indem statt einer Silizium-Diode ($V_D \approx 0.7V$) eine Schottky-Diode ($V_D \approx 0.3V$) verwendet wird. Noch besser ist ein MOSFET, welcher nur einen On-Wiederstand $R_{DS_{on}}$ im $m\Omega$ bereich besitzt.

9.3 Invertierender Wandler



$S =$ on: erzeugt neg. Spannung

$$V_L = V_{in} = L \cdot \frac{\Delta I_L}{\Delta t}$$

$S =$ off: negative Spannung über L

$$V_{out} = V_L = -L \cdot \frac{\Delta I_L}{\Delta t}$$

wenn Eingeschwungen: $\quad V_{out} = V_L \cdot \frac{T_{on}}{T_{off}}$

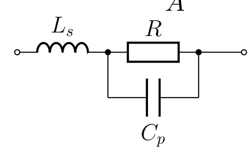
Spannungsrippel an V_{out} : $\quad \Delta V_{max} = \frac{V_{out} \cdot \Delta T}{R_L \cdot C}$

10 Passive Elemente

10.1 Wiederstände

$$R = \rho \cdot \frac{l}{A}$$

ρ	Spez. Wiederstand
l	Länge des Leiters
A	Fläche des Leiters



$$L_s \approx 5\,[nH] \qquad C_p \approx 0.5\,[pF]$$

10.2 Temperaturabhängige Wiederstände

10.2.1 PTC-Wiederstände

Kaltleiter, positiver Temperaturkoeffizient: Wiederstand steigt mit steigernder Temperatur $\theta\,[°C]$.

$$T > 0°C: \quad R = R_0 \cdot \left(1 + a\theta + b\theta^2\right)$$

$$T < 0°C: \quad R = R_0 \cdot \left(1 + a\theta + b\theta^2 + c\theta^3 \cdot (\theta - 100°C)\right)$$

$$a = 3.9083 \left[\frac{10^{-3}}{°C}\right],\ b = -5.775 \left[\frac{10^{-7}}{°C^2}\right],\ -4.183 \left[\frac{10^{-12}}{°C^4}\right]$$

10.2.2 NTC-Wiederstände

Heissleiter, negativer Temperaturkoeffizient: Wiederstand sinkt mit steigernder Temperatur:

$T[°K]$	Temperatur	$T_R[°K]$	Referenztemperatur
B	Materialkonstante	R_R	Referenzwiederstand

$$R = R_R \cdot e^{B \cdot \left(\frac{1}{T} - \frac{1}{T_R}\right)}$$

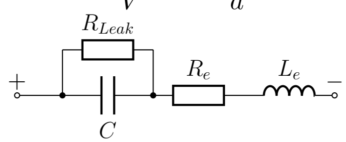
10.3 Fotowiederstände LDR

Wenn Licht auf die fotoempfindliche Fläche des LDR's trifft, verringert sich der Wiederstand. Dunkelwiederstand typischerweise zwischen $1 \dots 100M\Omega$, der Hellwiederstand (bei 1000 lx) typischerweise zwischen $0.1 \dots 2k\Omega$. Die Wiederstandsänderung ist relativ langsam (mehrere ms verzögert.)

10.4 Kapazitäten

A	Fläche des Kondensators
d	Abstand der Leiter
ε_0	$= 8.854 \cdot 10^{-12} \left[\frac{F}{m}\right]$
ε_r	Relative Permitivität
R_{Leak}	Leckwiederstand

$$C = \frac{Q}{V} = \frac{\varepsilon_r \cdot \varepsilon_0 \cdot A}{d}$$

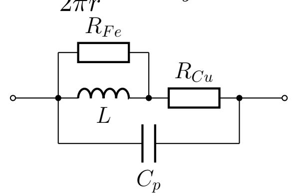


10.5 Induktivitäten

N	Windungszahl
Φ	Magnetischer Fluss
I	Strom durch die Spule
μ_0	$= 4\pi \cdot 10^{-7} \left[\frac{N}{A^2}\right]$

$$L = \frac{N \cdot \Phi}{I}$$

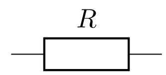
$$L_{Ring} = N^2 \frac{\mu_0 \mu_r A}{2\pi r} \quad L_{Zylinder} = N^2 \frac{\mu_0 \mu_r A}{l}$$



11 Grundlegende Formeln

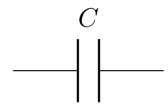
11.1 Grundelemente

Wiederstand R



$$u(t) = R \cdot i(t)$$
$$i(t) = \frac{1}{R} \cdot u(t)$$
$$\underline{Z}_R = R$$

Kapazität C



$$u(t) = \frac{1}{C} \int_0^t i(\tilde{t}) d\tilde{t}$$
$$i(t) = C \cdot \frac{du(t)}{dt}$$
$$\underline{Z}_C = \frac{1}{j\omega C}$$

Spannung springt nicht

Induktivität L

$$u(t) = L \cdot \frac{di(t)}{dt}$$
$$i(t) = \frac{1}{L} \int_0^t u(\tilde{t}) d\tilde{t}$$
$$\underline{Z}_C = j\omega L$$

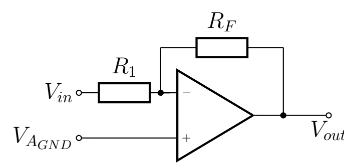
Strom springt nicht

11.2 Schaltvorgänge

$$u(t) = U_2 + (U_1 - U_2) \cdot e^{\frac{-t}{\tau}} \qquad i(t) = I_2 + (I_1 - I_2) \cdot e^{\frac{-t}{\tau}} \qquad \tau = RC = \frac{L}{R}$$

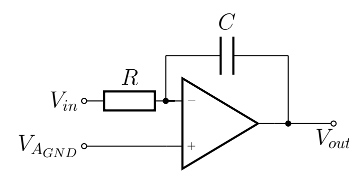
11.3 Einige OpAmp Schaltungen

Invertierender Verstärker



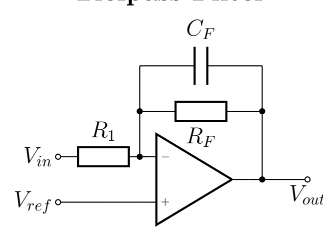
$$V_{out} = -\frac{R_F}{R_1} \cdot (V_{in} - V_{A_{GND}}) + V_{A_{GND}}$$

Integrator



$$Vout = -\frac{1}{RC} \cdot \int (V_{in} - V_{A_{GND}}) \cdot dt$$

Tiefpass Filter



$$\omega_{c_{3db}} = \frac{1}{R_F \cdot C_F} \qquad f_{c_{3db}} = \frac{1}{2\pi \cdot R_F \cdot C_F}$$

$$H(s) = \frac{V_{out}}{V_{in}} = -\frac{R_F}{sR_1 R_F C_F + R_1}$$