

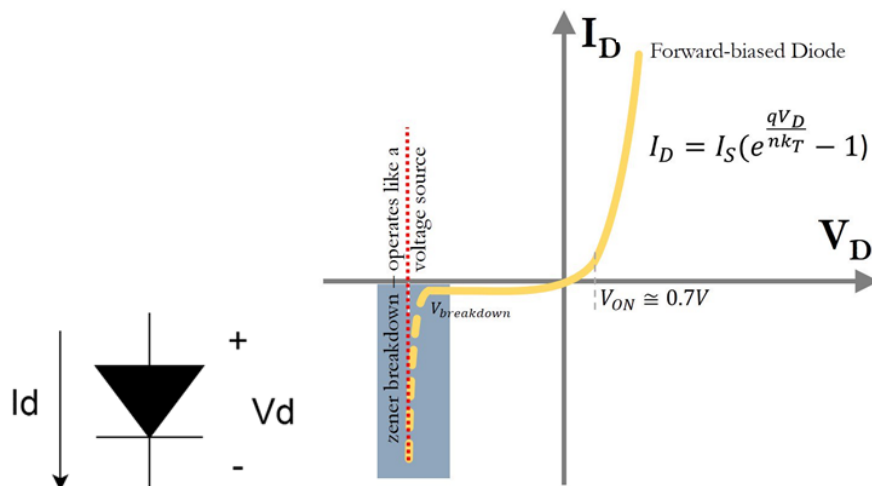
# Practisch omgaan met Diodes en Transistoren

[2020-2021, door Marius Versteegen]

## Inleiding

Dit document heeft als doel bij te dragen aan het kunnen lezen van elektrische schakelingen.

## Practisch omgaan met de Diode



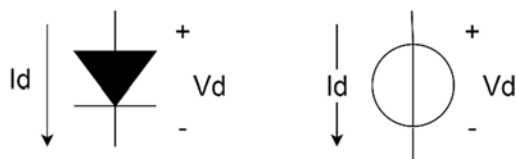
Anders dan bij een weerstand, is het verband tussen stroom en spanning door/over een diode niet-lineair. Het verband tussen  $V_D$  en  $I_D$  is **exponentieel**. De stroom kan normaliter alleen lopen in de “**pijl-richting**” van de diode. De spanningsval  $V_D$  tussen anode (start van pijl) en kathode (eind van pijl) is dan positief.

Als je een hoge spanning in omgekeerde richting (**de sperrichting**) aanbrengt boven de “**zener breakdown voltage**” van een diode, neemt de stroom weer exponentieel toe.

In plaats met een moeilijke exponentiele formule kunnen we het gedrag van een diode ook eenvoudig modelleren:

### “Normale Model” voor “normaal stroomvoerende” diode

De diodegrafiek loopt nogal steil omhoog, vanaf  $V_D=0.7, 0.8V$ . Anders gezegd: als er tenminste een klein stroompje in de doorlaatrichting doorloopt, kun je de diode benaderen met een 0.8V spanningsbron:

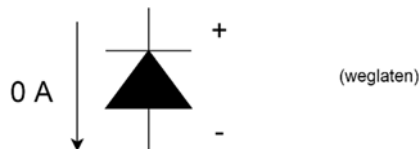


Je kunt een diode zien als een “**spanningsbegrenzer**”. Als je er stroom in stopt, eet de diode die op, zodat de spanning er over begrensd wordt op 0.8V. Anders gezegd:  **$I_D > 0A$  betekent:  $V_D = 0.8V$** .

## “Stroomloze Model”

Als de spanningsval in de doorlaatrichting te klein is, of als de spanning over de diode in de sper-richting valt (spanning op de kathode groter dan op de anode), dan loopt **geen** stroom. Als eenvoudig model kun je de diode dan in zijn geheel weglaten. Voor het gemak gaan we ervan uit dat die drempel ligt bij 0.8V. Anders gezegd:  **$V_d < 0.8V$  betekent:  $I_d = 0A$** .

(Bij goed normaal ontwerp zal de diode zo gekozen dat zijn zener-breakdown voltage zo groot is dat ze **niet** bereikt kan worden, dus daar houdt dit model geen rekening mee)



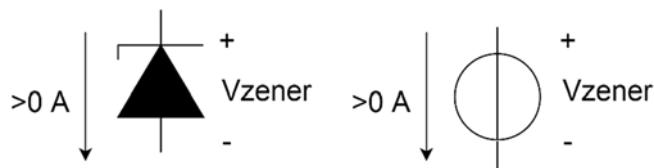
## “Zener-Model”

Er is een soort diodes waarbij het gebruik van de zener-breakdown voltage **juist bedoeld** is. Die zogenaamde “zenerdiodes” worden weergegeven met een iets ander symbool.

Als er een **voorwaartse** stroom doorheen gaat, gedragen ze zich **als normale diodes** (zie boven), en kunnen ze gerepresenteerd worden als een 0.8V spanningsbron (een 0.8V spanningsbegrenzer).

Als ze **minder** dan hun “zener breakdown voltage”, ook wel “zener spanning” genaamd in sper staan, gedragen ze zich ook als **als normale diodes** (zie boven), loopt er geen stroom door en kunnen ze worden weggelaten.

Als er wel een stroom in sperrichting loopt, eet de zenerdiode die zodanig op dat de spanning er over wordt begrensd op zijn zenerspanning. De zenerdiode fungeert dus als “**spanningsbegrenzer**” voor **zijn zenerspanning**. Je kunt hem dan modelleren als spanningsbron met de zenerspanning. Welke spanning dat is, kun je aflezen van de component. Als er 3.3V op staat, heeft het een zenerspanning van 3.3V. Als er 8.2V op staat, ..

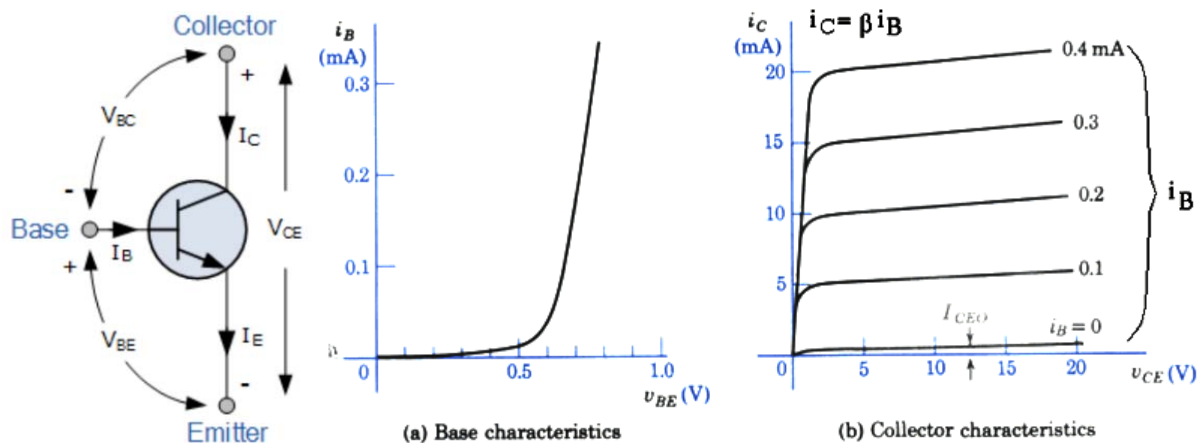


## Practisch omgaan met de Bipolaire Transistor

Over de opbouw van de bipolaire transistor is meer te vinden in Appendix 1.

Bipolaire transistoren bestaan er in 2 hoofdsmaken: NPN en PNP.

Onderstaand is de NPN transistor te zien.



## Aansluit-spanningen en stromen

Bij het bovenstaande symbool van de transistor zie je de volgende stromen en spanningen bijgetekend:

- $V_{BE}$ : het spanningsverschil tussen basis en emitter
- $V_{CE}$ : het spanningsverschil tussen collector en emitter
- $V_{BC}$ : het spanningsverschil tussen basis en collector
- $I_B$ : de basis-stroom
- $I_C$ : de collector-stroom
- $I_E$ : de emitter-stroom

## Twee-poort

Een transistor is een zogenaamde "twee-poort". Het heeft een ingangspoort en een uitgangspoort.

- De **Basis en de Emitter** vormen tezamen de "**ingangspoort**".  
Fysiek zit er tussen die twee punten in de transistor een diode. De ingangspoort gedraagt zich dan ook hetzelfde als een **diode**.
- De **Collector en de Emitter** vormen tezamen de "**uitgangspoort**".  
Van collector naar emitter loopt een **versterkte** versie van de stroom die van basis naar emitter loopt.

## Stroomversterker

Zoals de rechter karakteristiek laat zien ( $V_{CE}$  vs  $I_C$  met  $I_B$  als parameter), is de collectorstroom  $I_C$  normaal gesproken (zolang  $V_{CE} > V_{CEsat}$ ) ongeveer gelijk aan een constante stroomversterking  $\beta$  (**beta**) maal basisstroom  $I_B$ .

## Verzadiging

**$V_{CEsat}$**  is de "verzadigingsspanning". Die hangt af van de stroom en de grootte van de transistor. Als  $V_{CE}$  onder die spanning komt, **zakt de stroomversterking in**. Als je een transistor als schakelaar gebruikt, gaat hij altijd "in verzadiging".  $V_{CE}$  neemt dan een waarde aan van (iets lager dan-) de verzadigingsspanning.

### V<sub>be</sub> is relatief constant

Zoals in de linker karakteristiek te zien is, gaat de lijn nogal stijl omhoog. Met andere woorden: de basis-emitterspanning V<sub>be</sub> is relatief constant als de transistor stroomvoerend is: pakweg 0.7V a 0.8V, ongeacht de stroom.

## Vereenvoudigd NPN-transistormodel

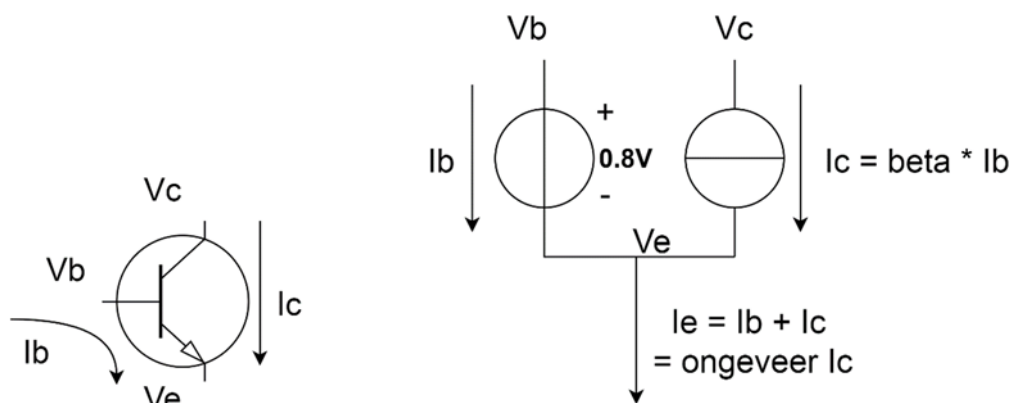
Het transistormodel is vrij complex. Er is moeilijk mee te rekenen.

Maar bovenstaand zagen we dat we onder “normale omstandigheden” een aantal goede natte-vinger-aannames kunnen maken over V<sub>be</sub>, over de stroomversterking en over V<sub>ceSat</sub>.

### “Normale Model”: een stroomvoerende transistor, niet-verzadigd

In het meest voorkomende geval staat een transistor “ingesteld” op een “normaal” stroompje, en niet in verzadiging.

We kunnen kunnen we de transistor dan vervangen door een eenvoudig model:



Als je het symbool van een npn in een circuit ziet, kun je er dan het model rechtsboven bij denken:

- Een stroomgestuurde stroombron met stroomversterking beta:  
 **$I_c = \beta * I_b$ .**
- Met als ingang een spanningsbron:  
 **$V_{be} = 0.8V$ .**
- Omdat I<sub>c</sub> veel groter is dan I<sub>b</sub>, kun je bij benadering aannemen dat:  
 **$I_e = I_c$**

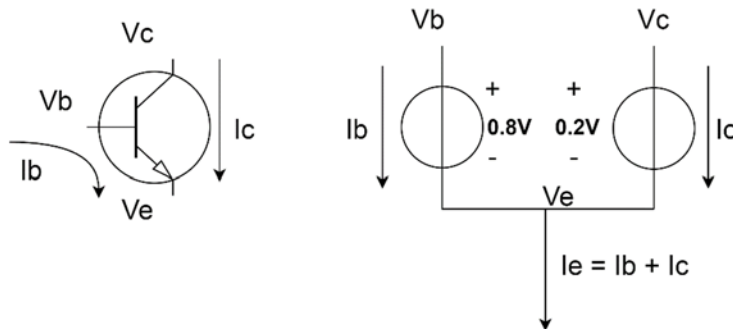
#### Voorwaarden voor gebruik van dit model zijn:

- De transistor is **niet in verzadiging**.  
Vertaald met de natte vinger:  **$V_{ce} > 0.2V$**   
(we gaan er dus vanuit dat V<sub>ceSat</sub> maximaal 0.2V is. Dat is zo als de transistor niet te klein is voor de stromen die het moet kunnen leveren – daar mag je vanuit gaan bij goede circuits)
- De transistor is **“normaal” stroomvoerend**: er kan een basistroom lopen in de diode die tussen basis en emitter zit.

### “Verzadigde Model”: een stroomvoerende transistor, verzadigd

Normaal gesproken wordt verzadiging vermeden, omdat dan de stroomversterking inzakt. In een speciaal geval: als de transistor wordt gebruikt **als schakelaar**, wordt de transistor bewust in verzadiging gezet, met het doel de spanningsval tussen collector en emitter zo klein mogelijk te maken. Doordat de stroomversterking inzakt, kan  $V_{ce}$  niet kleiner dan verzadigingsspanning  $V_{cesat}$  worden. Voor praktische toepassingen wordt de transistor groot genoeg gekozen, zodat  $V_{cesat}$  niet kleiner zal zijn dan pak hem beet, 0.2V.

Bij een verzadigde transistor modelleren we daarom de **uitgangspoort** met een **spanningsbron van 0.2V** in plaats van met een stroombron:

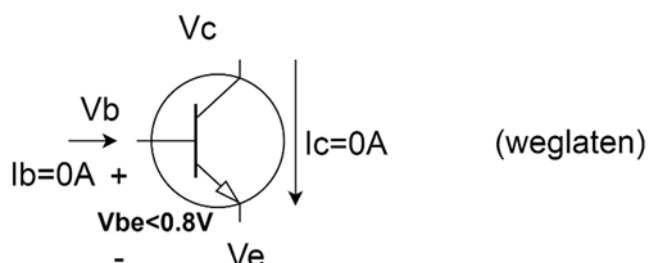


Hoe weet je nu welk model te gebruiken?

- Als je weet dat een transistor **bedoeld is als schakelaar**, mag je aannemen dat hij als hij wordt “aangezet”, voldoende stroom voert om in verzadiging te gaan, en kun je direct het bovenstaande model gebruiken.
- Zo niet, dan kun je uit gaan van een “**normale situatie**”, en kun je in de eerste instantie het “Normale model” (met basisstroomversterking) gebruiken. Mocht uit doorrekening met dat model blijken dat de  $v_{ce}$  van de betreffende transistor **kleiner dan 0.2V** is, dan is de transistor blijkbaar toch in verzadiging, en moet in plaats daarvan **alsnog** het “**Verzadigde Model**” worden gebruikt.

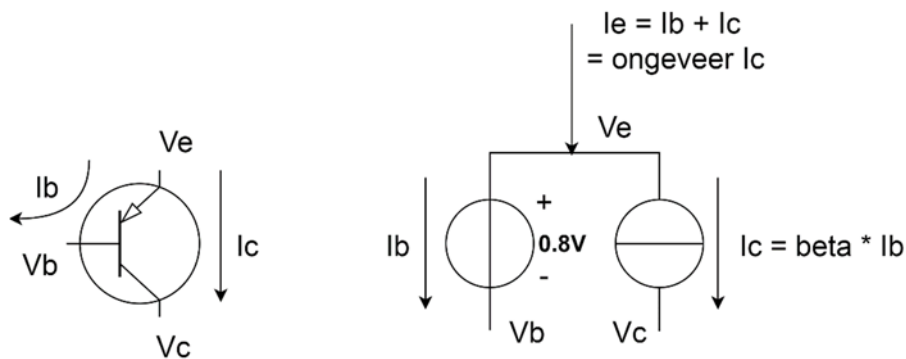
### “Stroomloze Model”: een niet-stroomvoerende transistor

Als  $V_{be} < 0.8V$  gaan we er gemakshalve van uit dat de NPN geen stroom meer voert:  $I_b = 0A$  en  $I_c = 0A$ . We kunnen de transistor dan weglaten:



### Vereenvoudigd PNP-transistormodel

Op dezelfde wijze kunnen we een vereenvoudigd model toepassen op de PNP-transistor:



Alles vergelijkbaar met de NPN. Nu geldt:  $V_{eb}=0.8V$  (ipv  $V_{be}$ ).

Op vergelijkbare wijze moet bij een als schakelaar gebruikte, aangeschakelde PNP transistor ook het “Verzadigde Model” of het “Stroomloze Model” gebruikt worden.

## Practisch omgaan met de MOS Transistor

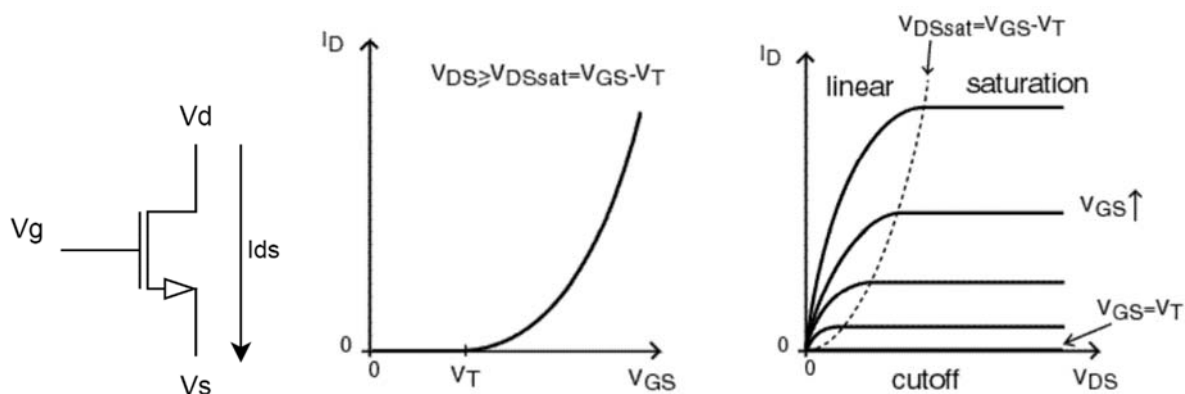
Over de bouw van de MOS transistor is meer te vinden in Appendix 2.

MOS Transistoren zijn er ook in twee complementaire soorten: NMOS en PMOS transistoren.

### De NMOS transistor

#### NMOS transistor karakteristieken

Onderstaand vind je de karakteristieken van een NMOS transistor.



(plaatje uit: [6.012 Microelectronic Devices and Circuits, Lecture 8 \(mit.edu\)](#))

Net als de NPN transistor heeft de NMOS transistor een spanning naar stroom versterking.

Bij de NMOS-transistor is het verband echter kwadratisch (in plaats van exponentieel), en begint er pas een drain stroom  $I_D$  te lopen vanaf een zekere drempelspanning (threshold voltage)  $V_T$ .

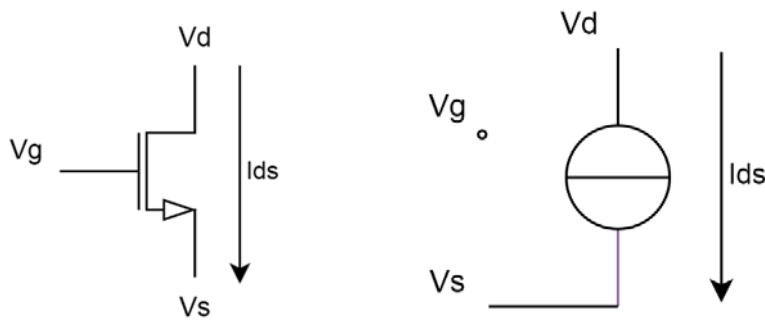
**Formule (in verzadiging):**

$$I_D = k (V_{GS} - V_T)^2 \quad (\text{mits } V_{GS} > V_T, \text{ anders } 0)$$

- $I_D$  = drain stroom
- $V_{GS}$  = verschil tussen gate en source spanning.
- $V_T$  = threshold voltage.
- $k$  = is een productie-constante, afhankelijk van o.a. het oppervlak van de transistor.

## Het “Normale Model” van een NMOS

Anders gezegd: een spanning over de “Gate-source poort”, resulteert in een stroom tussen de drain en de source. Je kunt zo’n transistor dus modelleren als een **spanningsgestuurde stroombron**:



Voorwaarde voor gebruik van het “Normale model” van een NMOS:

- Dit gedrag geldt alleen zolang  **$V_{ds}$  groter dan  $V_{gs} - V_T$**  is. Dit werkingsgebied heet bij MOSFETS het “verzadigings-gebied”. Die benaming is dus (traditioneel) omgekeerd vergeleken bij bipolaire transistoren.

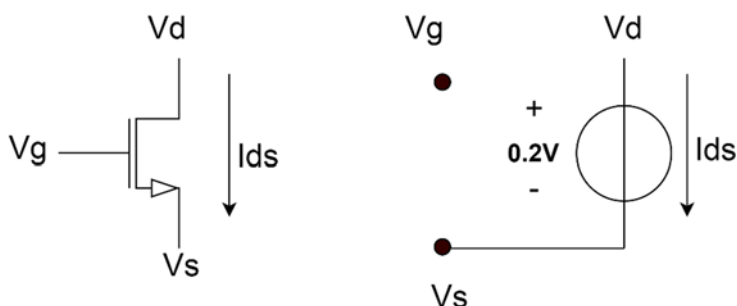
Anders dan bij de bipolaire transistor, is dit **niet** zo’n eenvoudig model (omdat het een kwadratische formule bevat). We zullen **bij dit vak** om die reden de MOSFETS **alleen** tegenkomen **als schakelaar**, en dus met het “**Dichtgeknepen Model**”:

## Het “Dichtgeknepen Model” van een NMOS

Als  **$V_{ds}$  lager dan  $V_{gs} - V_T$**  wordt, verandert het gedrag. Net als bij de NPN wordt de transistor dan “dichtgeknepen”. De transistor gedraagt zich dan niet langer als een stroombron, maar als een ( $R_{on}$ -) weerstand tussen drain en source. De waarde van die weerstand in een bepaald punt kun je bepalen door 1 gedeeld door de afgeleide aan de bovenstaande grafiek te nemen voor dat bepaalde punt.

Een grote transistor heeft lagere  $R_{on}$  dan een kleine transistor.

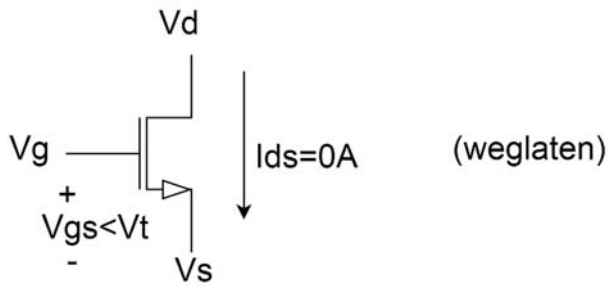
Als je de **transistor als schakelaar** gebruikt, en hij aan staat, kun je bijvoorbeeld **net als bij de NPN aannemen dat  $V_{ds}=0.2V$** , of een andere kleine spanning. Impliciet neem je dan aan dat de transistor groot genoeg is gekozen om dat waar te kunnen maken.



## Het “Stroomloze Model” van een NMOS

Als  $V_{gs} < V_t$ , dan geldt dat  $I_{ds}=0$  A.

De NMOS transistor is dan “uitgeschakeld”. Je kunt hem dan weglaten uit de berekeningen.



### Stroomdriehoek methode

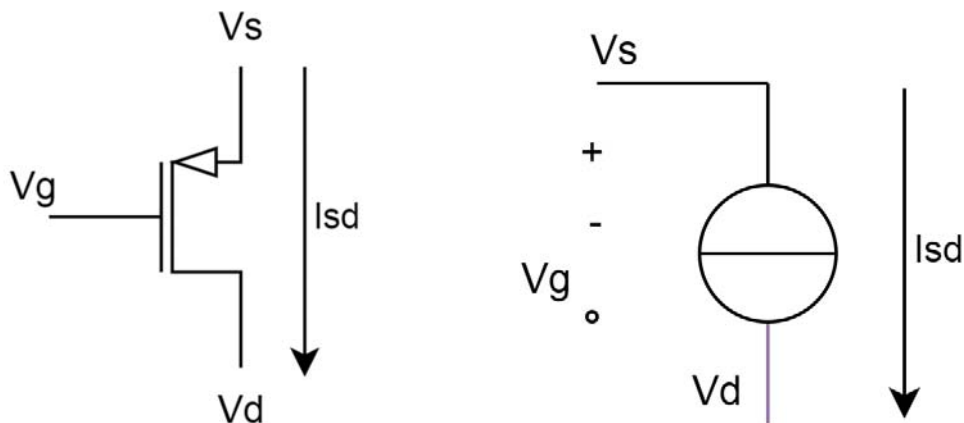
Een alternatieve manier om inzicht te krijgen in het instelpunt van een MOS-transistor is het gebruik van de “Stroomdriehoek methode”. Daarover is meer te lezen in Appendix 3.

### Gatestroom = 0A

In het bovenstaande is met geen woord gerept over de gatestroom. Dat is niet toevallig. Anders dan bij een bipolaire transistor is de MOS-transistor volledig spanningsgestuurd. Je mag de gatestroom daarom **gelijk aan nul** veronderstellen.

### PMOS

Net als bij bipolaire transistoren heeft de NMOS een “complementair broertje”, waarbij alles omgekeerd is, PMOS genaamd:



**Formule (in verzadiging):**

$$I_D = k (V_{gs} - V_T)^2 \quad (\text{mits } V_{gs} < V_T, \text{ anders } 0)$$

Waarbij  $V_T$  in het algemeen een negatieve waarde heeft. Voorbeeld:  $V_T = -2V$  betekent dat de gate spanning minstens 2V lager moet zijn dan de source spanning.

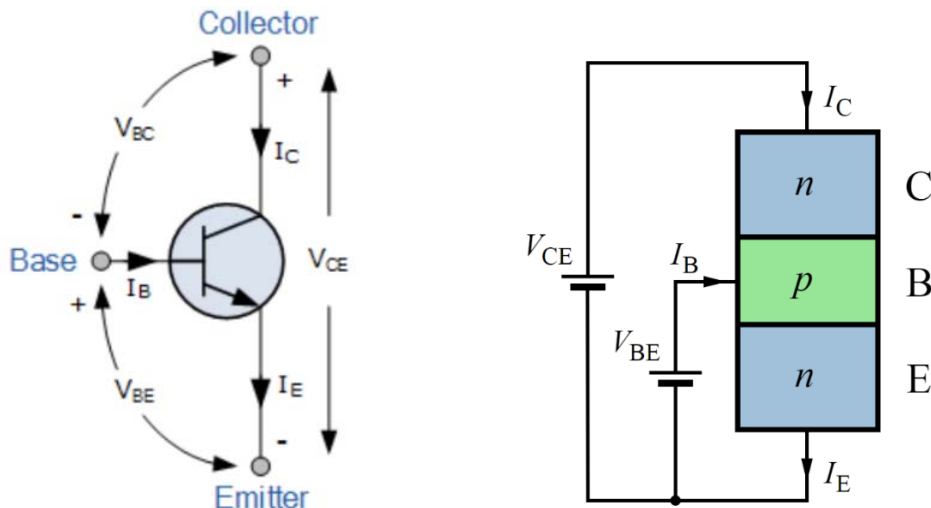
Bij de PMOS kunnen we ook analoog aan de NMOS een “Dichtgeknepen Model” en een “Stroomloos Model” gebruiken.



# Appendices

De appendices behoren niet tot de verplichte lesstof, maar kunnen helpen bij het begrijpen ervan en verdieping leveren voor degenen die nog een stapje beter willen worden in electronica.

## Appendix 1: Opbouw van de Bipolaire Transistor



De NPN wordt opgebouwd uit een sandwich van 3 lagen gedoteerd silicium: een laag N-gedoteerd silicium, een laag P-gedoteerd silicium en nog een laag N-gedoteerd silicium.

- N-gedoteerd betekent dat er in het silicium negatief geladen ionen zijn geschoten. Dus immobiele negatieve lading.
- P-gedoteerd betekent dat er in het silicium positief geladen ionen zijn geschoten. Dus immobiele positieve lading.

Een P-laag en een N-laag gedragen zich samen als een Diode. Een transistor bestaat dus uit 2 gestapelde diodes: een diode van basis naar emitter en een diode van basis naar collector.

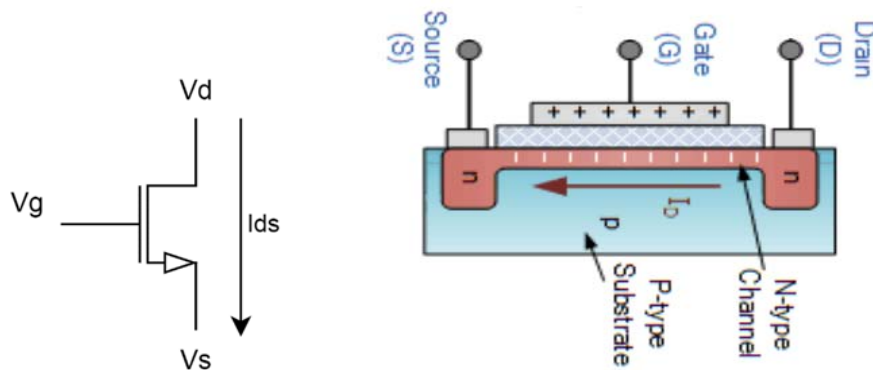
Bij normaal gebruik is de spanning op de collector niet laag genoeg om de BC-diode stroom te laten geleiden, en merken we niets van die diode.

Bij normaal gebruik loopt door de BE-diode een basis-stroom.

Door een “magisch effect” veroorzaakt dat tussen de collector en de emitter een stroom die een vaste factor (beta) maal zo groot is als de stroom die door de BE-diode loopt.

Er bestaat ook een complementaire variant, de PNP transistor. Die bestaat uit een sandwich van achtereenvolgens P, N en P gedoteerd silicium.

## Appendix 2: Opbouw van de MOS transistor



Een NMOS transistor bestaat uit een laag N-gedoteerd silicium, het “Kanaal”. Dat ligt ingebed in P-gedoteerd silicium, het “Substraat”. Op het “Kanaal” ligt een laagje niet-geleidend materiaal, een “De Isolator”. Op de “Isolator” ligt een metalen plaat, de “Gate”.

### Het Kanaal

Het Kanaal is aan weerszijden bevestigd aan een metaalcontact. Het ene contact heet de “Source”. Het andere contact heet de “Drain”.

#### *Geen electronen in het kanaal*

Als je “niets doet”, bevinden zich geen vrije electronen in het Kanaal: de negatieve dotering in het N-materiaal stoot de vrije electronen van zich af, en de positieve dotering in het P-materiaal trekt ze naar zich toe. Door de afwezigheid van vrije electronen kan er dan geen stroom gaan lopen tussen de drain en de source (door het kanaal).

#### *Electronen in het kanaal*

Je kunt via een truc toch electronen in het kanaal trekken: Als je de spanning op de gate hoog genoeg maakt, trekt de gate elektronen naar zich toe. Als de aantrekkingskracht van de gate de afstoting van het N-materiaal overwonnen heeft, begint zich een “geleidend pad” van vrije electronen te vormen in het kanaal net onder de isolator. Dat gebeurt als  $V_{gs}$  (De gate-source spanning) een bepaalde drempelspanning  $V_t$  (threshold spanning) overschrijdt. Des te meer de overschrijding, des te meer vrije electronen in het kanaal, en des te groter de stroom kan worden die tussen drain en source door het kanaal stroomt.

### Het substraat

Het **substraat** wordt via een metaalcontact (meestal de metalen behuizing, hier niet afgebeeld) aan de **laagste spanning** in de schakeling gelegd (meestal ground). Het vastleggen aan een spanning voorkomt het oppikken van storingen. De laagste spanning wordt gekozen om te voorkomen dat de (parasitaire) diode die P-gedoteerd silicium met N-gedoteerd silicium vormt, stroom kan gaan geleiden.

Een handig model dat je inzicht kan geven in de stroom die loopt in een MOS-transistor is de zogenaamde “Stroomdriehoek methode”. Meer daarover is te vinden in de volgende appendix.

## Opbouw van de PMOS

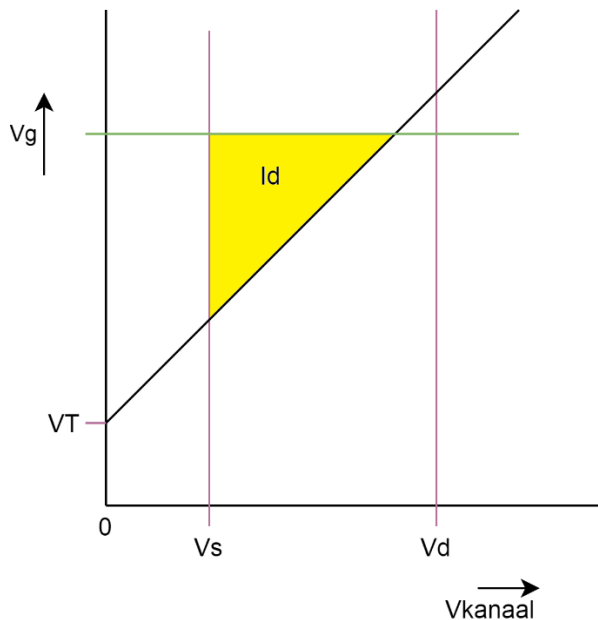
De opbouw van de PMOS is “complementair” aan die van de NMOS: de PMOS heeft een P-type kanaal, ingebed in een N-type substraat.

Bij de PMOS zijn er weliswaar genoeg “vrije” electronen aanwezig, die de “Halfgeleider” Silicium atomen wel los willen laten. Maar dat gaat alleen als er ook “gaten” aanwezig zijn: Silicium atomen die een elektron tekort komen. Pas als een naburig Silicium atoom zo’n “gat” heeft, kan een electron opschuiven. De stroom wordt bij de PMOS dus niet begrensd door een electronentekort, maar door een “gatentekort”. Dat kan worden opgeheven door de gate van negatieve spanning te voorzien ten opzichte van de source, waardoor elektronen uit het kanaal worden weggeduwd, waardoor er “doorschuif-gaten” beschikbaar komen voor het voeren van een stroom tussen drain en source.

## Appendix 3: Stroomdriehoek methode

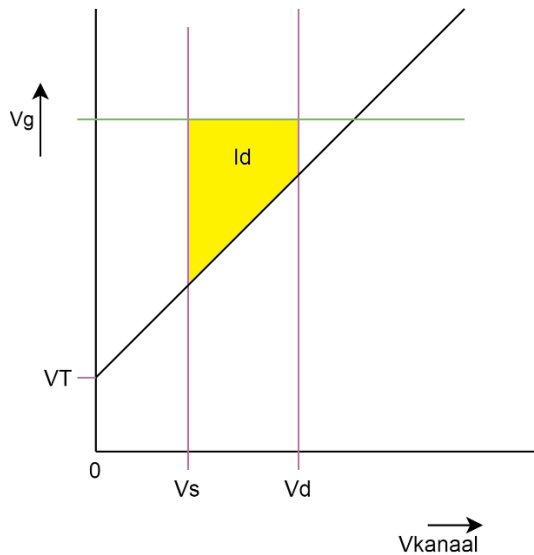
Een alternatieve manier om inzicht te krijgen in het instelpunt van een MOS-transistor is het gebruik van de “Stroomdriehoek methode”.

Onderstaand is een stroomdriehoek getekend van een transistor die “in verzadiging” is ingesteld:



De zwarte lijn loopt onder 45 graden. De horizontale as representeert de spanningsverdeling langs “het kanaal” van de mosfet. Het kanaal van de mosfet bevindt zich tussen drain en source. Aan de ene kant van het kanaal is de spanning dus  $V_s$ . Aan de andere kant  $V_d$ . En op de overige plekken iets ertussenin. Het oppervlak van de gele driehoek bepaalt de hoeveelheid stroom  $I_d$  die er loopt. Een zijde van de driehoek is  $(V_{gs} - V_t)$  lang. Het oppervlak van de driehoek is dus  $0.5 \cdot (V_{gs} - V_t)^2$ . Om de stroom te vinden, moet dat nog keer een constante ( $2 \cdot k$ ). Als je  $V_{gs}$  een beetje vergroot, neemt de stroom  $I_d$  dus kwadratisch toe. En als je  $V_d$  vergroot, blijft de stroom  $I_d$  gelijk (zoals je verwacht van een stroombron).

Het is nu een driehoek omdat  $V_d > V_g - V_t$  ( $= V_{ds} > V_{gs} - V_t$ ). Stel dat  $V_d$  kleiner wordt dan die drempel, dan verandert de vorm:



Als je nu  $V_g$  2 x een beetje vergroot, komt er 2 keer eenzelfde reepje oppervlakte bij. De stroom  $I_d$  hangt nu dus lineair af van  $V_g$ . Vandaar dat dit werkingsgebied ook wel het “lineaire gebied” wordt genoemd. Ook zie je dat als je  $V_d$  een beetje varieert, dat het oppervlak dan ook varieert, en daarmee de stroom  $I_d$ . De transistor gedraagt zich dus niet langer als een stroombron, maar als een soort weerstand. De grootte van die weerstand hangt af van hoe groot reepje oppervlak erbij komt als je  $V_d$  een stukje laat toenemen. Hoe groter dat reepje is (bij lage  $V_d$ ), des te lager de weerstand is. De laagste weerstand die de mos kan bieden (als hij als schakelaar gebruikt wordt) heet de “Ron weerstand”. Voor de NMOS is dat als  $V_s$  en  $V_d$  beide dicht bij 0 zitten.

### Substraat

In de grafiek staat de spanning in het kanaal  $V_{\text{kanaal}}$  aangegeven, maar ten opzichte van wat is die spanning eigenlijk? Antwoord: die is ten opzichte van het substraat.