

#### Opgave 4.1 — Waarheidstafels.

Stel van de volgende waarheidstabellen de Karnaugh-map op en bepaal de bijbehorende functie.

a.

A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

b.

A	B	C	Y
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

c.

A	B	C	Y
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	1

d.

A	B	C	D	Y
0	0	0	0	1
0	0	0	1	1
0	0	1	0	0
0	0	1	1	0
0	1	0	0	1
0	1	0	1	1
0	1	1	0	0
0	1	1	1	0
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

e.

A	B	C	D	Y
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	1
0	1	0	0	1
0	1	0	1	1
0	1	1	0	0
0	1	1	1	0
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	0
1	1	1	1	0

**Opgave 4.2 — formules 1.**

Bewijs door gebruik te maken van de herschrijfgeregels van de gelijkwaardige formules, dat de onderstaande paren van formules gelijkwaardig aan elkaar zijn. In deze opgave heb je steeds maar één herschrijfgregel nodig. De eerste is voorgedaan.

a.  $\overline{(D \cdot E) + D}$  en  $\overline{(D \cdot E)} \cdot \overline{D}$

antwoord:

$$\overline{(D \cdot E) + D} \equiv \overline{(D \cdot E)} \cdot \overline{D} \quad (\text{wet van de Morgan})$$

b.  $(B \cdot C) \cdot ((B \cdot C) + A)$  en  $B \cdot C$

c.  $\overline{(B + (D \cdot \overline{K})) \cdot (B + \overline{H})}$  en  $B + ((D \cdot \overline{K}) \cdot \overline{H})$ .

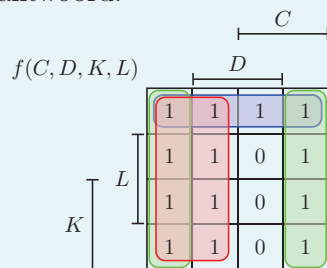
d.  $\overline{(D \cdot (C + A) \cdot B)}$  en  $\overline{D} + \overline{(C + A)} + \overline{B}$

**Opgave 4.3 — Formules 2.**

Bewijs door gebruik te maken van de herschrijf regels van de gelijkwaardige formules, dat de onderstaande paren van formules gelijkwaardig aan elkaar

Maak de karnaugh-mappen van de onderstaande formules en geef de meest vereenvoudigde formule. De eerste is voor gedaan.

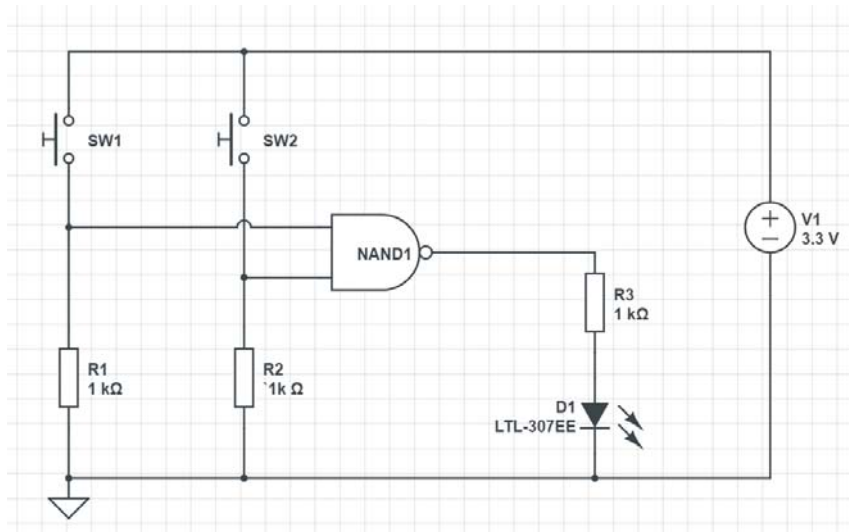
antwoord:


$$Y = \overline{C} + (\overline{K} \cdot \overline{L}) + \overline{D}$$

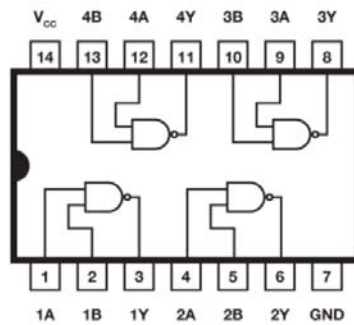
$$f. \overline{(B \cdot D)} + (B \cdot D)$$

**Figuur 4.1**

Een  
NAND-gate  
aangesloten  
op twee  
knoppen en  
een LED

**Figuur 4.2**

De 74HC00



#### Opgave 4.5 — NAND en LED.

Maak op het breadboard een schakeling met één NAND van de 74HC00. Plaats aan de 2 ingangen drukknoppen en pull-down weerstanden, zodat een ingang hoog wordt als je de drukknop indrukt. Plaats aan de uitgang een LED (met serieweerstand!) die oplicht als de uitgang hoog is. Verbindt de ingangen van de drie ongebruikte NANDs met de massa (0V). Vergeet niet ook de massa en voeding van de chip aan te sluiten. In figuur 4.1 is het circuit getekend. Figuur 4.2 laat het interne circuit van de 74HC00 zien.

Test het circuit aan de hand van het onderstaande testrapport en benoem je conclusie:

testcase	knop 1	knop 2	LED verwacht	LED waargenomen	opmerkingen
1	0	0	aan		
2	0	1	aan		
3	1	0	aan		
4	1	1	uit		

**Opgave 4.6 — To push or not to push.**

Anne, Bas en Cara spelen een spel met 3 knoppen. Elke spelronde telt een scheidsrechter af tot 0. Op nul moeten de spelers bepalen of ze hun knop niet indrukken of wel indrukken (en dat dan ook doen). De winnaar wordt als volgt bepaald:

- Als alle spelers hetzelfde doen dan is het gelijkspel.
- Als één speler zijn/haar knop indrukt en de andere, dat niet doen, dan wint hij/zij.
- Als Anne en Bas ieder hun knop indrukken en Cara dat niet doet, dan wint Bas.
- Als Bas en Cara ieder hun knop indrukken en Anne dat niet doet, dan wint Cara.
- Als Cara en Anne ieder hun knop indrukken en Bas dat niet doet, dan wint Anne.

**A:**

1. Stel de waarheidstabel op die aangeeft of Cara heeft gewonnen. Gebruik *don't cares* waar mogelijk.
2. Maak van de waarheidstabel een Karnaugh-map.
3. Geef de propositie die aangeeft of Cara heeft gewonnen.
4. Teken een schema van het circuit dat een LEDje laat branden als Cara heeft gewonnen.

**B:**

1. Stel van alle regels de propositie op.
2. Maak een schema van een circuit die een LEDje heeft dat aan gaat als het gelijk spel is en die voor elke speler een LEDje heeft die aangaat als de bijbehorende speler wint.
3. Maak het spel op een breadboard, zodat een scheidsrechter kan zien wie er wint.

**Opgave 4.7 — Vertraging.**

Zoek twee datasheets van de 74HC00 chip (er zijn verschillende fabrikanten, met ieder een eigen datasheet). Zoek op wat de vertraging (propagation delay) is. Vul het resultaat van dit mini-onderzoek in in de volgende tabel.

	Datasheet 1	Datasheet 2
Fabrikant:		
Locatie (url):		
Paginanummer:		
Minimum propagation delay:		
Conditie minimum delay:		
Maximum propagation delay:		
Conditie maximum delay:		

**Opgave 4.8 — Prijzen.**

Zoek bij ten minste 3 leveranciers van 74HC00 chips de prijs van deze chip in DIL (DIP) uitvoering, en hoe de prijs veranderd bij afnamen van meerdere exemplaren. Documenteer resultaten net zo grondig als de vertragingstijd van de vorige opdracht. Suggesties voor leveranciers: Mouser, DigiKey, Conrad, Aliexpress, Jameco, Farnell, Newark, Maplin, Reichelt, Banggood.

**Opgave 4.9 — Poorten.**

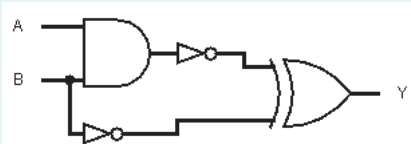
De NAND-gate is universeel, in de zin dat je met alleen NAND poorten alle digitale schakelingen kan realiseren. Bouw op je breadboard een NOT-gate, AND-gate, OR-gate en een XOR-gate van NAND-gates.

**Opgave 4.10 — Adder.**

- De 74HC283 is een 4-bit full adder. Zoek in een datasheet op wat de propagation delay van deze chip is.
- Hoeveel NAND-gates heb je nodig om de functionaliteit van deze chip te realiseren?
- Teken het circuit van een half adder gemaakt van NAND-gates.
- Maak de karnaugh-maps (van elke output 1) van een half-adder.
- Teken het circuit van een full adder gemaakt van NAND-gates en half adders
- Maak de karnaugh-maps (van elke output 1) van een full-adder.
- Teken het circuit van een 4-bit full adder gemaakt van NAND-gates, half adders en full adders.
- Wat zou de maximale vertraging zijn van dit circuit als je hem zou bouwen met de NAND-gates waarvan je de vertraging hebt opgezocht in opgave 4.7?

**Opgave 4.11 — Tijd is relatief.**

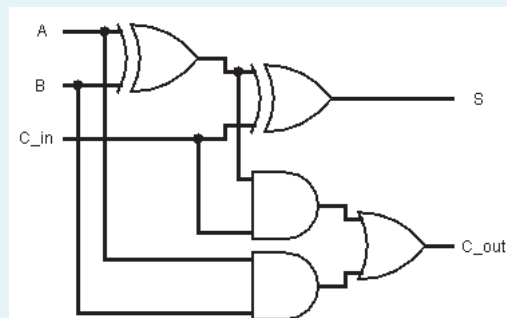
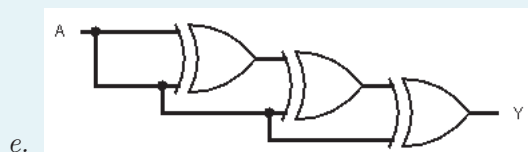
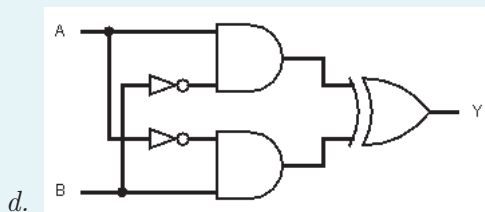
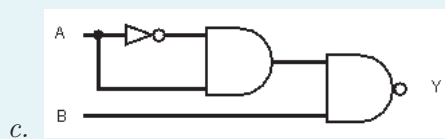
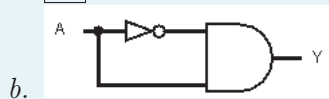
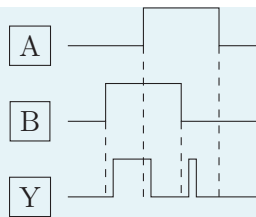
Benoem van de onderstaande circuits het langste pad en het kortste pad. Schets daarna tijdsdiagrammen van de circuits waarbij in ieder geval één moment met een glitch zichtbaar is. Neem aan dat elke gate dezelfde vertraging heeft. De eerste is voor gedaan.



a.

antwoord: Het langste pad is van A door de AND-gate door de NOT-gate door de XOR-gate. Het kortste pad is van B door de NOT-gate door de XOR-gate.

Tijdsdiagram:



#### Opgave 4.12 — Knoppen.

Bouw van AND-gates, OR-gates en NOT-gates het gedrag na van de onderstaande formules. Elke letter staat voor een knopje. Een LEDje moet gaan branden als de formule waar is. Bedenk dat je methodes hebt geleerd om de formules te vereenvoudigen.

- $Y = A \cdot \overline{(A \cdot B)}$
- $Y = \overline{(C + A)} \cdot B$



c.  $Y = (A \oplus B) + C$

d.  $Y = (C \cdot \overline{(D \cdot D)}) + ((\overline{C} \cdot A) \cdot (B + \overline{B})) + (\overline{D} \cdot ((B \cdot A) + D))$