

# 同济大学实验报告纸

软件工程 专业 22 届 4 班 姓名 胡峻玮 第 组 同组人员

课程名称 计算机组成原理实验 实验名称 译码器和选择器实验 实验日期 2023 年 9 月 28 日

## [实验目的]

1. 掌握译码器的逻辑功能
2. 掌握数据选择器的逻辑功能

## [实验设备]

1. 数字逻辑实验系统
2. 74LS138 3线-8线译码器
3. 74LS153 双四选-数据选择器

## [实验原理]

组合逻辑电路在任意时刻的输出仅仅取决于当前时刻的输入,即输出仅与输入有关。对于特定逻辑问题,其对应真值表惟一但逻辑电路多种多样,常见的组合逻辑电路有:编码器、译码器、选择器等。

译码器是一种具有“翻译”功能的多输入多输出的组合逻辑电路器件,它的功能是将每一组编码序列信号转换为一个特定的输出信号。当某组编码进入输入端时,相应的译码线输出为低电平,与此同时,其他所有译码线输出保持为高电平。通常情况下,译码器的输出端与输入端的数量关系为 $2^n$ 。

数据选择器是一个多输入、单输出的组合逻辑电路,其基本功能是在选择信号的控制下,从多路输入数据中选择其中的一路数据作为输出,选择信号是一组编码序列,也称为地址编码信号。用数据选择器可以实现数据的多路分时传送。

## [实验内容]

1. 74LS138 型 3线-8线译码器逻辑功能验证

按下图所示方法接线,输入端接逻辑开关,输出端接逻辑电平显示,8引脚接地,



# 同济大学实验报告纸

专业\_\_\_\_届\_\_\_\_班\_\_\_\_姓名\_\_\_\_第\_\_\_\_组 同组人员\_\_\_\_

课程名称\_\_\_\_实验名称\_\_\_\_实验日期\_\_\_\_年\_\_\_\_月\_\_\_\_日

16引脚接5V电压。根据逻辑功能表输入，将测试结果填表

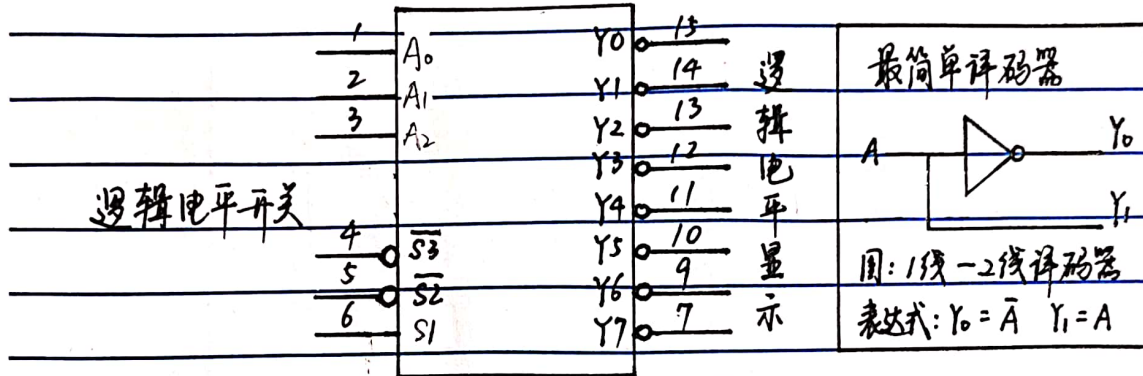


图: 3线-8线译码器线路图

74LS138逻辑功能表

输入					输出							
$S_1$	$\bar{S}_2 + \bar{S}_3$	$A_2$	$A_1$	$A_0$	$\bar{Y}_0$	$\bar{Y}_1$	$\bar{Y}_2$	$\bar{Y}_3$	$\bar{Y}_4$	$\bar{Y}_5$	$\bar{Y}_6$	$\bar{Y}_7$
0	X	X	X	X	1	1	1	1	1	1	1	1
X	1	X	X	X	1	1	1	1	1	1	1	1
1	0	0	0	0	0	1	1	1	1	1	1	1
1	0	0	0	1	1	0	1	1	1	1	1	1
1	0	0	1	0	1	1	0	1	1	1	1	1
1	0	0	1	1	1	1	1	0	1	1	1	1
1	0	1	0	0	1	1	1	1	0	1	1	1
1	0	1	0	1	1	1	1	1	1	0	1	1
1	0	1	1	0	1	1	1	1	1	1	0	1
1	0	1	1	1	1	1	1	1	1	1	1	0

逻辑表达式

$$Y_0 = \bar{A}_2 \bar{A}_1 \bar{A}_0 = m_0$$

$$Y_3 = \bar{A}_2 A_1 A_0 = m_3$$

$$Y_6 = A_2 A_1 \bar{A}_0 = m_6$$

$$Y_1 = \bar{A}_2 \bar{A}_1 A_0 = m_1$$

$$Y_4 = A_2 \bar{A}_1 \bar{A}_0 = m_4$$

$$Y_7 = A_2 A_1 A_0 = m_7$$

$$Y_2 = \bar{A}_2 A_1 \bar{A}_0 = m_2$$

$$Y_5 = A_2 \bar{A}_1 A_0 = m_5$$





# 同济大学实验报告纸

专业\_\_\_\_ 届\_\_\_\_ 班\_\_\_\_ 姓名\_\_\_\_ 第\_\_\_\_ 组 同组人员\_\_\_\_

课程名称\_\_\_\_ 实验名称\_\_\_\_ 实验日期\_\_\_\_ 年\_\_\_\_ 月\_\_\_\_ 日

## 2. 74LS153型双四选一数据选择器功能验证

74LS153为双4选1数据选择器, 任选其中一组, 按下图所示方法接线, 4个输入端输入不同的频率,  $A_1, A_0$ 接逻辑开关, 8引脚接地, 16引脚接5V电压。按逻辑功能表输入选择信号, 观察输出并填入表中。

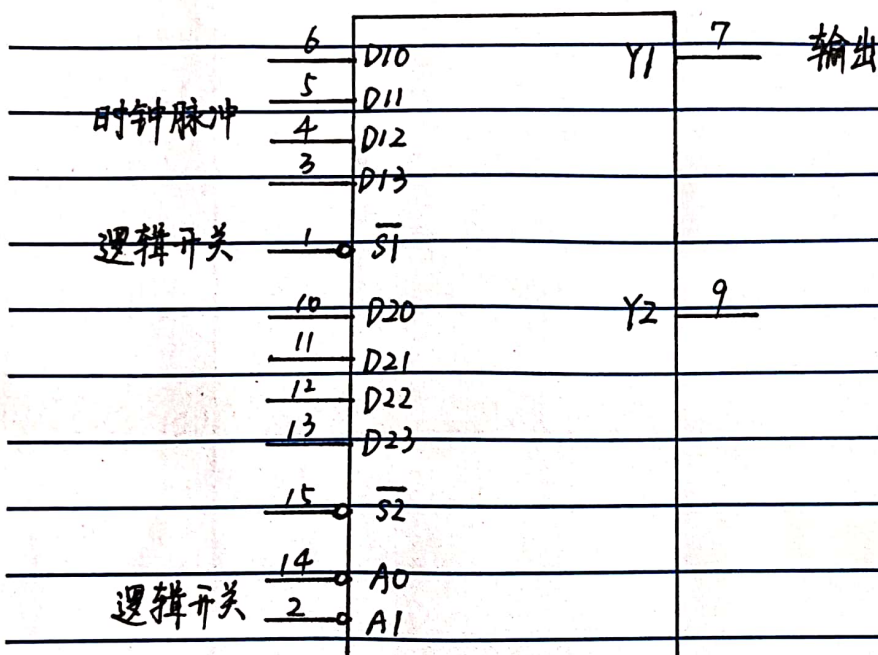


图: 74LS153逻辑功能测试

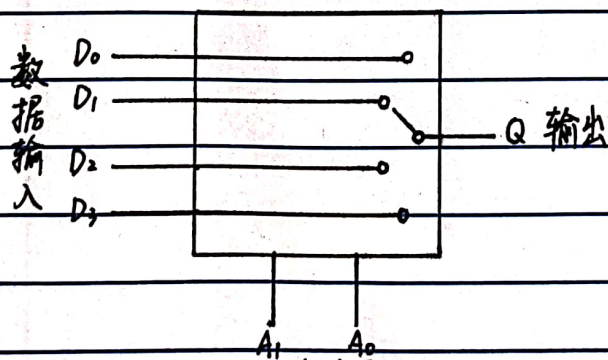


图: 四选一数据选择器原理图

一个数据选择器包含:

1.  $n$  个地址选择端
2.  $2^n$  个数据输入端
3. 一个数据输出端
4. 选通功能端(控制端)



# 同济大学实验报告纸

专业\_\_\_\_ 届\_\_\_\_ 班\_\_\_\_ 姓名\_\_\_\_ 第\_\_\_\_ 组 同组人员\_\_\_\_

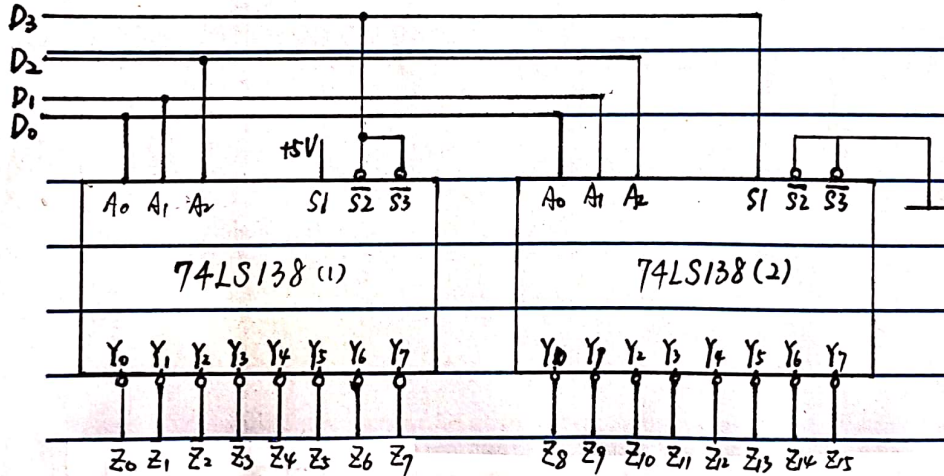
课程名称\_\_\_\_ 实验名称\_\_\_\_ 实验日期\_\_\_\_ 年\_\_\_\_ 月\_\_\_\_ 日

选通端	地址端	输出端	
$\bar{S}_1(\bar{S}_2)$	$A_1 A_0$	$Y_1(Y_2)$	逻辑表达式:
1	X X	0	$Y = (\bar{A}_1 \bar{A}_0) D_0 + (\bar{A}_1 A_0) D_1 + (A_1 \bar{A}_0) D_2 + (A_1 A_0) D_3$
0	0 0	$D_0$	<div style="border: 1px solid black; padding: 5px;">                     选通控制端S为低电平有效  <math>S=0</math> 时芯片被选中, 处于工作状态  <math>S=1</math> 时芯片被禁止, 输出<math>Y=0</math>                      由地址编码<math>A_1 A_0</math>决定从4路                      输入<math>D_0 \sim D_3</math>中选择哪一路输出                 </div>
0	0 1	$D_1$	
0	1 0	$D_2$	
0	1 1	$D_3$	

图: 双四选一数据选择器逻辑功能表

## [思考题]

1. 用两个三变量译码器(138芯片)构成一个四变量译码器, 画出接线原理图。



若  $D_3$  输入为 1, 则 74LS138(1) 中  $S_2 + S_3$  为 1, 该芯片不工作;

而 74LS138(2) 中  $S_2 + S_3$  为 0,  $S_1$  为 1, 该芯片工作

若  $D_3$  输入为 0, 则 74LS138(1) 中  $S_2 + S_3$  为 0, 该芯片工作;

而 74LS138(2) 中  $S_2 + S_3$  为 0,  $S_1$  为 0, 该芯片不工作





# 同济大学实验报告纸

专业\_\_\_\_ 届\_\_\_\_ 班\_\_\_\_ 姓名\_\_\_\_ 第\_\_\_\_ 组 同组人员\_\_\_\_

课程名称\_\_\_\_ 实验名称\_\_\_\_ 实验日期\_\_\_\_ 年\_\_\_\_ 月\_\_\_\_ 日

逻辑表达式:

$$Z_0 = \bar{D}_3 \bar{D}_2 \bar{D}_1 \bar{D}_0 = m_0 \quad Z_4 = \bar{D}_3 D_2 \bar{D}_1 \bar{D}_0 = m_4 \quad Z_8 = D_3 \bar{D}_2 \bar{D}_1 \bar{D}_0 = m_8 \quad Z_{12} = D_3 D_2 \bar{D}_1 \bar{D}_0 = m_{12}$$

$$Z_1 = \bar{D}_3 \bar{D}_2 \bar{D}_1 D_0 = m_1 \quad Z_5 = \bar{D}_3 D_2 \bar{D}_1 D_0 = m_5 \quad Z_9 = D_3 \bar{D}_2 \bar{D}_1 D_0 = m_9 \quad Z_{13} = D_3 D_2 \bar{D}_1 D_0 = m_{13}$$

$$Z_2 = \bar{D}_3 \bar{D}_2 D_1 \bar{D}_0 = m_2 \quad Z_6 = \bar{D}_3 D_2 D_1 \bar{D}_0 = m_6 \quad Z_{10} = D_3 \bar{D}_2 D_1 \bar{D}_0 = m_{10} \quad Z_{14} = D_3 D_2 D_1 \bar{D}_0 = m_{14}$$

$$Z_3 = \bar{D}_3 \bar{D}_2 D_1 D_0 = m_3 \quad Z_7 = \bar{D}_3 D_2 D_1 D_0 = m_7 \quad Z_{11} = D_3 \bar{D}_2 D_1 D_0 = m_{11} \quad Z_{15} = D_3 D_2 D_1 D_0 = m_{15}$$

逻辑功能表:

输入				输出															
$D_3$	$D_2$	$D_1$	$D_0$	$\bar{Z}_0$	$\bar{Z}_1$	$\bar{Z}_2$	$\bar{Z}_3$	$\bar{Z}_4$	$\bar{Z}_5$	$\bar{Z}_6$	$\bar{Z}_7$	$\bar{Z}_8$	$\bar{Z}_9$	$\bar{Z}_{10}$	$\bar{Z}_{11}$	$\bar{Z}_{12}$	$\bar{Z}_{13}$	$\bar{Z}_{14}$	$\bar{Z}_{15}$
0	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
0	0	0	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1
0	0	1	0	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1
0	0	1	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1
0	1	0	0	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1
0	1	0	1	1	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1
0	1	1	0	1	1	1	1	1	1	0	1	1	1	1	1	1	1	1	1
0	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1	1
1	0	0	0	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1
1	0	0	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1
1	0	1	0	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1
1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1
1	1	0	0	1	1	1	1	1	1	1	1	1	1	1	1	0	1	1	1
1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0	1	1
1	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0	1
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0



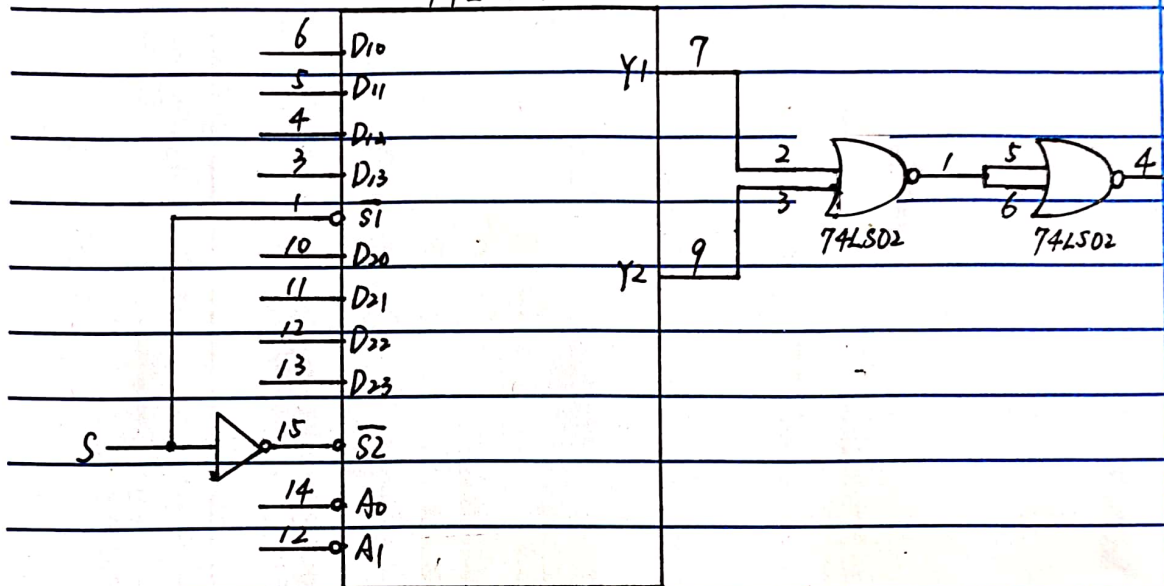
# 同济大学实验报告纸

专业\_\_\_\_ 届\_\_\_\_ 班\_\_\_\_ 姓名\_\_\_\_ 第\_\_\_\_ 组 同组人员\_\_\_\_

课程名称\_\_\_\_ 实验名称\_\_\_\_ 实验日期\_\_\_\_ 年\_\_\_\_ 月\_\_\_\_ 日

2. 用两个四选-数据选择器(153芯片)构成八选-选择器, 画出接线原理图

74LS153



逻辑表达式:

$$Y = (\bar{S}\bar{A}_1\bar{A}_0)D_{10} + (\bar{S}\bar{A}_1A_0)D_{11} + (\bar{S}A_1\bar{A}_0)D_{12} + (\bar{S}A_1A_0)D_{13} \\ + (S\bar{A}_1\bar{A}_0)D_{20} + (S\bar{A}_1A_0)D_{21} + (SA_1\bar{A}_0)D_{22} + (SA_1A_0)D_{23}$$

逻辑功能表

输入			输出	
S	A <sub>1</sub>	A <sub>0</sub>	Y	
0	0	0	D <sub>10</sub>	当 S=0 时, I 选中 II 禁用 从 D <sub>10</sub> ~D <sub>13</sub> 输出
0	0	1	D <sub>11</sub>	
0	1	0	D <sub>12</sub>	
0	1	1	D <sub>13</sub>	
1	0	0	D <sub>20</sub>	当 S=1 时, I 禁用, II 选中 从 D <sub>20</sub> ~D <sub>23</sub> 输出
1	0	1	D <sub>21</sub>	
1	1	0	D <sub>22</sub>	
1	1	1	D <sub>23</sub>	





# 同济大学实验报告纸

专业\_\_\_\_ 届\_\_\_\_ 班\_\_\_\_ 姓名\_\_\_\_ 第\_\_\_\_ 组 同组人员\_\_\_\_  
课程名称\_\_\_\_ 实验名称\_\_\_\_ 实验日期\_\_\_\_ 年\_\_\_\_ 月\_\_\_\_ 日

## [实验小结]

### 1. 74LS138 工作方式:

- ① 当八个输出引脚  $Y_0 \sim Y_7$  全为高电平1, 表示芯片不工作
- ② 当输出有且仅有一个为低电平0, 其余输出均为高电平1, 表示芯片正常工作
- ③ 当输出出现多个引脚同时为0的情况, 则芯片输出异常, 译码逻辑失效
- ④ 74LS138有三个控制输入端  $S_1, S_2$  和  $S_3$ , 仅当  $S_1 = 1, S_2 + S_3 = 0$  时, 译码器处于工作状态, 否则译码器不工作, 此时所有输出端被封锁在高电平, 这三个控制端也叫做“片选”输入端, 利用片选的作用可将多片连接起来以扩展译码器功能.

### 2. 74LS153 工作方式

- ① 选通控制端  $S$  为低电平有效  
 $S = 0$  时, 芯片被选中, 处于工作状态  
 $S = 1$  时, 芯片被禁止, 输出  $Y = 0$
- ② 由地址编码决定从4路输入  $D_0 \sim D_3$  中选择哪一路输出

### 3. 收获与体会

通过本次实验让我了解译码器和数据选择器的逻辑功能, 实验过程中, 由于接线较复杂, 芯片有十六个引脚, 十分容易接错, 导致输出异常, 所以在实验中要十分仔细, 同时在或门实现时, 由于电路设置无法直接得到, 故采用两个或门实现或门, 这启示我今后实验中要学会变通, 要多角度思考问题, 思维应发散并学会独立思考, 这对我未来学习将十分有益.

