

# 同济大学实验报告纸

软件工程 专业 22 届 4 班 姓名 胡峻玮 第 组 同组人员

课程名称 计算机组成原理实验 实验名称 计数器实验 实验日期 2023 年 10 月 24 日

## [实验目的]

1. 理解并掌握集成计数器工作原理
2. 掌握任意进制计数器的设计方法

## [实验设备]

1. 数字逻辑实验系统
2. 74LS00 — 2 输入端四与非门
3. 74LS90 — 异步二-五-十进制计数器
4. 74LS161 — 同步四位二进制计数器

## [实验原理]

计数器是用来累计电路输入脉冲个数的时序电路。在计数功能的基础上,计数器还可以实现计时、定时、分频等多种功能。计数器的电路结构中包含有触发器(常用 JK 类型)。计数器按脉冲的输入方式可分为同步计数器和异步计数器。

同步计数器的时钟脉冲接到所有的触发器 CP 端,各个触发器翻转同步进行;异步计数器的时钟脉冲不是同时接到所有的触发器 CP 端,触发器的翻转不是同时进行的,一部分触发器 CP 端是来自其他触发器的输出。

74LS90 工作原理:  $R_0, R_0$  为置 0 端,  $S_9, S_9$  为置 9 端,  $CLKA, CLKB$  端为两个计数时钟输入端  $Q_D, Q_C, Q_B, Q_A$  为输出端(计数序列),  $NC$  表示空脚  
清零功能: 当  $R_0, R_0$  全为 1, 且  $S_9$  和  $S_9$  不全为 1, 计数器输出  $Q_{DCBA} = 0000$

置 9 功能: 当  $S_9, S_9$  全为 1, 且  $R_0$  和  $R_0$  不全为 1, 计数器输出  $Q_{DCBA} = 1001$

计数功能: 当  $S_9$  和  $S_9$  不全为 1, 且  $R_0$  和  $R_0$  不全为 1, 输入脉冲 CP 时, 计数器开始计数

74LS161 工作原理: 4 个控制端  $CR(1), LD(9), EP(7), ET(10)$ , 当复位端  $CR=0$  时, 输出  $Q_{DCBA}$  全为零, 实现异步清零功能; 当  $CR=1$  时, 预置数控制端  $LD=0$ ,



# 同济大学实验报告纸

专业\_\_\_\_ 届\_\_\_\_ 班\_\_\_\_ 姓名\_\_\_\_ 第\_\_\_\_ 组 同组人员\_\_\_\_

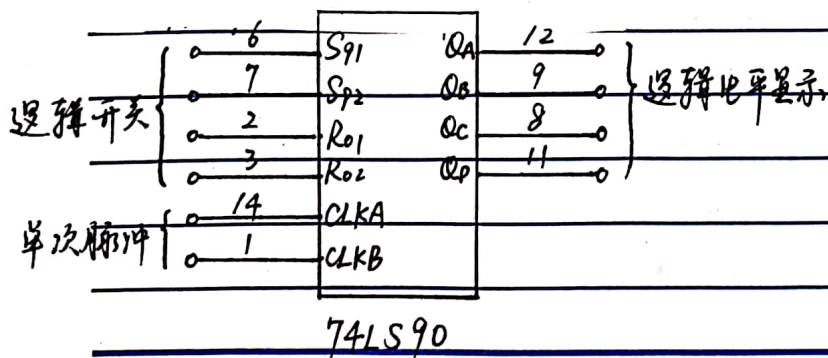
课程名称\_\_\_\_ 实验名称\_\_\_\_ 实验日期\_\_\_\_ 年\_\_\_\_ 月\_\_\_\_ 日

且CP在上升沿时,  $Q_{DCBA} = DCBA$ , 实现同步预置数功能; 当  $CR = LD = 1$  且  $EP \cdot ET = 0$  时, 输出  $Q_{DCBA}$  保持不变, 处于保持状态; 当  $CR = LD = EP = ET = 1$  时, CP上升沿实现自然二进制计数功能。芯片15号引脚为进位端, 当输出端  $Q_{DCBA} = 1111$  时, 该处为高电平, 意味着输出已满即将置零, 当输出端为其余情况, 该处为低电平。

构成任意进制计数器常用构建方法: 反馈清零法、反馈置数法以及级联法(用于构建更大进制计数器)。反馈清零法: 利用芯片的复位端和门电路逻辑, 跳越  $M-N$  个状态, 从而获得  $N$  进制计数器, 清零方式分为异步和同步两种: 在电路内部, 异步清零的清零信号直接到达清零端, 而同步清零需等到清零信号和有效时钟信号同时具备时再到达清零端。反馈置数法: 本方法仅适用于具有同步预置数功能的计数器, 在计数过程中, 将其输出的某一个状态通过门电路逻辑处理, 产生一个控制信号反馈至预置数控制端, 在下一个CP脉冲作用后, 计数器就会把预置数输入端的状态置入输出端。级联法: 适用于计数器进制  $M <$  欲构成的进制  $N$ , 先将多片计数器级联, 组成最大计数值  $> N$  的计数器, 然后采用前两种方法清零或置数的方法实现模  $M$  的计数器。

## [实验内容]

### 1. 74LS90 计数器功能验证



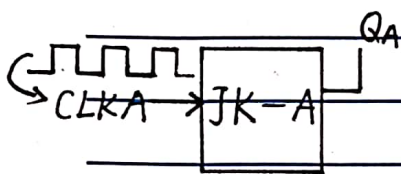


# 同济大学实验报告纸

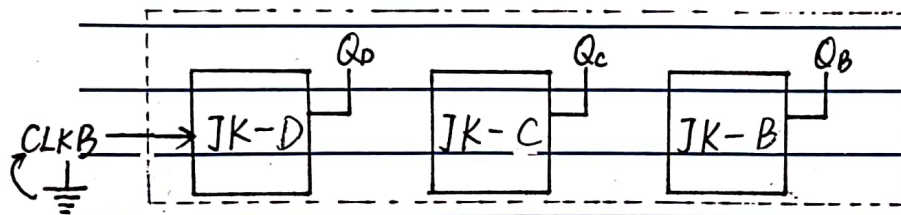
专业\_\_\_\_ 届\_\_\_\_ 班\_\_\_\_ 姓名\_\_\_\_ 第\_\_\_\_ 组 同组人员\_\_\_\_

课程名称\_\_\_\_ 实验名称\_\_\_\_ 实验日期\_\_\_\_ 年\_\_\_\_ 月\_\_\_\_ 日

## 1.1 74LS90 实现二进制计数器

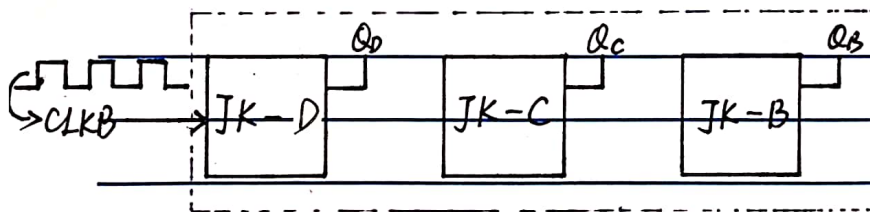
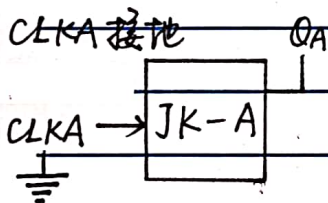


计数	Q <sub>D</sub>	Q <sub>C</sub>	Q <sub>B</sub>	Q <sub>A</sub>
0	0	0	0	0
1	0	0	0	1



CLKB 接地

## 1.2 74LS90 实现五进制计数器



计数	Q <sub>D</sub>	Q <sub>C</sub>	Q <sub>B</sub>	Q <sub>A</sub>
0	0	0	0	0
1	0	0	1	0
2	0	1	0	0
3	0	1	1	0
4	1	0	0	0



扫描全能王 创建

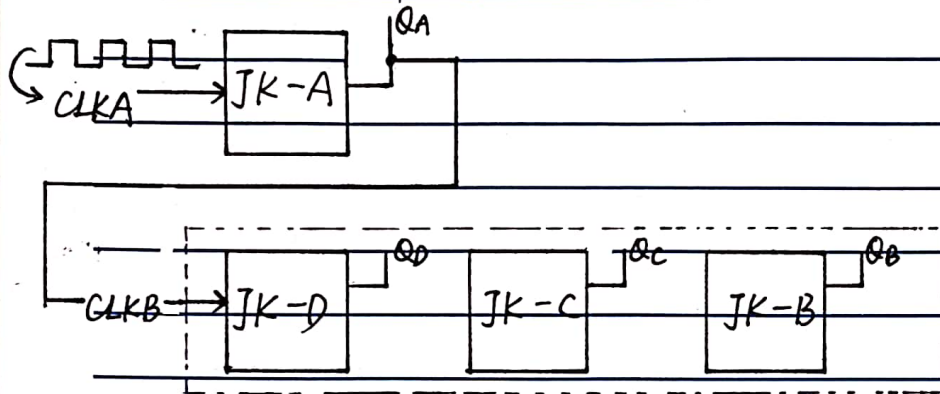
# 同济大学实验报告纸

专业\_\_\_\_ 届\_\_\_\_ 班\_\_\_\_ 姓名\_\_\_\_ 第\_\_\_\_ 组 同组人员\_\_\_\_

课程名称\_\_\_\_ 实验名称\_\_\_\_ 实验日期\_\_\_\_ 年\_\_\_\_ 月\_\_\_\_ 日

## 1.3 74LS90 实现十进制计数器

### 1.3.1 8421 十进制实现



计数	输出			
	Q <sub>D</sub>	Q <sub>C</sub>	Q <sub>B</sub>	Q <sub>A</sub>
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

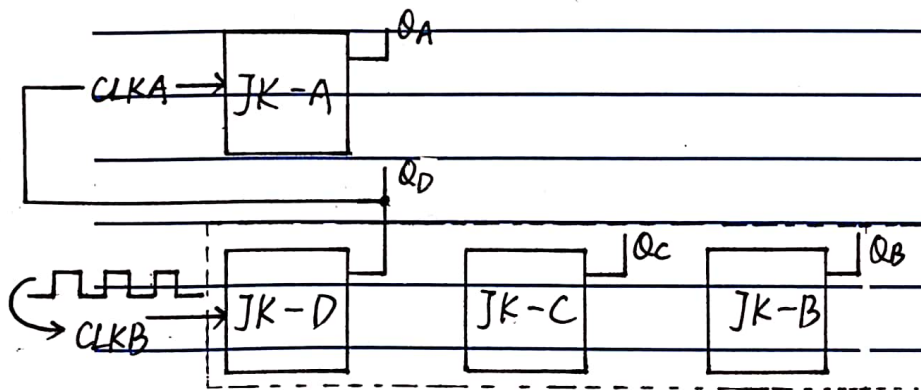


# 同济大学实验报告纸

专业\_\_\_\_ 届\_\_\_\_ 班\_\_\_\_ 姓名\_\_\_\_ 第\_\_\_\_ 组 同组人员\_\_\_\_

课程名称\_\_\_\_ 实验名称\_\_\_\_ 实验日期\_\_\_\_ 年\_\_\_\_ 月\_\_\_\_ 日

## 1.3.2 5421 十进制实现



计数	输出			
	QA	QD	QC	QB
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	1	0	0	0
6	1	0	0	1
7	1	0	1	0
8	1	0	1	1
9	1	1	0	0



# 同济大学实验报告纸

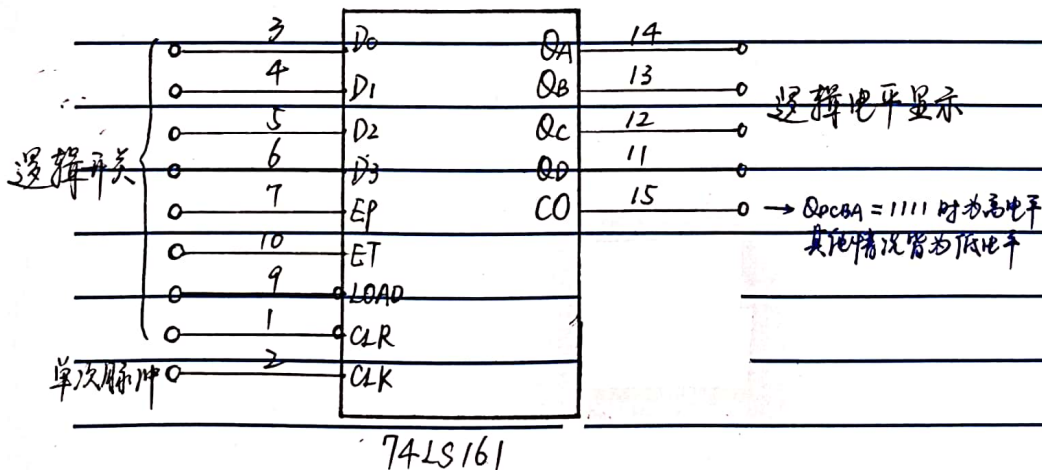
专业\_\_\_\_ 届\_\_\_\_ 班\_\_\_\_ 姓名\_\_\_\_ 第\_\_\_\_ 组 同组人员\_\_\_\_

课程名称\_\_\_\_ 实验名称\_\_\_\_ 实验日期\_\_\_\_ 年\_\_\_\_ 月\_\_\_\_ 日

综上可作出 74LS90 逻辑功能表

	$S_1$	$S_2$	$R_1$	$R_2$	$CP_1$	$CP_2$	$Q_D$	$Q_C$	$Q_B$	$Q_A$	
	1	1	0	X	X	X	1	0	0	1	$\rightarrow$ 置9
	1	1	X	0	X	X	1	0	0	1	
	0	X	1	1	X	X	0	0	0	0	$\rightarrow$ 置0
	X	0	1	1	X	X	0	0	0	0	
	$S_1 \cdot S_2 = 0$ $R_1 \cdot R_2 = 0$				CP	0	二进制 ( $Q_A$ )				$\rightarrow$ 计数
					0	CP	五进制 ( $Q_{DCB}$ )				
					CP	$Q_A$	8421十进制 ( $Q_{DCBA}$ )				
					$Q_D$	CP	5421十进制 ( $Q_{ADCB}$ )				

## 2. 74LS161 计数器功能验证





# 同济大学实验报告纸

专业\_\_\_\_ 届\_\_\_\_ 班\_\_\_\_ 姓名\_\_\_\_ 第\_\_\_\_ 组 同组人员\_\_\_\_

课程名称\_\_\_\_ 实验名称\_\_\_\_ 实验日期\_\_\_\_ 年\_\_\_\_ 月\_\_\_\_ 日

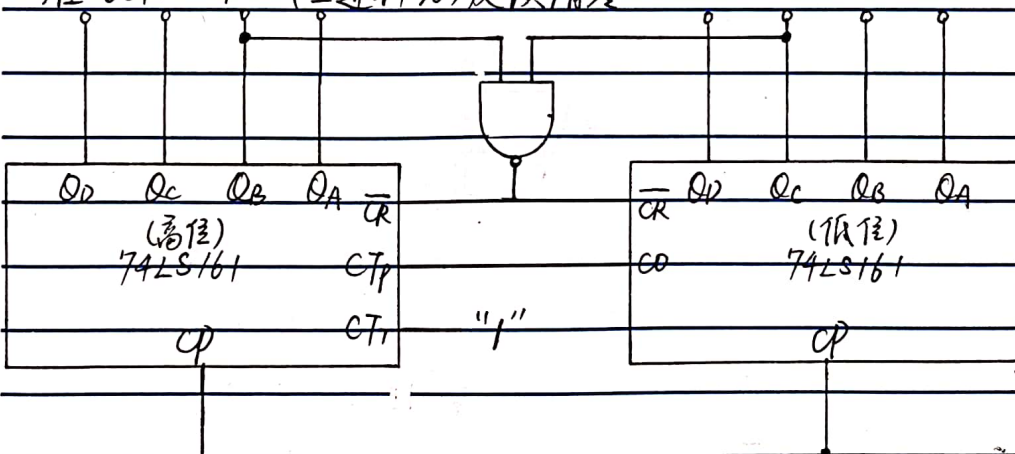
74LS161 功能表

	CR	LD	EP	ET	CP	Q <sub>D</sub>	Q <sub>C</sub>	Q <sub>B</sub>	Q <sub>A</sub>	
	0	X	X	X	X	0	0	0	0	异步清零
	1	0	X	X	↑	D	C	B	A	同步预置数
	1	1	0	X	X	Q <sub>D</sub>	Q <sub>C</sub>	Q <sub>B</sub>	Q <sub>A</sub>	> 保持
	1	1	X	0	X	Q <sub>D</sub>	Q <sub>C</sub>	Q <sub>B</sub>	Q <sub>A</sub>	
	1	1	1	1	↑	计数				计数

## 3. 构成任意进制计数器 (以36进制为例)

### ① 74LS161 构成三+六进制计数器

在 0010 0100 (二进制36) 反馈清零



当高位 Q<sub>B</sub> = 1 同时低位 Q<sub>C</sub> = 1 时, 刚好满足 0010 0100 (二进制36) 表示, 此时通过与非门传入信号给复位端, 两个芯片同时归零。

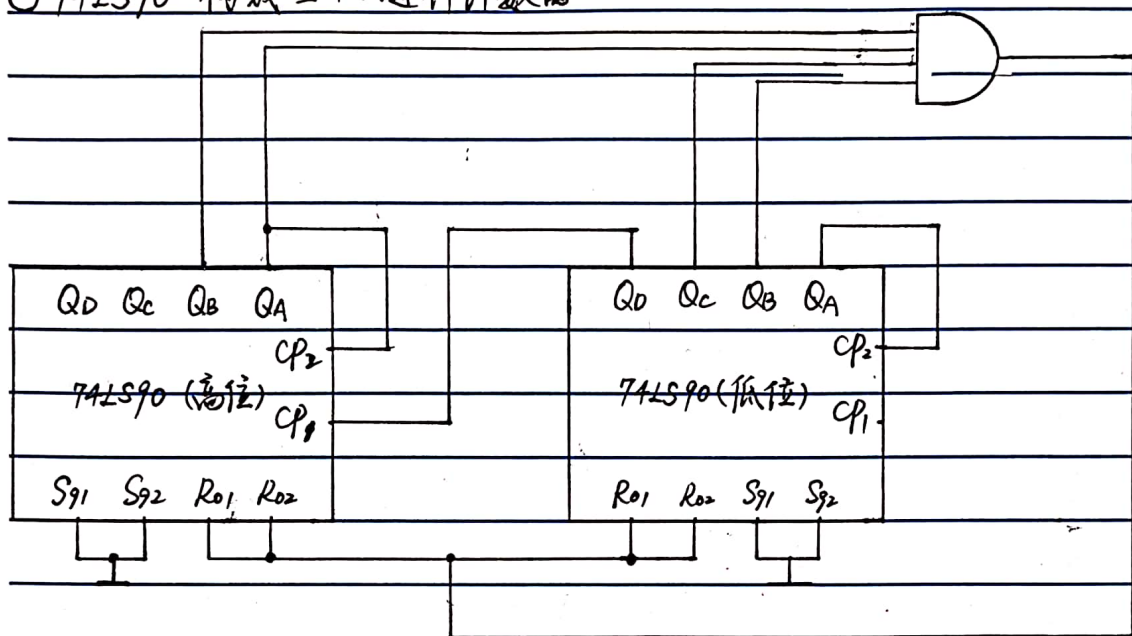


# 同济大学实验报告纸

专业 届 班 姓名 第 组 同组人员

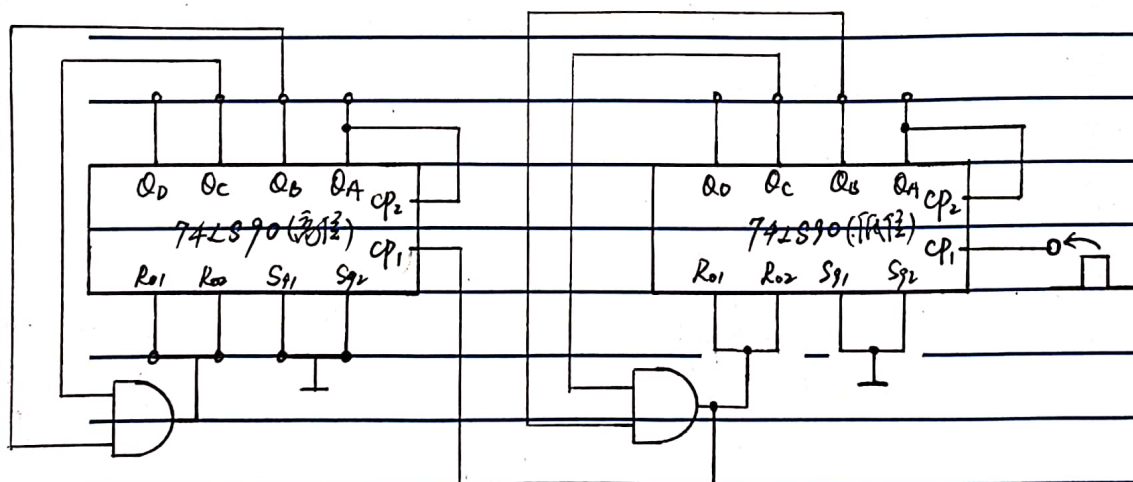
课程名称 \_\_\_\_\_ 实验名称 \_\_\_\_\_ 实验日期 \_\_\_\_\_ 年 \_\_\_\_\_ 月 \_\_\_\_\_ 日

② 74LS90 构成三十六进制计数器



BCD 码 36 : 0011 0110 当高位  $Q_B = Q_A = 1$  且低位  $Q_C = Q_B = 1$  且, 利用与非门电路反馈给两块芯片的置 0 端, 两块芯片同时归零

### 3. 74LS90 构成三十六进制计数器 (两个六进制级联)



低位  $Q_C = Q_B = 1$  时, 在上升沿时高位不变, 而通过与门反馈到置 0 端, 低位置 0, 而在下降沿时高位翻转 1 次, 当高位  $Q_C = Q_B = 1$  时通过与门反馈到置 0 端高位归零





# 同济大学实验报告纸

专业\_\_\_\_ 届\_\_\_\_ 班\_\_\_\_ 姓名\_\_\_\_ 第\_\_\_\_ 组 同组人员\_\_\_\_

课程名称\_\_\_\_ 实验名称\_\_\_\_ 实验日期\_\_\_\_ 年\_\_\_\_ 月\_\_\_\_ 日

## [实验小结]

通过本次实验,我掌握了集成计数器的使用方法和工作原理,在实验中,当我在做8421十进制计数时,发现QA常亮,而当我将置零端均调至高电平时QA正常闪亮,让我知道计数器使用前应先置0,否则会导致结果观察异常,同学也出现此问题,通过交流我们都解决该问题。我还掌握了任意进制计数器的设计方法,我使用三种方法设计了三十六进制计数器,实际上还可以设计一个四进制和一个九进制计数器级联,这开拓了我解决问题的视野,多角度思考问题。

