

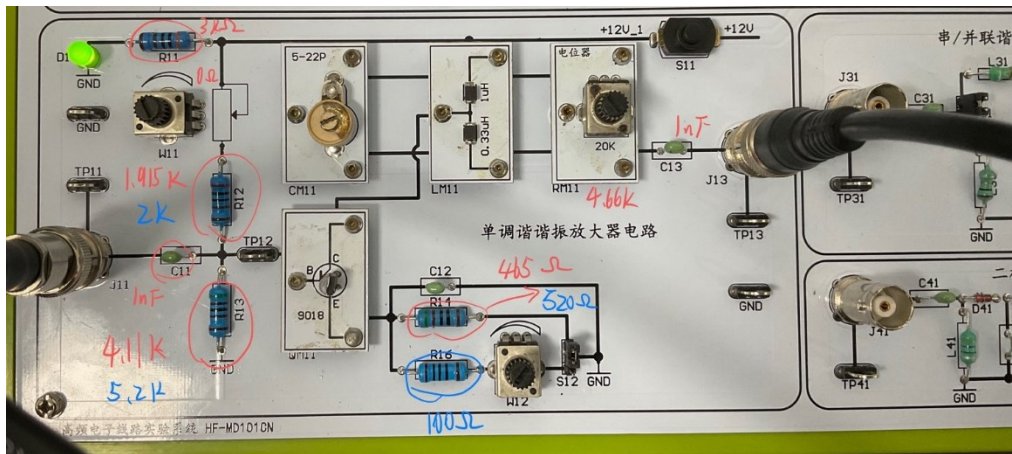
# 高频实验报告（单调谐谐振放大电路）

## 一、实验目标

1. 分析电路板，自选合适的元器件或接法实现本题目要求的测试功能。针对搭建的电路，分析每个元器件的作用
2. 逐点法测量并绘制单调谐谐振放大电路的幅频特性曲线
3. 改变电路参数，调整元件，重新绘制出上述曲线，分析变化趋势与原因

## 二、实验原理分析

### 1. 实验板原理图、元器件分析



- **静态工作点分析：**实验板电路中的直流偏置电路（R12、R13、W11、R14（or R16+W12）），三者构成分压式电流反馈直流偏置电路，通过调整W11来调整到最佳的静态工作点，同时也使得晶体管得以工作在甲类状态
- **输入输出 1nF 电容分析：**其主要起到耦合的作用，C11 提取信号的交流成分，C13 与后级隔离
- **发射极电容 C12：**作为旁路电容，用以短路高频交流信号
- **集电极谐振网络分析：**其主要起到选频的功能，实际上单调谐谐振放大电路可以理解为模电基础理论课学习到的三极管放大电路与 LCR 谐振网络的结合，在输出端多接入了谐振网络。利用 Y 型等效模型推导其中心频率为 
$$f_0 = \frac{1}{2\pi\sqrt{LC}} = \frac{1}{2\pi\sqrt{L(CM11 + \frac{C_{oe}}{n^2})}}$$
 其中 Coe 为晶体管的输出电容，由于晶体管的输出电容是恒定值，故可以通过调整 CM11 来改变谐振网络的中心

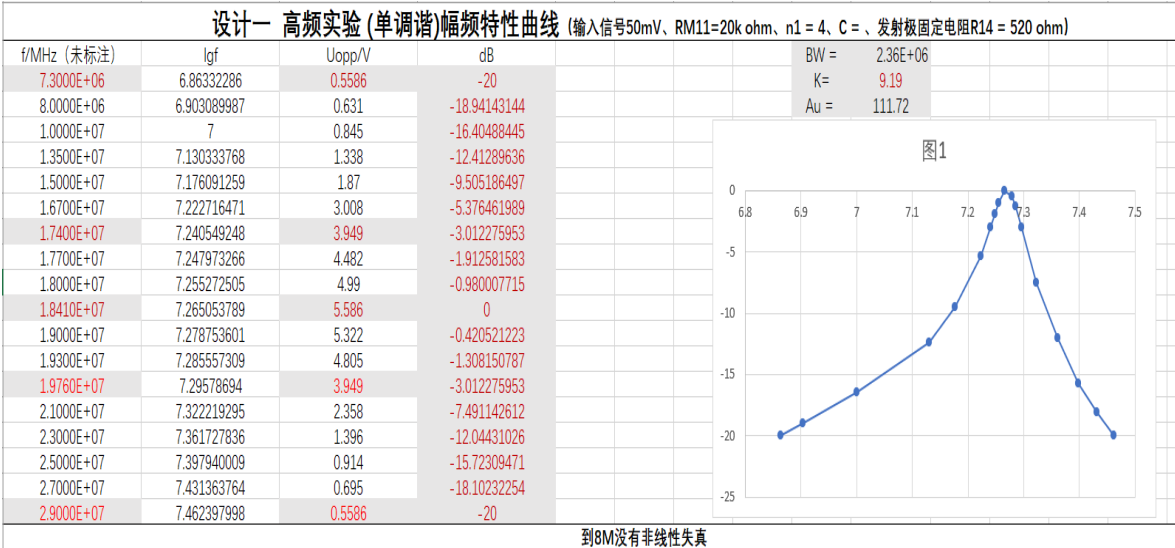
频率。故在进行谐振频率设计时为了使谐振频率恢复到原来的数值，应该适当减小回路电容 C 和电感 L。

对于谐振网络的 Q,  $Q = \frac{\omega_0(CM_{11} + \frac{C_{0e}}{n^2})}{G_e}$  其中 Ge 可以通过调整 RM11 而直接改变，故可以通过 RM11 改变电路有载品质因素

- **部分接入作用分析：**晶体管的输出由线圈抽头以电感分压式接入回路，使晶体管的输出导纳只和调谐回路的下端并联，相当于把输出电阻折到整个电感回路中，可以理解为放大输入电阻（Rs），从而减小晶体管输出导纳对谐振回路的影响。在实际电路设计中还可以在后级采用降压变压器，从而减小负载对谐振回路的影响

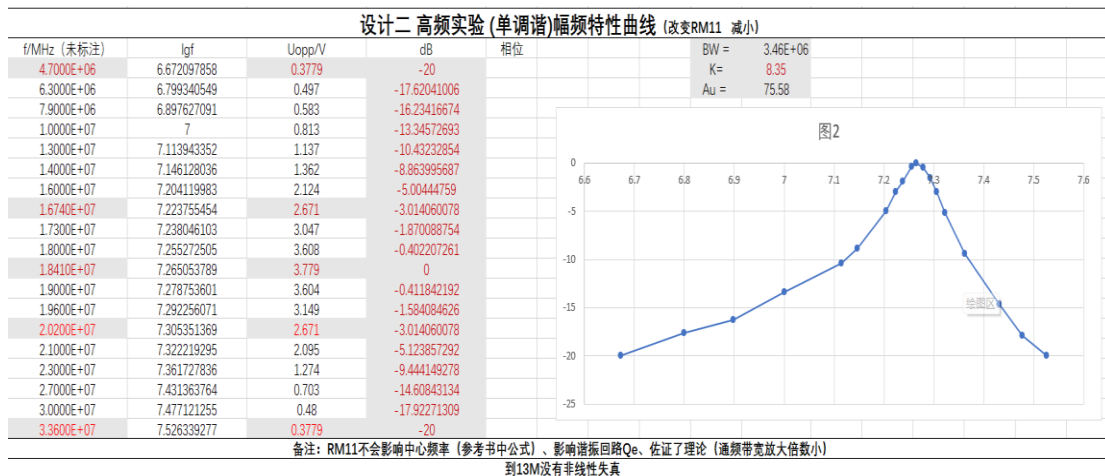
三、 实际实验数据与分析

(1) 设计 1



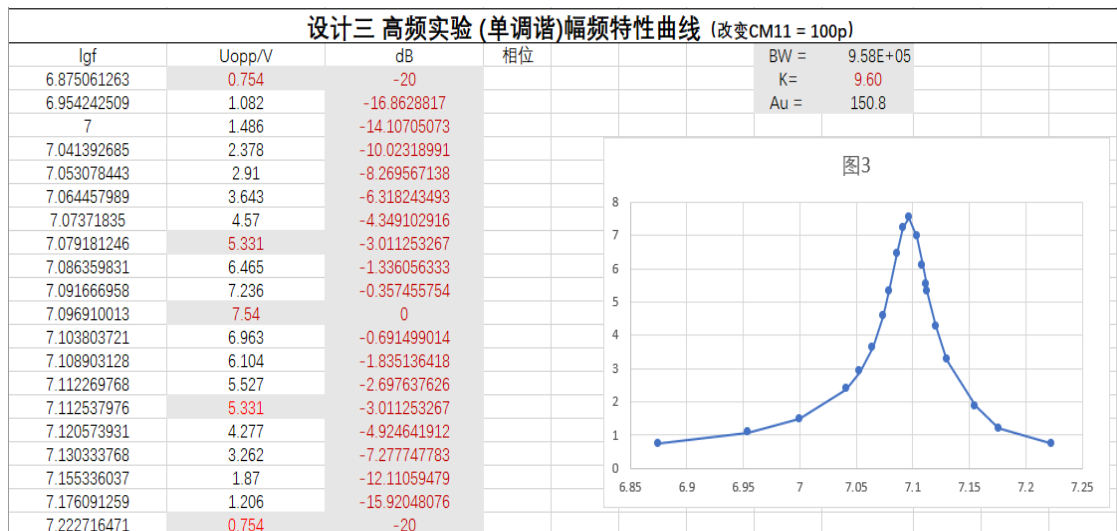
- 为验证电路中的各元器件作用，先通过调整 W11 来设置静态工作点，使得三极管始终处于甲类状态。同时选择中心频率适当的 L、C 以及先将发射极电阻设置为固定的 520 ohm 档。通过实际测量得到上图，其放大倍数为 111.72 倍，结合 9018 三极管的最大放大倍数可以知道此状态为不错的适中状态，方便于后续控制变量法探究电路元器件的影响

## (2) 设计 2 – 减小 RM11 (谐振网络的负载电阻)



- 前期的理论分析过程中得知 RM11 不会影响谐振网络的中心频率,其主要影响谐振回路的 Q 值,并且两者是负相关。故设计将其减小,可以看出通频带变宽,放大倍数减小,即电路的选频特性变差,反映谐振网络的 Q 值减小
- 通过 excel 画图后发现与上面的设计 1 对比,两者没有明显区别,这是因为连两者的横坐标单位(跨度)不相同,所以应该此图的每格跨度变为 0.1 (与设计 1 图相同),就可以很明显看出谐振网络的选频特性变差

## (3) 设计 3 – 改变 CM11 (谐振网络电容)



- 通过前期理论分析改变谐振网络电容将会改变中心频率和 Q 值,且分别为负相关、正相关。故设计将其增大,观察上述的实验测量结果,的确中心频率变小,同时通频带已经掉到 1M-,放大倍数也增大到 150.8,即 Q 值增大,故实验与理论分析的影响相符合

- 实际电路测量结果的中心频率并不是和理论分析完全相符,因为理论计算公式虽然也考虑了三极管的输出电容,并且除了折合系数  $n$  的平方,进一步缩小了输出电容对谐振回路的影响。但是实际上还需要考虑电路中寄生参数的影响,但如果  $C$  取较大值即与后两者不在一个数量级上,则中心频率主要就直接受谐振网络的  $C$  控制

#### (4) 设计 4 - 切换发射极电阻档位至可变档, 设定发射极电阻 $R_e = 960\ \Omega$



- 改变发射极电阻主要就是会影响三极管的工作状态,同时根据模电理论课中讲到的发射极电阻对三极管电压放大倍数的影响:两者是负相关。观察上述实验测量结果可以看出其确实减小了电路的放大倍数,略微增大了  $Q$  值,对中心频率没有影响。
- 实验过程中,我们较大幅度的调整  $R_e$ ,使得三极管工作在不适当的静态工作点,电路的输出也就呈现非线性失真的图像

## 四、问题讨论

### (1) 输出电压的限制, 组内同学测到 50+V 的电压

- 首先这是错误的。因为输入电压就只有 12V,所以整体电路的输出电压不会超过 12V,后续调试发现组内同学是将示波器调成了 1:10 的 10 倍衰减还原档,故实际测得的电压应该是 5+V

### (2) 关于电路放大倍数的阈值

- 首先本次的电路放大倍数不可能出现几百几千倍,本次实验使用的是 9018 三极管,通过查询其 datasheet 可以知道其最大的放大倍数为 198,

故即使整体电路调试到最佳放大状态也会受 9018 放大倍数的限制

# NPN Epitaxial Silicon Transistor

## Absolute Maximum Ratings $T_a=25^{\circ}\text{C}$ unless otherwise noted

Symbol	Parameter	Ratings	Units
$V_{CB0}$	Collector-Base Voltage	30	V
$V_{CE0}$	Collector-Emitter Voltage	15	V
$V_{EB0}$	Emitter-Base Voltage	5	V
$I_C$	Collector Current	50	mA
$P_C$	Collector Power Dissipation	400	mW
$T_J$	Junction Temperature	150	$^{\circ}\text{C}$
$T_{STG}$	Storage Temperature	-55 ~ 150	$^{\circ}\text{C}$

## Electrical Characteristics $T_a=25^{\circ}\text{C}$ unless otherwise noted

Symbol	Parameter	Test Condition	Min.	Typ.	Max.	Units
$BV_{CB0}$	Collector-Base Breakdown Voltage	$I_C = 100\mu\text{A}, I_E = 0$	30			V
$BV_{CE0}$	Collector-Emitter Breakdown Voltage	$I_C = 1.0\text{mA}, I_B = 0$	15			V
$BV_{EB0}$	Emitter-Base Breakdown Voltage	$I_E = 100\mu\text{A}, I_C = 0$	5			V
$I_{CB0}$	Collector Cut-off Current	$V_{CB} = 12\text{V}, I_E = 0$			50	nA
$h_{FE}$	Emitter Cut-off Current	$V_{CE} = 5\text{V}, I_C = 1.0\text{mA}$	28	100	198	
$V_{CE(sat)}$	Collector-Emitter Saturation Voltage	$I_C = 10\text{mA}, I_B = 1\text{mA}$			0.5	V
$C_{ob}$	Output Capacitance	$V_{CB} = 10\text{V}, I_E = 0$ $f = 1\text{MHz}$		1.3	1.7	pF
$f_T$	Current Gain Bandwidth Product	$V_{CE} = 5\text{V}, I_C = 5\text{mA}$	700	1100		MHz

(3) 如何给谐振网络选取适合的电容

- 尽量使用较大的电容，如上述测量分析中的 100pF
- 根据理论公式

$$f_0 = \frac{1}{2\pi\sqrt{LC}}$$
$$= \frac{1}{2\pi\sqrt{L(CM11 + \frac{C_{oe}}{n^2} + C_p)}}$$

其中 Coe 为晶体管的输出电容、C<sub>p</sub> 为寄生参数

虽然通过部分接入的方式，减小了晶体管输出电容对于谐振网络的影响，但是如果接入的电容 CM11 较小，则谐振网络受 Coe、C<sub>p</sub> 的影响会比较大，例如对于接入 6pF 的电容，总电感为 1.33uH，根据理论公式估算出来的中心频率为 56.3MHz，但是实际测量得到的只有 20.2MHz，可见受影响很大

同时根据 Q 的理论公式，选取较大的 CM11 也可以增大电路的 Q，从而提高选频性能

- 故设计时需要考虑电容使用时间久老化的问题以及电路中寄生参数等的影响

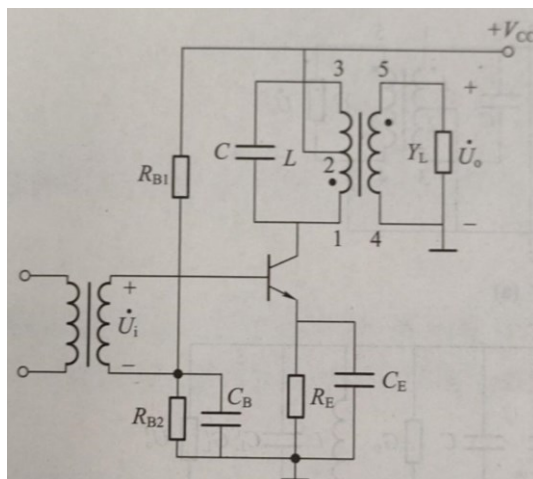
(4) 放大倍数与通频带的权衡选择

- 电路设计在很多时候就是一个权衡的过程，比如 50 ohm 的阻抗的选择就是对功率和损耗的权衡，这边也是一样。通过实验得知电路放大倍数和通频带是负相关的。所以在实际发送小信号带宽信号时，不能只考虑放大倍



数，因为如果放大倍数太大，就会使得通频带过窄，即发送的 RF 射频信号丢失了部分原信号的信息；当然也不能使用太小的放大倍数，因为信号毕竟需要放大，而且如果放大倍数过下，则通频带将展宽，即同时发送了带宽信号之外的噪声信号，从而使得信号产生一定程度的失真

#### (5) 电感抽头系数的选择

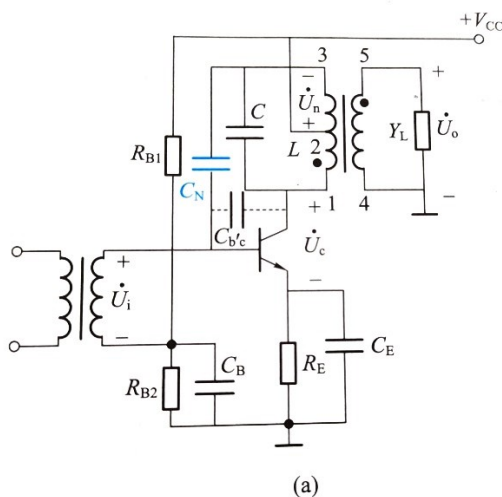


- 对于电感抽头， $N_{12}$  小于  $N_{13}$ ， $N_{45}$  小于  $N_{13}$ 。本次实验电路中没有考虑负载电阻，主要叙述前级的部分接入。其作用就是将  $R_{oe}$  以及  $C_{oe}$  折到 13 端，相当于把信号源电阻增大，从而减小三极管的输出参数对于谐振回路的影响，起到一定的隔离作用

#### (6) 发射极旁路电容分析

- 其主要作用可以分为低频下和高频下来分析：在低频的时候，提供偏置电压。在高频的时候，电容短路  $R_E$ ，提高放大倍数

#### (7) 低频段出现输出波形失真的情况分析



- 起初我以为可能是晶体管集电极和基极之间结电容形成的内反馈影响,使得谐振放大器不稳定,不过实际上其只有几皮法,在低频下其相当于断路,自然其影响就可以近似忽略,所以应该是其他原因。

- 先列出下面分析会用到的公式:

$$Y_{ie} = G_{ie} + j\omega C_{ie}$$

$$Y_{oe} = G_{oe} + j\omega C_{oe}$$

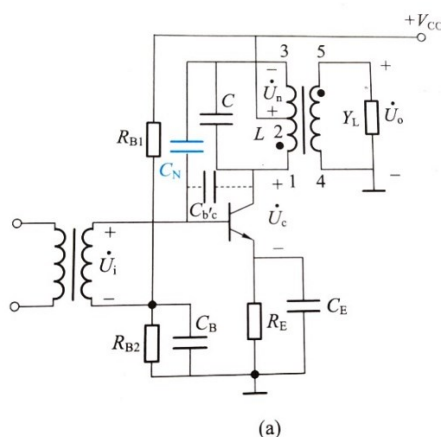
$$Y_{fe} = \frac{g_m}{(1 + r_{bb'}g_{bre})^2 + (\omega C_{b'e}r_{bb'})^2}$$

- 拉扎维的模电里有提到  $\pi$  型等效电路中, 一般情况下  $Y_{ie}$ 、 $Y_{oe} \gg Y_{fe}$ , 满足这种条件下, 可以抵消内噪声和反馈等, 即晶体管的工作特性较好
- 而低频情况下  $Y_{ie}$ 、 $Y_{oe}$  变小,  $Y_{fe}$  增大, 晶体管输入、输出导纳不再满足远大于正向传输导纳的条件, 故这可能是影响较低频下出现非线性失真的重要因素

☑ 谐振网络和三极管放大电路都具有非线性特性, 所以输出波形可能会出现相应的失真、畸变、扭曲

### 仿真分析 – 部分接入方式

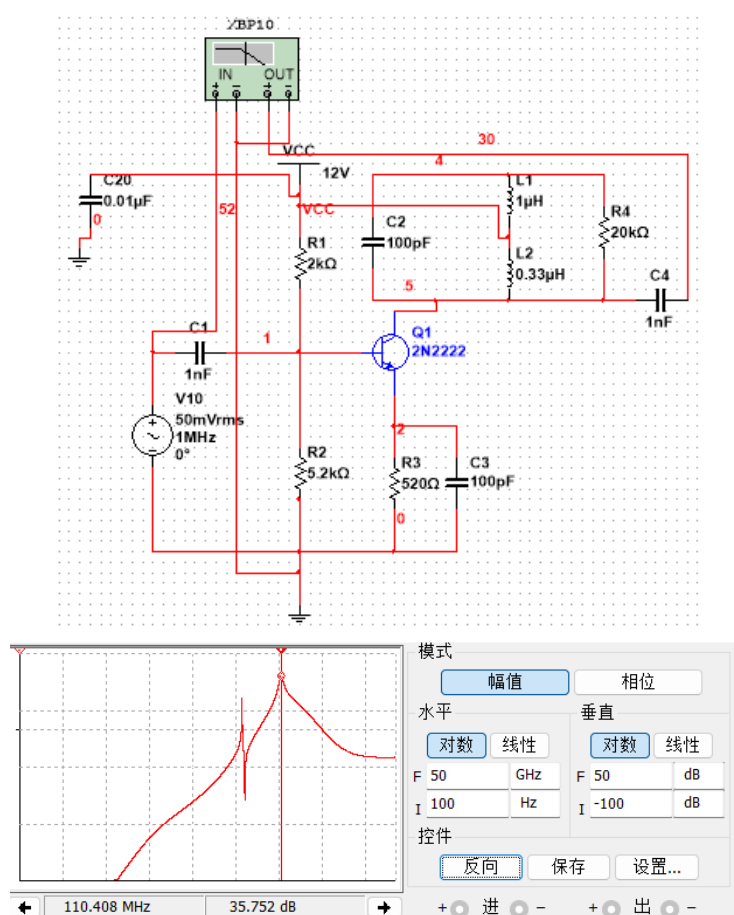
- 书本中提到的单调谐谐振放大电路是将  $V_{CC}$  连接到电感的 2 端口, 如下图, 从而实现部分接入



- 实验电路板上的电路是将三极管的集电极接到电感的 2 端口,  $V_{CC}$  接入电感的上端口



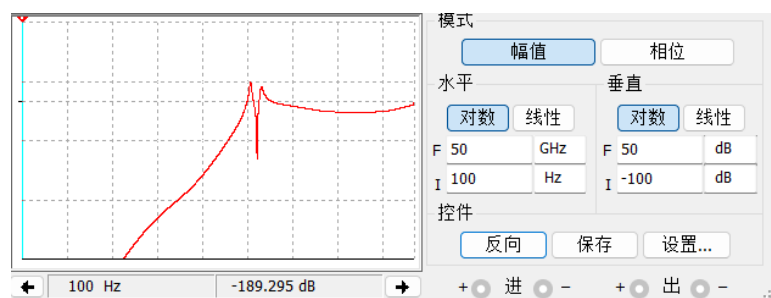
## 1. 理论课本部分接入方式仿真分析



- 通过波特分析仪看出其不仅在理论的中心频率有谐振，而且还在 110M 有另一谐振。在考虑了示波器的输入模型之后，谐振点仍然有同样的两个，于是推测可能是由于晶体管的 BC 端结电容与 0.33uH 的电感的并联谐振产生的另一谐振回路，于是我将晶体管的 BC 端结电容增大 100 倍再进行仿真，由于谐振中心频率对 C 有根号，故谐振频率理论上应该缩小 10 倍左右

CJC	B-C zero-bias depletion capacitance	9.98785e-12	F
CJC	B-C zero-bias depletion capacitance	9.98785e-10	F

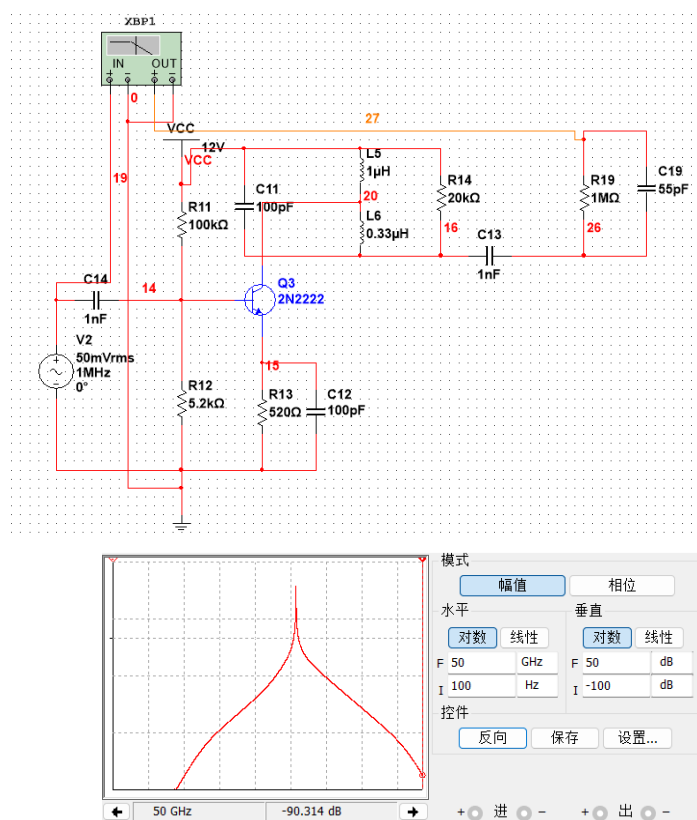




原较大的谐振点的确缩小将近 10 倍，与理论分析相符合。故由此验证得知原来 110M 的谐振点就是晶体管的 BC 端结电容与 0.33uH 的并联谐振发生的

- 虽然此谐振网络有两个谐振点，不过从第一个谐振网络来看当其处于  $f_0+4M$  的频率下已经是 -40+dB 了，所以选频特性还是相当不错，因为实际应用中带宽信号的带宽都是有一定限制的

## 2. 实验电路部分接入仿真分析



- 实验板上的部分接入方式虽然也会受到晶体管 BC 端结电容的影响出现双谐振，但是此电路的频谱响应可以直接通过调整静态工作点来改善单调谐放大电路的选频特性，所以在实验前很重要的一点就是要把静态工作点设置好，不然不仅会有失真，而且也直接影响了谐振网络的频谱响应