

# Relatório: Simulação de um Regulador de Tensão Linear Série Negativo

## Regulador de Tensão Linear Série Negativo (-5V)

**Orientador:** Professor Marcelo de Souza

**Aluno:** Henrique Meurer Zardo GRR: 20231606

### Resumo

Este trabalho detalha o projeto e a simulação, utilizando o Cadence Virtuoso, de um regulador de tensão linear série negativo. O objetivo primário foi converter uma tensão de entrada instável de -12V em uma tensão de saída regulada e estável de -5V, fornecendo corrente de carga de até 100mA. As simulações realizadas comprovaram a excelente regulação de linha e carga do circuito, com um desvio estático inferior a 1.4%. A análise transitória demonstrou a rápida resposta e estabilização do circuito sob variações abruptas de carga, validando o papel dos capacitores de desacoplamento.

## 1. Introdução

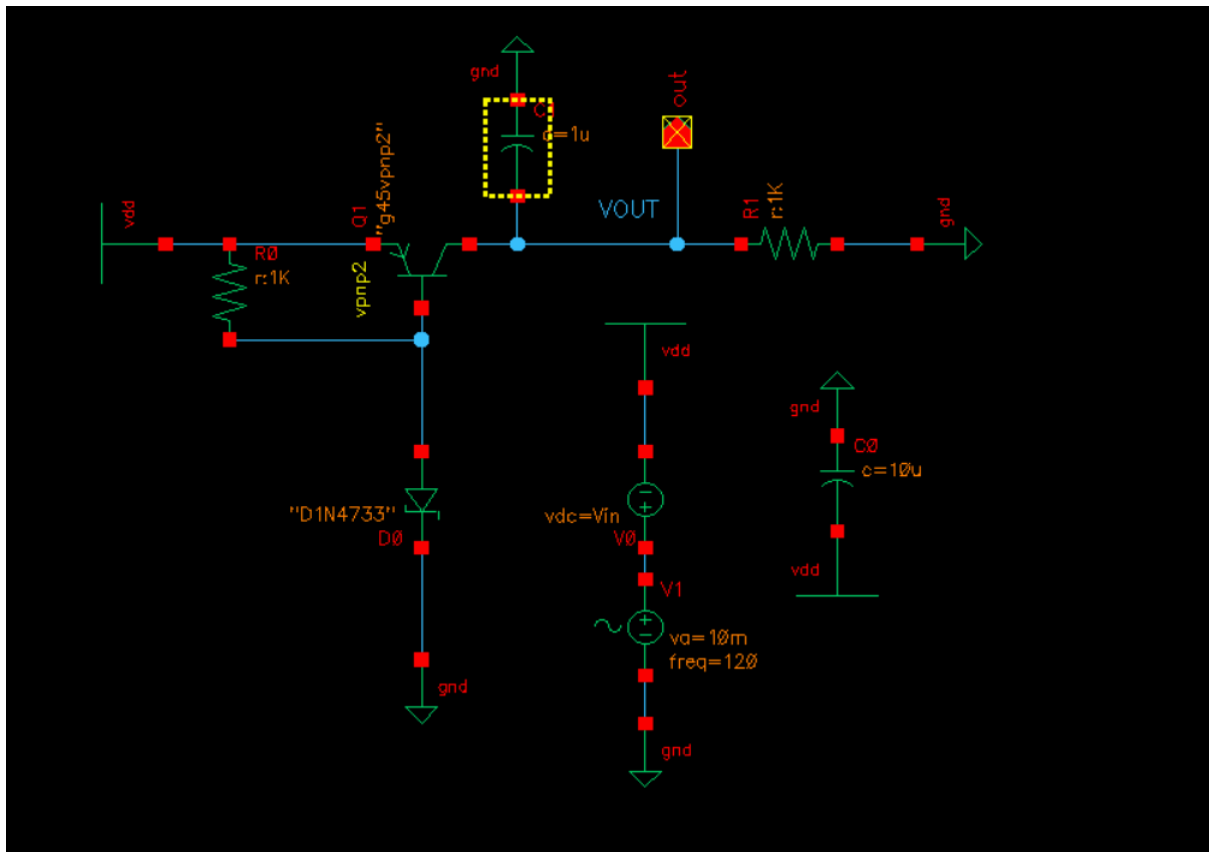
Reguladores de tensão lineares são cruciais em sistemas eletrônicos para fornecer tensões de alimentação estáveis, minimizando ruídos e variações. A topologia escolhida é a de regulador série negativo, ideal para alimentar estágios digitais ou analógicos que requerem tensões de polaridade negativa. O design baseia-se em um Transistor Bipolar de Junção (BJT) na configuração PNP para a função de transistor de passagem (série), controlado por uma tensão de referência fornecida por um Diodo Zener.

## 2. Circuito Projetado e Polarização

### 2.1 Topologia e Componentes

O circuito utiliza a topologia de regulador série:

- Transistor de Passagem (Q1):** Um BJT PNP, configurado para controlar a corrente do Emissor para o Coletor.
- Referência (D1):** Diodo Zener, atuando em conjunto com um resistor para estabelecer a tensão de referência.
- Capacitores:** Utilização de capacitores de entrada  $C_{in}$  e saída  $C_{out}$  para desacoplamento e melhoria da resposta transitória.



*Imagem 1: Figura do esquemático simulado*

## 2.2 Lição de Design Crítica: Polaridade PNP

Dada a natureza negativa da fonte -12 e da saída alvo -5, a utilização do transistor **PNP** foi **obrigatória** para que o emissor fosse ligado ao potencial mais negativo -12 e o coletor controlasse o  $V_{out}$ . A polarização e o sentido do Zener foram ajustados para gerar uma tensão de referência negativa na base do PNP.

## 2.3 Ajuste do Zener

Para atingir o alvo de  $V_{out} = -5$ , foi necessário compensar a queda de tensão Base-Emissor  $V_{BE}$  do transistor PNP.

$$V_{out} = V_Z - V_{BE}$$

Onde  $V_{be} = 0.7$ . Assim, a tensão nominal do Zener  $V_Z$  foi ajustada no modelo de simulação para aproximadamente 0.7 para garantir que a saída fosse fixada em 5V.

### 3. Configuração de Simulação e Resultados

As simulações foram realizadas no Cadence Virtuoso, focando na estabilidade estática e dinâmica do regulador.

#### 3.1 Regulação DC (Linha e Carga)

A análise DC confirmou que o circuito opera no ponto de polarização desejado.

Parâmetro	Teste	Valor de Saída Vout	Resultado
Ponto de Operação	$V_{in} = -12V$ , Carga Base	-4.932V	Desvio de apenas 1.36% do alvo -5V.
Regulação de Linha	$V_{in}$ variando em +/- 10%	Variação de Vout insignificante.	Excelente rejeição à variação da entrada.
Regulação de Carga	Variação de Iout (1mA a 100mA)	Variação mínima na saída.	A tensão se manteve estável em -4.93V.

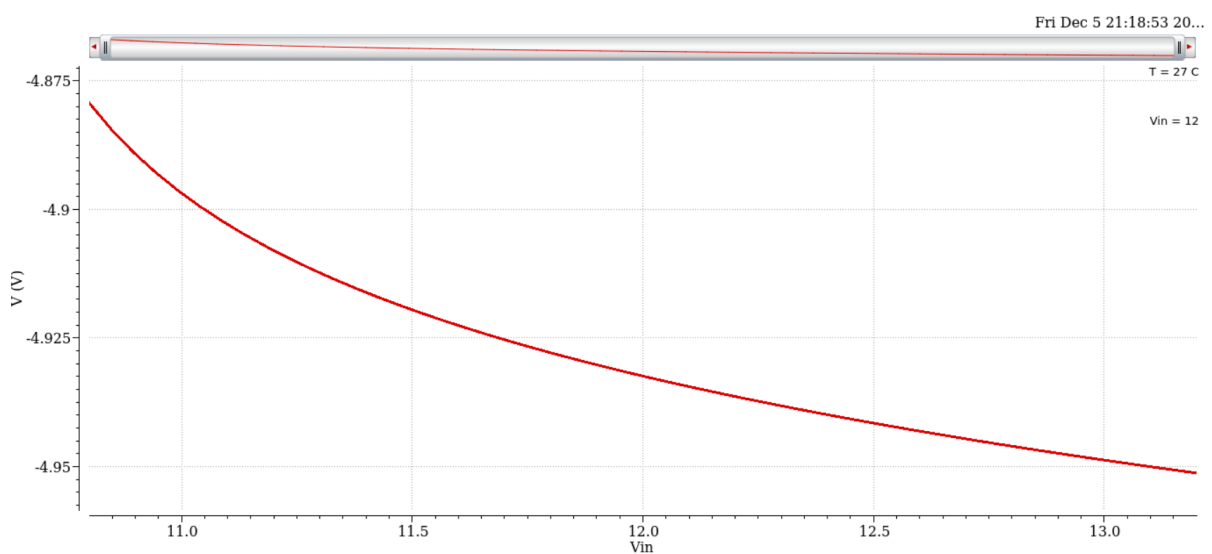
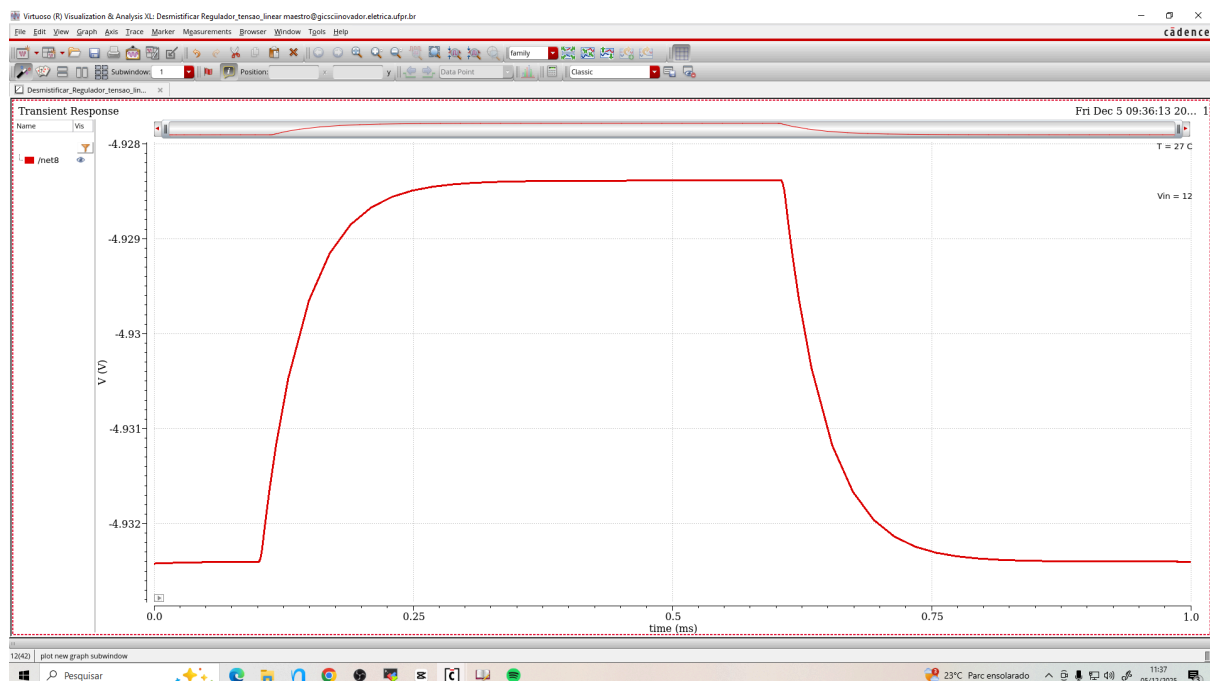


Gráfico 1: Tensão de saída variando tensão de entrada em 10%

## 3.2 Análise Transitória para Transiente de Carga

A análise transitória (Transient Analysis) foi utilizada para testar a resposta do circuito a um salto abrupto de carga, simulado pela chaveamento de um transistor NMOS adicionando uma carga de 56 ohm (cerca de 90mA).

Métrica	Comportamento Observado	Implicação
Estabilidade	Tensão de saída inicial: -4.932V.	Polarização estática correta.
Resposta ao Transiente	<b>Undershoot Mínimo:</b> A tensão variou de -4.932V para -4.928V (uma variação de 4mV).	A variação é mínima, provando a <b>excelente estabilidade</b> dinâmica.
Tempo de Recuperação	A tensão se estabilizou imediatamente no novo ponto de operação -4.928V e retornou ao ponto original -4.932V assim que a carga foi removida.	O capacitor de saída Cout cumpriu seu papel, fornecendo corrente instantânea e minimizando o pico/vale transitório.



**Gráfico 2:** Tensão de saída variando a resistência de saída

## 4. Conclusão

O projeto do regulador de tensão linear série negativo foi bem-sucedido. O circuito demonstrou robustez e estabilidade em todas as simulações, entregando a tensão alvo de -5V com alta precisão e excelente rejeição a transientes.

A parte mais crítica do projeto foi a confirmação da polaridade PNP (necessária para fontes negativas) e a calibração do Zener para compensar a tensão  $V_{BE}$ , garantindo o ponto de operação desejado. O sucesso na análise transitória valida o uso de  $C_{out}$  para manter a qualidade da energia, sendo este o principal ponto a ser destacado na demonstração em vídeo.