

运算器以及运算方法

知道补码加减法运算规则

溢出检测的三种方式

补码加减法电路

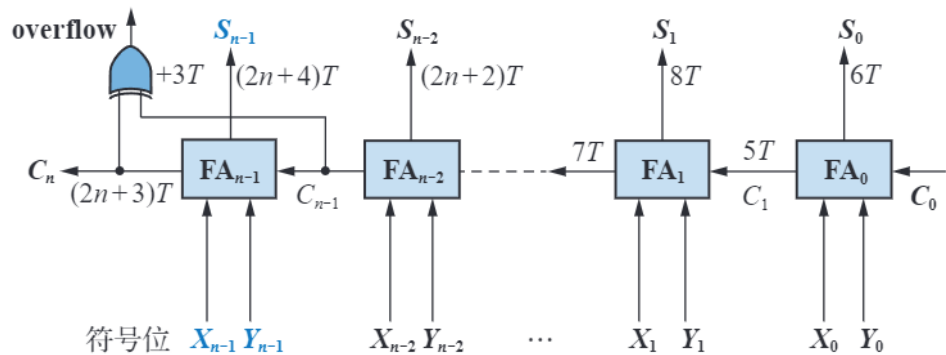


图 3.3 多位串行加法器逻辑框图

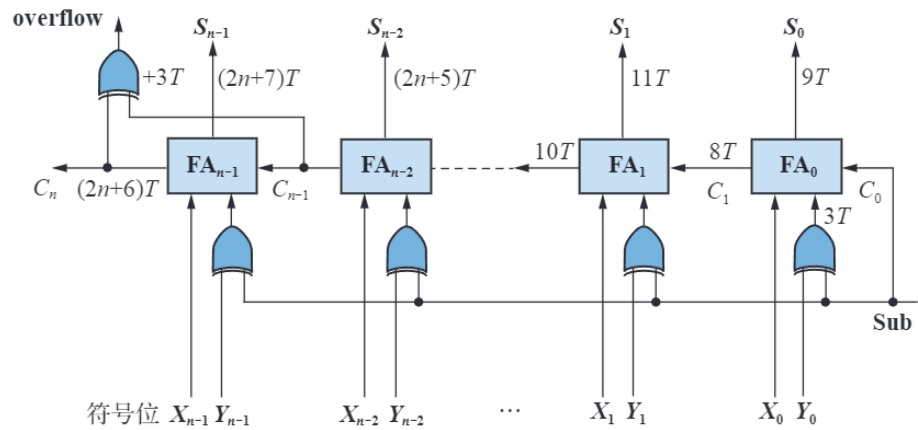


图 3.4 多位可控加减法电路逻辑框图

- 图3.3时延分析，根据 S_0 和 C_1 来推导， $overflow$ 比 C_n 延迟了 $3T$
- 注意图3.4加入了异或门，所以 $C_i, S_{i-1}, overflow$ 的时延都多了 $3T$

单精度IEEE754浮点数与真值转换

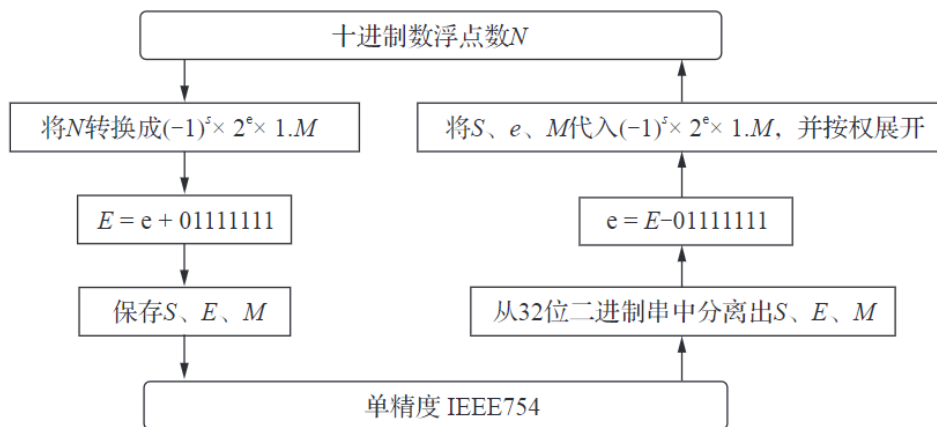


图 2.10 单精度浮点数与真值之间的转换流程

一般表示的浮点数加减运算

- 对阶（求阶差，阶码小的尾数算术右移）
- 尾数运算
- 结果规格化（尾数结果是 11.0... 或 00.1..., 规格化是进行左移）
- 舍入（丢失位有1则末位置1或者丢失位最高为1尾数末尾加1）
- 判断是否溢出（根据双符号位）