

# HED\_SPI

## 通讯协议规范

V2.0



北京中电华大电子设计有限责任公司  
CEC Huada Electronic Design Co.,Ltd

2020 年 12 月

# 声 明

本手册的版权属北京中电华大电子设计有限责任公司所有。任何未经授权对本手册进行复印、印刷、出版发行的行为，都将被视为是对北京中电华大电子设计有限责任公司版权的侵害。北京中电华大电子设计有限责任公司保留对此行为诉诸法律的权力。

北京中电华大电子设计有限责任公司保留未经通知用户对本手册内容进行修改的权利。虽然我们已经核对本手册的内容，但是差错有时候难以完全避免，所以，我们会对手册的内容进行定期的审查，并在下一版的文件中作必要的修改。建议您在最终设计前从华大电子获取本文档的最新版本。

## 变更记录

版本	修改描述	日期
V1.0	初稿	2018-07-20
V1.1	增加帧保护时间（BGT）参数定义	2019-09-17
V1.2	Master 端增加唤醒域定义；	2020-02-13
V1.3	增加链式传输相关定义； 校验域由 LRC 升级为 CRC； 协议中一些静默场景升级为返回 NAK 帧。	2020-03-20
V2.0	1) 删除协议状态机控制转换流程及相关定义； 2) 超时重发次数由 3 次变更为 1 次； 3) SPI Block 分块传输是否支持，可以通过 RATR 协商指定与应用层默认指定； 4) SPI 通讯时序增加不支持 Block 分块传输的时序图； 5) 升级版本为 V2.0。	2020-12-28

## 目录

1	目的.....	1
2	缩略语.....	1
3	协议概述.....	2
4	物理层.....	2
4.1	SPI 通讯协议接口特性.....	2
5	数据链路层.....	2
5.1	Slave/Master Frame 帧结构 .....	2
5.1.1	Slave 端帧结构.....	2
5.1.2	Master 端帧结构 .....	2
5.1.3	Frame 帧域定义 .....	3
5.2	时间参数 .....	4
5.2.1	上电时间 (TReset) .....	4
5.2.2	帧等待时间 (FWT) .....	5
5.2.3	唤醒时间 (WPT) .....	5
5.2.4	帧保护时间 (BGT) .....	5
5.3	SPI 主从通讯时序流程.....	6
5.3.1	SPI 不支持 Block 分块传输的通讯时序 .....	6
5.3.2	SPI 支持 Block 分块传输的通讯时序 .....	7
5.4	SPI 接口激活规则.....	8
5.4.1	RESET 请求 .....	8
5.4.2	RATR 请求 .....	10
5.5	SPI 接口传输协议规则.....	11
5.5.1	通用规则 .....	11
5.5.2	Master 规则 .....	12
5.5.3	Slave 规则 .....	12

## 1 目的

制定 Master 与 Slave 之间 SPI 通讯接口协议参考标准。

## 2 缩略语

MASTER	主机
SLAVE	从机
ACK	肯定应答(positive ACKnowledgement)
RESET	热复位(Request for Simulate Warm Reset)
RATR	请求复位信息指令(Request For ATR)
ATR	复位信息(Answer To Reset)
BPS	每秒传输比特数(Bit Per Second)
FWT	帧等待时间(Frame Waiting Time)
PFSM	主机单帧能接收的最大协议帧长度(Max Protocol Frame Size For Master)
PFSMI	主机单帧能接收的最大协议帧长度指数(Max Protocol Frame Size For Master Integer)
PFSS	从机单帧能接收的最大协议帧长度(Max Protocol Frame Size For Master)
PFSSI	从机单帧能接收的最大协议帧长度指数(Max Protocol Frame Size For Master Integer)
HBSM	主机硬件单次能接收的最大块长度(Max Hardware Block Size For Master)
HBSMI	主机硬件单次能接收的最大块长度指数(Max Hardware Block Size For Master Integer)
HBSS	从机硬件单次能接收的最大块长度(Max Hardware Block Size For Slave)
HBSSI	从机硬件单次能接收的最大块长度指数(Max Hardware Block Size For Slave Integer)
LRC	纵向冗余校验(Longitudinal Redundancy Check)
CRC	循环冗余校验(Cyclic Redundancy Check)
WPT	唤醒时间 (Wake Up Time)
WPB	唤醒域 (Wake Up Bytes)
PIB	协议控制字符(Protocol Indication Byte)
ACK	肯定的接收应答块(positive acknowledge)
NAK	否定的接收应答块(negative acknowledge)
RFU	保留(Reserved for Future Use)
WTX	请求延时(Waiting Time Extension)
SPI	串行外围接口(Serial Peripheral Interface)
SS	片选(Slave Select)
CS	片选(Chip Select)

### 3 协议概述

协议通讯由主设备（Master）发起，从设备（Slave）应答，后续章节介绍时均用 Master，Slave 代替主设备与从设备。

协议按照 OSI 参考模型的分层设计原理，即将各层间的相互影响减到最小，主要分为 3 层设计：

- 物理层：请参考第 4 章；
- 数据链路层：请参考第 5 章；
- 应用层：请参考相应应用规范，本文不进行介绍。

### 4 物理层

#### 4.1 SPI 通讯协议接口特性

- 采用 Standard 模式
- 采用 Mode0 模式

### 5 数据链路层

#### 5.1 Slave/Master Frame 帧结构

##### 5.1.1 Slave 端帧结构

表 1 Slave 端 Block 帧结构

起始域		信息域	终止域
<b>PIB</b>	<b>LEN</b>	<b>DATA</b>	<b>EDC</b>
1byte	2bytes	0~FFFA bytes	2bytes

##### 5.1.2 Master 端帧结构

Master 端需要在上表 1 定义的帧结构前，即起始域 PIB 字节前增加唤醒域。Master 端发送帧结构为：

表 2 Master 端帧结构

唤醒域	起始域		信息域	终止域
<b>WPB</b>	<b>PIB</b>	<b>LEN</b>	<b>DATA</b>	<b>EDC</b>
0~N bytes	1byte	2bytes	0~FFFA bytes	2bytes

### 5.1.3 Frame 帧域定义

#### 5.1.3.1 唤醒域

WPB (Wake Up Bytes) 长度不固定, 可以规定长度为  $N$  ( $N \geq 0$ ) 字节,  $N$  具体数值由具体项目指定。

当  $N$  指定为 0 时, 代表通讯时, Master 端发送帧不需要增加唤醒域;

当  $N$  指定为非 0 时, 代表通讯时, Master 端发送帧需要增加唤醒域, 但无论  $N$  长度为多少, 唤醒域数值均固定为  $0x00 \cdots 00$ , 即唤醒域为  $N$  个 00 字节;

**注 1:** 唤醒域主要用来产生 SS 的有效信号 (低电平), Master 发送完唤醒域字节后, 需要失效 SS 信号 (高电平), Slave 端不需要对唤醒域进行解析, 直接丢弃。

**注 2:** 唤醒域数据不建议配太长, 唤醒域长度  $N$  配置原则: **越短越好**, 即通过配置唤醒域, Slave 端可以检测到唤醒条件即可。Slave 后续所需唤醒时间建议通过配置 WPT 实现。

#### 5.1.3.2 起始域

##### ● PIB

PIB 主要定义了三种帧类型, 如下表示:

表 3 PIB 编码

b8-b6	b5	b4-b1	帧类型
RFU	1	1110	信息帧（链式帧）
	0		信息帧（非链式帧）
RFU	0011		激活帧（包括 RESET, RATR）
	1001		过程帧(包括 NAK 帧、ACK 帧、WTX 帧)
RFU 保留，默认为 00			

##### ● LEN

代表后续信息域与终止域的总长度;

表 4 不同帧类型 LEN 取值范围

帧类型	LEN 取值	说明
激活帧	0x0002~0xFFFC	LEN 取值为激活帧信息域与校验字节的长度
信息帧	0x0002~0xFFFC	LEN 取值为信息帧信息域与校验字节的长度

过程帧	0x0003	LEN 取值为过程帧控制信息域与校验字节的长度
-----	--------	-------------------------

### 5.1.3.3 INFO DATA（信息域）

- 信息帧信息域

传递应用层交互数据，请参见具体应用规范，本规范不进行约束。

- 激活帧信息域

传递激活帧子类型（包括 RESET, RATR 帧）与协议参数信息，详情请参见 5.4 节。

- 过程帧信息域（标识子类型与控制信息）

过程帧信息域长度为 1 个字节；编码了过程帧子类型与控制信息(包括 NAK 帧,ACK 帧与 WTX 帧)，详情请参见下表。

表 5 过程帧子类型编码

b8	b7-b3	b2-b1	帧类型
RFU	01111	00	NAK 帧 (CRC 校验码错误)
		01	NAK 帧 (其余错误)
		10	RFU
		11	RFU
	10110	RFU	ACK 帧
	11000	RFU	WTX 帧
RFU 为保留位，默认为 00			

**注：**CRC 校验错误优先级最高。

### 5.1.3.4 EDC（终止域）

- 为对起始域与信息域所有字节进行 CRC 计算。

CRC 采用 CRC16 的算法，计算规则请参考 ISO/IEC 13239，多项式为  $x^{16}+x^{12}+x^5+1(0x1021)$ ，初始值 0xFFFF。

**注：**下面描述的所有帧结构均遵循上述帧结构定义，介绍时不再对唤醒域、起始域与终止域进行介绍。

## 5.2 时间参数

### 5.2.1 上电时间（TReset）

从机上电后主机的等待时间，主机需至少等待此时间后才能发送第一帧，具体时间本规范不约定，请参考相应项目约定值。



### 5.2.2 帧等待时间 (FWT)

帧等待时间被定义为从 Master 发送到 Slave 的最后一个字符的结束沿与由 Slave 发送出的第一个字符的起始沿之间的最长时间。可以用来检测无响应的 Slave。

本协议固定 FWT 时间为 700ms。

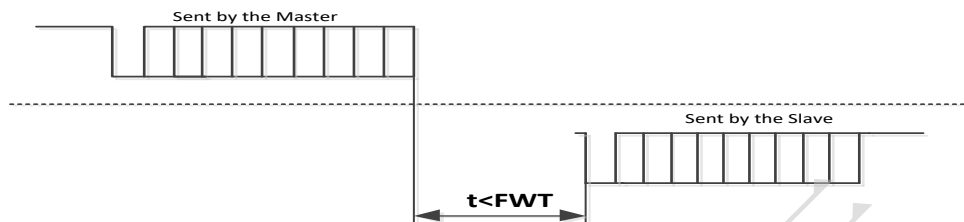


图 1: FWT 定义

### 5.2.3 唤醒时间 (WPT)

WPT (Wake Up Time) 定义为 Master 发送的同一帧中, Master 发送的唤醒域结束沿与起始域 PIB 字节起始沿之间的最小间隔时间。考虑到 Slave 端唤醒时间不一, WPT 具体值本规范不约定, 请参考相应项目约定值。

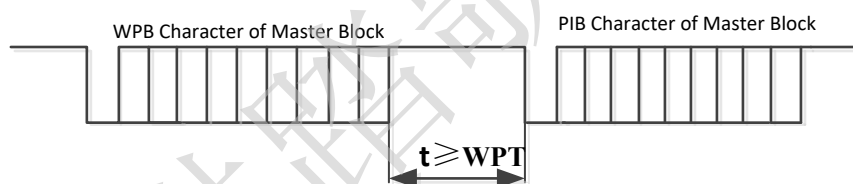


图 2 WPT 时间定义

### 5.2.4 帧保护时间 (BGT)

BGT(Block Guart Time)被定义为 Master 接收到 Slave 发送的协议帧后, 需要至少等待 BGT 时间才可以继续向 Slave 发送协议帧, 否则 Slave 可能响应错误, BGT 具体数值本规范不约定, 请参考相应项目约定值。

注: 只有当 Master 收转发时, 才需要等待此 BGT 时间。

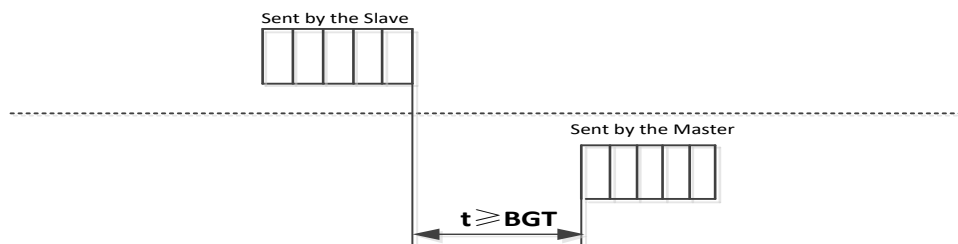


图 3 BGT 定义

### 5.3 SPI 主从通讯时序流程

SPI 主从通讯时序选择根据具体芯片的 SPI IP 特性而定：

当芯片 SPI 硬件传输能力较强，即在单次 SS 有效期间，硬件支持的最大传输数据量可以满足应用需求，建议不采用 Block 分块传输时序；

当芯片 SPI 硬件传输能力受限，即在单次 SS 有效期间，硬件支持的最大传输数据量无法满足应用需求（例如，硬件单次最大接收 16 字节），建议采用 Block 分块传输时序。

#### 5.3.1 SPI 不支持 Block 分块传输的通讯时序

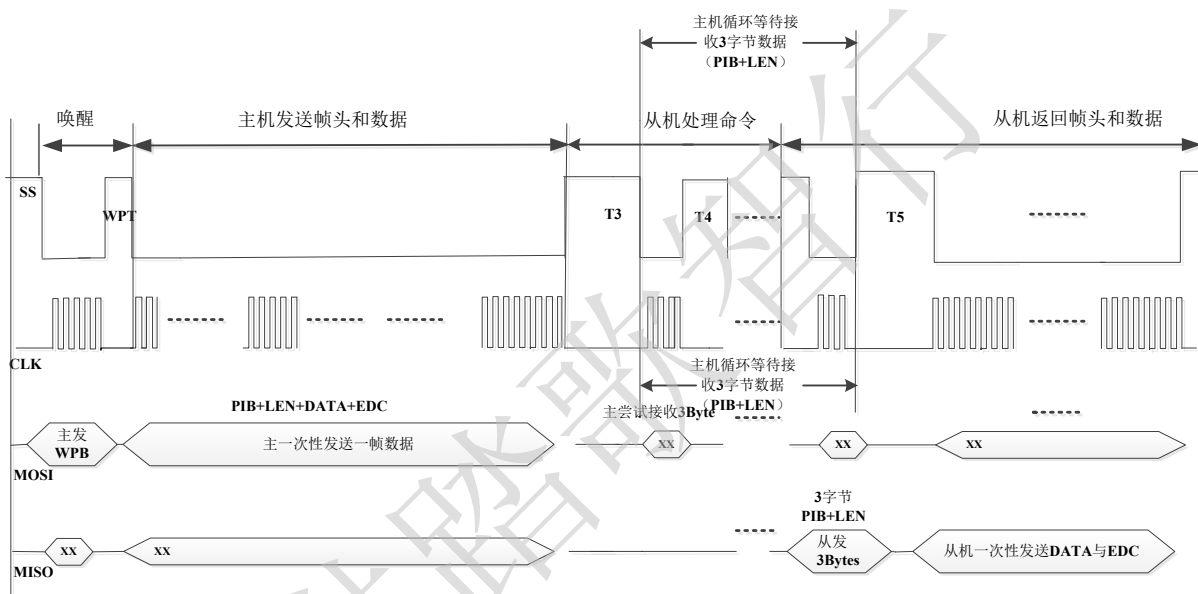


图 4 SPI 主从通讯时序图（不支持 Block 分块传输）

- (1) 无唤醒域<sup>注0</sup>的条件下，不需要 Master 发送唤醒域与失效 WPT 步骤，直接跳到第 2) 步；有唤醒域的条件下，Master 首先有效 SS 信号（SS 信号拉低），发送唤醒域数据触发 Slave 唤醒，然后失效失效 SS 信号线（SS 信号拉高），失效时间至少为 WPT<sup>注0</sup>；
- (2) Master 有效 SS 信号线，全部发送完一帧数据（PIB+LEN+DATA+EDC）后失效 SS 信号线，失效 SS 信号最少 T3<sup>注1</sup>；
- (3) Slave 收完一帧数据后，清零发送 Buffer 前 3 字节数据，进行后续处理；
- (4) Master 清零发送 Buffer 前 3 字节数据，然后启动接收 3 字节数据（Slave 将返回 3 字节 PIB+LEN）；
- (5) Master 判断 PIB 是否为正确帧，如果是，执行步骤 6，否则失效 SS 信号 T4<sup>注1</sup>，执行步骤 4；
- (6) Master 收到 Slave 返回正确的 3 字节数据（PIB+LEN）后，失效 SS 信号 T5，准备

接收后续数据，之后每 XX 字节（最后一次 Master 接收数据可能小于 XX）失效一次 SS 信号，失效时间最少 T5<sup>注1</sup>。

注 0：考虑到跟 Slave 特性有关，有无唤醒域与 WPT，以及唤醒域数据长度跟 WPT 时间参数值，在具体项目中约定；

注 1：T3，T4，T5 与 Master 与 Slave 特性有关，具体时间在具体项目中约定；

注 2：Master 与 Slave 在一次数据通讯过程中，可能会有多次主从交互（例如信息帧交互过程中，插入延时请求），但每次主从交互都需要遵循上述时序流程。

### 5.3.2 SPI 支持 Block 分块传输的通讯时序

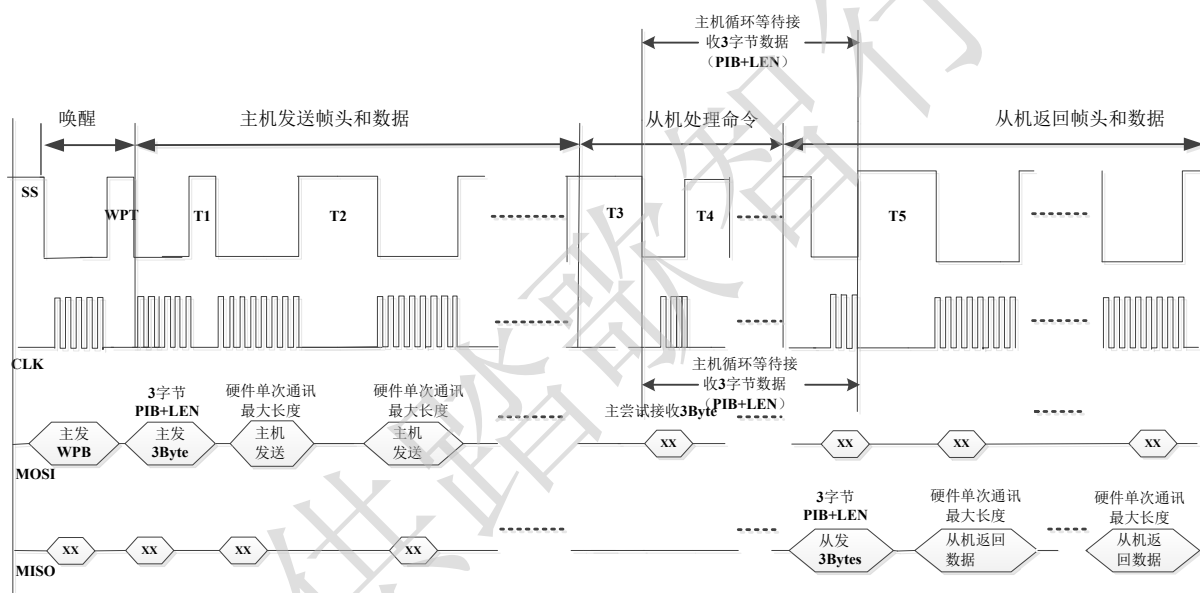


图 5 SPI 主从通讯时序图（支持 Block 分块传输）

- (3) 无唤醒域<sup>注0</sup>的条件下，不需要 Master 发送唤醒域与失效 WPT 步骤，直接跳到第 2) 步；有唤醒域的条件下，Master 首先有效 SS 信号（SS 信号拉低），发送唤醒域数据触发 Slave 唤醒，然后失效失效 SS 信号线（SS 信号拉高），失效时间至少为 WPT<sup>注0</sup>；
- (4) Master 有效 SS 信号线，发送 3 字节数据（PIB+LEN）后失效 SS 信号线，失效时间最少 T1<sup>注1</sup>；
- (3) Master 有效 SS 信号线发送后续数据，每 XX<sup>注2</sup> 字节（最后一次 Master 发送数据可能小于 XX）数据 SS 信号失效一次，失效时间最少 T2<sup>注1</sup>。
- (4) Master 发送完数据后，失效 SS 信号最少 T3<sup>注1</sup>；
- (5) Slave 收完一帧数据后，清零发送 Buffer 前 3 字节数据，进行后续处理；
- (6) Master 清零发送 Buffer 前 3 字节数据，然后启动接收 3 字节数据（Slave 将返回 3

字节 PIB+LEN);

(7) 判断 PIB 是否为正确帧, 如果是, 执行步骤 8, 否则失效 SS 信号 T4<sup>注1</sup>, 执行步骤 6;

(8) Master 收到 Slave 返回正确的 3 字节数据 (PIB+LEN) 后, 失效 SS 信号 T5, 准备接收后续数据, 之后每 XX 字节 (最后一次 Master 接收数据可能小于 XX) 失效一次 SS 信号, 失效时间最少 T5<sup>注1</sup>。

注 0: 考虑到跟 Slave 特性有关, 有无唤醒域与 WPT, 以及唤醒域数据长度跟 WPT 时间参数值, 在具体项目中约定;

注 1: T1, T2, T3, T4, T5 与 Master 与 Slave 特性有关, 具体时间在具体项目中约定;

注 2: 图中 ‘硬件单次通讯最大长度’, 是指 Master 与 Slave 两者硬件最大传输能力的最小值, 即为 MIN (HBSS, HBSM), 详情请参考 [RATR 请求应答](#) 章节;

注 3: Master 与 Slave 在一次数据通讯过程中, 可能会有多次主从交互 (例如信息帧交互过程中, 插入延时请求), 但每次主从交互都需要遵循上述时序流程。

## 5.4 SPI 接口激活规则

### 5.4.1 RESET 请求

Master 可通过发送 RESET 请求, 请求对 SPI 协议参数 (PFSSI/PFSMI) 进行协商, 同时对 SPI 通讯接口进行软复位 (软复位主要指对协议数据链路进行复位)。

#### 5.4.1.1 RESET 请求帧结构

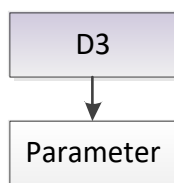


图 5 RESET 请求帧

(1) D3 代表 RESET 请求标志;

(2) Parameter 为参数字节, 低 4bit 用来标识 PFSMI, 其中 PFSMI 与 PFSM 对应关系如下表 6; 高 4bit 目前为 RFU, 默认为 00;

表 6 PFSMI/PFSSI 到 PFSM/PFSS 的转换

PFSMI/PFSSI	‘1’	‘2’	‘3’	‘4’	‘5’	‘6’	‘7’	‘8’	‘9’	‘A’	‘B’	‘C’	‘D’	‘E’	‘F’
PFSM/PFSS(bytes)	16	32	64	128	256	272	384	512	1024	2048	4096	8192	16384	RFU	RFU

注 1: 当 PFSMI/PFSSI 为 ‘0’ 时, 代表通讯不支持链式传输, 即 Master 端或者 Slave 端如果将该值配为 0, 那么后续数据帧交互时, 接收与发送数据帧均不支持链式传输, PFSS/PFSS 值由应用层指定。

注 2: PFSS/PFSS 指代主机或者从机单帧能接收的最大协议帧长度, 包含了起始域, 信息域与终止域三部分数据长度;

注 3: 当 PFSSI/PFSMI 值为 ‘E’ 或 ‘F’ 时, 等同于 PFSSI/PFSMI 值为 ‘D’;

注 4: RESET 帧正确处理完成后, Master/Slave 在后续数据交互时, 主机或者从机单帧能接收的最大协议帧长度取 PFSS 与 PFSS 最小值, PFSS 与 PFSS 具体值请参考相应项目约定值, RESET 帧交互前, PFSS 与 PFSS 默认值由应用层指定。

#### 5.4.1.2 RESET 响应帧结构

Slave 收到 Master 的 RESET 正确请求后, 须响应 RESET 应答帧, 该帧的结构如下图所示:

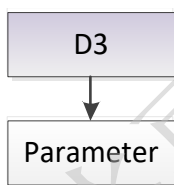


图 6 RESET 应答帧

- (1) D3 代表 RESET 应答标志;
- (2) Parameter 为参数字节, 低 4bit 用来标识 PFSSI, 其中 PFSSI 与 PFSS 对应关系如表 3; 高 4bit 目前为 RFU, 默认为 00;

#### 5.4.1.3 RESET 处理规则

Master 处理规则:

- (1) Master 发送完 RESET 请求后: 如收到有效的 RESET 应答帧, 则应复位协议参数 (如 HBSMI), 同时协商 PFSSI/PFSSMI 参数 (协商规则请参考上表 6 以及注释 1~注释 5), 然后继续后续操作;
- (2) Master 发送完 RESET 请求后, 如收到非 RESET 应答帧, 保持当前协议参数不变;

Slave 处理规则:

- (1) Slave 收到有效的 RESET 请求后, 必须回应正确的 RESET 应答帧, 复位协议参数 (如 HBSSI), 同时协商 PFSSI/PFSSMI 参数, 协商规则请参考上表 6 以及注释;
- (2) Slave 处于接收模式时, 如无特殊规定, 无论什么时候必须正确响应 RESET 请求。

注：其余交互场景（如校验码错误等）请参考 5.5 节中的处理规则。

## 5.4.2 RATR 请求

主机通过发送 RATR(Request For ATR)指令向从机获取 ATR 信息，从而获取后续通讯过程需要的一些参数信息，同时协商协议参数 HBSMI/HBSSI。

### 5.4.2.1 RATR 请求帧

Master 发送 RATR 请求帧，获取 Slave 端 ATR 信息，帧格式如下图：

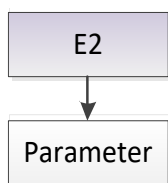


图 7 RATR 请求帧

- (1) E2 代表 RATR 请求标志；
- (2) Parameter 为 HBSMI (Master 硬件单块接收长度因子)，编码了 HBSM，HBSM 指示了 Master 硬件单次可接收最大长度，代表 Master 的硬件接收能力，HBSSI 与 HBSS 的映射关系为：
  - a) 当 HBSMI 为 0 时，代表通讯不支持 Block 分块传输<sup>注1</sup>；
  - b) 当 HBSMI 非 0 时，代表 Master 支持 Block 分块传输<sup>注2</sup>，HBSMI 与 HBSM 的映射关系为： $HBSM = HBSMI * 16$ ，即 SPI 主从通讯时序请参考 5.3.2 节；

### 5.4.2.2 RATR 应答帧

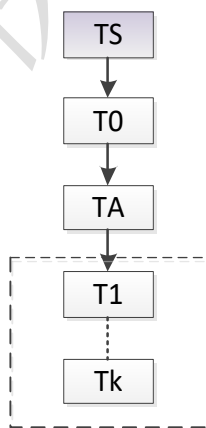


图 8 RATR 应答帧 (ATR)

- (1) TS 为初始字节，目前固定为 3BH；
- (2) T0 为格式字节，b8-b5 固定为 0001b (表明仅支持 TA 接口字节)，b4-b1 代表历史字节长度；



- (3) TA 为 HBSSI(Slave 硬件单块接收长度因子),编码了 HBSS,HBSS 指示了 Slave 硬件单次可接收最大长度,代表 Slave 的硬件接收能力,HBSSI 与 HBSS 的映射关系为:
- a) 当 HBSSI 为 0 时,代表通讯不支持 Block 分块传输<sup>注1</sup>;
  - b) 当 HBSSI 非 0 时,代表 Slave 支持 Block 分块传输<sup>注2</sup>,HBSSI 与 HBSS 的映射关系为:  $HBSS = HBSSI * 16$ ;
- (4) T1……Tk 为历史字节;历史字节由具体项目约定,需要保证 RATR 应答帧总长不大于单次硬件最大块通讯长度 (MIN (HBSS, HBSM)) 与不大于单帧能接收的最大协议帧长度 (MIN (PFSM, PFSS));

**注 1:** 当 HBSMI/HBSSI 任意值配置为 '0' 时,代表通讯不支持 Block 分块传输,即 Master 端或者 Slave 端如果将该值配为 0,那么后续数据帧交互时,接收与发送数据帧通讯时序请遵循 [SPI 不支持 Block 分块传输的通讯时序](#)。

**注 2:** 当 HBSMI/HBSSI 均配置为非 0 时,RATR 帧正确处理完成后,Master 与 Slave 在后续数据交互时,单次硬件最大块通讯长度取 HBSM 与 HBSS 最小值,接收与发送数据帧时序请遵循 [SPI 支持 Block 分块传输的通讯时序](#)。

**注:** RATR 帧正确完成前,HBSMI/HBSSI 默认值由应用层指定,但是配置值需遵协议中的指定值,默认值配置原则请参见 5.5.1 节 Rule2。

**注:** 其余交互场景(如校验码错误等)请参考 5.5 节中的处理规则。

## 5.5 SPI 接口传输协议规则

本节中的处理规则适合本协议介绍的所有数据帧交互,激活帧交互规则请参考 5.4 节激活规则处理。

### 5.5.1 通用规则

**Rule1.** Master 给 Slave 上电,发送第一个数据帧,第一个数据帧可以是 RESET/RATR 中的任意一个帧,也可以是信息帧。

**Rule2.** 协议参数 (PFSMI/PFSSI 与 HBSMI/HBSSI 参数,定义详情请参见 5.4 节)默认值由应用层指定。应用层配置默认值原则:

a) 固定模式 (Master 与 Slave 双方能力可以提前约定),PFSMI/PFSSI 与 HBSMI/HBSSI 默认值建议指定为双方约定值,可以不进行参数协商;

b) 协商模式 (Master 与 Slave 双方能力不能提前约定),PFSMI/PFSSI 与 HBSMI/HBSSI 默认值建议配为能力最小值,即 PFSMI/PFSSI 配置为 01, HBSMI/HBSSI 配置为 01,后续通过 RESET 与 RATR 请求帧协商至更高。

Rule3. 若发送方待发送数据超过对方协议帧最大接收长度（PFSM/PFSS）时，需要采用链式发送。

Rule4. 发送时，最后一个信息帧必须为非链式信息帧。

Rule5. 若收到链式信息帧，接收方需响应 ACK 帧。

Rule6. 若收到非链式信息帧，接收方需要回应信息帧。

Rule7. WTX 帧成对使用。WTX 帧由从机主动发出，主机收到之后需要回复同样的 WTX 帧。

Rule8. 接收方收到错误数据帧时（包括 CRC 等错误），需要返回 NAK 帧。

Rule9. 接收方收到 NAK 帧（CRC 或者其余错误）时，需重发上一帧。

### 5.5.2 Master 规则

Rule10. 若发完数据帧后，Slave 在 FWT 内均无响应数据，Master 需要超时重发当前帧；

Rule11. Master 连续收/发三次 NAK 帧或者超时重发当前帧 1 次后，Master 端需要发送 RESET 帧尝试恢复链路，若尝试 1 次 RESET 帧后，仍通讯异常（说明协议层无法恢复），由 Master 应用层进行异常处理。

### 5.5.3 Slave 规则

Rule12. 当接收完数据后，Slave 处理时间超过 FWT 时，需要发送 WTX 帧。

Rule13. Slave 发送完 WTX 帧后，如果 Master 应答 RESET 帧，则 Slave 应当响应 NAK 帧（其余错误）。