

ĐẠI HỌC QUỐC GIA THÀNH PHỐ HỒ CHÍ MINH
TRƯỜNG ĐẠI HỌC BÁCH KHOA
KHOA KHOA HỌC VÀ KỸ THUẬT MÁY TÍNH



BÁO CÁO BÀI TẬP CÁ NHÂN
MÔN HỌC: KIẾN TRÚC MÁY TÍNH (CO2008)

ĐỀ SỐ 4 :

GVHD : NGUYỄN XUÂN MINH
SV thực hiện : Lê Xuân Hải - 2210885

TP Hồ Chí Minh, ngày 19 tháng 05 năm 2024



Câu 2: Cho danh sách địa chỉ 32-bit truy xuất theo **địa chỉ word** như sau: 5, 164, 45, 4, 251, 90, 173, 164, 91, 44, 186, 252

a) Nếu dùng bộ nhớ cache Direct-mapped có 32 block, mỗi block chứa **1 word**. Hãy xác định địa chỉ theo bit, từ đó suy ra các vùng tag, index lưu trữ vào cache. Cho biết trạng thái Hit/Miss của chuỗi truy xuất trên.

b) Làm lại câu a) với bộ nhớ cache Direct-mapped có 16 block, mỗi block chứa **2 word**.

c) Hãy xác định tổng số bit bộ nhớ cần dùng để xây dựng bộ nhớ cache trong cả 2 trường hợp. Biết rằng 1 phần tử cache sẽ chứa 1 bit V, các bit tag và dữ liệu.

BÀI LÀM

a) Với bộ nhớ cache Direct-mapped có 32 block, mỗi block chứa 1 word. Ta cần 25 bit để biểu diễn trường Tag (màu đỏ), 5 bit để biểu diễn trường Index (màu xanh).

Địa chỉ word	Địa chỉ bit	Tag	Index	Trạng thái
5	0000 0000 0000 0000 0000 0000 0001 0100	0	5	Miss
164	0000 0000 0000 0000 0000 0010 1001 0000	5	4	Miss
45	0000 0000 0000 0000 0000 0000 1011 0100	1	13	Miss
4	0000 0000 0000 0000 0000 0000 0001 0000	0	4	Miss
251	0000 0000 0000 0000 0000 0011 1110 1100	7	27	Miss
90	0000 0000 0000 0000 0000 0001 0110 1000	2	26	Miss
173	0000 0000 0000 0000 0000 0010 1011 0100	5	13	Miss
164	0000 0000 0000 0000 0000 0010 1001 0000	5	4	Hit
91	0000 0000 0000 0000 0000 0001 0110 1100	2	27	Miss
44	0000 0000 0000 0000 0000 0000 1011 0000	1	12	Miss
186	0000 0000 0000 0000 0000 0010 1110 1000	5	26	Miss
252	0000 0000 0000 0000 0000 0011 1111 0000	7	28	Miss

b) Với bộ nhớ cache Direct-mapped có 16 block, mỗi block chứa 2 word. Ta cần 25 bit để biểu diễn trường Tag (màu đỏ), 4 bit để biểu diễn trường Index (màu xanh).

Địa chỉ word	Địa chỉ bit	Tag	Index	Trạng thái
5	0000 0000 0000 0000 0000 0000 0001 0100	0	2	Miss
164	0000 0000 0000 0000 0000 0010 1001 0000	5	2	Miss
45	0000 0000 0000 0000 0000 0000 1011 0100	1	6	Miss
4	0000 0000 0000 0000 0000 0000 0001 0000	0	2	Miss
251	0000 0000 0000 0000 0000 0011 1110 1100	7	13	Miss
90	0000 0000 0000 0000 0000 0001 0110 1000	2	13	Miss
173	0000 0000 0000 0000 0000 0010 1011 0100	5	6	Miss
164	0000 0000 0000 0000 0000 0010 1001 0000	5	2	Miss
91	0000 0000 0000 0000 0000 0001 0110 1100	2	13	Hit
44	0000 0000 0000 0000 0000 0000 1011 0000	1	6	Miss
186	0000 0000 0000 0000 0000 0010 1110 1000	5	13	Miss
252	0000 0000 0000 0000 0000 0011 1111 0000	7	14	Miss

c) Tổng số bit bộ nhớ cần dùng để xây dựng bộ nhớ cache cho 2 trường hợp trên là:

- Ở câu đầu, ta cần dùng 1 bit V, 25 bit Tag, 32 bit (1 word) cho dữ liệu và có tổng cộng 32block. Do đó số bit cần tổng cộng là: $(1 + 25 + 32) \times 32 = 1856$ (bit).

- Ở câu thứ hai, ta cần dùng 1 bit V, 25 bit Tag, 64 bit (2 word) cho dữ liệu và có tổng cộng 16 block. Do đó số bit cần tổng cộng là: $(1 + 25 + 64) \times 16 = 1440$ (bit).