

1. Współczesne procesory Intel i7 zbudowane są z około:

- a) 100 tys. Transzysorów (80286)
- b) 1 mln tranzystorów (i486)
- c) 10 mln tranzystorów (Pentium III)
- d) 100 mln tranzystorów (Pentium D)
- e) Żadne z powyższych (ponad 731mln.)**

2. Do odwołania się do zmiennych lokalnych stosuje się rejestr:

- a) EAX
- b) EBX
- c) EBP**
- d) ESI
- e) DS.

3. Prosty tryb adresowania występuje w instrukcji:

- a) inc ecx (tryb adresowanie rejestrowy)
- b) mov edi, offset zmienna**
- c) mov zmienna, edx (tryb adresowania bezpośredni)
- d) or edx, [ebx] (tryb adresowania rejestrowy pośredni)
- e) mov [edi*8+tablica], edx (tryb adresowania pośredni - indeksowy)

4. Która z instrukcji nie jest poprawna:

- a) fmul
- b) fadd st, st(1)
- c) faddp st, st(1) (prawidłowo: faddp st(1), st)**
- d) fsubr st(1), st
- e) fsubrp st(1), st

5. Która z instrukcji zmienia flagę C:

- a) bswap [rozkaz ten powoduje zamianę kolejności bajtów z little-endian na big-endian i odwrotnie.(bajty są zapisywane w odwrotnej kolejności)]
- b) dec
- c) cwd
- d) fmul
- e) fcomi**

6. Po wykonaniu instrukcji:

```
Mov ecx, 11223344h
Mov eax, 87654321h
Shr eax, cl //przesuwa bity w prawo o ilość podanych w b
Bts eax, 0; // ustawia znaleziony bit na 1
```

Rejestr eax będzie zawierał:

- a) 08765433h**
- b) 08765432h
- c) 043b2a190h
- d) 0c3b2a190h
- e) 021346587h

7. Która z instrukcji wpisuje 0 do flagi CF?:

- a) cmc (neguje zawartość flagi CF)
- b) dd (ustawia flagę DF na 0)
- c) stc (ustawia flagę CF na 1)
- d) clc**
- e) std (ustawia flagę DF na 1)

8. Która z instrukcji umożliwia dodanie 3 wartości:

- a) lea (Przesyła przesunięcie z pod adresu src do rejestru docelowego)
- b) add
- c) xadd**
- d) iadd
- e) cwde (Zamienia wartość typu WORD zawartą w rejestrze AX na wartość typu DWORD zawartą w rejestrze EAX wypełniając bardziej znaczące 16 bitów EAX wartością najbardziej znaczącego bitu w AX.)

9. Która z instrukcji pozwala na poszukiwanie podanego znaku w tekście?

- a) **scasd (skanuj łańcuch bajtów)**
- b) movsd (przesyła podwoje słów z pamięci)
- c) lodsw (ładuj łańcuch słów)
- d) cmpsb (porównuje bajt z pamięci)
- e) stosw (zapamiętaj łańcuch słów)

10. Prefix LOCK może odnosić się do instrukcji:

- a) nop
- b) **xchg (<http://docs.oracle.com/cd/E19455-01/806-3773/instructionset-128/index.html>)**
- c) cmp
- d) mov
- e) fdiv

11. Instrukcja AVX Intel wprowadził po raz pierwszy w procesorze:

- a) Pentium II (mmx)
- b) Pentium 4
- c) Pentium D
- d) **Sandy Bridge (Intel Core i7 – 2 generacja)**
- e) Ivy Bridge

12. Ile rejestrów XMM posiadają w trybie EMT64T procesory Intel:

- a) 8
- b) **16**
- c) 32
- d) 64
- e) nie ma takich rejestrów

13. Do prostego szyfrowania danych może służyć instrukcja:

- a) movsd
- b) btr
- c) cwde (z pojedynczego słowa na podwójne, Modifies Flags: None)
- d) **xlatb**
- e) les

14. Która z instrukcji dla liczb ze znakiem przesyła dla warunku większości?

Dla znaku jest: Above, below | Dla bez znaku jest: greater, less

- a) movg (G –większe)
- b) movae (AE – większe lub równe)
- c) **cmovnl (NLE – nie mniejsza lub równa)**
- d) cmova (A – większa)
- e) cmpa (A – większa)

15. Do zmiany kolejności słów w rejestrze MMX służy instrukcja:

- a) ldmxcsr (Load MXCSR Register State)
- b) pmovmskb (Move Byte Mask to General-Purpose Register)
- c) cmovnge (Move if Not Equal to Zero)
- d) psadbw (oblicza sumę wartości bezwzględnych różnic)
- e) **pshufw (tasuje słowa w rejestrze MMX)**

Bonus

1. W którym procesorze Intel po raz pierwszy zastosował tryb chroniony:

- a) 8086
- b) **80286 (. W procesorze 286 wprowadzono nowe instrukcje, nowy tryb adresowania pamięci (tryb chroniony) oraz przeprojektowano układ DMA.)**
- c) 80386
- d) Pentium Pro
- e) żadne z powyższych