数电实验 10

姓名：梁冠軒　　学号：19335118

一、实验目的

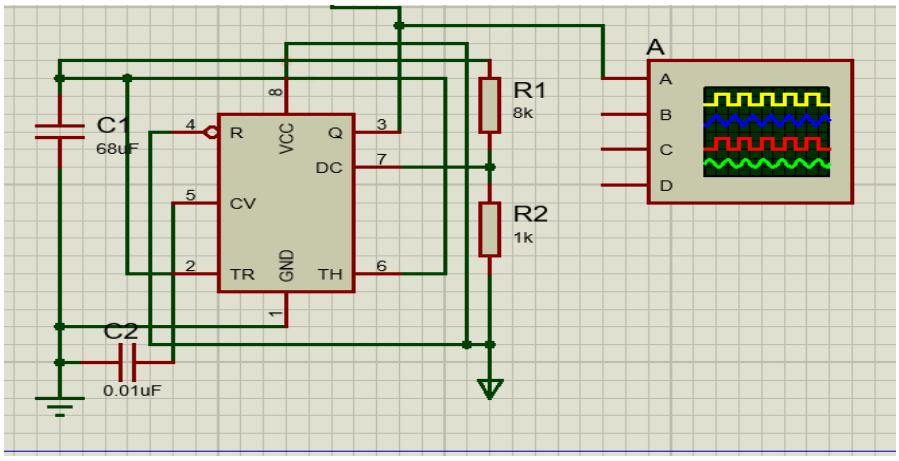
1. 用 J-K 触发器实现 74LS197
2. 实现四位 ALU
3. 七段数码管显示自己的学号
4. 用点阵显示自己的姓
5. 74LS194 实现四节拍和八节拍顺序脉冲发生器

二、实验要求

1. 实现 74ls197 的所有功能，并且用 555 设计时钟信号，用来验证 74ls197
2. 在 vivado 上实现四位 ALU
3. 要扫描显示，而不是简单的连接高低电平显示
4. 用四个 8X8 点阵组合成 16X16 点阵，显示自己的姓
5. 74LS194 实现四节拍和八节拍顺序脉冲发生器

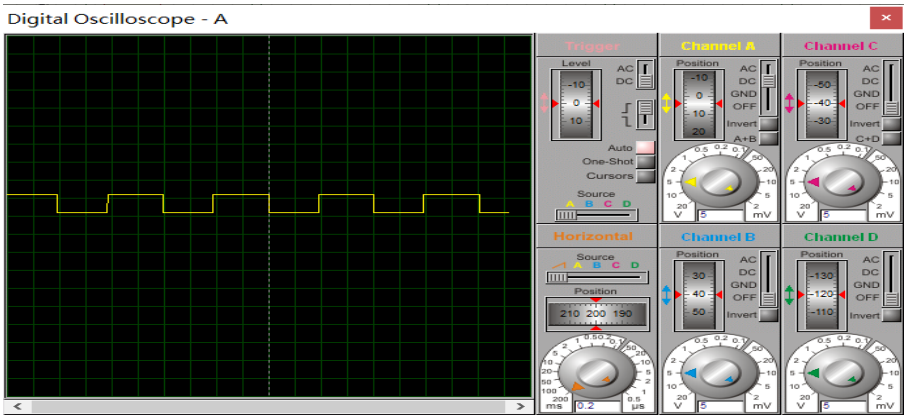
三、实验内容

1. 先设计时钟信号，通过计算，当频率为 1000hz 时，得出电阻和电容的值

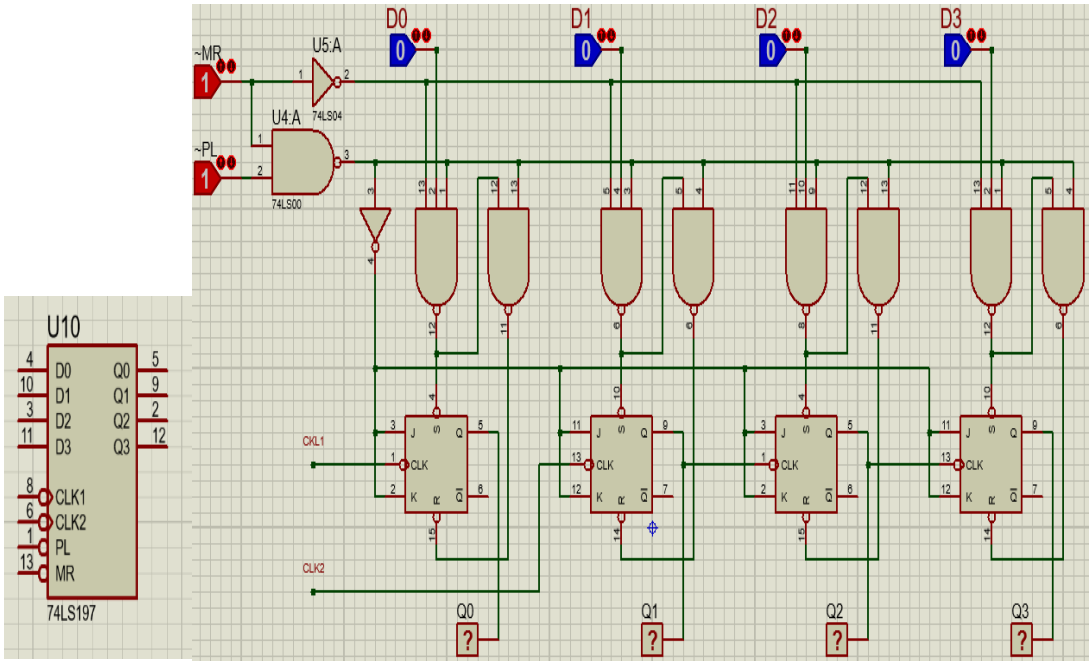


检验：

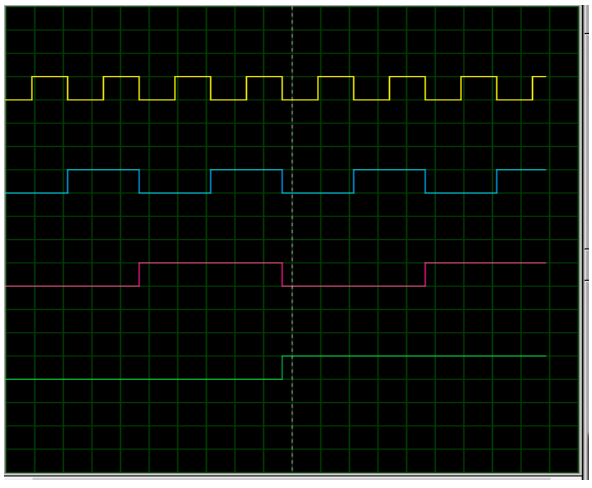
注：实验内容的条理性和美观性将影响实验报告的分数。对实验结果是否拍照不作要求，重点在于实验内容的描述和关键代码的解释。



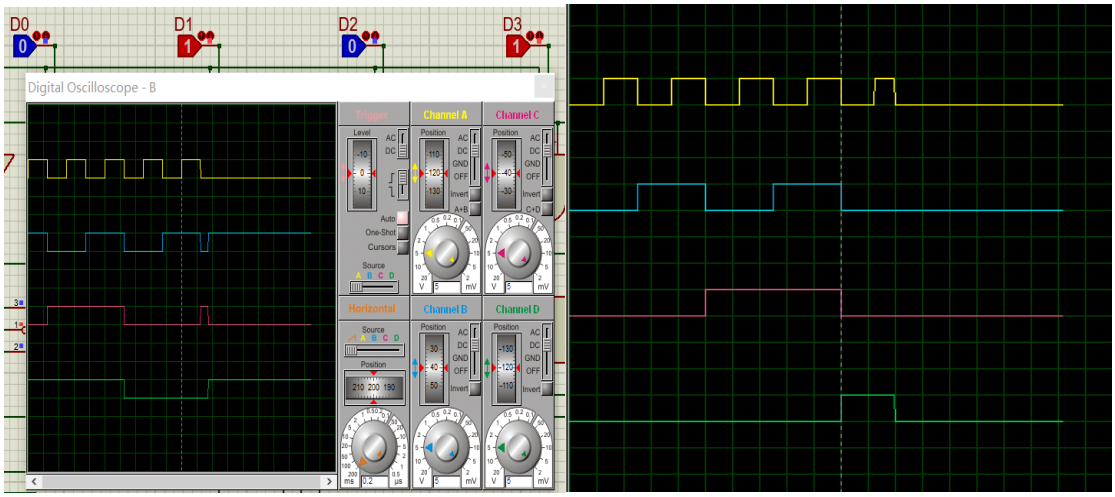
根据 74LS197 所拥有的功能和引脚，用 J-K 触发器设计



CLK1 通入时钟信号，把 Q0 连到 CLK2，检验简单的计数功能：



检验 MR：　　检验 PL：



2. ALU 功能表：

控制端			功能
M2	M1	M0	
0	0	0	与
0	0	1	或
0	1	0	A 非
0	1	1	B 非
1	0	0	异或
1	0	1	全加
1	1	0	全减
1	1	1	清零

实现代码：

ALU.v

D:/vivado/file/4-bit-ALU/4-bit-ALU.srcs/sources_1/new/ALU.v

```
23  module ALU(
24      input A0,
25      input A1,
26      input A2,
27      input A3,
28      input B0,
29      input B1,
30      input B2,
31      input B3,
32      input CIN,
33      input M0,
34      input M1,
35      input M2,
36      output reg S0,
37      output reg S1,
38      output reg S2,
39      output reg S3,
40      output reg COUT
41      );
42      reg [3:0]A;
43      reg [3:0]B;
44      reg [3:0]S;
45      reg [4:0]C;
46      parameter n = 4;
47      integer k;
48      always@(M0 or M1 or M2 or A0 or A1 or A2 or A3 or B0 or B1 or B2 or B3 or CIN)begin
49          if(M2 == 0 && M1 == 0 && M0 == 0)begin
50              S0 = A0 & B0;
51              S1 = A1 & B1;
52              S2 = A2 & B2;
53              S3 = A3 & B3;
54              end
55          else if(M2 == 0&& M1 == 0 && M0 == 1)begin
56              S0 = A0 | B0;
57              S1 = A1 | B1;
58              S2 = A2 | B2;
```

ALU.v

D:/vivado/file/4-bit-ALU/4-bit-ALU.srcs/sources_1/new/ALU.v

```
            S3 = A3 | B3;
            end
        else if(M2 == 0&& M1 == 1 && M0 == 0)begin
            S0 = !A0;
            S1 = !A1;
            S2 = !A2;
            S3 = !A3;
            end
        else if(M2 == 0&& M1 == 1 && M0 == 1)begin
            S0 = !B0;
            S1 = !B1;
            S2 = !B2;
            S3 = !B3;
            end
        else if(M2 == 1&& M1 == 0 && M0 == 0)begin
            S0 = A0 ^ B0;
            S1 = A1 ^ B1;
            S2 = A2 ^ B2;
            S3 = A3 ^ B3;
            end
        else if(M2 == 1&& M1 == 0 && M0 == 1)begin
            A[0] = A0;
            A[1] = A1;
            A[2] = A2;
            A[3] = A3;
            B[0] = B0;
            B[1] = B1;
            B[2] = B2;
            B[3] = B3;
            {COUT,S}= A + B + CIN;
            S0 = S[0];
            S1 = S[1];
            S2 = S[2];
            S3 = S[3];
            end
        else if(M2 == 1&& M1 == 1 && M0 == 0)begin
```

ALU.v

D:/vivado/file/4-bit-ALU/4-bit-ALU.srcs/sources_1/new/ALU.v

```
            B[3] = B3;
            {COUT,S}= A + B + CIN;
            S0 = S[0];
            S1 = S[1];
            S2 = S[2];
            S3 = S[3];
            end
        else if(M2 == 1&& M1 == 1 && M0 == 0)begin
            A[0] = A0;
            A[1] = A1;
            A[2] = A2;
            A[3] = A3;
            B[0] = B0;
            B[1] = B1;
            B[2] = B2;
            B[3] = B3;
            C[0] = CIN;
            for(k = 0; k < n; k = k + 1) begin
                S[k] = A[k]^B[k]^C[k];
                C[k+1] = (~A[k] & (B[k] ^ C[k])) | (B[k] & C[k]);
            end
            COUT = C[n];
            S0 = S[0];
            S1 = S[1];
            S2 = S[2];
            S3 = S[3];
            end
        else if(M2 == 1&& M1 == 1 && M0 == 1)begin
            S0 = 0;
            S1 = 0;
            S2 = 0;
            S3 = 0;
            COUT = 0;
            end
    end
endmodule
```

检验 ALU 功能：

0101 与 1001 相与得 0001， 0101 与 1001 相或得 1101， 0101 取反得 1010

A0	1	A0	1	A0	1
A1	0	A1	0	A1	0
A2	1	A2	1	A2	1
A3	0	A3	0	A3	0
B0	1	B0	1	B0	1
B1	0	B1	0	B1	0
B2	0	B2	0	B2	0
B3	1	B3	1	B3	1
CIN	0	CIN	0	CIN	0
M0	0	M0	1	M0	0
M1	0	M1	0	M1	1
M2	0	M2	0	M2	0
S0	1	S0	1	S0	0
S1	0	S1	0	S1	1
S2	0	S2	1	S2	0
S3	0	S3	1	S3	1
COUT	X	COUT	X	COUT	X

1001 取反得 0110， 0101 与 1001 异或得 1100， 0101 加 1001 进位为 1 得 1111

A0	1	A0	1	A0	1
A1	0	A1	0	A1	0
A2	1	A2	1	A2	1
A3	0	A3	0	A3	0
B0	1	B0	1	B0	1
B1	0	B1	0	B1	0
B2	0	B2	0	B2	0
B3	1	B3	1	B3	1
CIN	0	CIN	0	CIN	1
M0	1	M0	0	M0	1
M1	1	M1	0	M1	0
M2	0	M2	1	M2	1
S0	0	S0	0	S0	1
S1	1	S1	0	S1	1
S2	1	S2	1	S2	1
S3	0	S3	1	S3	1
COUT	X	COUT	X	COUT	0

0101 减 1001 得 1100 借位为 1，

A0	1
A1	0
A2	1
A3	0
B0	1
B1	0
B2	0
B3	1
CIN	0
M0	0
M1	1
M2	1
S0	0
S1	0
S2	1
S3	1
COUT	1

清 0 为 0000

A0	1
A1	0
A2	1
A3	0
B0	1
B1	0
B2	0
B3	1
CIN	0
M0	1
M1	1
M2	1
S0	0
S1	0
S2	0
S3	0
COUT	0

3.

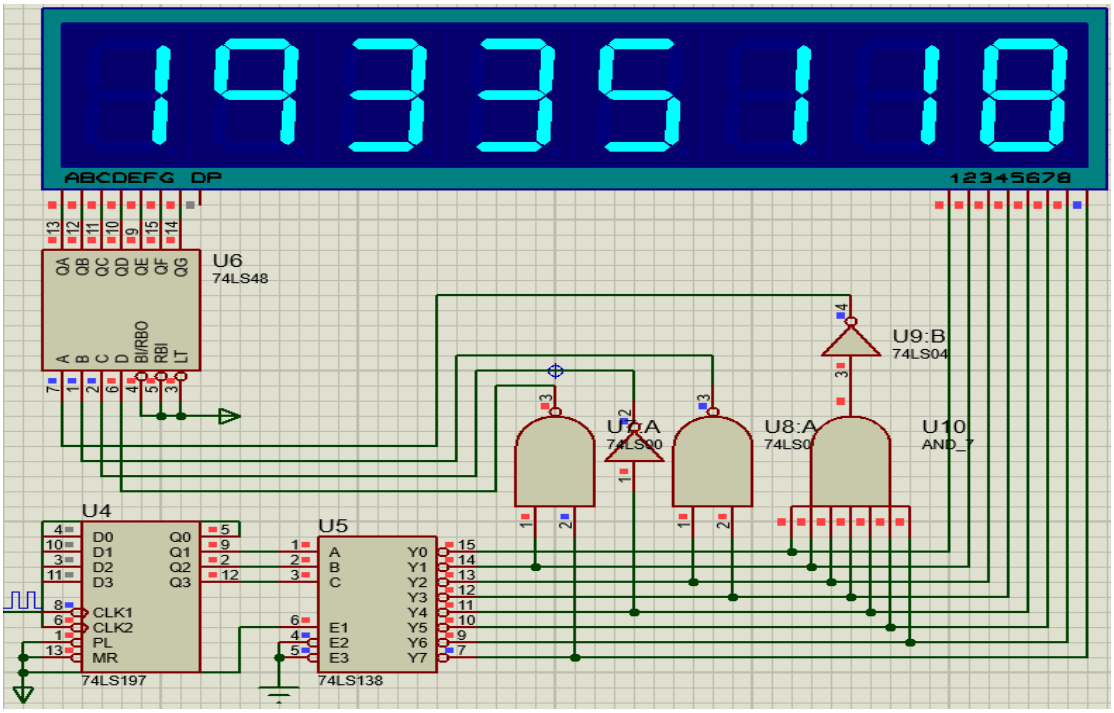
因为是显示 8 个学号，所以通过 74LS197 循环计数（只需三位），输入到三八译码器中，

再通入八位七段数码管的选择显示端，通过提高频率，扫描显示学号。

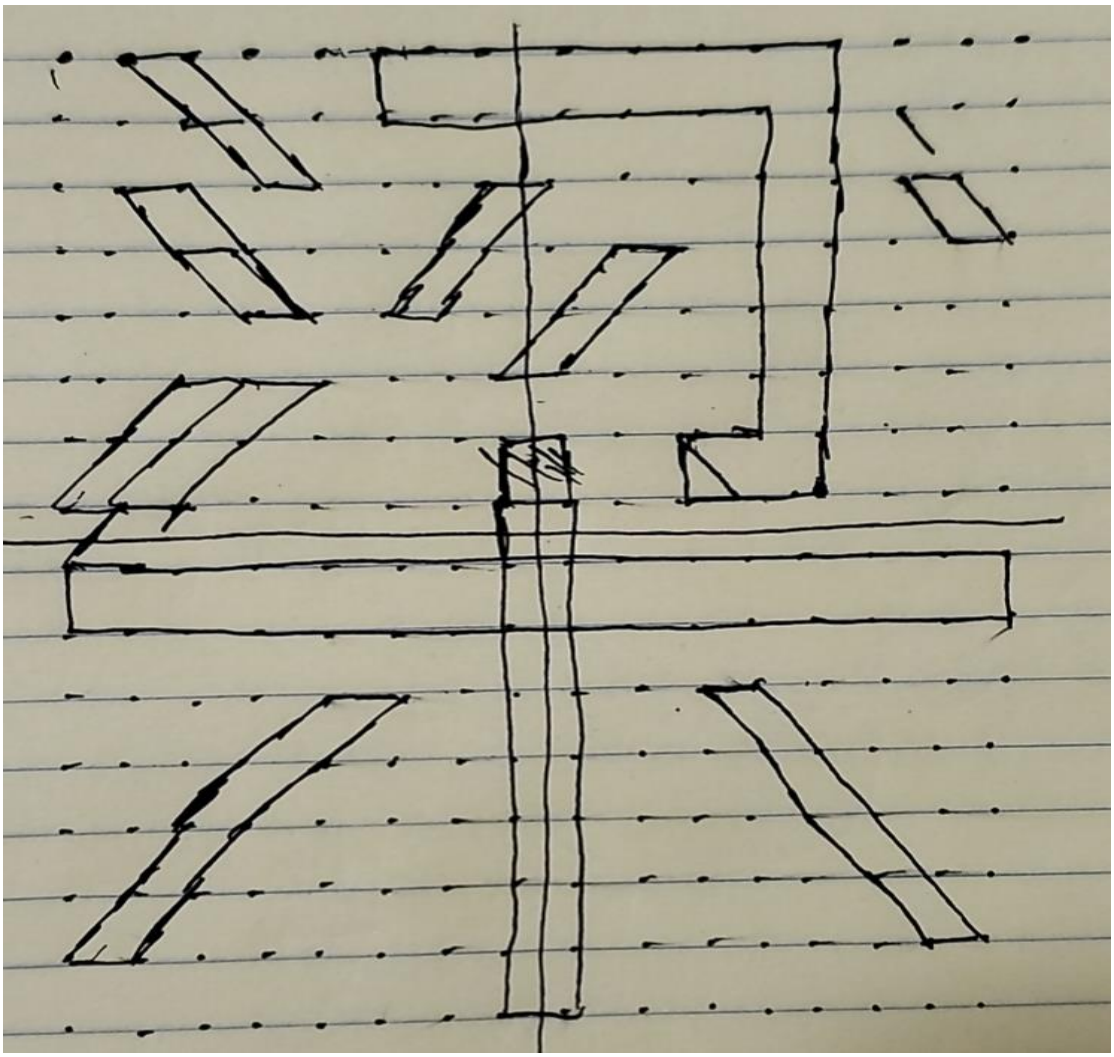
写出 74LS48 和 74LS138 之间关系的真值表：

学号	Q3	Q2	Q1	D	C	B	A
1	0	0	0	0	0	0	1
9	0	0	1	1	0	0	1
3	0	1	0	0	0	1	1
3	0	1	1	0	0	1	1
5	1	0	0	0	1	0	1
1	1	0	1	0	0	0	1
1	1	1	0	0	0	0	1
8	1	1	1	1	0	0	0

电路图：



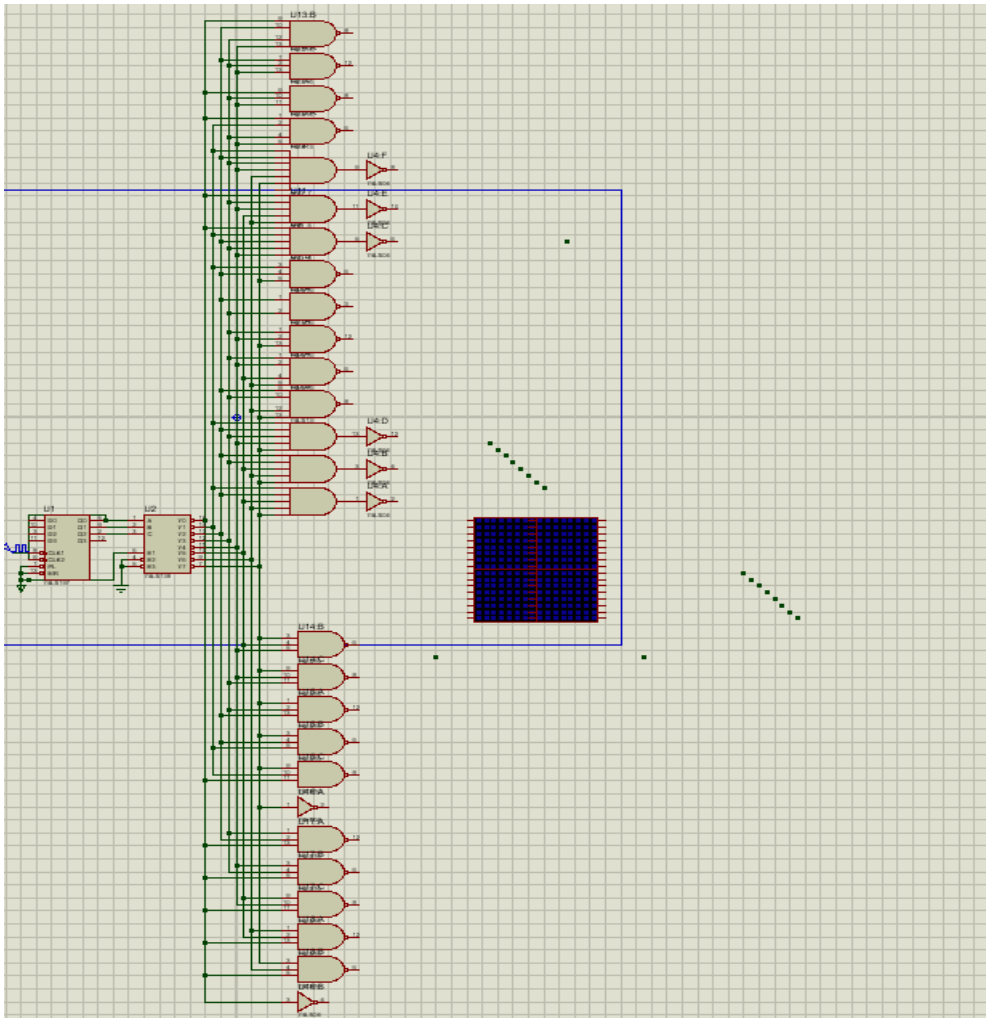
4. 先在草稿纸设计出自己的姓对应的点阵图



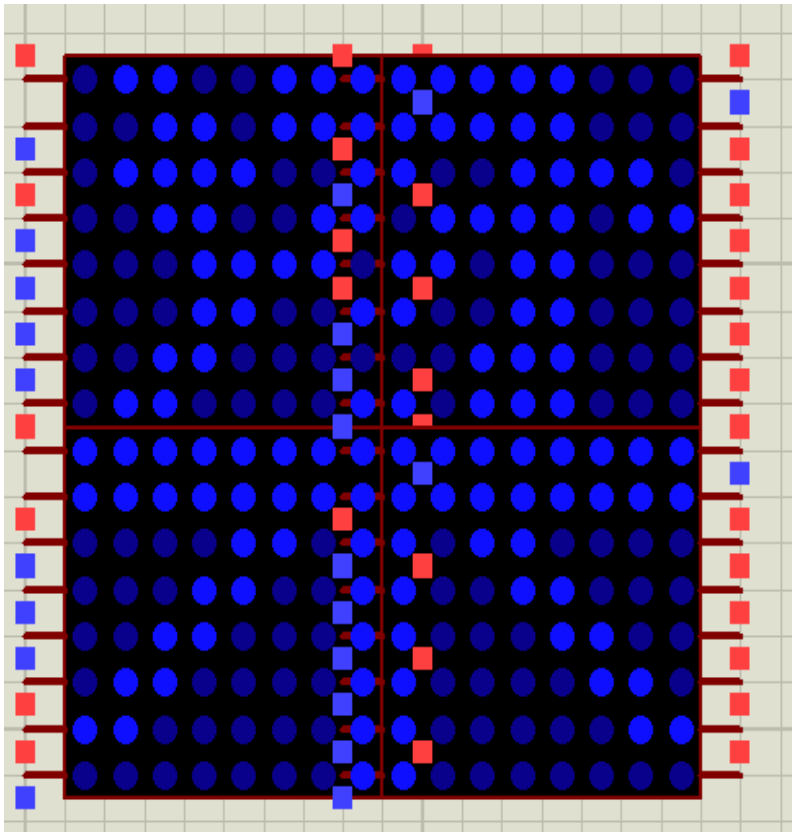
画出自己的姓所对应的点阵真值表，因为是四个 8X8 的点阵，所以分为四个区域

Q2	Q1	Q0	R1	R2	R3	R4	R5	R6	R7	R8
0	0	0	0	0	0	0	0	0	0	0
0	0	1	1	0	1	0	0	0	0	1
0	1	0	1	1	1	1	0	0	1	1
0	1	1	0	1	1	1	1	1	1	0
1	0	0	0	0	1	0	1	1	0	0
1	0	1	1	1	0	0	1	0	0	0
1	1	0	1	1	0	1	1	0	0	0
1	1	1	1	1	1	1	0	1	0	1
Q2	Q1	Q0	R1	R2	R3	R4	R5	R6	R7	R8
0	0	0	1	1	1	0	1	1	0	1
0	0	1	1	1	0	1	1	0	0	0
0	1	0	1	1	0	1	0	0	1	1
0	1	1	1	1	1	1	1	1	1	1
1	0	0	1	1	1	1	1	1	1	1
1	0	1	0	0	1	0	0	0	0	0
1	1	0	0	0	1	1	0	0	0	0
1	1	1	0	0	0	1	0	0	0	0
Q2	Q1	Q0	R1	R2	R3	R4	R5	R6	R7	R8
0	0	0	1	1	0	0	0	0	1	0
0	0	1	1	1	0	0	0	1	1	0
0	1	0	1	1	0	0	1	1	0	0
0	1	1	1	1	0	1	1	0	0	0
1	0	0	1	1	1	1	0	0	0	0
1	0	1	1	1	1	0	0	0	0	0
1	1	0	1	1	0	0	0	0	0	0
1	1	1	1	1	1	1	1	1	1	1
Q2	Q1	Q0	R1	R2	R3	R4	R5	R6	R7	R8
0	0	0	1	1	1	1	1	1	1	1
0	0	1	1	1	0	0	0	0	0	0
0	1	0	1	1	1	0	0	0	0	0
0	1	1	1	1	1	1	0	0	0	0
1	0	0	1	1	0	1	1	0	0	0
1	0	1	1	1	0	0	1	1	0	0
1	1	0	1	1	0	0	0	1	1	0
1	1	1	1	1	0	0	0	0	1	0

根据真值表设计出电路图，由于线路过于繁乱，所以把线路隐藏。



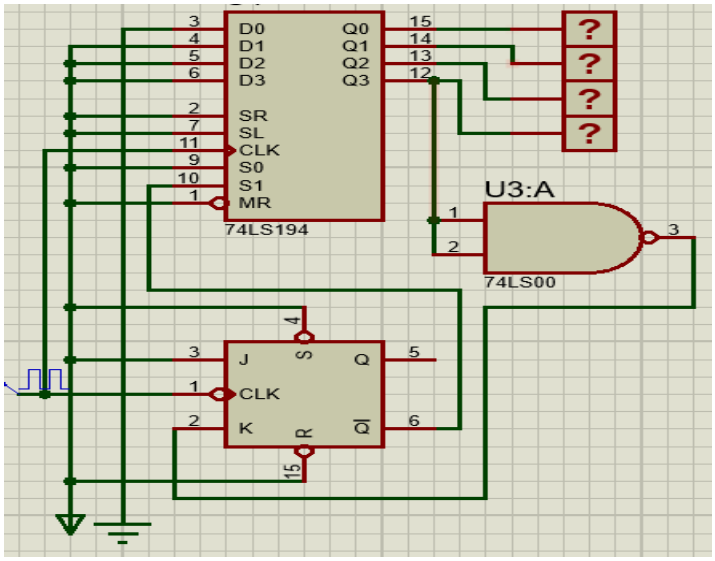
显示：



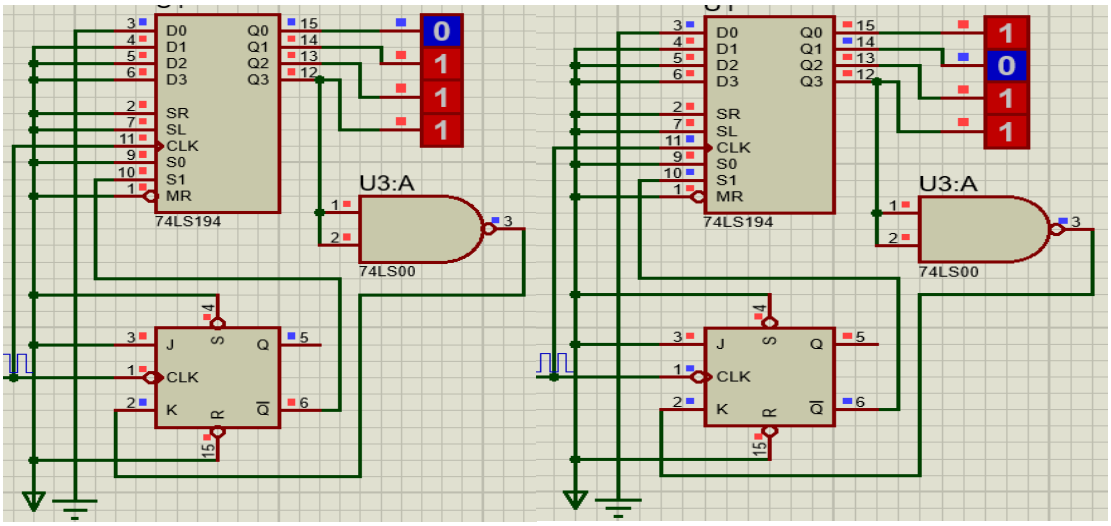
（梁）

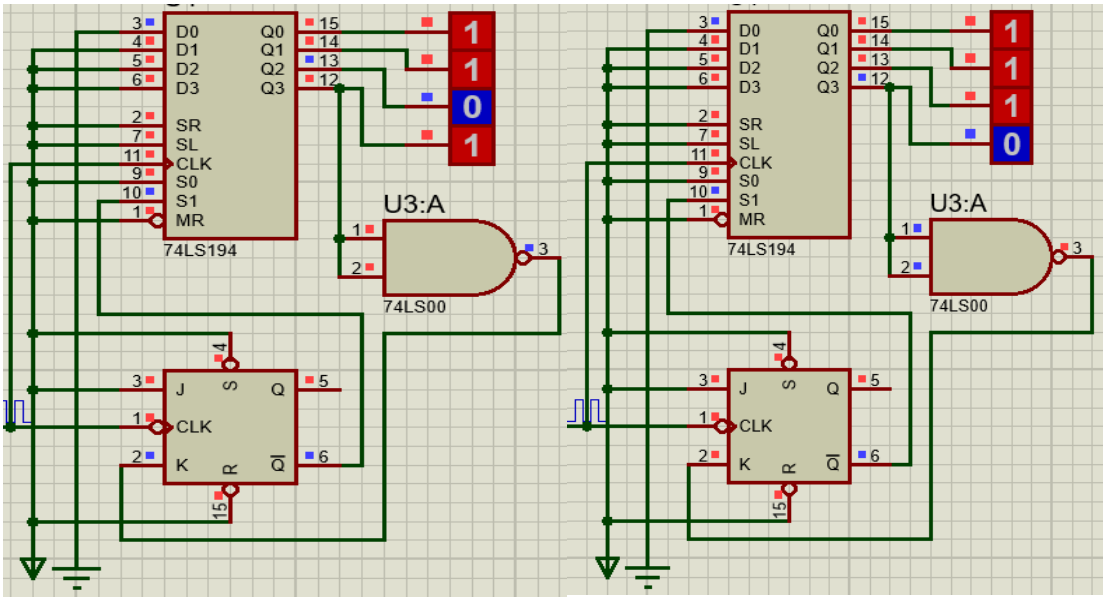
5.

四节拍电路图：

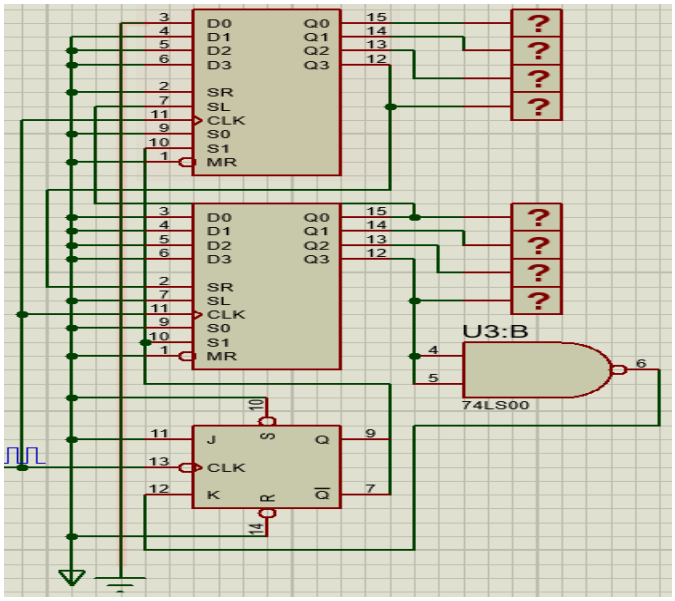


检验：

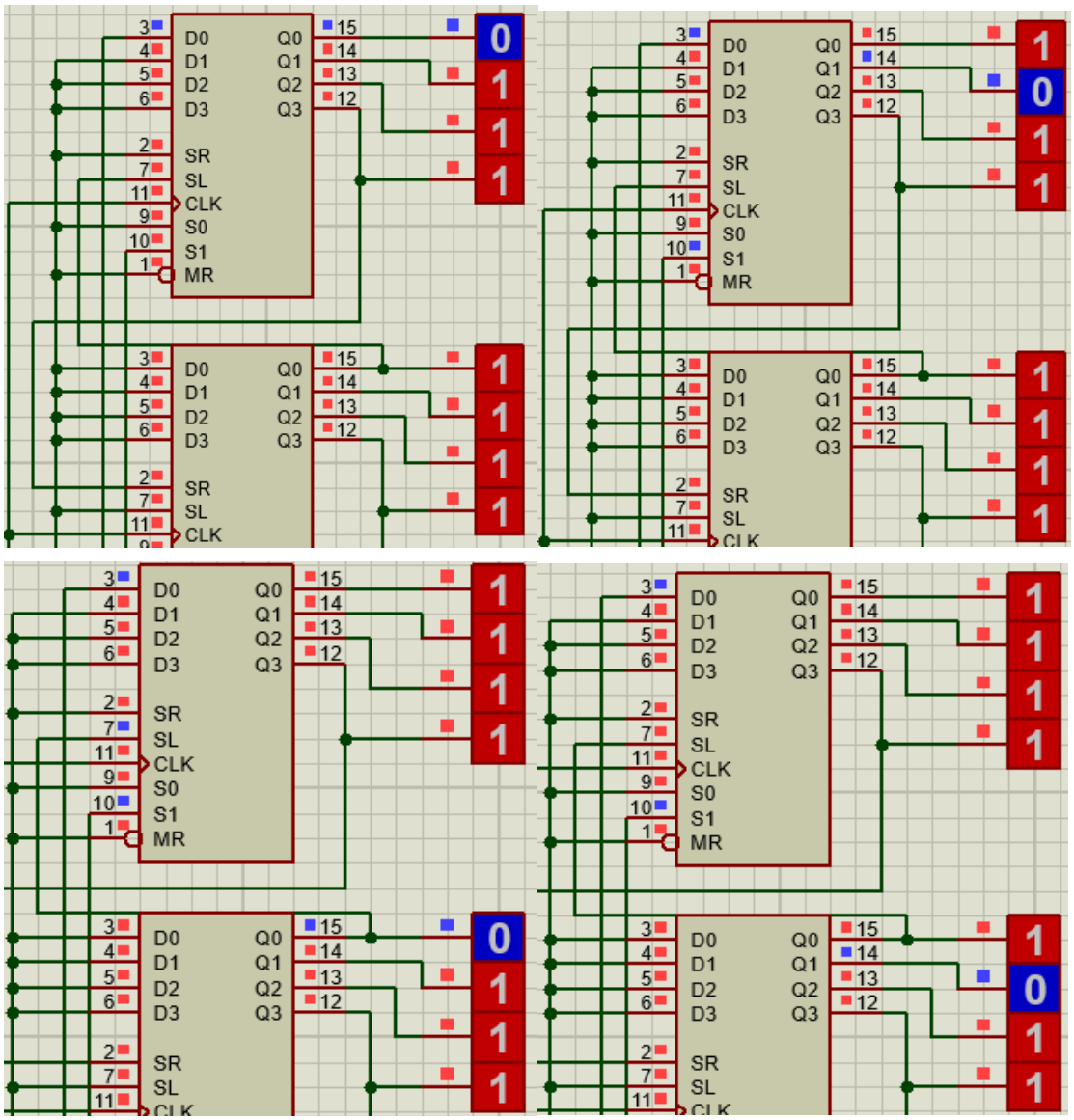

D0
D1
D2
D3
Q0
Q1
Q2
Q3
SR
SL
CLK
S0
S1
MR
74LS194
U3:A
74LS00
J
K
CLK
S
R
Q
QI


D0
D1
D2
D3
Q0
Q1
Q2
Q3
SR
SL
CLK
S0
S1
MR
74LS194
U3:A
74LS00
J
K
CLK
S
R
Q
QI

八节拍电路图：


D0
D1
D2
D3
Q0
Q1
Q2
Q3
SR
SL
CLK
S0
S1
MR
U3:B
74LS00
J
K
CLK
S
R
Q
QI

检验：



四、实验总结

1. 掌握了如何实现 74LS197 所有功能的方法，以及如何用 555 实现时钟信号。
2. 掌握了如何在 VIVADO 上通过代码实现电路，并且在 VIVADO 上进行仿真实验。
3. 掌握了如何在多位七段数码管上实现扫描显示。
4. 掌握了如何用点阵显示特定的图案。
5. 掌握了如何用 74LS194 实现多节拍顺序脉冲发生器。