



第六章 A/D转换



isszym 2020.10.22

概述

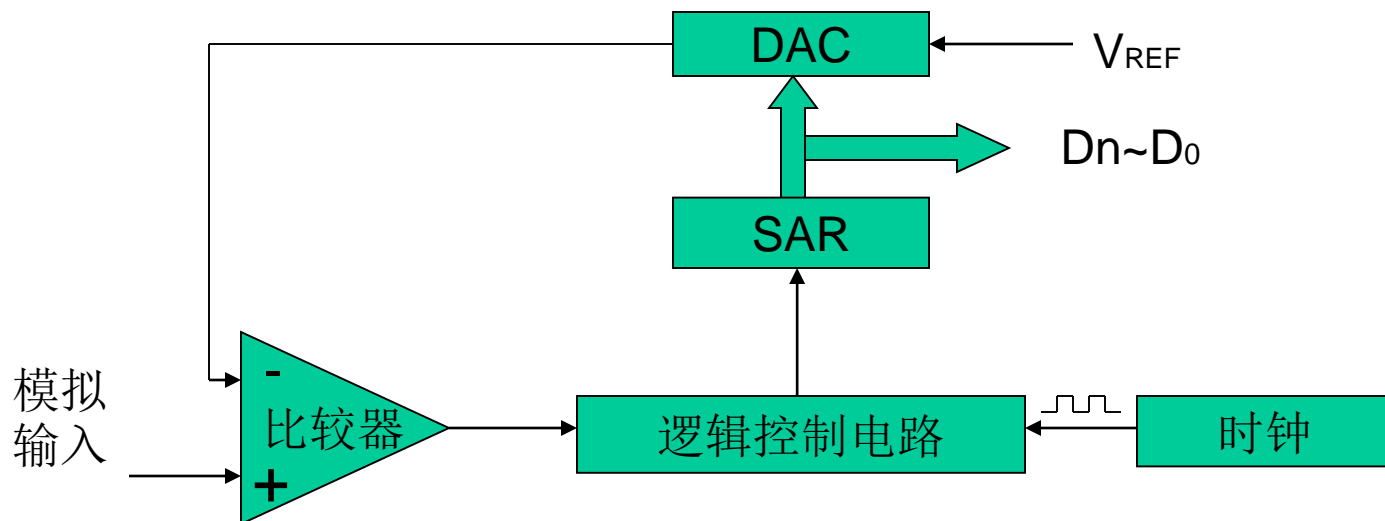
□ 什么是A/D转换？

- ❖ 把模拟信号(analog)转换为数字信号(digital)
- ❖ 一般是根据输入信号的电压值相比于参考电压值，得到一个n位的二进制数。当输入信号的电压值等于参考电压值时，取得最大值。

□ STM32F103C8

- ❖ 12位ADC是一种逐次逼近型模拟数字转换器。它有多达18个通道，可测量16个外部和2个内部信号源。
- ❖ 各通道的A/D转换可以单次、连续、扫描或间断模式执行。ADC的结果可以左对齐或右对齐方式存储在16位数据寄存器中。
- ❖ 模拟看门狗特性允许应用程序检测输入电压是否超出用户定义的高/低阈值。ADC的输入时钟不得超过14MHz，它是由PCLK2经分频产生

逐次逼近型ADC



逐次逼近型ADC将采样输入信号与DAC产生的电压进行比较，并通过SAR调整DAC的输入值，逐渐逼近输入信号。

逼近算法：SAR从最高位开始，先令最高位为1，若比较器的输出为1，则保留，再比较下一位，若比较器输出0，则把当前位改为0，然后，再比较下一位，一位一位往下逼近，直到最低位。最后，SAR中的二进制数就是A/D转换的结果。

SAR: Successive Approximation Register

ADC主要特征

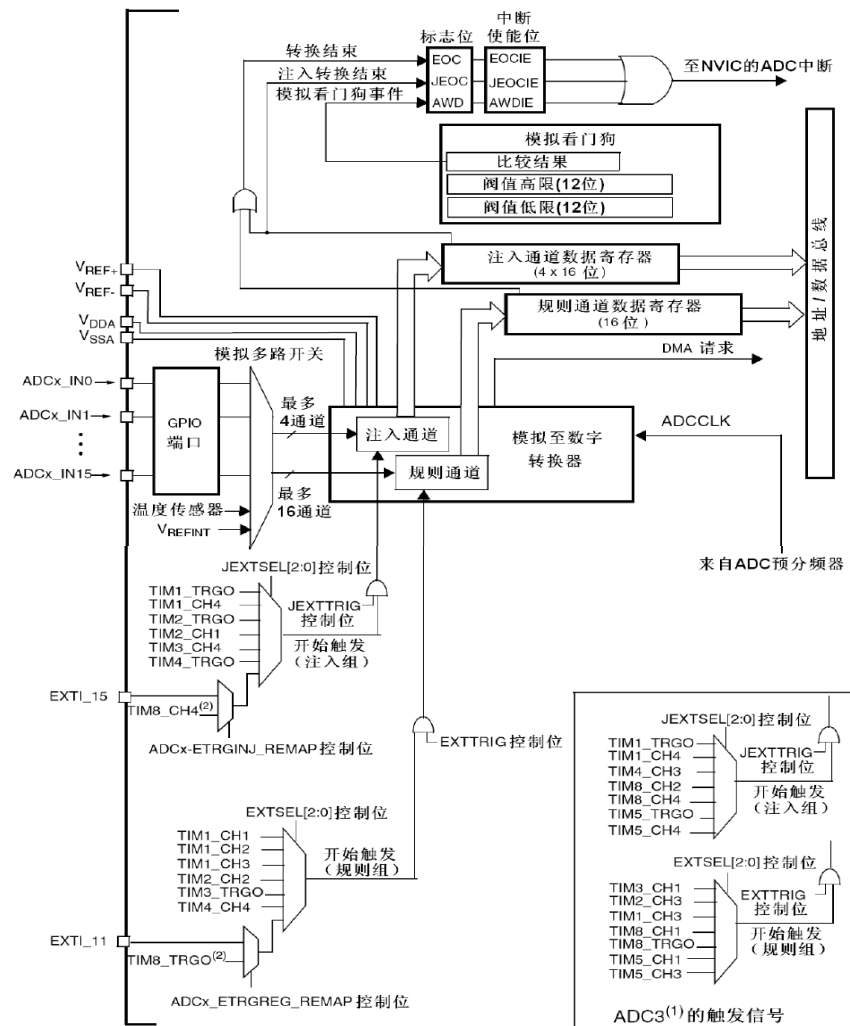
- ❑ 12位分辨率
- ❑ 转换结束、注入转换结束和发生模拟看门狗事件时产生中断
- ❑ 单次和连续转换模式
- ❑ 从通道0到通道n的自动扫描模式
- ❑ 自校准
- ❑ 带内嵌数据一致性的数据对齐
- ❑ 采样间隔可以按通道分别编程
- ❑ 规则转换和注入转换均有外部触发选项
- ❑ 间断模式
- ❑ 双重模式(带2个或以上ADC的器件)
- ❑ ADC转换时间：STM32F103xx增强型产品：时钟为56MHz时为1μs(时钟为72MHz为1.17μs)
- ❑ ADC供电要求：2.4V到3.6V
- ❑ ADC输入范围： $V_{REF-} \leq V_{IN} \leq V_{REF+}$
- ❑ 规则通道转换期间有DMA请求产生。

规则通道和注入通道

- ❑ 规则通道：顾名思义，规则通道就是很规矩的意思，我们平时一般使用的就是这个通道，或者说我们用到的都是这个通道。
- ❑ 注入，可以理解为插入，插队的意思，是一种不安分的通道。它是一种在规则通道转换的时候强行插入要转换的一种。如果在规则通道转换过程中，有注入通道插队，那么就要先转换完注入通道，等注入通道转换完成后，再回到规则通道的转换流程。所以，注入通道只有在规则通道存在时才会出现。

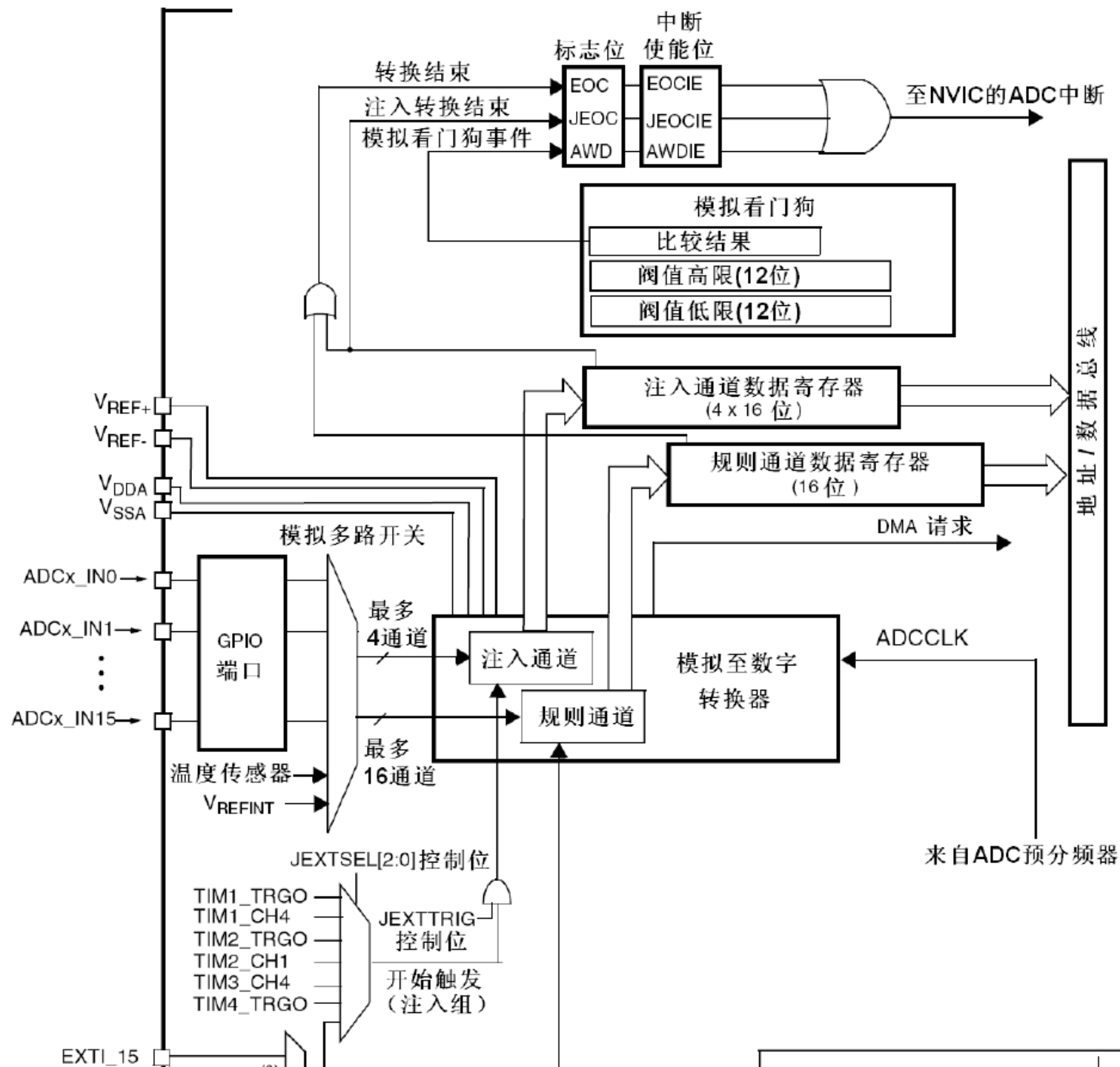
ADC功能描述

1. ADC3的规则转换和注入转换触发与ADC1和ADC2的不同。
2. TIM8_CH4和TIM8_TRGO及它们的重映射位只存在于大容量产品中。
- 3.如果有VREF-引脚(取决于封装),必须和VSSA相连接



名称	信号类型	注解
VREF+	输入，模拟参考正极	ADC使用的高端/正极参考电压， $2.4V \leq V_{REF+} \leq V_{DDA}$
VDDA ⁽¹⁾	输入，模拟电源	等效于VDD的模拟电源且： $2.4V \leq V_{DDA} \leq V_{DD}(3.6V)$
VREF-	输入，模拟参考负极	ADC使用的低端/负极参考电压， $V_{REF-} = V_{SSA}$
VSSA ⁽¹⁾	输入，模拟电源地	等效于VSS的模拟电源地
ADCx_IN[15:0]	模拟输入信号	16个模拟输入通道

1. VDDA和VSSA应该分别连接到VDD和VSS。



ADC开关控制和ADC时钟

通过设置ADC_CR2寄存器的ADON位可给ADC上电。当第一次设置ADON位时，它将ADC从断电状态下唤醒。ADC上电延迟一段时间后(t_{STAB})，再次设置ADON位时开始进行转换。通过清除ADON位可以停止转换，并将ADC置于断电模式。在断电模式中，ADC几乎不耗电(仅几个 μA)。

由时钟控制器提供的ADCCLK时钟和PCLK2(APB2时钟)同步。RCC控制器为ADC时钟提供一个专用的可编程预分频器。

通道选择

- 有**16**个多路通道。可以把转换组织成两组：规则组和注入组。在任意多个通道上以任意顺序进行的一系列转换构成成组转换。例如，可以如下顺序完成转换：通道**3**、通道**8**、通道**2**、通道**2**、通道**0**、通道**2**、通道**2**、通道**15**。
- 规则组由多达**16**个转换组成。规则通道和它们的转换顺序在**ADC_SQRx**寄存器中选择。规则组中转换的总数应写入**ADC_SQR1**寄存器的**L[3:0]**位中。
- 注入组由多达**4**个转换组成。注入通道和它们的转换顺序在**ADC_JSQR**寄存器中选择。注入组里的转换总数目应写入**ADC_JSQR**寄存器的**L[1:0]**位中。
- 如果**ADC_SQRx**或**ADC_JSQR**寄存器在转换期间被更改，当前的转换被清除，一个新的启动脉冲将发送到**ADC**以转换新选择的组。
- 温度传感器/ **VREFINT**内部通道温度传感器和通道**ADC1_IN16**相连接，内部参照电压**VREFINT**和**ADC1_IN17**相连接。可以按注入或规则通道对这两个内部通道进行转换。注意：温度传感器和**VREFINT**只能出现在主**ADC1**中。

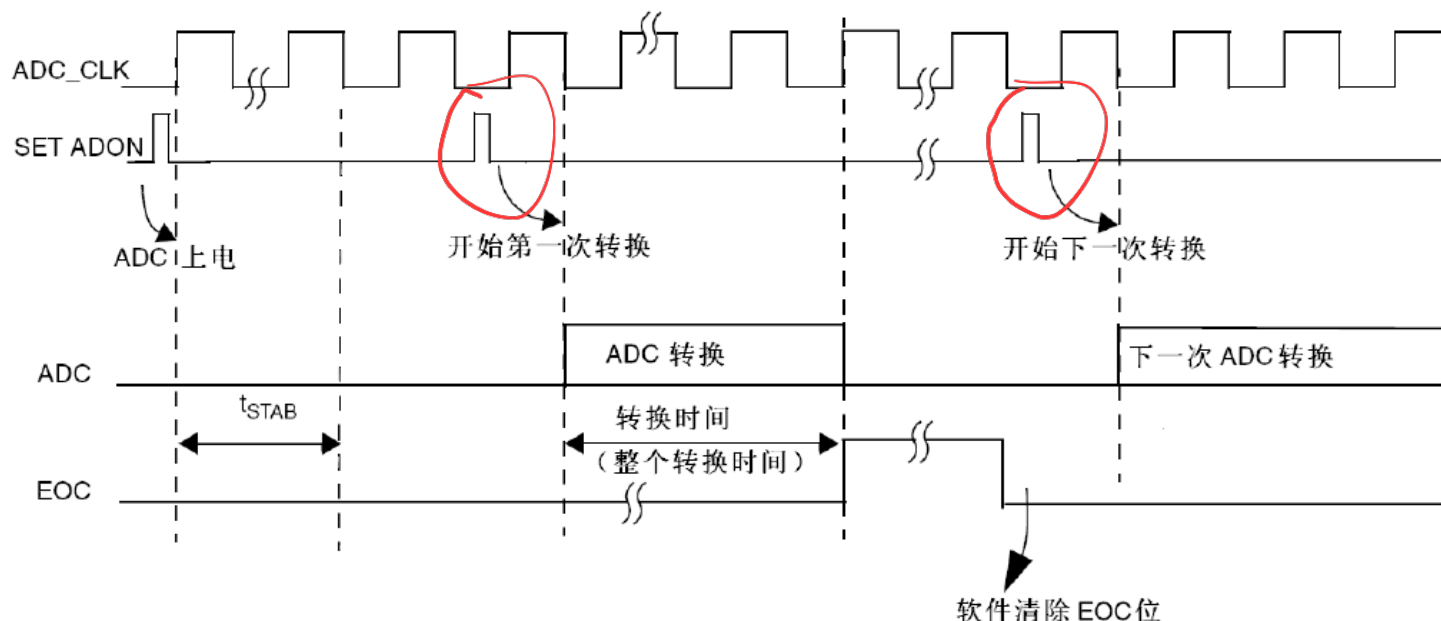
转换模式

- 对于单次转换模式，ADC只执行一次转换。该模式既可通过设置ADC_CR2寄存器的ADON位(只适用于规则通道)启动也可通过外部触发启动(适用于规则通道或注入通道)，这时CONT位为0。一旦选择通道的转换完成：

cont 为 1 为连续转换

- 如果一个规则通道被转换：
 - 转换数据被储存在16位ADC_DR寄存器中
 - EOC(转换结束)标志被设置
 - 如果设置了EOCIE，则产生中断。
- 如果一个注入通道被转换：
 - 转换数据被储存在16位的ADC_DRJ1寄存器中
 - JEOC(注入转换结束)标志被设置
 - 如果设置了JEOCIE位，则产生中断。

然后ADC停止。



在连续转换模式中，当前面ADC转换一结束马上就启动另一次转换。此模式可通过外部触发启动或通过设置ADC_CR2寄存器上的ADON位启动，此时CONT位是1。

扫描模式可通过设置ADC_CR1寄存器的SCAN位来选择。一旦这个位被设置，ADC扫描所有被ADC_SQRX寄存器(对规则通道)或ADC_JSQR(对注入通道)选中的所有通道。在每个组的每个通道上执行单次转换。在每个转换结束时，同一组的下一个通道被自动转换。如果设置了CONT位，转换不会在选择组的最后一个通道上停止，而是再次从选择组的第一个通道继续转换。如果设置了DMA位，在每次EOC后，DMA控制器把规则组通道的转换数据传输到SRAM中。而注入通道转换的数据总是存储在ADC_JDRx寄存器中。

校准

- ADC有一个内置自校准模式。校准可大幅减小因内部电容器组的变化而造成的精度误差。在校准期间，在每个电容器上都会计算出一个误差修正码(数字值)，这个码用于消除在随后的转换中每个电容器上产生的误差。
- 通过设置ADC_CR2寄存器的CAL位启动校准。一旦校准结束，CAL位被硬件复位，可以开始正常转换。
- 建议在上电时执行一次ADC校准。校准阶段结束后，校准码储存在ADC_DR中。
- 注意：
 - 1 建议在每次上电后执行一次校准。
 - 2 启动校准前，ADC必须处于关电状态(ADON='0')超过至少两个ADC时钟周期。

数据对齐

- ADC_CR2寄存器中的ALIGN位选择转换后数据储存的对齐方式。数据可以左对齐或右对齐，如下图所示。
- 注入组通道转换的数据值已经减去了在ADC_JOFRx寄存器中定义的偏移量，因此结果可以是一个负值。SEXT位是扩展的符号值。
- 对于规则组通道，不需减去偏移值，因此只有12个位有效。

注入组

SEXT	SEXT	SEXT	SEXT	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
------	------	------	------	-----	-----	----	----	----	----	----	----	----	----	----	----

规则组

0	0	0	0	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
---	---	---	---	-----	-----	----	----	----	----	----	----	----	----	----	----

数据右对齐

注入组

SEXT	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	0	0	0
------	-----	-----	----	----	----	----	----	----	----	----	----	----	---	---	---

规则组

D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	0	0	0	0
-----	-----	----	----	----	----	----	----	----	----	----	----	---	---	---	---

数据左对齐

SEXT-符号扩展

可编程的通道采样时间

ADC使用若干个ADC_CLK周期对输入电压采样，采样周期数目可以通过ADC_SMPR1和ADC_SMPR2寄存器中的SMP[2:0]位更改。每个通道可以分别用不同的时间采样。总转换时间如下计算：

$$T_{\text{CONV}} = \text{采样时间} + 12.5 \text{ 个周期}$$

例如：

当ADCCLK=14MHz，采样时间为1.5周期

$$T_{\text{CONV}} = 1.5 + 12.5 = 14 \text{ 周期} = 1\mu\text{s}$$

外部触发转换

转换可以由外部事件触发(例如定时器捕获，EXTI线)。如果设置了EXTTRIG控制位，则外部事件就能够触发转换。

EXTSEL[2:0]和JEXTSEL2:0]控制位允许应用程序选择8个可能的事件中的某一个，可以触发规则 and 注入组的采样。注意：当外部触发信号被选为ADC规则或注入转换时，只有它的上升沿可以启动转换。

ADC1和ADC2用于规则通道的外部触发

触发源	类型	EXTSEL[2:0]
TIM1_CC1事件	来自片上定时器的内部信号	000
TIM1_CC2事件		001
TIM1_CC3事件		010
TIM2_CC2事件		011
TIM3_TRGO事件		100
TIM4_CC4事件		101
EXTI线11/TIM8_TRGO事件 ⁽¹⁾⁽²⁾	外部引脚/来自片上定时器的内部信号	110
SWSTART	软件控制位	111

1. TIM8_TRGO事件只存在于大容量产品
2. 对于规则通道，选中EXTI线路11或TIM8_TRGO作为外部触发事件，可以分别通过设置ADC1和ADC2的ADC1_ETRGREG_REMAP位和ADC2_ETRGREG_REMAP位实现。

ADC1和ADC2用于注入通道的外部触发

触发源	连接类型	JEXTSEL[2:0]
TIM1_TRGO事件	来自片上定时器的内部信号	000
TIM1_CC4事件		001
TIM2_TRGO事件		010
TIM2_CC1事件		011
TIM3_CC4事件		100
TIM4_TRGO事件		101
EXTI线15/TIM8_CC4事件 ⁽¹⁾⁽²⁾	外部引脚/来自片上定时器的内部信号	110
JSWSTART	软件控制位	111

1. TIM8_CC4事件只存在于大容量产品
2. 对于注入通道，选中EXTI线路15和TIM8_CC4作为外部触发事件，可以分别通过设置ADC1和ADC2的ADC1_ETRGINJ_REMAP位和ADC2_ETRGINJ_REMAP位实现。

ADC3用于规则通道和注入通道的外部触发：略

DMA请求

- 因为规则通道转换的值储存在一个仅有的数据寄存器中，所以当转换多个规则通道时需要使用DMA，这可以避免丢失已经存储在ADC_DR寄存器中的数据。
- 只有在规则通道的转换结束时才产生DMA请求，并将转换的数据从ADC_DR寄存器传输到用户指定的目的地址。
- 注：只有ADC1和ADC3拥有DMA功能。由ADC2转化的数据可以通过双ADC模式，利用ADC1的DMA功能传输。

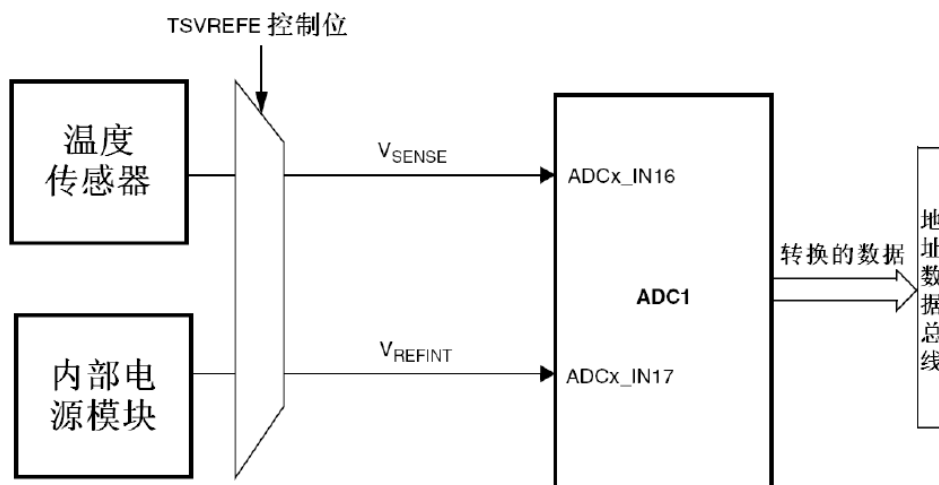
双ADC模式

- 在有2个或以上ADC模块的产品中，可以使用双ADC模式。
- 在双ADC模式里，根据ADC1_CR1寄存器中DUALMOD[2:0]位所选的模式，转换的启动可以是ADC1主和ADC2从的交替触发或同步触发。
- 注意：在双ADC模式里，当转换配置成由外部事件触发时，用户必须将其设置成仅触发主ADC，从ADC设置成软件触发，这样可以防止意外的触发从转换。但是，主和从ADC的外部触发必须同时被激活。
- 共有6种可能的模式：
 - 同步注入模式
 - 同步规则模式
 - 快速交叉模式
 - 慢速交叉模式
 - 交替触发模式
 - 独立模式
- 还有可以用下列方式组合使用上面的模式：
 - 同步注入模式 + 同步规则模式
 - 同步规则模式 + 交替触发模式
 - 同步注入模式 + 交叉模式
- 注意：在双ADC模式里，为了在主数据寄存器上读取从转换数据，必须使能DMA位，即使不使用DMA传输规则通道数据。

温度传感器

- 温度传感器可以用来测量器件周围的温度(TA)。 温度传感器在内部和ADC1_IN16输入通道相连接，此通道把传感器输出的电压转换成数字值。
- 温度传感器模拟输入推荐采样时间是17.1 μ s。 下图是温度传感器的方框图。 当没有被使用时，传感器可以置于关电模式。 注意： 必须设置TSVREFE位激活内部通道：ADC1_IN16(温度传感器)和ADC1_IN17(V_{REFINT})的转换。
- 温度传感器输出电压随温度线性变化，由于生产过程的变化，温度变化曲线的偏移在不同芯片上会有不同(最多相差45°C)。 内部温度传感器更适合于检测温度的变化，而不是测量绝对的温度。如果需要测量精确的温度，应该使用一个外置的温度传感器。

温度传感器和VREFINT通道框图



读温度

为使用传感器：

1. 选择ADC1_IN16输入通道
2. 选择采样时间为17.1 μs
3. 设置ADC控制寄存器2(ADC_CR2)的TSVREFE位，以唤醒关电模式下的温度传感器
4. 通过设置ADON位启动ADC转换(或用外部触发)
5. 读ADC数据寄存器上的VSENSE 数据结果
6. 利用下列公式得出温度

$$\text{温度}(\text{°C}) = \{(V_{25} - V_{\text{SENSE}}) / \text{Avg_Slope}\} + 25$$

这里： $V_{25} = V_{\text{SENSE}}$ 在25° C时的数值

$\text{Avg_Slope} =$ 温度与 V_{SENSE} 曲线的平均斜率(单位为mV/ °C
或 $\mu\text{V}/\text{°C}$)

参考数据手册的电气特性章节中 V_{25} 和Avg_Slope的实际值。

注意：传感器从关电模式唤醒后到可以输出正确水平的 V_{SENSE} 前，有一个建立时间。*ADC*在上电后也有一个建立时间，因此为了缩短延时，应该同时设置*ADON*和*TSVREFE*位。

ADC中断

规则组和注入组转换结束时能产生中断，当模拟看门狗状态位被设置时也能产生中断。它们都有独立的中断使能位。 注：**ADC1**和**ADC2**的中断映射在同一个中断向量上，而**ADC3**的中断有自己的中断向量。

ADC_SR寄存器中有2个其他标志，但是它们没有相关联的中断：

- JSTRT(注入组通道转换的启动)
- STRT(规则组通道转换的启动)

设置 NVIC

ADC中断

中断事件	事件标志	使能控制位
规则组转换结束	EOC	EOCIE
注入组转换结束	JEOC	JEOCIE
设置了模拟看门狗状态位	AWD	AWDIE

ADC寄存器

ADC1的基地址: 0x40012400

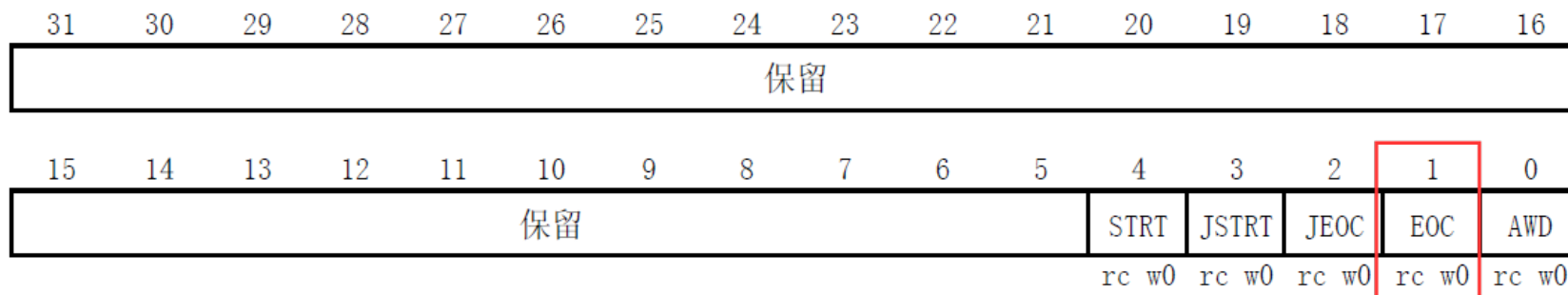
ADC2的基地址: 0x40012800

ADC3的基地址: 0x40013C00

必须以字(32位)的方式操作这些外设寄存器。

ADC状态寄存器(ADC_SR)

地址偏移: 0x00 复位值: 0x0000 0000



位31:15	保留。必须保持为0。
位4	STRT : 规则通道开始位 (Regular channel Start flag) 该位由硬件在规则通道转换开始时设置, 由软件清除。 0: 规则通道转换未开始; 1: 规则通道转换已开始。
位3	JSTRT : 注入通道开始位 (Injected channel Start flag) 该位由硬件在注入通道组转换开始时设置, 由软件清除。 0: 注入通道组转换未开始; 1: 注入通道组转换已开始。
位2	JEOC : 注入通道转换结束位 (Injected channel end of conversion) 该位由硬件在所有注入通道组转换结束时设置, 由软件清除 0: 转换未完成; 1: 转换完成。
位1	EOC : 转换结束位 (<u>End of conversion</u>) 该位由硬件在(规则或注入)通道组转换结束时设置, 由软件清除或由读取ADC_DR时清除 0: 转换未完成; 1: 转换完成。
位0	AWD : 模拟看门狗标志位 (Analog watchdog flag) 该位由硬件在转换的电压值超出了ADC_LTR和ADC_HTR寄存器定义的范围时设置, 由软件清除 0: 没有发生模拟看门狗事件; 1: 发生模拟看门狗事件。

ADC控制寄存器1(ADC_CR1)

地址偏移: 0x04 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留								AWDEN	JAWDEN	保留		DUALMOD[3:0]			
								rw	rw			rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DISCNUM[2:0]			JDISEN	DISCEN	JAUTO	AWDSGL	SCAN	JEOCIE	AWDIE	EOCIE	AWDCH[4:0]				
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

↑
0

需要中断为1

位31:24	保留。必须保持为0。
位23	AWDEN: 在规则通道上开启模拟看门狗 (Analog watchdog enable on regular channels) 该位由软件设置和清除。 0: 在规则通道上禁用模拟看门狗; 1: 在规则通道上使用模拟看门狗。
位22	JAWDEN: 在注入通道上开启模拟看门狗 (Analog watchdog enable on injected channels) 该位由软件设置和清除。 0: 在注入通道上禁用模拟看门狗; 1: 在注入通道上使用模拟看门狗。
位21:20	保留。必须保持为0。

位19:16	<p>DUALMOD[3:0]: 双模式选择 (Dual mode selection) 软件使用这些位选择操作模式。</p> <p><u>0000: 独立模式</u></p> <p>0001: 混合的同步规则+注入同步模式</p> <p>0010: 混合的同步规则+交替触发模式</p> <p>0011: 混合同步注入+快速交叉模式</p> <p>0100: 混合同步注入+慢速交叉模式</p> <p>0101: 注入同步模式</p> <p>0110: 规则同步模式</p> <p>0111: 快速交叉模式</p> <p>1000: 慢速交叉模式</p> <p>1001: 交替触发模式</p> <p>注: 在ADC2和ADC3中这些位为保留位</p> <p>在双模式中, 改变通道的配置会产生一个重新开始的条件, 这将导致同步丢失。建议在进行任何配置改变前关闭双模式。</p>
位15:13	<p>DISCNUM[2:0]: 间断模式通道计数 (Discontinuous mode channel count) 软件通过这些位定义在间断模式下, 收到外部触发后转换规则通道的数目</p> <p>000: 1个通道</p> <p>001: 2个通道</p> <p>.....</p> <p>111: 8个通道</p>
位12	<p>JDISCEN: 在注入通道上的间断模式 (Discontinuous mode on injected channels) 该位由软件设置和清除, 用于开启或关闭注入通道组上的间断模式</p> <p>0: 注入通道组上禁用间断模式;</p> <p>1: 注入通道组上使用间断模式。</p>

位11	<p>DISCEN: 在规则通道上的间断模式 (Discontinuous mode on regular channels)</p> <p>该位由软件设置和清除，用于开启或关闭规则通道组上的间断模式</p> <p>0: 规则通道组上禁用间断模式；</p> <p>1: 规则通道组上使用间断模式。</p>
位10	<p>JAUTO: 自动的注入通道组转换 (Automatic Injected Group conversion)</p> <p>该位由软件设置和清除，用于开启或关闭规则通道组转换结束后自动的注入通道组转换</p> <p>0: 关闭自动的注入通道组转换；</p> <p>1: 开启自动的注入通道组转换。</p>
位9	<p>AWDSGL: 扫描模式中在一个单一的通道上使用看门狗 (Enable the watchdog on a single channel in scan mode)</p> <p>该位由软件设置和清除，用于开启或关闭由AWDCH[4:0]位指定的通道上的模拟看门狗功能</p> <p>0: 在所有的通道上使用模拟看门狗；</p> <p>1: 在单一通道上使用模拟看门狗。</p>
位8	<p>SCAN: 扫描模式 (Scan mode)</p> <p>该位由软件设置和清除，用于开启或关闭扫描模式。在扫描模式中，转换由ADC_SQRx或ADC_JSQRx寄存器选中的通道。</p> <p>0: 关闭扫描模式；</p> <p>1: 使用扫描模式。</p> <p>注：如果分别设置了EOCIE或JEOCIE位，只在最后一个通道转换完毕后才会产生EOC或JEOC中断。</p>

位6	<p>AWDIE: 允许产生模拟看门狗中断 (Analog watchdog interrupt enable)</p> <p>该位由软件设置和清除，用于禁止或允许模拟看门狗产生中断。在扫描模式下，如果看门狗检测到超范围的数值时，只有在设置了该位时扫描才会中止。</p> <p>0: 禁止模拟看门狗中断；</p> <p>1: 允许模拟看门狗中断。</p>
位5	<p>EOCIE: 允许产生EOC中断 (Interrupt enable for EOC)</p> <p>该位由软件设置和清除，用于禁止或允许转换结束后产生中断。</p> <p>0: 禁止EOC中断；</p> <p>1: 允许EOC中断。当硬件设置EOC位时产生中断。</p>
位4:0	<p>AWDCH[4:0]: 模拟看门狗通道选择位 (Analog watchdog channel select bits)</p> <p>这些位由软件设置和清除，用于选择模拟看门狗保护的输入通道。</p> <p>00000: ADC模拟输入通道0</p> <p>00001: ADC模拟输入通道1</p> <p>.....</p> <p>01111: ADC模拟输入通道15</p> <p>10000: ADC模拟输入通道16</p> <p>10001: ADC模拟输入通道17</p> <p>保留所有其他数值。</p> <p>注: ADC1的模拟输入通道16和通道17在芯片内部分别连到了温度传感器和V_{REFINT}。</p> <p>ADC2的模拟输入通道16和通道17在芯片内部连到了VSS。</p> <p>ADC3模拟输入通道9、14、15、16、17与V_{SS}相连。</p>

ADC控制寄存器2(ADC_CR2)

地址偏移：0x08 复位值：0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留								TS VREFE	SW START	JSW START	EXT TRIG	EXTSEL[2:0]			保留
								rw	rw	rw	rw	rw	rw	rw	
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
JEXT TRIG	JEXTSEL[2:0]			ALIGN	保留		DMA	保留				RST CAL	CAL	CONT	ADON
rw	rw	rw	rw	rw			rw					rw	rw	rw	rw

位31:24	保留。必须保持为0。
位23	TSVREFE ：温度传感器和V _{REFINT} 使能 (Temperature sensor and VREFINT enable) 该位由软件设置和清除，用于开启或禁止温度传感器和V _{REFINT} 通道。在多于1个ADC的器件中，该位仅出现在ADC1中。 0：禁止温度传感器和V _{REFINT} ； 1：启用温度传感器和V _{REFINT} 。
位22	SWSTART ：开始转换规则通道 (Start conversion of regular channels) 由软件设置该位以启动转换，转换开始后硬件马上清除此位。如果在EXTSEL[2:0]位中选择了SWSTART为触发事件，该位用于启动一组规则通道的转换， 0：复位状态； 1：开始转换规则通道。

位21	<p>JSWSTART: 开始转换注入通道 (Start conversion of injected channels)</p> <p>由软件设置该位以启动转换，软件可清除此位或在转换开始后硬件马上清除此位。如果在JEXTSEL[2:0]位中选择了JSWSTART为触发事件，该位用于启动一组注入通道的转换，</p> <p>0: 复位状态；</p> <p>1: 开始转换注入通道。</p>																
位20	<p>EXTTRIG: 规则通道的外部触发转换模式 (External trigger conversion mode for regular channels)</p> <p>该位由软件设置和清除，用于开启或禁止可以启动规则通道组转换的外部触发事件。</p> <p>0: 不用外部事件启动转换；</p> <p>1: 使用外部事件启动转换。</p>																
位19:17	<p><u>EXTSEL[2:0]:</u> 选择启动规则通道组转换的外部事件 (External event select for regular group)</p> <p><u>这些位选择用于启动规则通道组转换的外部事件</u></p> <p>ADC1和ADC2的触发配置如下</p> <table> <tr> <td>000: 定时器1的CC1事件</td><td>100: 定时器3的TRGO事件</td></tr> <tr> <td>001: 定时器1的CC2事件</td><td>101: 定时器4的CC4事件</td></tr> <tr> <td>010: 定时器1的CC3事件</td><td>110: EXTI线11/ TIM8_TRGO事件，仅大容量产品具有TIM8_TRGO功能</td></tr> <tr> <td>011: 定时器2的CC2事件</td><td><u>111: SWSTART</u></td></tr> </table> <p>ADC3的触发配置如下</p> <table> <tr> <td>000: 定时器3的CC1事件</td><td>100: 定时器8的TRGO事件</td></tr> <tr> <td>001: 定时器2的CC3事件</td><td>101: 定时器5的CC1事件</td></tr> <tr> <td>010: 定时器1的CC3事件</td><td>110: 定时器5的CC3事件</td></tr> <tr> <td>011: 定时器8的CC1事件</td><td><u>111: SWSTART</u></td></tr> </table>	000: 定时器1的CC1事件	100: 定时器3的TRGO事件	001: 定时器1的CC2事件	101: 定时器4的CC4事件	010: 定时器1的CC3事件	110: EXTI线11/ TIM8_TRGO事件，仅大容量产品具有TIM8_TRGO功能	011: 定时器2的CC2事件	<u>111: SWSTART</u>	000: 定时器3的CC1事件	100: 定时器8的TRGO事件	001: 定时器2的CC3事件	101: 定时器5的CC1事件	010: 定时器1的CC3事件	110: 定时器5的CC3事件	011: 定时器8的CC1事件	<u>111: SWSTART</u>
000: 定时器1的CC1事件	100: 定时器3的TRGO事件																
001: 定时器1的CC2事件	101: 定时器4的CC4事件																
010: 定时器1的CC3事件	110: EXTI线11/ TIM8_TRGO事件，仅大容量产品具有TIM8_TRGO功能																
011: 定时器2的CC2事件	<u>111: SWSTART</u>																
000: 定时器3的CC1事件	100: 定时器8的TRGO事件																
001: 定时器2的CC3事件	101: 定时器5的CC1事件																
010: 定时器1的CC3事件	110: 定时器5的CC3事件																
011: 定时器8的CC1事件	<u>111: SWSTART</u>																
位16	保留。必须保持为0。																

位15	<p>JEXTTRIG: 注入通道的外部触发转换模式 (External trigger conversion mode for injected channels)</p> <p>该位由软件设置和清除，用于开启或禁止可以启动注入通道组转换的外部触发事件。</p> <p>0: 不用外部事件启动转换；</p> <p>1: 使用外部事件启动转换。</p>																
位14:12	<p>JEXTSEL[2:0]: 选择启动注入通道组转换的外部事件 (External event select for injected group)</p> <p>这些位选择用于启动注入通道组转换的外部事件。</p> <p>ADC1和ADC2的触发配置如下</p> <table> <tr> <td>000: 定时器1的TRGO事件</td><td>100: 定时器3的CC4事件</td></tr> <tr> <td>001: 定时器1的CC4事件</td><td>101: 定时器4的TRGO事件</td></tr> <tr> <td>010: 定时器2的TRGO事件</td><td>110: EXTI线15/TIM8_CC4事件(仅大容量产品具有TIM8_CC4)</td></tr> <tr> <td>011: 定时器2的CC1事件</td><td>111: JSWSTART</td></tr> </table> <p>ADC3的触发配置如下</p> <table> <tr> <td>000: 定时器1的TRGO事件</td><td>100: 定时器8的CC4事件</td></tr> <tr> <td>001: 定时器1的CC4事件</td><td>101: 定时器5的TRGO事件</td></tr> <tr> <td>010: 定时器4的CC3事件</td><td>110: 定时器5的CC4事件</td></tr> <tr> <td>011: 定时器8的CC2事件</td><td>111: JSWSTART</td></tr> </table>	000: 定时器1的TRGO事件	100: 定时器3的CC4事件	001: 定时器1的CC4事件	101: 定时器4的TRGO事件	010: 定时器2的TRGO事件	110: EXTI线15/TIM8_CC4事件(仅大容量产品具有TIM8_CC4)	011: 定时器2的CC1事件	111: JSWSTART	000: 定时器1的TRGO事件	100: 定时器8的CC4事件	001: 定时器1的CC4事件	101: 定时器5的TRGO事件	010: 定时器4的CC3事件	110: 定时器5的CC4事件	011: 定时器8的CC2事件	111: JSWSTART
000: 定时器1的TRGO事件	100: 定时器3的CC4事件																
001: 定时器1的CC4事件	101: 定时器4的TRGO事件																
010: 定时器2的TRGO事件	110: EXTI线15/TIM8_CC4事件(仅大容量产品具有TIM8_CC4)																
011: 定时器2的CC1事件	111: JSWSTART																
000: 定时器1的TRGO事件	100: 定时器8的CC4事件																
001: 定时器1的CC4事件	101: 定时器5的TRGO事件																
010: 定时器4的CC3事件	110: 定时器5的CC4事件																
011: 定时器8的CC2事件	111: JSWSTART																
位11	<p><u>ALIGN:</u> 数据对齐 (Data alignment)</p> <p>该位由软件设置和清除。参考图29和图30。</p> <p><u>0: 右对齐;</u></p> <p>1: 左对齐。</p>																

位10:9	保留。必须保持为0。
位8	<p>DMA: 直接存储器访问模式 (Direct memory access mode)</p> <p>该位由软件设置和清除。详见DMA控制器章节。</p> <p>0: 不使用DMA模式;</p> <p>1: 使用DMA模式。</p> <p>注: 只有ADC1和ADC3能产生DMA请求。</p>
位7:4	保留。必须保持为0。
位3	<p>RSTCAL: 复位校准 (Reset calibration)</p> <p>该位由软件设置并由硬件清除。在校准寄存器被初始化后该位将被清除。</p> <p>0: 校准寄存器已初始化;</p> <p>1: 初始化校准寄存器。</p> <p>注: 如果正在进行转换时设置RSTCAL, 清除校准寄存器需要额外的周期。</p>
位2	<p>CAL: A/D校准 (A/D Calibration)</p> <p>该位由软件设置以开始校准, 并在校准结束时由硬件清除。</p> <p>0: 校准完成;</p> <p>1: 开始校准。</p>
位1	<p><u>CONT:</u> 连续转换 (Continuous conversion)</p> <p>该位由软件设置和清除。如果设置了此位, 则转换将连续进行直到该位被清除。</p> <p>0: 单次转换模式;</p> <p><u>1: 连续转换模式。</u></p>

位0	<p>ADON: 开/关A/D转换器 (A/D converter ON / OFF)</p> <p>该位由软件设置和清除。当该位为'0'时，写入'1'将把ADC从断电模式下唤醒。</p> <p>当该位为'1'时，写入'1'将启动转换。应用程序需注意，在转换器上电至转换开始有一个延迟 t_{STAB}，参见图25。</p> <p>0: 关闭ADC转换/校准，并进入断电模式；</p> <p>1: 开启ADC并启动转换。</p> <p>注：如果在这个寄存器中与ADON一起还有其他位被改变，则转换不被触发。这是为了防止触发错误的转换。</p>
----	---

ADC采样时间寄存器1(ADC_SMPR1)

地址偏移: 0x0C 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留								SMP17[2:0]			SMP16[2:0]			SMP15[2:1]	
								rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SMP 15 0	SMP14[2:0]			SMP13[2:0]			SMP12[2:0]			SMP11[2:0]			SMP10[2:0]		
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位31:24	保留。必须保持为0。								
位23:0	<p>SMPx[2:0]: 选择通道x的采样时间 (Channel x Sample time selection) <u>这些位用于独立地选择每个通道的采样时间。在采样周期中通道选择位必须保持不变。</u></p> <table> <tr> <td><u>000: 1.5周期</u> <i>默认</i></td><td>100: 41.5周期</td></tr> <tr> <td>001: 7.5周期</td><td>101: 55.5周期</td></tr> <tr> <td>010: 13.5周期</td><td>110: 71.5周期</td></tr> <tr> <td>011: 28.5周期</td><td>111: 239.5周期</td></tr> </table> <p>注: ADC1的模拟输入通道16和通道17在芯片内部分别连到了温度传感器和V_{REFINT}。 ADC2的模拟输入通道16和通道17在芯片内部连到了V_{SS}。 ADC3模拟输入通道14、15、16、17与V_{SS}相连</p>	<u>000: 1.5周期</u> <i>默认</i>	100: 41.5周期	001: 7.5周期	101: 55.5周期	010: 13.5周期	110: 71.5周期	011: 28.5周期	111: 239.5周期
<u>000: 1.5周期</u> <i>默认</i>	100: 41.5周期								
001: 7.5周期	101: 55.5周期								
010: 13.5周期	110: 71.5周期								
011: 28.5周期	111: 239.5周期								

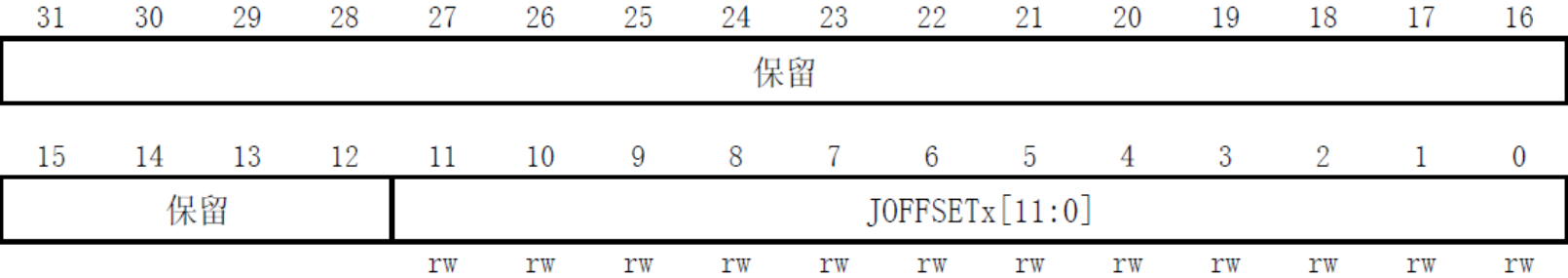
ADC采样时间寄存器2(ADC_SMPR2)

地址偏移: 0x10 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留		SMP9[2:0]			SMP8[2:0]			SMP7[2:0]			SMP6[2:0]			SMP5[2:1]	
		rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SMP 5 0	SMP4[2:0]			SMP3[2:0]			SMP2[2:0]			SMP1[2:0]			SMP0[2:0]		
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

ADC注入通道数据偏移寄存器x (ADC_JOFRx)(x=1..4)

地址偏移： 0x14-0x20 复位值： 0x0000 0000

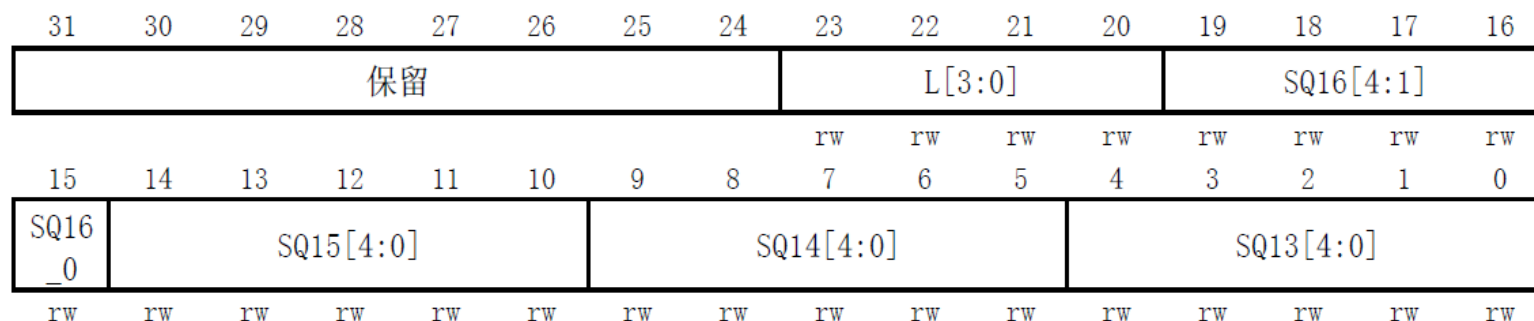


位31:12	保留。必须保持为0。
位11:0	JOFFSETx[11:0] : 注入通道x的数据偏移 (Data offset for injected channel x) 当转换注入通道时，这些位定义了用于从原始转换数据中减去的数值。转换的结果可以在ADC_JDRx寄存器中读出。

ADC规则序列寄存器1(ADC_SQR1)

最多 16 个通道

地址偏移: 0x2C 复位值: 0x0000 0000



位31:24	保留。必须保持为0。
位23:20	<u>L[3:0]</u> : 规则通道序列长度 (Regular channel sequence length) <u>这些位由软件定义在规则通道转换序列中的通道数目。</u> <u>0000: 1个转换</u> <u>0001: 2个转换</u> <u>1111: 16个转换</u>
位19:15	SQ16[4:0] : 规则序列中的第16个转换 (16th conversion in regular sequence) 这些位由软件定义转换序列中的第16个转换通道的编号(0~17)。
位14:10	SQ15[4:0] : 规则序列中的第15个转换 (15th conversion in regular sequence)
位9:5	SQ14[4:0] : 规则序列中的第14个转换 (14th conversion in regular sequence)
位4:0	SQ13[4:0] : 规则序列中的第13个转换 (13th conversion in regular sequence)

ADC规则序列寄存器2(ADC_SQR2)

地址偏移：0x30 复位值：0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留		SQ12[4:0]					SQ11[4:0]					SQ10[4:1]			
		rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SQ10_0	SQ9[4:0]					SQ8[4:0]					SQ7[4:0]				
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

ADC规则序列寄存器3(ADC_SQR3)

地址偏移：0x34 复位值：0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留		SQ6[4:0]					SQ5[4:0]					SQ4[4:1]			
		rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SQ4_0	SQ3[4:0]					SQ2[4:0]					SQ1[4:0]				
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

ADC注入序列寄存器(ADC_JSQR)

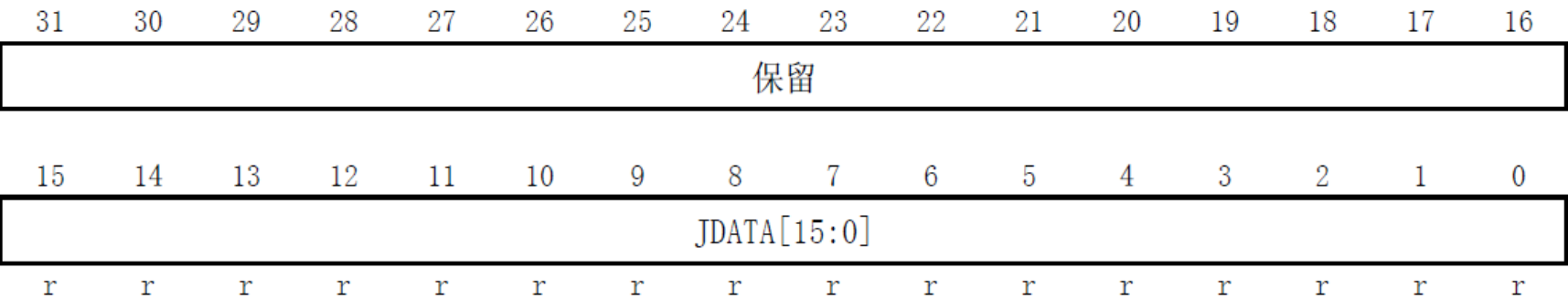
地址偏移: 0x38 复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留										JL[3:0]		JSQ4[4:1]			
										rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
JSQ4_0	JSQ3[4:0]					JSQ2[4:0]					JSQ1[4:0]				
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

位31:22	保留。必须保持为0。
位21:20	JL[1:0]: 注入通道序列长度 (Injected sequence length) 这些位由软件定义在规则通道转换序列中的通道数目。 00: 1个转换 01: 2个转换 10: 3个转换 11: 4个转换
位19:15	JSQ4[4:0]: 注入序列中的第4个转换 (4th conversion in injected sequence) 这些位由软件定义转换序列中的第4个转换通道的编号(0~17)。 注: 不同于规则转换序列, 如果JL[1:0]的长度小于4, 则转换的序列顺序是从(4-JL)开始。例如: ADC_JSQR[21:0] = 10 00011 00011 00111 00010, 意味着扫描转换将按下列通道顺序转换: 7、3、3, 而不是2、7、3。
位14:10	JSQ3[4:0]: 注入序列中的第3个转换 (3rd conversion in injected sequence)
位9:5	JSQ2[4:0]: 注入序列中的第2个转换 (2nd conversion in injected sequence)
位4:0	JSQ1[4:0]: 注入序列中的第1个转换 (1st conversion in injected sequence)

ADC 注入数据寄存器x (ADC_JDRx) (x= 1..4)

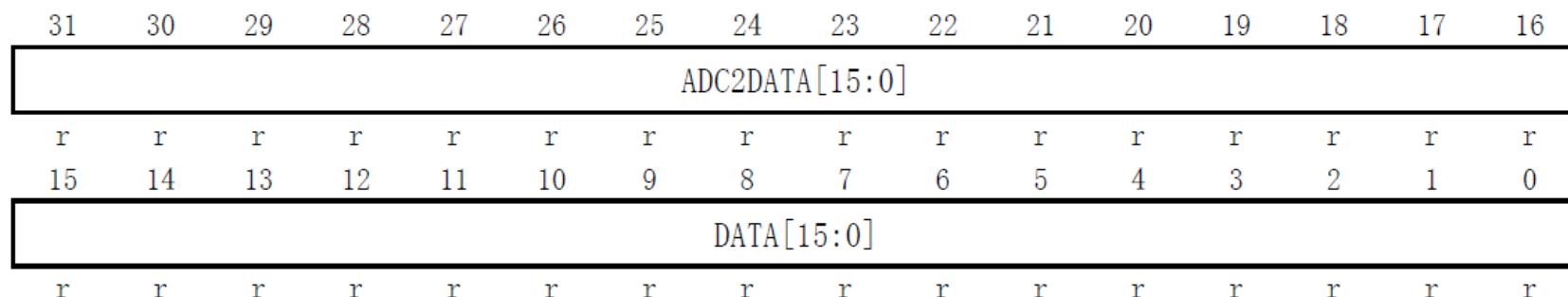
地址偏移：0x3C – 0x48 复位值：0x0000 0000



位31:16	保留。必须保持为0。
位21:20	JDATA[15:0]: 注入转换的数据 (Injected data) 这些位为只读，包含了注入通道的转换结果。数据是左对齐或右对齐，如图29和图30所示。

ADC规则数据寄存器(ADC_DR)

地址偏移: 0x4C 复位值: 0x0000 0000



位31:16	ADC2DATA[15:0]: ADC2转换的数据 (ADC2 data) - 在ADC1中: 双模式下, 这些位包含了ADC2转换的规则通道数据。见11.9: 双ADC模式 - 在ADC2和ADC3中: 不使用这些位。
位15:0	DATA[15:0]: 规则转换的数据 (Regular data) 这些位为只读, 包含了规则通道的转换结果。数据是左对齐或右对齐, 如图29和图30所示。

ADC程序设计

参考

- 1、使能APB2的ADC和GPIOB
- 2、PCLK2的时钟为72MHz
- 3、配置RCC，是ADC时钟为PCLK2的8分频，即9MHz
- 4、PB0设置为模拟输入
- 5、初始化ADC：设置为独立模式、禁止扫描
连续转换、软件开启转换
右对齐、1个规则转换通道(转换通道8)
- 6、配置ADC通道转换次序和采样时间
- 7、ADC转换结束产生中断，在中断服务程序中读取转换值
- 8、开启ADC，并开始转换
- 9、初始化ADC校准寄存器
- 10、等待校准寄存器初始化完成
- 11、ADC开始校准
- 12、等待校准完成
- 13、使用软件触发ADC转换

PB0

ADON设置

查询EOC

NVIC
中断查询

ADC1	IO	ADC2	IO	ADC3	IO
通道0	PA0	通道0	PA0	通道0	PA0
通道1	PA1	通道1	PA1	通道1	PA1
通道2	PA2	通道2	PA2	通道2	PA2
通道3	PA3	通道3	PA3	通道3	PA3
通道4	PA4	通道4	PA4	通道4	PF6
通道5	PA5	通道5	PA5	通道5	PF7
通道6	PA6	通道6	PA6	通道6	PF8
通道7	PA7	通道7	PA7	通道7	PF9
通道8	PB0	通道8	PB0	通道8	PF10
通道9	PB1	通道9	PB1	通道9	连接内部VSS
通道10	PC0	通道10	PC0	通道10	PC0
通道11	PC1	通道11	PC1	通道11	PC1
通道12	PC2	通道12	PC2	通道12	PC2
通道13	PC3	通道13	PC3	通道13	PC3
通道14	PC4	通道14	PC4	通道14	连接内部VSS
通道15	PC5	通道15	PC5	通道15	连接内部VSS
通道16	连接内部温度传感器	通道16	连接内部VSS	通道16	连接内部VSS
通道17	连接内部Vrefint	通道17	连接内部VSS	通道17	连接内部VSS

附录1、中断向量表

NVIC
register
map

位置	优先级	优先级类型	名称	说明	地址
	-	-	-	保留	0x0000_0000
	-3	固定	Reset	复位	0x0000_0004
	-2	固定	NMI	不可屏蔽中断 RCC时钟安全系统(CSS)联接到NMI向量	0x0000_0008
	-1	固定	硬件失效(HardFault)	所有类型的失效	0x0000_000C
	0	可设置	存储管理(MemManage)	存储器管理	0x0000_0010
	1	可设置	总线错误(BusFault)	预取指失败, 存储器访问失败	0x0000_0014
	2	可设置	错误应用(UsageFault)	未定义的指令或非法状态	0x0000_0018
	-	-	-	保留	0x0000_001C ~0x0000_002B
	3	可设置	SVCall	通过SWI指令的系统服务调用	0x0000_002C
	4	可设置	调试监控(DebugMonitor)	调试监控器	0x0000_0030
	-	-	-	保留	0x0000_0034
	5	可设置	PendSV	可挂起的系统服务	0x0000_0038
	6	可设置	SysTick	系统嘀嗒定时器	0x0000_003C
0	7	可设置	WWDG	窗口定时器中断	0x0000_0040
1	8	可设置	PVD	连到EXTI的电源电压检测(PVD)中断	0x0000_0044
2	9	可设置	TAMPER	侵入检测中断	0x0000_0048
3	10	可设置	RTC	实时时钟(RTC)全局中断	0x0000_004C
4	11	可设置	FLASH	闪存全局中断	0x0000_0050

5	12	可设置	RCC	复位和时钟控制(RCC)中断	0x0000_0054
6	13	可设置	EXTI0	EXTI线0中断	0x0000_0058
7	14	可设置	EXTI1	EXTI线1中断	0x0000_005C
8	15	可设置	EXTI2	EXTI线2中断	0x0000_0060
9	16	可设置	EXTI3	EXTI线3中断	0x0000_0064
10	17	可设置	EXTI4	EXTI线4中断	0x0000_0068
11	18	可设置	DMA1通道1	DMA1通道1全局中断	0x0000_006C
12	19	可设置	DMA1通道2	DMA1通道2全局中断	0x0000_0070
13	20	可设置	DMA1通道3	DMA1通道3全局中断	0x0000_0074
14	21	可设置	DMA1通道4	DMA1通道4全局中断	0x0000_0078
15	22	可设置	DMA1通道5	DMA1通道5全局中断	0x0000_007C
16	23	可设置	DMA1通道6	DMA1通道6全局中断	0x0000_0080
17	24	可设置	DMA1通道7	DMA1通道7全局中断	0x0000_0084
18	25	可设置	ADC1_2	ADC1和ADC2的全局中断	0x0000_0088
19	26	可设置	USB_HP_CAN_TX	USB高优先级或CAN发送中断	0x0000_008C
20	27	可设置	USB_LP_CAN_RX0	USB低优先级或CAN接收0中断	0x0000_0090
21	28	可设置	CAN_RX1	CAN接收1中断	0x0000_0094
22	29	可设置	CAN_SCE	CAN SCE中断	0x0000_0098
23	30	可设置	EXTI9_5	EXTI线[9:5]中断	0x0000_009C
24	31	可设置	TIM1_BRK	TIM1刹车中断	0x0000_00A0
25	32	可设置	TIM1_UP	TIM1更新中断	0x0000_00A4
26	33	可设置	TIM1_TRG_COM	TIM1触发和通信中断	0x0000_00A8
27	34	可设置	TIM1_CC	TIM1捕获比较中断	0x0000_00AC
28	35	可设置	TIM2	TIM2全局中断	0x0000_00B0

29	36	可设置	TIM3	TIM3全局中断	0x0000_00B4
30	37	可设置	TIM4	TIM4全局中断	0x0000_00B8
31	38	可设置	I2C1_EV	I ² C1事件中断	0x0000_00BC
32	39	可设置	I2C1_ER	I ² C1错误中断	0x0000_00C0
33	40	可设置	I2C2_EV	I ² C2事件中断	0x0000_00C4
34	41	可设置	I2C2_ER	I ² C2错误中断	0x0000_00C8
35	42	可设置	SPI1	SPI1全局中断	0x0000_00CC
36	43	可设置	SPI2	SPI2全局中断	0x0000_00D0
37	44	可设置	USART1	USART1全局中断	0x0000_00D4
38	45	可设置	USART2	USART2全局中断	0x0000_00D8
39	46	可设置	USART3	USART3全局中断	0x0000_00DC
40	47	可设置	EXTI15_10	EXTI线[15:10]中断	0x0000_00E0
41	48	可设置	RTCAlarm	连到EXTI的RTC闹钟中断	0x0000_00E4
42	49	可设置	USB唤醒	连到EXTI的从USB待机唤醒中断	0x0000_00E8
43	50	可设置	TIM8_BRK	TIM8刹车中断	0x0000_00EC
44	51	可设置	TIM8_UP	TIM8更新中断	0x0000_00F0
45	52	可设置	TIM8_TRG_COM	TIM8触发和通信中断	0x0000_00F4
46	53	可设置	TIM8_CC	TIM8捕获比较中断	0x0000_00F8
47	54	可设置	ADC3	ADC3全局中断	0x0000_00FC
48	55	可设置	FSMC	FSMC全局中断	0x0000_0100

49	56	可设置	SDIO	SDIO全局中断	0x0000_0104
50	57	可设置	TIM5	TIM5全局中断	0x0000_0108
51	58	可设置	SPI3	SPI3全局中断	0x0000_010C
52	59	可设置	UART4	UART4全局中断	0x0000_0110
53	60	可设置	UART5	UART5全局中断	0x0000_0114
54	61	可设置	TIM6	TIM6全局中断	0x0000_0118
55	62	可设置	TIM7	TIM7全局中断	0x0000_011C
56	63	可设置	DMA2通道1	DMA2通道1全局中断	0x0000_0120
57	64	可设置	DMA2通道2	DMA2通道2全局中断	0x0000_0124
58	65	可设置	DMA2通道3	DMA2通道3全局中断	0x0000_0128
59	66	可设置	DMA2通道4_5	DMA2通道4和DMA2通道5全局中断	0x0000_012C

位置即NVIC(Nested vectored interrupt controller) number for register map

□ NVIC register map

The table provides shows the NVIC register map and reset values. The base address of the main NVIC register block is 0xE000E100. The NVIC_STIR register is located in a separate block at 0xE000EF00.

NVIC register map and reset values

Offset	Register	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0x000	NVIC_ISER0	SETENA[31:0]																															
	Reset Value	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
0x004	NVIC_ISER1	SETENA[63:32]																															
	Reset Value	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
0x008	NVIC_ISER2	Reserved																SETENA [80:64]															
	Reset Value																0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
0x080	NVIC_ICER0	CLRENA[31:0]																															
	Reset Value	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
0x084	NVIC_ICER1	CLRENA[63:32]																															
	Reset Value	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
0x088	NVIC_ICER2	Reserved																CLRENA [80:64]															
	Reset Value																0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
0x100	NVIC_ISPR0	SETPEND[31:0]																															
	Reset Value	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
0x104	NVIC_ISPR1	SETPEND[63:32]																															
	Reset Value	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
0x108	NVIC_ISPR2	Reserved																SETPEND [80:64]															
	Reset Value																0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
0x180	NVIC_ICPR0	CLRPEND[31:0]																															
	Reset Value	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
0x184	NVIC_ICPR1	CLRPEND[63:32]																															
	Reset Value	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
0x188	NVIC_ICPR2	Reserved																CLRPEND [80:64]															
	Reset Value																0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
0x200	NVIC_IABR0	ACTIVE[31:0]																															
	Reset Value	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

□ Interrupt set-enable registers (NVIC_ISERx)

Address offset: 0x00 - 0x0B Reset value: 0x00000000

Required privilege: Privileged

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
SETENA[31:16]															
rs	rs	rs	rs	rs	rs	rs	rs	rs	rs	rs	rs	rs	rs	rs	rs
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SETENA[15:0]															
rs	rs	rs	rs	rs	rs	rs	rs	rs	rs	rs	rs	rs	rs	rs	rs

Bits 31:0 SETENA[31:0]: Interrupt set-enable bits.

Write: 0: No effect 1: Enable interrupt

Read: 0: Interrupt disabled 1: Interrupt enabled.

If a pending interrupt is enabled, the NVIC activates the interrupt based on its priority. If an interrupt is not enabled, asserting its interrupt signal changes the interrupt state to pending, but the NVIC never activates the interrupt, regardless of its priority.

□ Interrupt clear-enable registers (NVIC_ICERx)

Address offset: 0x00 - 0x0B Reset value: 0x0000 0000 Required privilege: Privileged

The ICER0-ICER2 registers disable interrupts, and show which interrupts are enabled.

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
CLRENA[31:16]															
rc_w1	rc_w1	rc_w1	rc_w1	rc_w1	rc_w1	rc_w1	rc_w1	rc_w1	rc_w1	rc_w1	rc_w1	rc_w1	rc_w1	rc_w1	rc_w1
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CLRENA[15:0]															
rc_w1	rc_w1	rc_w1	rc_w1	rc_w1	rc_w1	rc_w1	rc_w1	rc_w1	rc_w1	rc_w1	rc_w1	rc_w1	rc_w1	rc_w1	rc_w1

Bits 31:0 CLRENA[31:0]: Interrupt clear-enable bits.

Write: 0: No effect 1: Disable interrupt

Read: 0: Interrupt disabled 1: Interrupt enabled.

附录2、APB使能寄存器

□ APB1外设时钟使能寄存器(RCC_APB1ENR)

偏移地址: 0x1C 复位值: 0x0000 0000

RCC基地址: 0X40021000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留	DACEN	PWR EN	BKP EN	保留	CAN EN	保留	USB EN	I2C2 EN	I2C1 EN	UART5 EN	UART4 EN	USART3 EN	USART2 EN	保留	
	rw	rw	rw		rw		rw	rw	rw	rw	rw	rw	rw		
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SPI3 EN	SPI2 EN	保留	WWDG EN	保留						TIM7 EN	TIM6 EN	TIM5 EN	TIM4 EN	TIM3 EN	TIM2 EN
rw	rw		rw							rw	rw	rw	rw	rw	rw

□ APB2外设时钟使能寄存器(RCC_APB2ENR)

偏移地址: 0x18 复位值: 0x0000 0000

RCC基地址: 0X40021000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ADC3 EN	USART1 EN	TIM8 EN	SPI1 EN	TIM1 EN	ADC2 EN	ADC1 EN	IOPG EN	IOPF EN	IOPE EN	IOPD EN	IOPC EN	IOPB EN	IOPA EN	保留	AFIO EN
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw		rw

附录3、基地址

起始地址	外设	总线
0x5000 0000 – 0x5003 FFFF	USB OTG 全速	AHB
0x4003 0000 – 0x4FFF FFFF	保留	
0x4002 8000 – 0x4002 9FFF	以太网	
0x4002 3400 - 0x4002 3FFF	保留	AHB
0x4002 3000 - 0x4002 33FF	CRC	
0x4002 2000 - 0x4002 23FF	闪存存储器接口	
0x4002 1400 - 0x4002 1FFF	保留	
0x4002 1000 - 0x4002 13FF	复位和时钟控制(RCC)	
0x4002 0800 - 0x4002 0FFF	保留	
0x4002 0400 - 0x4002 07FF	DMA2	
0x4002 0000 - 0x4002 03FF	DMA1	
0x4001 8400 - 0x4001 7FFF	保留	
0x4001 8000 - 0x4001 83FF	SDIO	
0x4001 4000 - 0x4001 7FFF	保留	
0x4001 3C00 - 0x4001 3FFF	ADC3	APB2
0x4001 3800 - 0x4001 3BFF	USART1	
0x4001 3400 - 0x4001 37FF	TIM8定时器	
0x4001 3000 - 0x4001 33FF	SPI1	
0x4001 2C00 - 0x4001 2FFF	TIM1定时器	
0x4001 2800 - 0x4001 2BFF	ADC2	
0x4001 2400 - 0x4001 27FF	ADC1	
0x4001 2000 - 0x4001 23FF	GPIO端口G	
0x4001 2000 - 0x4001 23FF	GPIO端口F	
0x4001 1800 - 0x4001 1BFF	GPIO端口E	
0x4001 1400 - 0x4001 17FF	GPIO端口D	
0x4001 1000 - 0x4001 13FF	GPIO端口C	
0x4001 0C00 - 0x4001 0FFF	GPIO端口B	
0x4001 0800 - 0x4001 0BFF	GPIO端口A	
0x4001 0400 - 0x4001 07FF	EXTI	
0x4001 0000 - 0x4001 03FF	AFIO	
0x4000 7800 - 0x4000FFFF	保留	APB1
0x4000 7400 - 0x4000 77FF	DAC	
0x4000 7000 - 0x4000 73FF	电源控制(PWR)	
0x4000 6C00 - 0x4000 6FFF	后备寄存器(BKP)	
0x4000 6800 - 0x4000 6BFF	bxCAN2	
0x4000 6400 - 0x4000 67FF	bxCAN1	
0x4000 6000 ⁽¹⁾ - 0x4000 63FF	USB/CAN共享的512字节SRAM	

0x4000 5C00 - 0x4000 5FFF	USB全速设备寄存器	APB1
0x4000 5800 - 0x4000 5BFF	I2C2	
0x4000 5400 - 0x4000 57FF	I2C1	
0x4000 5000 - 0x4000 53FF	UART5	
0x4000 4C00 - 0x4000 4FFF	UART4	
0x4000 4800 - 0x4000 4BFF	USART3	
0x4000 4400 - 0x4000 47FF	USART2	
0x4000 4000 - 0x4000 3FFF	保留	
0x4000 3C00 - 0x4000 3FFF	SPI3/I2S3	
0x4000 3800 - 0x4000 3BFF	SPI2/I2S3	
0x4000 3400 - 0x4000 37FF	保留	
0x4000 3000 - 0x4000 33FF	独立看门狗(IWDG)	
0x4000 2C00 - 0x4000 2FFF	窗口看门狗(WWDG)	
0x4000 2800 - 0x4000 2BFF	RTC	
0x4000 1800 - 0x4000 27FF	保留	
0x4000 1400 - 0x4000 17FF	TIM7定时器	
0x4000 1000 - 0x4000 13FF	TIM6定时器	
0x4000 0C00 - 0x4000 0FFF	TIM5定时器	
0x4000 0800 - 0x4000 0BFF	TIM4定时器	
0x4000 0400 - 0x4000 07FF	TIM3定时器	
0x4000 0000 - 0x4000 03FF	TIM2定时器	

ADC1: 0x40012400
 ADC2: 0x40012800
 ADC3: 0x40013C00

附录4、时钟配置寄存器(RCC_CFGR)

偏移地址: 0x04 复位值: 0x0000 0000

RCC基地址: 0X40021000

访问: 0到2个等待周期, 字, 半字和字节访问

只有当访问发生在时钟切换时, 才会插入1或2个等待周期。

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留					MCO[2:0]			保留	USB PRE	PLLMUL[3:0]			PLL XTPRE	PLL SRC	
					rw	rw	rw		rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ADCPRE[1:0]		PPRE2[2:0]			PPRE1[2:0]			HPRE[3:0]			SWS[1:0]		SW[1:0]		
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	r	r	rw	rw

位15:14	<u>ADCPRE[1:0]: ADC预分频 (ADC prescaler)</u> 由软件置'1'或清'0'来确定ADC时钟频率 00: PCLK2 2分频后作为ADC时钟 01: PCLK2 4分频后作为ADC时钟 10: PCLK2 6分频后作为ADC时钟 <u>11: PCLK2 8分频后作为ADC时钟</u>
位13:11	PPRE2[2:0]: 高速APB预分频(APB2) (APB high-speed prescaler (APB2)) 由软件置'1'或清'0'来控制高速APB2时钟(PCLK2)的预分频系数。 0xx: HCLK不分频 100: HCLK 2分频 101: HCLK 4分频 110: HCLK 8分频 111: HCLK 16分频