



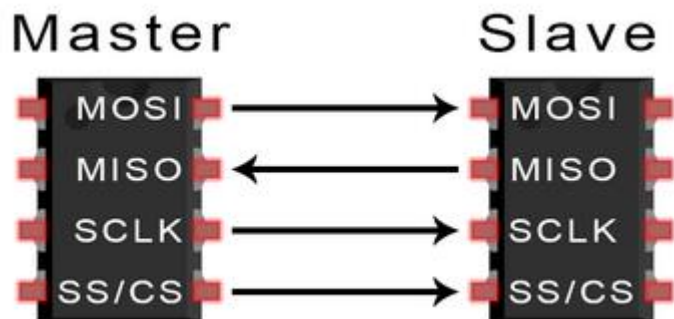
第九章 总线SPI



isszym 2019.12.11

概述

- SPI是串行外设接口（Serial Peripheral Interface）的缩写，是一种高速的，全双工，同步的通信总线，并且在芯片的管脚上只占用四根线，节约了芯片的管脚，同时为PCB的布局上节省空间。
- SPI 主要应用在 EEPROM, Flash, 实时时钟(RTC), 数模转换器(ADC), 数字信号处理器(DSP) 以及数字信号解码器之间。



Wires Used	4
Maximum Speed	Up to 10 Mbps
Synchronous or Asynchronous?	Synchronous
Serial or Parallel?	Serial
Max # of Masters	1
Max # of Slaves	Theoretically unlimited*

*实际上，从设备的数量受到系统负载电容的限制，受主设备在电压电平之间精确切换的能力。

- (1) MISO(SDI)– Master Input Slave Output,主设备数据输入，从设备数据输出；
- (2) MOSI(SDO)– Master Output Slave Input，主设备数据输出，从设备数据输入；
- (3) SCLK – Serial Clock，时钟信号，由主设备产生；
- (4) CS – Chip Select，从设备使能信号，由主设备控制。SS – Slave Select

[链接](#)

□ 特点

1. 采用主-从模式(Master-Slave)的控制方式

SPI 规定了两个 SPI 设备之间通信必须由主设备 (Master) 来控制次设备 (Slave)。一个 Master 设备可以通过提供 Clock 以及对 Slave 设备进行片选 (Slave Select) 来控制多个 Slave 设备, SPI 协议还规定 Slave 设备的 Clock 由 Master 设备通过 SCK 管脚提供给 Slave 设备, Slave 设备本身不能产生或控制 Clock, 没有 Clock 则 Slave 设备不能正常工作。

2. 采用同步方式(Synchronous)传输数据

Master 设备会根据将要交换的数据来产生相应的时钟脉冲(Clock Pulse), 时钟脉冲组成了时钟信号 (Clock Signal), 时钟信号通过时钟极性 (CPOL) 和 时钟相位 (CPHA) 控制着两个 SPI 设备间何时数据交换以及何时对接收到的数据进行采样, 来保证数据在两个设备之间是同步传输的。

3. 数据交换(Data Exchanges)

(a) SPI 设备间的数据传输之所以又被称为数据交换, 是因为 SPI 协议规定一个 SPI 设备不能在数据通信过程中仅仅只充当一个“发送者(Transmitter)”或者“接收者(Receiver)”。在每个 Clock 周期内, SPI 设备都会发送并接收一个 bit 大小的数据, 相当于该设备有一个 bit 大小的数据被交换了。

(b) 一个 Slave 设备要想能够接收到 Master 发过来的控制信号, 必须在此之前能够被 Master 设备进行访问 (Access)。所以, Master 设备必须首先通过 SS/CS pin 对 Slave 设备进行片选, 把想要访问的 Slave 设备选上。

(c) 在数据传输的过程中, 每次接收到的数据必须在下一次数据传输之前被采样。如果之前接收到的数据没有被读取, 那么这些已经接收完成的数据将有可能被丢弃, 导致 SPI 物理模块最终失效。因此, 在程序中一般都会在 SPI 传输完数据后, 去读取 SPI 设备里的数据, 即使这些数据(Dummy Data)在我们的程序里是无用的。

工作原理

□ 时钟

时钟信号将来自主设备的数据位输出与从设备的位采样同步。在每个时钟周期传输一位数据，因此数据传输的速度由时钟信号的频率决定。由于主设备配置并生成时钟信号，因此SPI时钟始终为主设备的时钟。

设备共享时钟信号的任何通信协议称为同步。SPI是一种同步通信协议，还有一些不使用时钟信号的异步方法。例如，在UART通信中，双方都设置为预先配置的波特率，该波特率决定数据传输的速度和时间。

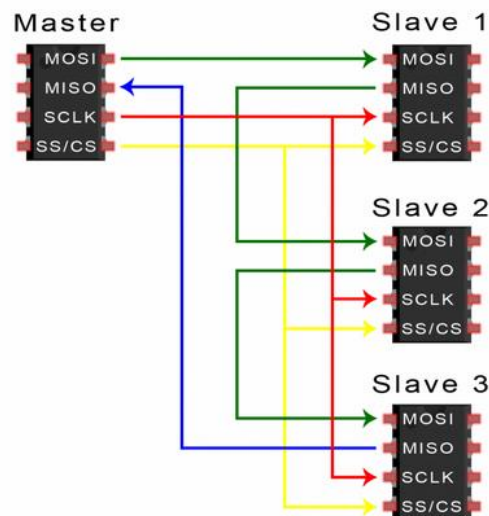
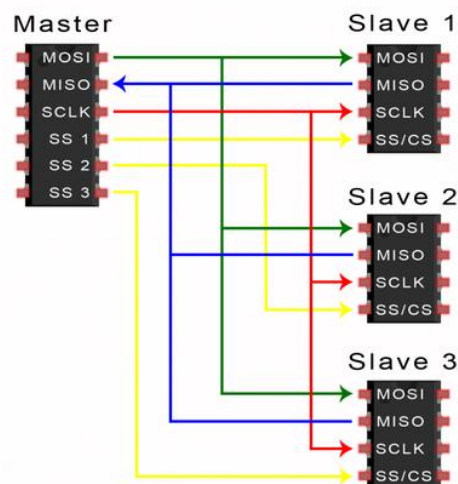
SPI中的时钟信号可以使用时钟极性和时钟相位属性进行修改。这两个属性协同工作以定义何时输出以及何时对它们进行采样。时钟极性可由主机设置，以允许在时钟周期的上升沿或下降沿输出和采样。时钟相位也可以由主机设置，以便在时钟周期的第一个边沿或第二个边沿上进行输出和采样，无论是上升还是下降。

□ 从设备选择

主设备可以通过将从设备的CS / SS线设置为低电压电平来选择要通话的从设备。在空闲非传输状态中，从选择线保持在高电压电平。主机上可能有多个CS / SS引脚，以允许多个从机并联连接。如果只有一个CS/SS引脚，则可以通过菊花链将多个从器件连接到主器件。

□ 多个从设备

SPI可以设置为使用单个主设备和单个从设备进行操作，也可以设置通过单个主设备控制多个从设备。有两种方法可以将多个从站连接到主站。如果主机有多个从机选择引脚，则从机可以并联连接，如左下所示。如果只有一个从选择引脚可用，则从器件可以菊花链式连接，如右下所示。



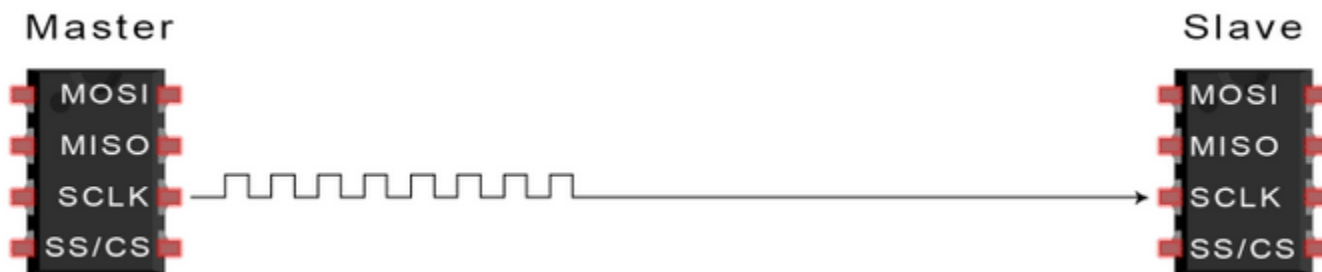
□ MOSI和MISO

主机通过MOSI线串行发送数据到从机。从器件接收MOSI引脚上的主器件发送的数据。从主设备发送到从设备的数据通常首先以最高有效位发送。

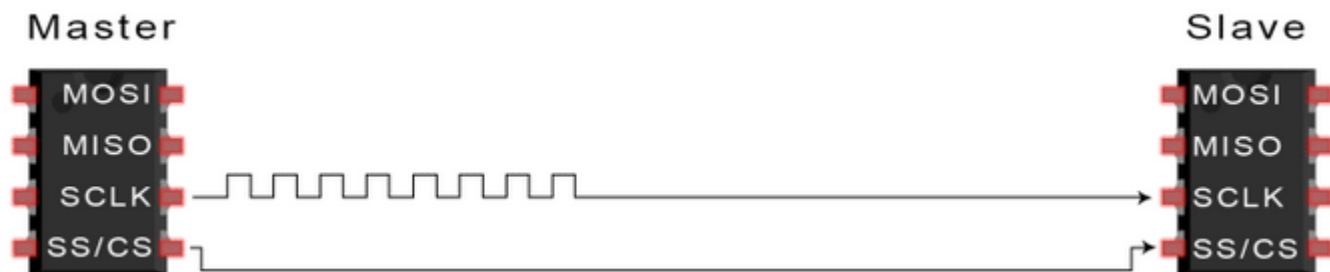
从机还可以通过串行的MISO线路将数据发送回主机。从从设备发送回主设备的数据通常首先以最低有效位发送。

□ SPI数据传输步骤

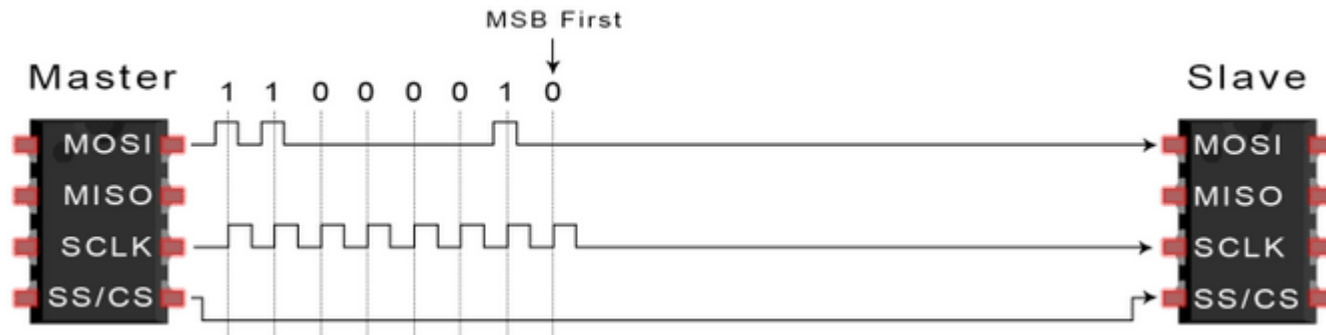
1.主机输出时钟信号：



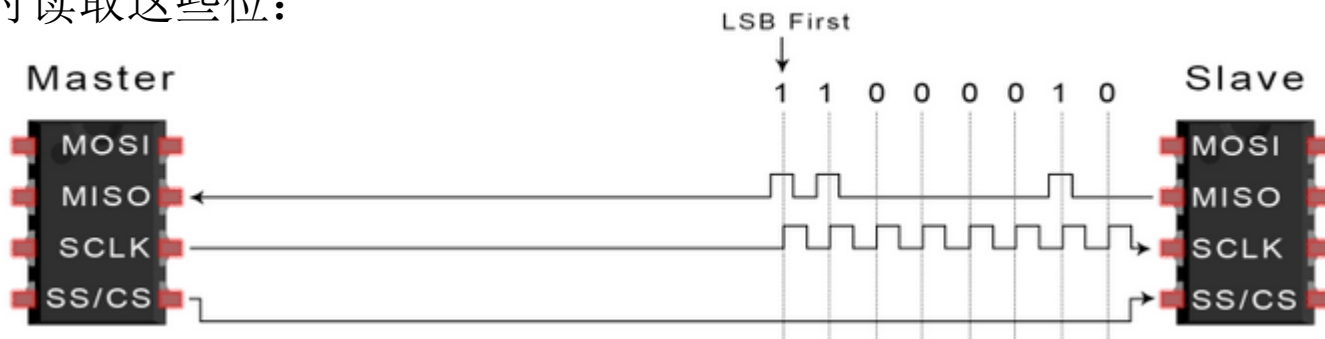
2.主器件将SS / CS引脚切换到低电压状态，从而激活从器件：



3.主机沿MOSI线一次一位地向从机发送数据。从机在接收到的位时读取这些位：



4.如果需要响应，从站将沿着MISO线一次一位地向主站返回数据。主机在接收到的位时读取这些位：



极性选择

CPOL: 时钟极性, 表示 SPI 在空闲时, 时钟信号是高电平还是低电平. 若 CPOL 被设为 1, 那么该设备在空闲时 SCK 管脚下的时钟信号为高电平. 当 CPOL 被设为 0 时则正好相反.

CPOL = 0: SCK idle phase is low;

CPOL = 1: SCK idle phase is high;

CPHA: 时钟相位, 表示 SPI 设备是在 SCK 管脚上的时钟信号变为上升沿时触发数据采样, 还是在时钟信号变为下降沿时触发数据采样. 若 CPHA 被设置为 1, 则 SPI 设备在时钟信号变为下降沿时触发数据采样, 在上升沿时发送数据. 当 CPHA 被设为 0 时也正好相反.

CPHA = 0: Output data at negedge of clock while receiving data at posedge of clock;

CPHA = 1: Output data at posedge of clock while receiving data at negedge of clock;

四种模式

- SPI有四种操作模式——模式0、模式1、模式2和模式3，它们的区别是定义了时钟脉冲的哪条边沿转换（**toggles**）输出信号，哪条边沿采样输入信号，还有时钟脉冲的稳定电平值（就是时钟信号无效时是高还是低）。每种模式由一对参数刻画，它们称为时钟极（**clock polarity**）CPOL与时钟期（**clock phase**）CPHA。
- [主从设备] 必须使用相同的工作参数——SCLK、CPOL 和 CPHA，才能正常工作。如果有多个[从设备]，并且它们使用了不同的工作参数，那么[主设备]必须在读写不同[从设备]间重新配置这些参数。

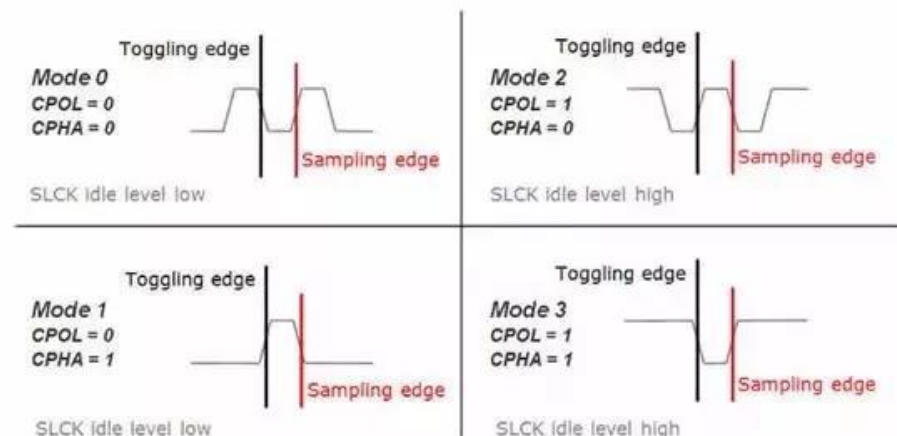
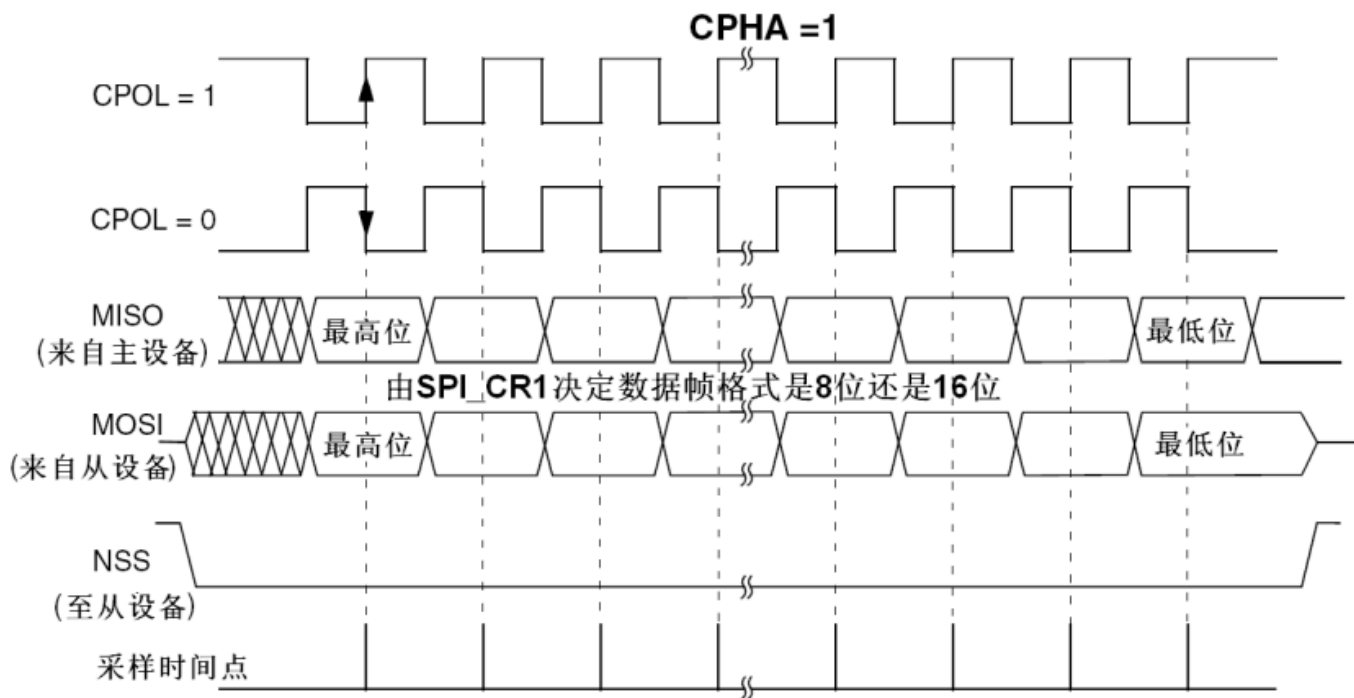
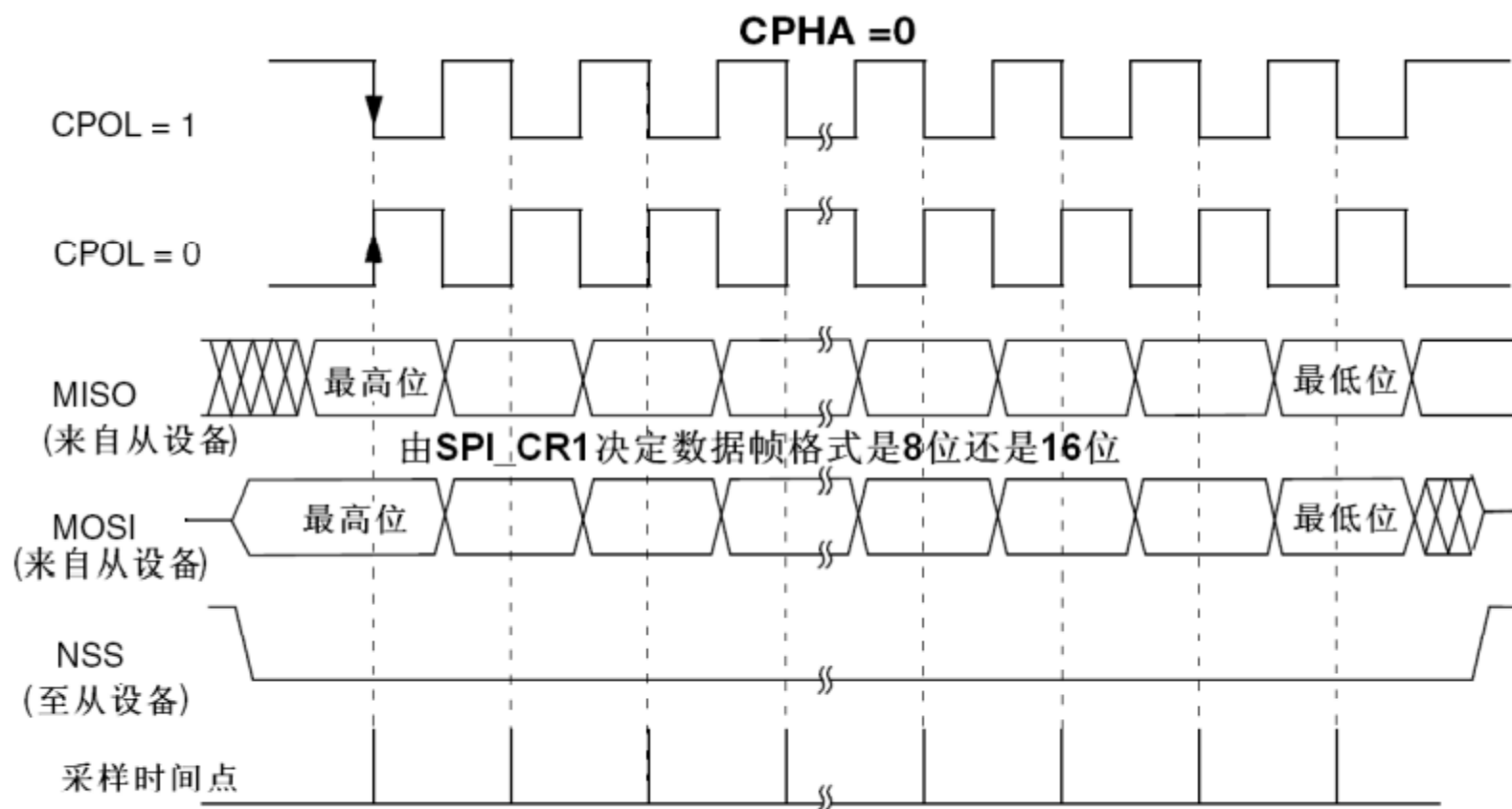


Figure 3 : SPI modes are defined with the parameters 'CPOL' – clock polarity and 'CPHA' – clock phase, which explicitly define 3 parameters: the edges used for data sampling and data toggling and the SCL clock signal idle level – that is the conventional level SCLK is set at when the bus is not in communication.

SPI_CR寄存器的CPOL和CPHA位，能够组合成四种可能的时序关系。CPOL(时钟极性)位控制 在没有数据传输时时钟的空闲状态电平，此位对主模式和从模式下的设备都有效。如果CPOL被清'0'，SCK引脚在空闲状态保持低电平；如果CPOL被置'1'，SCK引脚在空闲状态保持高电平。如果CPHA(时钟相位)位被置'1'，SCK时钟的第二个边沿(CPOL位为0时就是下降沿，CPOL位为'1'时就是上升沿)进行数据位的采样，数据在第二个时钟边沿被锁存。如果CPHA位被清'0'，SCK时钟的第一边沿(CPOL位为'0'时就是上升沿，CPOL位为'1'时就是下降沿)进行数据位采样，数据在第一个时钟边沿被锁存。





注：这里显示的是SPI_CR1寄存器的LSBFIRST=0时的时序

SPI不规定最大传输速率，没有地址方案；**SPI**也没规定通信应答机制，没有规定流控制规则。

事实上，**SPI**〔主设备〕甚至并不知道指定的〔从设备〕是否存在。这些通信控制都得通过**SPI**协议以外自行实现。

例如，要用**SPI**连接一支〔命令-响应控制型〕解码芯片，则必须在**SPI**的基础上实现更高级的通信协议。

SPI并不关心物理接口的电气特性，例如信号的标准电压。在最初，大多数**SPI**应用都是使用间断性时钟脉冲和以字节为单位传输数据的，但现在有很多变种实现了连续性时间脉冲和任意长度的数据帧。