# Famílias Lógicas I Características Gerais

SISTEMAS DIGITAIS II Prof. Marcelo Wendling Nov/10

# Introdução

Com a vasta utilização dos Circuitos Integrados, veio a necessidade de saber e compreender as características elétricas das famílias lógicas dos Cls mais comuns, como por exemplo:

As famílias TTL e ECL utilizam transistores como elemento principal.

Já as famílias PMOS, NMOS e CMOS utilizam MOSFET como elemento principal.

# Introdução

Estudaremos as principais características de cada uma dessas famílias.

Uma vez que isso seja entendido, analisar possíveis falhas em circuitos devidas à combinações entre essas famílias e a execução de projetos com esses circuitos integrados se tornam mais fáceis.

#### V<sub>IH</sub>(min) – Tensão de Entrada em Nível Alto

O nível mínimo de tensão necessário para 1 na entrada. Qualquer tensão abaixo dessa tensão não será aceita como nível ALTO pelo circuito lógico.

#### V<sub>II</sub> (max) – Tensão de Entrada em Nível Baixo

O nível máximo de tensão permitido para 0 na entrada. Qualquer tensão acima deste nível não será aceita como nível BAIXO pelo circuito lógico.

## V<sub>OH</sub>(min) – Tensão de Saída em Nível Alto

O nível mínimo de tensão na saída de um circuito lógico, no estado lógico 1, sob determinadas condições de carga.

## V<sub>OL</sub>(max) – Tensão de Saída em Nível Baixo

O nível máximo de tensão na saída de um circuito lógico, no estado lógico 0, sob determinadas condições de carga.

## I<sub>IH</sub> – Corrente de Entrada em Nível Alto

A corrente que flui para uma entrada quando uma tensão de nível alto especificada é aplicada naquela entrada.

## I<sub>IL</sub> – Corrente de Entrada em Nível Baixo

A corrente que flui para uma entrada quando uma tensão de nível baixo especificada é aplicada naquela entrada.

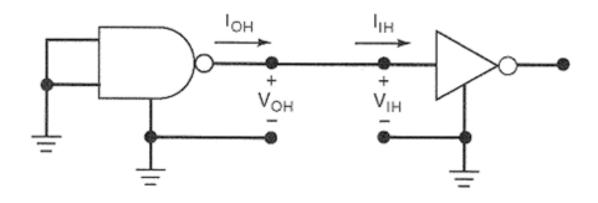
## I<sub>OH</sub> – Corrente de Saída em Nível Alto

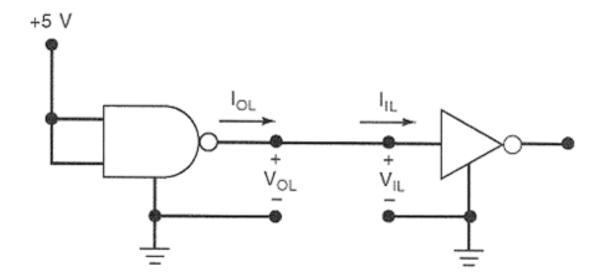
A corrente que flui de uma saída no estado lógico 1 sob condições de carga especificadas.

## In – Corrente de Saída em Nível Baixo

A corrente que flui de uma saída no estado lógico 0 sob condições de carga especificadas.

7





#### Fan-Out (Fator de Carregamento)

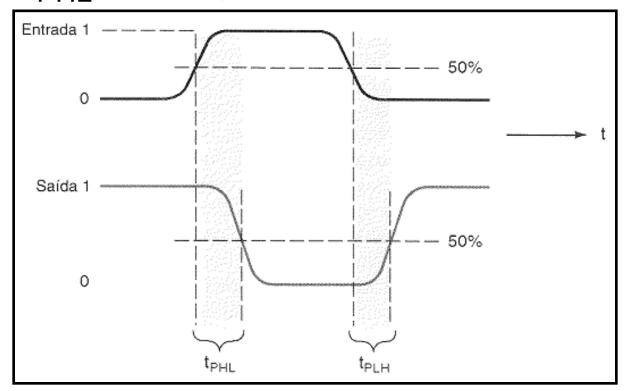
O fan-out é definido como o número máximo de entradas lógicas padronizadas que uma saída pode acionar confiavelmente.

Se FO for excedido, os níveis lógicos da saída não podem ser garantidos.

#### Atrasos de Propagação:

t<sub>PLH</sub> – Tempo de atraso do estado 0 para 1.

t<sub>PHL</sub> – Tempo de atraso do estado 1 para 0.



Exemplo de atraso de propagação em uma porta inversora.

#### Requisitos de Potência:

Todo CI necessita de uma certa quantidade de potência elétrica para operar. Essa potência é fornecida pela fonte de alimentação (geralmente V<sub>CC</sub> para TTL e V<sub>DD</sub> para CMOS).

A potência é definida pelo produto I<sub>CC</sub> X V<sub>CC</sub>.

Para muitos CIs esse produto varia de acordo com os níveis lógicos das saídas.

11

#### Produto Velocidade Potência:

As famílias de CIs digitais têm sido caracterizadas historicamente tanto pela potência quanto pela velocidade.

É mais desejável obter atrasos de propagação menores (alta velocidade) e baixos valores para dissipação de potência.

Uma forma de medir e comparar performance de um CI é o produto velocidade-potência

#### Produto Velocidade Potência:

Esse produto é obtido pela multiplicação do atraso de propagação da porta pela dissipação de potência da mesma.

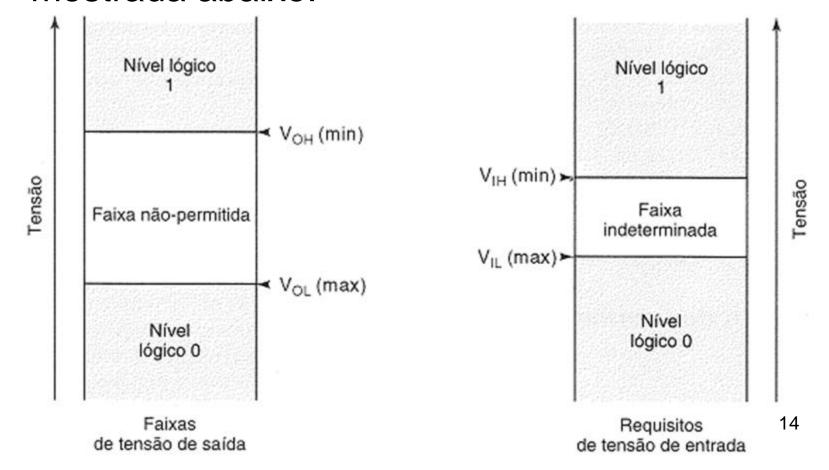
Ex: Suponhamos uma porta com um atraso de propagação médio de 10ns e uma dissipação média de potência de 5mW: \_\_\_\_\_

```
10ns x 5mW = 50.10<sup>-12</sup> watt-segundo
= 50pJ (picojoules)
```

Obviamente é desejável um baixo valor para o produto velocidade x potência.

#### Níveis de Tensão Inválidos:

Para operar adequadamente, os níveis de tensão de entrada de um circuito lógico devem ser mantidos fora da faixa indeterminada mostrada abaixo:



#### Níveis de Tensão Inválidos:

Para as especificações da série TTL padrão, por exemplo, a tensão de entrada deve ser menor que 0,8V e maior que 2,0V.

Uma tensão de entrada entre 0,8V e 2,0V é considerada uma *tensão inválida*, que produzirá uma resposta de saída imprevisível, e, portanto, deve ser evitada.

#### Níveis de Tensão Inválidos – Observações:

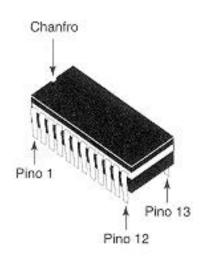
Em operações usuais, uma tensão de entrada não estará dentro da região inválida, pois ela vem de uma saída lógica que está dentro das especificações apresentadas. Entretanto, quando esta saída lógica tem problemas de funcionamento ou de sobrecarga, fan-out excedido, então sua tensão pode estar dentro da região inválida.

Esses níveis indesejados também podem ser causados por oscilações na alimentação.

# Encapsulamentos de Cls

Existe uma variedade de tipos de encapsulamentos que diferem no tamanho físico, nas condições ambientais e de consumo de energia sobre as quais o dispositivo pode operar confiavelmente, e no modo pelo qual o encapsulamento do CI é montado na placa de circuito impresso.

A figura a seguir mostra alguns exemplos de encapsulamento:



DIP de 24 pinos

(a)

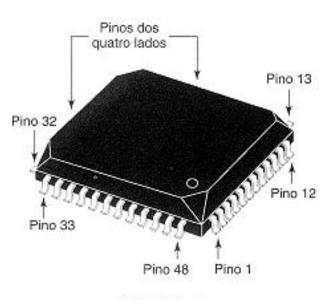


SOIC de 16 pinos (asa de gaivota) para montagem em superfície (b)



PLCC de 28 pinos (pino J) para soquete ou montagem em superfície

(c)



QFP de 48 pinos (asa de gaivota) para montagem em superfície

(d)

Sigla	Nome do Encapsulamento	Altura	Passo entre Pinos
DIP	Dual-In-line Package	200 mils (5,1 mm)	100 mils (2,54 mm)
SOIC	Small Outline Integrated Circuit	2,65 mm	50 mils (1,27 mm)
SSOP	Shrink Small Outline Package	2,0 mm	0,65 mm
TSSOP	Thin Shrink Small Outline Package	1,1 mm	0,65 mm
TVSOP	Thin Very Small Outline Package	1,2 mm	0,4 mm
PLCC	Plastic Leaded Chip Carrier	4,5 mm	1,27 mm
QFP	Quad Flat Pack	4,5 mm	0,635 mm
TQFP	Thin Quad Flat Pack	1,6 mm	0,5 mm

#### Escala de integração:

São determinadas pela quantidade de dispositivos ativos dentro do circuito integrado:

DESIGNAÇÃO	SIGNIFICADO	DENSIDADE (portas por chip)	
DESIGNAÇÃO	SIGNIFICADO	(portas por chip)	
SSI	Small Scale Integration	< 12	
MSI	Medium Scale Integration	13 a 99	
LSI	Large Scale Integration	100 a 999	
VLSI	Very Large Scale Integration	1000 a 99999	
ULSI	Ultra Large Scale Integration	> 100000 19	

## Questões de Revisão

- 1) Defina os termos:  $V_{OH}$ ,  $V_{IL}$ ,  $I_{OL}$ ,  $I_{IH}$ ,  $t_{PLH}$ ,  $t_{PHL}$ ,  $I_{CCL}$  e  $I_{CCH}$ .
- 2) O que ocorreria se a saída de um circuito lógico com fan-out igual a 5, fossem conectados outros 6?

3) Um dispositivo TTL padrão funcionará com um nível de entrada de 1,7V?

# Famílias Lógicas II Famílias TTL e CMOS

# SISTEMAS DIGITAIS II Prof. Marcelo Wendling Nov/10

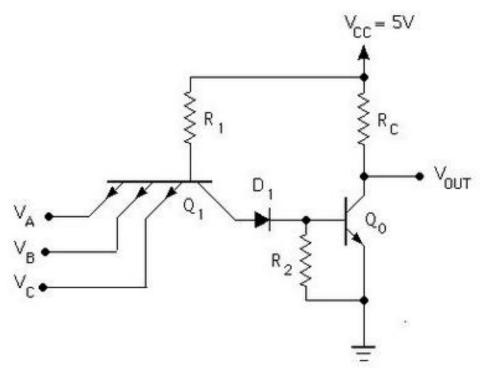
Textos base: - Sistemas Digitais – Tocci (7ª edição). Capítulo 8.

Elementos de Eletrônica Digital – Idoeta (35ª edição).
 Capítulo 9.

O *Transistor-Transistor Logic* (TTL) é uma designação para circuitos digitais que trabalham em 5V e utilizam transistores bipolares em sua construção. A família TTL é derivada de uma família mais antiga: DTL, Lógica Transistor Diodo.

Os transistores bipolares utilizados na TTL possuem vários emissores, são os chamados de **Multiemissores**. Essa inovação tecnológica diminui o número de transistores necessários para se fazer uma determinada porta lógica.

22



O circuito TTL da figura ao lado é uma porta NAND, com três entradas, A, B e C.

Α	В	С	Out
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

Pode-se encontrar os circuitos TTL em duas séries comerciais. A primeira é de uso padrão e começa com o número 74xxx, onde o x pode ser uma soma de letras e números. A outra série é de uso militar e inicia com os número 54xxx, esta série pode trabalhar em uma ampla faixa de temperaturas.

A série 54xxx pode trabalhar em uma faixa de temperatura que vai de -55°C a 125°C. Já a série 74xxx trabalha em uma faixa de temperatura mais estreita, 0°C até 70°C.

A família TTL pode ser encontrada com algumas características especiais em suas entradas e saídas, dentre estas pode-se destacar: open-collector, tri-state, schimitt-trigger.

#### Características Gerais – para TTL Standard

1) Alimentação (Vcc): 5V.

2) Níveis de entrada e saída:

V <sub>IL</sub>	0,8V
V <sub>OL</sub>	0,4V

V <sub>IH</sub>	2,0V
<b>V</b> <sub>OH</sub>	2,4V

I <sub>OL</sub>	400uA
I <sub>IL</sub>	40uA

I <sub>OH</sub>	16mA
I <sub>IH</sub>	1,6mA

3) Fan-out: 10.

#### Características Gerais – para TTL Standard

4) Atraso de propagação:

```
t<sub>PHL</sub> – 11ns (Low to High)
```

t<sub>PLH</sub> – 7ns (High to Low)

5) Potência Dissipada: 10mW.

#### **Open-Collector**

Os circuitos TTL com esta característica não possuem o resistor de coletor.

Com isso, se faz necessário o uso de um resistor externo, ou seja, a limitação da corrente se dá do lado de fora do circuito, bem como, a tensão de saída pode ser escolhida conforme a necessidade ou aplicação desejada. Vale lembrar que se deve observar as limitações do componente, no que diz respeito aos seus valores nominais de corrente e tensão.

27

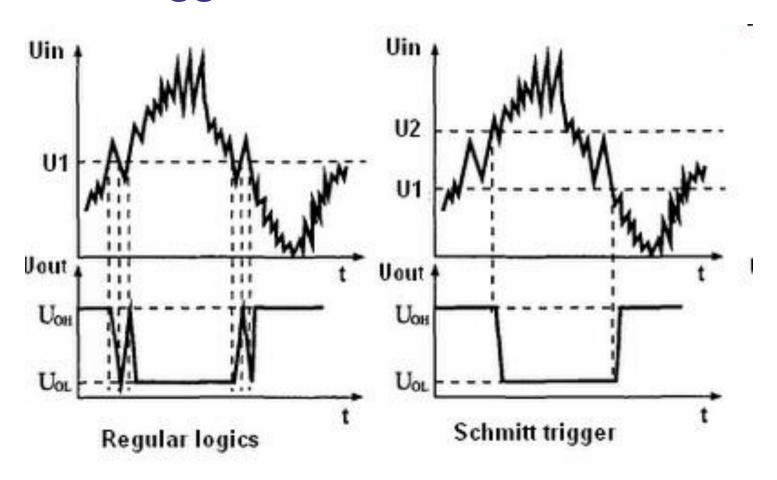
#### Tri-State

Os componentes TTL que operam em três estados (nível baixo, alto e alta impedância) são conhecidos como Tri-State. Quando a saída do dispositivo é colocada em alta impedância o circuito não fornece nem absorve corrente, ou seja, fica com sua saída desconectada. Esta característica permite que se ligue vários dispositivos em uma única linha de dados.

#### Schimitt-Trigger

Os dispositivos TTL que possuem entradas Schimitt-Trigger são mais imunes a ruídos, desde que este esteja abaixo da tensão de limiar (negativo ou positivo), a partir deste limiar há a alteração do estado de saída do dispositivo. Este circuito TTL não responde a qualquer variação na entrada, mas sim à variações que estejam acima de um limiar (U2), no caso de mudança do nível baixo para o alto, abaixo de um outro limiar (U1), ou mudança do nível alto para o baixo.

#### Schimitt-Trigger



#### **Versões dos Circuitos TTL:**

Versão	Identificação da série	Tempo de atraso típico	Consumo por porta	Freqüência de clock máx. (FF)	Observações
Standard	54 / 74	10ns	10mW	35MHz	Comum
Low Power	54L / 74L	33ns	1mW	3MHz	Baixíssimo Consumo
High Speed	54H / 74H	6ns	22mW	50MHz	Alta Velocidade
Schottky	54S / 74S	3ns	19mW	125MHz	Altíssima Velocidade

#### **Versões dos Circuitos TTL:**

Versão	Identificação da série	Tempo de atraso típico	Consumo por porta	Freqüência de clock máx. (FF)	Observações
Advanced Schottky	54AS / 74AS	1,5ns	8,5mW	200MHz	Altíssima Velocidade e Baixo Consumo
Low Power Schottky	54LS / 74LS	10ns	2mW	45MHz	Baixíssimo Consumo
Advanced Low Power Schottky	54ALS / 74ALS	4ns	1mW	70MHz	Altíssima Velocidade e Baixíssimo Consumo

#### **Circuitos Integrados TTL**

A família TTL colocou no mercado uma série de circuitos integrados padronizados com configurações de pinagens disponíveis nos manuais dos fabricantes.

São Circuitos Integrados de 14 pinos ou mais, confirme a complexidade da função, com encapsulamento **DIP** (**Dual-In-Line Package**).

Outra família de extrema importância a ser abordada é a CMOS (Complementay MOS).

Trata-se de uma família que tem seus circuitos construídos por transistores MOSFET complementares do tipo canal N e canal P.

Suas configurações básicas permitem um alto Fan-Out, alta imunidade ao ruído e **baixíssimo consumo**.

Um outro ponto importante a ser ressaltado é que ao contrário da família TTL, não é aconselhável deixar terminais de entrada sem conexões nas portas CMOS, pois nesta situação, este se tornam susceptíveis à captação de cargas estáticas e ruídos indesejáveis.

Os terminais não utilizados devem ser conectados conforme o caso da função lógica envolvida, ao terra ou V<sub>DD</sub> do circuito.

A família C-MOS possui circuitos integrados disponíveis nas séries comerciais 4000 e 74C, sendo esta última semelhante à TTL (com relação à pinagem dos circuitos integrados e função dos blocos disponíveis).

Além destas, a família C-MOS também possui versões de alta velocidade e melhor desempenho: 74HC/74HCT (High-speed C-MOS), sendo a HCT especialmente desenvolvida para atuar com parâmetros de tensões compatíveis com a família lógica TTL-LS e as apropriadas para operar com baixa tensão de alimentação: 74LV/74VC (Low Voltage CMOS).

#### Características Gerais

1) Alimentação (V<sub>DD</sub>):

Esta família permite para as séries 4000 e 74C operar na faixa de 3V a 15V, para a versão HC de 2V a 6V e para a HCT de 4,5V a 5,5V.

Para as séries de baixa tensão temos: a faixa de 1V a 3,6V para a LV e 1,2V a 3,6V para a LVC.

#### **Características Gerais**

2) Níveis de tensão e corrente de entrada e saída:

De maneira geral, apresentam nas entradas, valores de  $V_{IL}$ (máx.) iguais a 30% do  $V_{DD}$  e  $V_{IH}$ (min.) iguais a 70%, com exceção da versão HCT que possui estes níveis iguais a TTL-LS. Nas saídas dos blocos, devido principalmente ao baixo consumo de corrente na ligação com o bloco seguinte , apresentam valores muito próximos a 0V ( $V_{OL}$  máx) e  $V_{DD}$  ( $V_{OH}$  min).

#### Características Gerais

3) Atraso de propagação:

Versão	Tempo de atraso de propagação típico por porta	Frequência de clock máxima			
4000	90 ns	12 MHz			
HC/HCT	8 ns	55 MHz			
	para V <sub>DD</sub> = 5V				

#### **Características Gerais**

- 4) Potência Dissipada:
- O consumo de potência da família C-MOS (com V<sub>DD</sub>=5V) é da ordem de 1nW por porta na série 4000 e 2,5nW por porta na versão 74HC,caracterizando-se em mais uma grande vantagem desta família.

#### 5) Fan-Out:

Nesta família, de modo geral, o Fan-Out é igual a 50.

Porém devido à compatibilidade com TTL, é comum nos manuais encontrar este parâmetro definido para um carregamento com TTL-LS (igual a 10 para HC/HCT)<sub>40</sub>

#### Série de Circuitos Integrados CMOS

**4XXXX** – série padrão.

**74CXXX** – caracterísitcas iguais à série 4XXXX e pinagem igual a TTL.

74HCXXX – "High Speed CMOS", pinagem equivalente a TTL – alta velocidade.

**74HCTXXX** – idem ao 74HCXXX, porém, níveis lógicos compatíveis com TTL.

#### Série de Circuitos Integrados CMOS

74ACXXX – CMOS alta velocidade, série avançada.

**74ACTXXX** – idem ao 74ACXXX, porém com níveis lógicos compatíveis com TTL.

Alimentação:						
4000	74C	74HC	74HCT	74AC	74ACT	
3 ~ '	15V	2 ~ 6V	4,5 ~ 5,5V	3 ~ 5,5V	4,5 ~ 5,5V	

# Comparação das características das famílias CMOS e TTL:

Parâmetro	74	74LS	748	74AS	74ALS
tp (ns)	10	9,5	3	1,5	4
Pd (mW)	10	2	19	8,5	1,2
Fmax (MHz)	25	33	100	160	60
Fan-Out	10	20	10	40	20
	TTL				

4000	74HC	74AC
95	8	3
1nW	2,5nW	2,5nW
4	55	150
50	200	600
CMOS		