



**POLYTECHNIQUE
MONTRÉAL**

INF1500

Logique des systèmes numériques

Laboratoire 3

Soumis par :
Boukaftane, Hamza - 2183376
Lidder, Arman - 2174916

15 mars 2022

1- Description du système (2 points)

a) Description fonctionnelle

Le circuit à réaliser effectue soit une conversion du code gray en code binaire soit une opération de cryptographie et il affiche le résultat en valeur hexadécimale. Les entrées de ce circuit sont A (4 bits) représentant les valeurs numériques dans un intervalle de 0 à 15 en binaire (décomposé en 4 entrées A0, A1, A2 et A3 de 1bit) et SEL (1bits) dont la valeur est soit 0 soit 1. La sortie du circuit est S (8 bits) et AN (8 bits). Quand SEL vaut 0, la sortie S représente la valeur résultante de l'opération de cryptographie effectuée sur l'entrée A et, quand SEL vaut 1, la sortie S représente la valeur résultante de la conversion du code gray en code binaire sur l'entrée A. Le circuit est composé de 4 modules : GRAY_BIN, CRYPTO, MUX_2_1_4B et BIN_7SEG. Pour ce qui est de GRAY_BIN, ce module reçoit l'entrée A de 4 bits qui est considérée dans ce module comme du code gray et il effectue la conversion en code binaire représenté dans la sortie intermédiaire S1 (4 bits). En ce qui concerne CRYPTO, ce module effectue la cryptographie de l'entrée A (4 bits) et renvoie le résultat de l'opération dans la sortie intermédiaire S2 (4bits). Ensuite, les sorties intermédiaires du circuit S1 et S2 des deux modules précédents convergent vers le module MUX_2_1_4B (multiplexeur deux vers 1) et deviennent les entrées du multiplexeur. Ce module est composé de quatre sous-modules identiques traitant respectivement les entrées S1[0] et S2[0], S1[1] et S2[1], S1[2] et S2[2] et S1[3] et S2[3]. Ce module permet de sélectionner quelle valeur entre S1 et S2 sera transmise à la sortie S en fonction de la valeur de l'entrée SEL comme expliqué précédemment. Enfin, la sortie S3 du module précédent devient l'entrée du module BIN_7SEG. Ce dernier permet de convertir la valeur de la sortie S3 en encodage de 8 bits permettant d'afficher la valeur hexadécimale correspondante à S3 sur un afficheur à 7 segments. De plus, ce module génère la sortie AN dont la valeur hexadécimale est constamment de FE. Cette dernière sortie permet d'activer l'afficheur de 7 segments, mais n'a aucune incidence sur la valeur qui est affichée.

b) Table de vérité du circuit

1- Table de vérité du module GRAY BIN :

| Entrée | | | | | | Sortie | | | | | |
|---------------|---------------------|----|----|----|----|-------------------|-------|-------|-------|-----------------|---------------------|
| A (code gray) | | | | | | S1 (code binaire) | | | | | |
| Ordre | Valeur hexadécimale | A3 | A2 | A1 | A0 | S1[3] | S1[2] | S1[1] | S1[0] | Valeur décimale | Valeur hexadécimale |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 1 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 1 | 1 | 1 |
| 2 | 3 | 0 | 0 | 1 | 0 | 0 | 0 | 1 | 1 | 3 | 3 |
| 3 | 2 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 0 | 2 | 2 |
| 4 | 7 | 0 | 1 | 0 | 0 | 0 | 1 | 1 | 1 | 7 | 7 |
| 5 | 6 | 0 | 1 | 0 | 1 | 0 | 1 | 1 | 0 | 6 | 6 |
| 6 | 4 | 0 | 1 | 1 | 0 | 0 | 1 | 0 | 0 | 4 | 4 |
| 7 | 5 | 0 | 1 | 1 | 1 | 0 | 1 | 0 | 1 | 5 | 5 |
| 8 | F | 1 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 15 | F |
| 9 | E | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 0 | 14 | E |
| 10 | c | 1 | 0 | 1 | 0 | 1 | 1 | 0 | 0 | 12 | c |
| 11 | d | 1 | 0 | 1 | 1 | 1 | 1 | 0 | 1 | 13 | d |
| 12 | 8 | 1 | 1 | 0 | 0 | 1 | 0 | 0 | 0 | 8 | 8 |
| 13 | 9 | 1 | 1 | 0 | 1 | 1 | 0 | 0 | 1 | 9 | 9 |
| 14 | b | 1 | 1 | 1 | 0 | 1 | 0 | 1 | 1 | 11 | b |
| 15 | A | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 0 | 10 | A |

* La variation de lettres majuscules et minuscules pour les valeurs évite la confusion entre chiffre et lettre sur l'afficheur 7 segments.

2- Table de vérité du module CRYPTO :

| Entrée | | | | | Sortie | | | |
|--------------------|----|----|----|----|--------|-------|-------|-------|
| A | | | | | S2 | | | |
| Valeur décimale | A3 | A2 | A1 | A0 | S2[3] | S2[2] | S2[1] | S2[0] |
| 0 | 0 | 0 | 0 | 0 | 1 | 0 | 1 | X |
| 1 | 0 | 0 | 0 | 1 | 0 | 1 | 0 | X |
| 2 | 0 | 0 | 1 | 0 | X | 0 | 0 | X |
| 3 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 |
| 4 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 |
| 5 | 0 | 1 | 0 | 1 | X | X | 1 | X |
| 6 | 0 | 1 | 1 | 0 | 1 | 1 | 1 | 0 |
| 7 | 0 | 1 | 1 | 1 | 1 | 0 | 0 | 0 |
| 8 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 0 |
| 9 | 1 | 0 | 0 | 1 | 0 | 1 | 1 | X |
| 10 | 1 | 0 | 1 | 0 | 1 | X | 1 | 0 |
| 11 | 1 | 0 | 1 | 1 | 1 | 0 | 0 | 0 |
| 12 | 1 | 1 | 0 | 0 | 0 | 0 | 1 | X |
| 13 | 1 | 1 | 0 | 1 | X | 1 | 0 | 1 |
| 14 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 |
| 15 | 1 | 1 | 1 | 1 | 0 | 0 | 1 | X |

* Dans ce tableau X représente «DON'T CARE » c'est-à-dire qu'on peut lui attribuer la valeur que l'on veut.

3- Table de vérité du module MUX 2 1 4B :

| Entrée | | | | | Sortie | | | |
|--------|----|----|----|----|--------|-------|-------|-------|
| SEL | A | | | | S | | | |
| | A3 | A2 | A1 | A0 | S3[3] | S3[2] | S3[1] | S3[0] |
| 0 | 0 | 0 | 0 | 0 | 1 | 0 | 1 | X |
| 0 | 0 | 0 | 0 | 1 | 0 | 1 | 0 | X |
| 0 | 0 | 0 | 1 | 0 | X | 0 | 0 | X |
| 0 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 |
| 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 | 1 | X | X | 1 | X |
| 0 | 0 | 1 | 1 | 0 | 1 | 1 | 1 | 0 |
| 0 | 0 | 1 | 1 | 1 | 1 | 0 | 0 | 0 |
| 0 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 0 |
| 0 | 1 | 0 | 0 | 1 | 0 | 1 | 1 | X |
| 0 | 1 | 0 | 1 | 0 | 1 | X | 1 | 0 |
| 0 | 1 | 0 | 1 | 1 | 1 | 0 | 0 | 0 |
| 0 | 1 | 1 | 0 | 0 | 0 | 0 | 1 | X |
| 0 | 1 | 1 | 0 | 1 | X | 1 | 0 | 1 |
| 0 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 |
| 0 | 1 | 1 | 1 | 1 | 0 | 0 | 1 | X |
| 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 1 |
| 1 | 0 | 0 | 1 | 0 | 0 | 0 | 1 | 1 |
| 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 0 |
| 1 | 0 | 1 | 0 | 0 | 0 | 1 | 1 | 1 |
| 1 | 0 | 1 | 0 | 1 | 0 | 1 | 1 | 0 |
| 1 | 0 | 1 | 1 | 0 | 0 | 1 | 0 | 0 |
| 1 | 0 | 1 | 1 | 1 | 0 | 1 | 0 | 1 |
| 1 | 1 | 0 | 0 | 0 | 1 | 1 | 1 | 1 |
| 1 | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 0 |
| 1 | 1 | 0 | 1 | 0 | 1 | 1 | 0 | 0 |
| 1 | 1 | 0 | 1 | 1 | 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 0 | 0 | 1 | 0 | 0 | 0 |
| 1 | 1 | 1 | 0 | 1 | 1 | 0 | 0 | 1 |
| 1 | 1 | 1 | 1 | 0 | 1 | 0 | 1 | 1 |
| 1 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 0 |

4- Table de vérité de BIN_7SEG :

| Entrée | | | | | Sortie | | | | | | | | | |
|--------------------|-------|-------|-------|-----------|-----------|----------|----------|----------|----------|----------|----------|----------|-------------------------------------|------------------------------------|
| S3 | | | | | S | | | | | | | | AN Entrée +Sortie | Afficheur 7 segments |
| Valeur décimale | S3[3] | S3[2] | S3[1] | S3 [0] | DP [7] | G [6] | F [5] | E [4] | D [3] | C [2] | B [1] | A [0] | Valeur Hexadécimale Constante | Valeur Hexadécimale Affichée |
| 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | FE | 0 |
| 1 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 1 | FE | 1 |
| 2 | 0 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 0 | 1 | 0 | 0 | FE | 2 |
| 3 | 0 | 0 | 1 | 1 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | FE | 3 |
| 4 | 0 | 1 | 0 | 0 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | FE | 4 |
| 5 | 0 | 1 | 0 | 1 | 1 | 0 | 0 | 1 | 0 | 0 | 1 | 0 | FE | 5 |
| 6 | 0 | 1 | 1 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | FE | 6 |
| 7 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | FE | 7 |
| 8 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | FE | 8 |
| 9 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | FE | 9 |
| 10 | 1 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | FE | A. |
| 11 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | FE | b. |
| 12 | 1 | 1 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 1 | 1 | FE | c. |
| 13 | 1 | 1 | 0 | 1 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 1 | FE | d. |
| 14 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | FE | E. |
| 15 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 0 | FE | F. |

* Ici, nous avons choisi d'afficher le point de l'afficheur lorsque la valeur affichée est alphabétique par soucis de clarté supplémentaire entre les valeurs affichées numériques et ceux alphabétiques.

5- Table de vérité du circuit complet :

| Entrée | | | | | Sortie | | | | | | | | |
|--------|----|----|----|----|--------|-------|-------|-------|-------|-------|-------|-------|---|
| A | | | | | S | | | | | | | | |
| SEL | A3 | A2 | A1 | A0 | DP [7] | G [6] | F [5] | E [4] | D [3] | C [2] | B [1] | A [0] | Afficheur 7 segments Valeur Hexadécimale |
| 0 | 0 | 0 | 0 | 0 | | | | | | | | | |
| 0 | 0 | 0 | 0 | 1 | | | | | | | | | |
| 0 | 0 | 0 | 1 | 0 | | | | | | | | | |
| 0 | 0 | 0 | 1 | 1 | | | | | | | | | |
| 0 | 0 | 1 | 0 | 0 | | | | | | | | | |
| 0 | 0 | 1 | 0 | 1 | | | | | | | | | |
| 0 | 0 | 1 | 1 | 0 | | | | | | | | | |
| 0 | 0 | 1 | 1 | 1 | | | | | | | | | |
| 0 | 1 | 0 | 0 | 0 | | | | | | | | | |
| 0 | 1 | 0 | 0 | 1 | | | | | | | | | |
| 0 | 1 | 0 | 1 | 0 | | | | | | | | | |
| 0 | 1 | 0 | 1 | 1 | | | | | | | | | |
| 0 | 1 | 1 | 0 | 0 | | | | | | | | | |
| 0 | 1 | 1 | 0 | 1 | | | | | | | | | |
| 0 | 1 | 1 | 1 | 0 | | | | | | | | | |
| 0 | 1 | 1 | 1 | 1 | | | | | | | | | |
| 1 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 1 | 1 |
| 1 | 0 | 0 | 1 | 0 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 3 |
| 1 | 0 | 0 | 1 | 1 | 1 | 0 | 1 | 0 | 0 | 1 | 0 | 0 | 2 |
| 1 | 0 | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 7 |
| 1 | 0 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 6 |
| 1 | 0 | 1 | 1 | 0 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 4 |
| 1 | 0 | 1 | 1 | 1 | 1 | 0 | 0 | 1 | 0 | 0 | 1 | 0 | 5 |
| 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 0 | F. |
| 1 | 1 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | E. |
| 1 | 1 | 0 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 1 | 1 | c. |
| 1 | 1 | 0 | 1 | 1 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 1 | d. |
| 1 | 1 | 1 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 8 |
| 1 | 1 | 1 | 0 | 1 | 1 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 9 |
| 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | b. |
| 1 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | A. |

* Zone grise pour les sorties du circuit dont le module CRYPTO est l'opération sélectionnée car celles-ci sont déterminées par la valeur attribuée à X dans les diagrammes de Karnaugh de ce module.

c) Tables de Karnaugh des sorties :

1- Tables Karnaugh du module GRAY BIN:

Pour S1[0]:

| A1A0\A3A2 | 00 | 01 | 11 | 10 |
|-----------|----|----|----|----|
| 00 | 0 | 1 | 0 | 1 |
| 01 | 1 | 0 | 1 | 0 |
| 11 | 0 | 1 | 0 | 1 |
| 10 | 1 | 0 | 1 | 0 |

Pour S1[1]:

| A1A0\A3A2 | 00 | 01 | 11 | 10 |
|-----------|----|----|----|----|
| 00 | 0 | 1 | 0 | 1 |
| 01 | 0 | 1 | 0 | 1 |
| 11 | 1 | 0 | 1 | 0 |
| 10 | 1 | 0 | 1 | 0 |

Pour S1[2]:

| A1A0\A3A2 | 00 | 01 | 11 | 10 |
|-----------|----|----|----|----|
| 00 | 0 | 1 | 0 | 1 |
| 01 | 0 | 1 | 0 | 1 |
| 11 | 0 | 1 | 0 | 1 |
| 10 | 0 | 1 | 0 | 1 |

Pour S1[2]:

| A1A0\A3A2 | 00 | 01 | 11 | 10 |
|-----------|----|----|----|----|
| 00 | 0 | 0 | 1 | 1 |
| 01 | 0 | 0 | 1 | 1 |
| 11 | 0 | 0 | 1 | 1 |
| 10 | 0 | 0 | 1 | 1 |

2- Tables Karnaugh du module CRYPTO:

Pour S2[0]:

| A1A0\A3A2 | 00 | 01 | 11 | 10 |
|-----------|----|----|----|----|
| 00 | X | 0 | X | 0 |
| 01 | X | X | 1 | X |
| 11 | 1 | 0 | X | 0 |
| 10 | X | 0 | 0 | 0 |

Pour S2[1]:

| A1A0\A3A2 | 00 | 01 | 11 | 10 |
|-----------|----|----|----|----|
| 00 | 1 | 0 | 1 | 0 |
| 01 | 0 | 1 | 0 | 1 |
| 11 | 1 | 0 | 1 | 0 |
| 10 | 0 | 1 | 0 | 1 |

Pour S2[2] :

| A1A0\A3A2 | 00 | 01 | 11 | 10 |
|-----------|----|----|----|----|
| 00 | 0 | 0 | 0 | 0 |
| 01 | 1 | X | 1 | 1 |
| 11 | 0 | 0 | 0 | 0 |
| 10 | 0 | 1 | 0 | X |

Pour S2[3] :

| A1A0\A3A2 | 00 | 01 | 11 | 10 |
|-----------|----|----|----|----|
| 00 | 1 | 0 | 0 | 1 |
| 01 | 0 | X | X | 0 |
| 11 | 0 | 1 | 0 | 1 |
| 10 | X | 1 | 0 | 1 |

3- Tables Karnaugh du module MUX 2 1 4B :

Pour S3[0]:

| S2[0]\SELS1[0] | 00 | 01 | 11 | 10 |
|----------------|----|----|----|----|
| 0 | 0 | 0 | 1 | 0 |
| 1 | 1 | 1 | 1 | 0 |

Pour S3[1]:

| S2[1]\SELS1[1] | 00 | 01 | 11 | 10 |
|----------------|----|----|----|----|
| 0 | 0 | 0 | 1 | 0 |
| 1 | 1 | 1 | 1 | 0 |

Pour S3[2]:

| S2[2]\SELS1[2] | 00 | 01 | 11 | 10 |
|----------------|----|----|----|----|
| 0 | 0 | 0 | 1 | 0 |
| 1 | 1 | 1 | 1 | 0 |

Pour S3[3]:

| S2[3]\SELS1[3] | 00 | 01 | 11 | 10 |
|----------------|----|----|----|----|
| 0 | 0 | 0 | 1 | 0 |
| 1 | 1 | 1 | 1 | 0 |

4- Tables Karnaugh du module MUX 2 1 4B :

* Ici, S3 est représenté par S afin d'alléger les diagrammes

Pour A0:

| S1S0\S3S2 | 00 | 01 | 11 | 10 |
|-----------|----|----|----|----|
| 00 | 0 | 1 | 1 | 0 |
| 01 | 1 | 0 | 1 | 0 |
| 11 | 0 | 0 | 0 | 1 |
| 10 | 0 | 0 | 0 | 0 |

Pour B1:

| S1S0\S3S2 | 00 | 01 | 11 | 10 |
|-----------|----|----|----|----|
| 00 | 0 | 0 | 1 | 0 |
| 01 | 0 | 1 | 0 | 0 |
| 11 | 0 | 0 | 1 | 1 |
| 10 | 0 | 1 | 1 | 0 |

Pour C2:

| S1S0\S3S2 | 00 | 01 | 11 | 10 |
|-----------|----|----|----|----|
| 00 | 0 | 0 | 1 | 0 |
| 01 | 0 | 0 | 0 | 0 |
| 11 | 0 | 0 | 1 | 0 |
| 10 | 1 | 0 | 1 | 0 |

Pour D3:

| S1S0\S3S2 | 00 | 01 | 11 | 10 |
|-----------|----|----|----|----|
| 00 | 0 | 1 | 0 | 0 |
| 01 | 1 | 0 | 0 | 0 |
| 11 | 0 | 1 | 1 | 0 |
| 10 | 0 | 0 | 0 | 1 |

Pour E4:

| S1S0\S3S2 | 00 | 01 | 11 | 10 |
|-----------|----|----|----|----|
| 00 | 0 | 1 | 0 | 0 |
| 01 | 1 | 1 | 0 | 1 |
| 11 | 1 | 1 | 0 | 0 |
| 10 | 0 | 0 | 0 | 0 |

Pour F5:

| S1S0\S3S2 | 00 | 01 | 11 | 10 |
|-----------|----|----|----|----|
| 00 | 0 | 0 | 1 | 0 |
| 01 | 1 | 0 | 1 | 0 |
| 11 | 1 | 1 | 0 | 0 |
| 10 | 1 | 0 | 0 | 0 |

Pour G6:

| S1S0\S3S2 | 00 | 01 | 11 | 10 |
|-----------|----|----|----|----|
| 00 | 1 | 0 | 0 | 0 |
| 01 | 1 | 0 | 0 | 0 |
| 11 | 0 | 1 | 0 | 0 |
| 10 | 0 | 0 | 0 | 0 |

Pour DP7:

| S1S0\S3S2 | 00 | 01 | 11 | 10 |
|-----------|----|----|----|----|
| 00 | 1 | 1 | 0 | 1 |
| 01 | 1 | 1 | 0 | 1 |
| 11 | 1 | 1 | 0 | 0 |
| 10 | 1 | 1 | 0 | 0 |

d) Équations du circuit

1- Les équations du module GRAY BIN sont :

* L'opération XOR pour 2 entrées: $F = (A.B' + A'.B) = A \oplus B$

$$S1 [0] = A3'.A2'.A1'.A0 + A3'.A2'.A1.A0' + A3'.A2.A1'.A0' + A3'.A2.A1.A0 + A3.A2.A1'.A0' + A3.A2'.A1'.A0' + A3.A2'.A1.A0$$

$$= A3'.A2'.(A1'.A0 + A1.A0') + A3'.A2.(A1'.A0' + A1.A0) + A3.A2.(A1'.A0 + A1.A0') + A3.A2'.(A1'.A0' + A1.A0)$$

$$= (A1'.A0 + A1.A0').(A3'.A2' + A3.A2) + (A3.A2' + A3'.A2)$$

$$= A3.A2' + A3'.A2 + A1'.A0 + A1.A0'$$

$$= A3 \oplus A2 \oplus A1 \oplus A0$$

$$S1 [1] = A3'.A2.A1' + A3'.A2.A1' A3'.A2'.A1 + A3.A2'.A1' + A3.A2.A1$$

$$= A3.(A2.A1' + A2'.A1)' + A3'.(A2.A1' + A2'.A1)$$

$$= A3.(A2 \oplus A1)' + A3'.(A2 \oplus A1)'$$

$$= A3 \oplus A2 \oplus A1$$

$$S1 [2] = A3'.A2 + A3.A2' = A3 \oplus A2$$

$$S1 [3] = A3$$

2- Les équations du module CRYPTO sont :

* Ici, nous avons décidé de ne pas utiliser les portes XOR afin de nous pratiquer.

$$S2 [0] = A3'.A2' + A1'.A0$$

$$S2 [1] = A3'.A2'.A1'.A0' + A3'.A2'.A1.A0 + A3'.A2.A1'.A0 + A3'.A2.A1.A0' + A3.A2.A1'.A0' + A3.A2.A1.A0 + A3.A2'.A1'.A0 + A3.A2'.A1.A0'$$

$$S2 [2] = A1'.A0 + A3'.A2.A1.A0'$$

$$S2 [3] = A2'.A0' + A3'.A2.A1 + A3.A2'.A1$$

3- Les équations du module MUX 2 1 4B sont :

$$S3[0] = \overline{SEL}.S2[0] + SEL.S1[0]$$

$$S3[1] = \overline{SEL}.S2[1] + SEL.S1[1]$$

$$S3[2] = \overline{SEL}.S2[2] + SEL.S1[2]$$

$$S3[3] = \overline{SEL}.S2[3] + SEL.S1[3]$$

4- Les équations du module BIN 7SEG sont :

* Afin d'alléger les équations les valeurs de S3 entrants dans le module sont représentées par S dans les équations. (S= DP7, G6, F5, E4, D3, C2, B1, A0)

$$A0 = S3'.S2'.S1'.S0 + S3.S2'.S1.S0 + S2.S1'.S0' + S3.S2.S1'$$

$$B1 = S3'.S2.S1'.S0 + S3.S2.S0' + S3.S1.S0 + S2.S1.S0'$$

$$C2 = S3'.S2'.S1.S0' + S3.S2.S0' + S3.S2.S1$$

$$D3 = S3'.S2'.S1'.S0 + S3'.S2.S1'.S0' + S2.S1.S0 + S3.S2'.S1.S0'$$

$$E4 = S3'.S0 + S3'.S2.S1' + S2'.S1'.S0$$

$$F5 = S3'.S2'.S0 + S3'.S2'.S1 + S3'.S1.S0 + S3.S2.S1'$$

$$G6 = S3'.S2'.S1' + S3'.S2.S1.S0$$

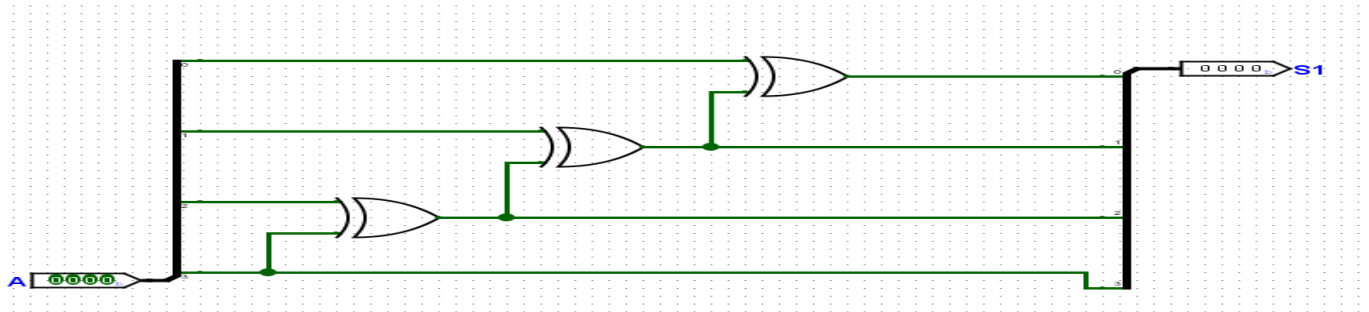
$$DP7 = S3' + S2'.S1'$$

* Ici, nous avons choisi d'afficher le point de l'afficheur lorsque la valeur affichée est alphabétique par soucis de clarté supplémentaire entre les valeurs affichées numériques et ceux alphabétiques.

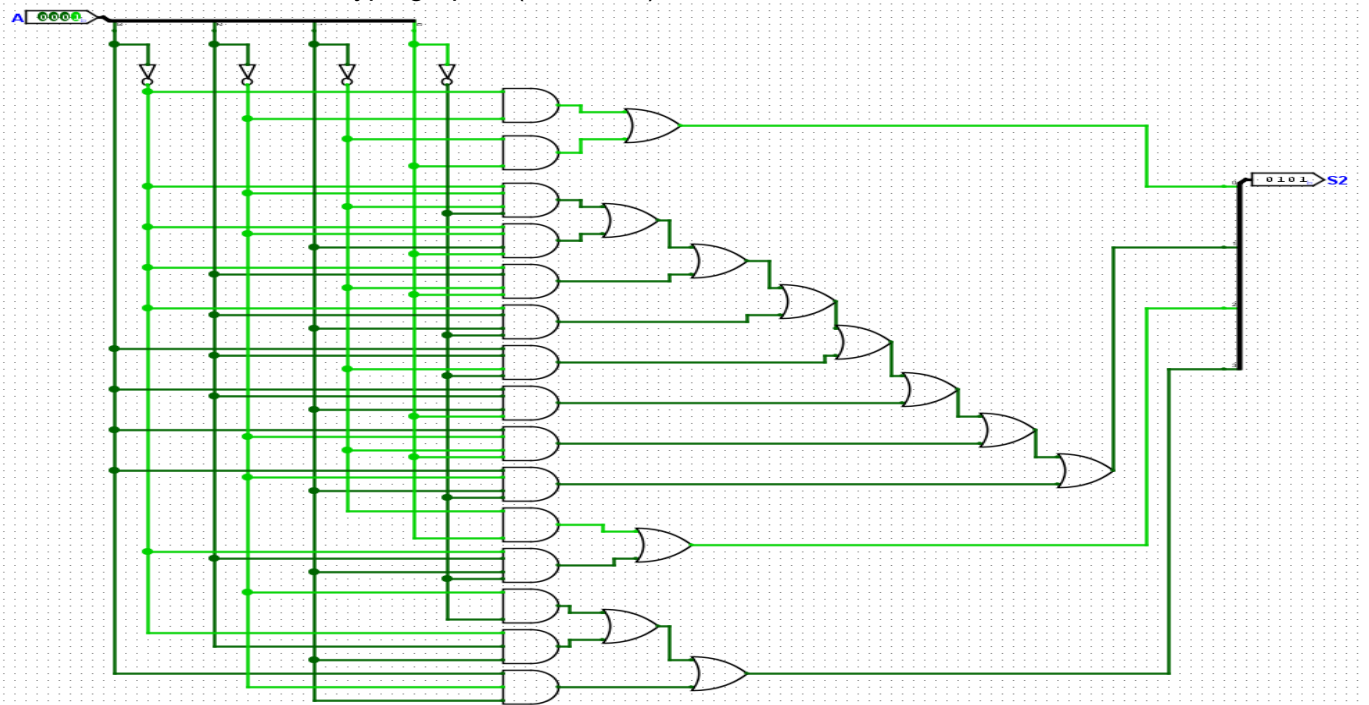
$$AN = 0xFE \text{ (constant)}$$

e) Schéma du circuit

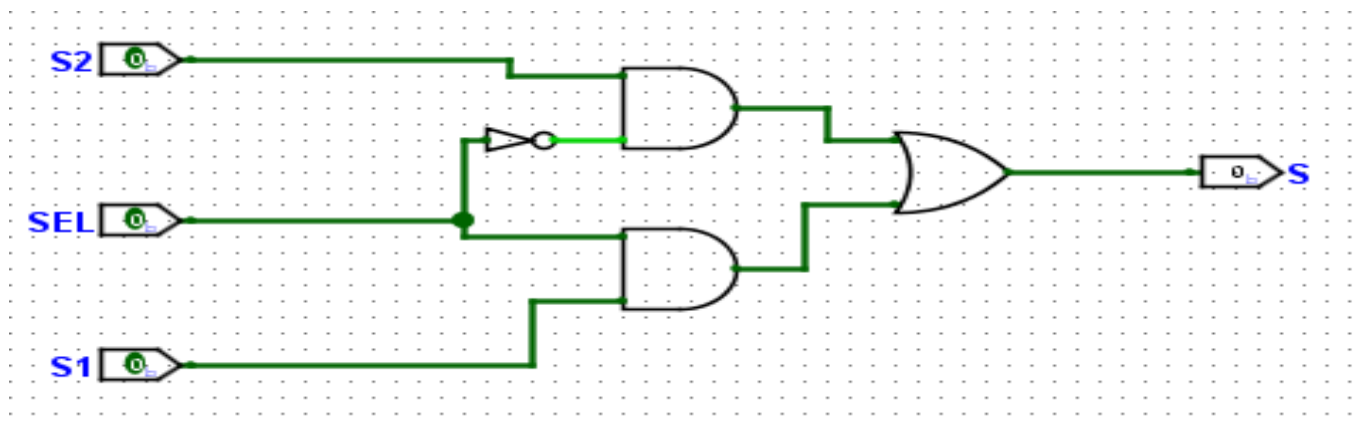
1- Module de conversion code gray en code binaire (GRAY_BIN) :



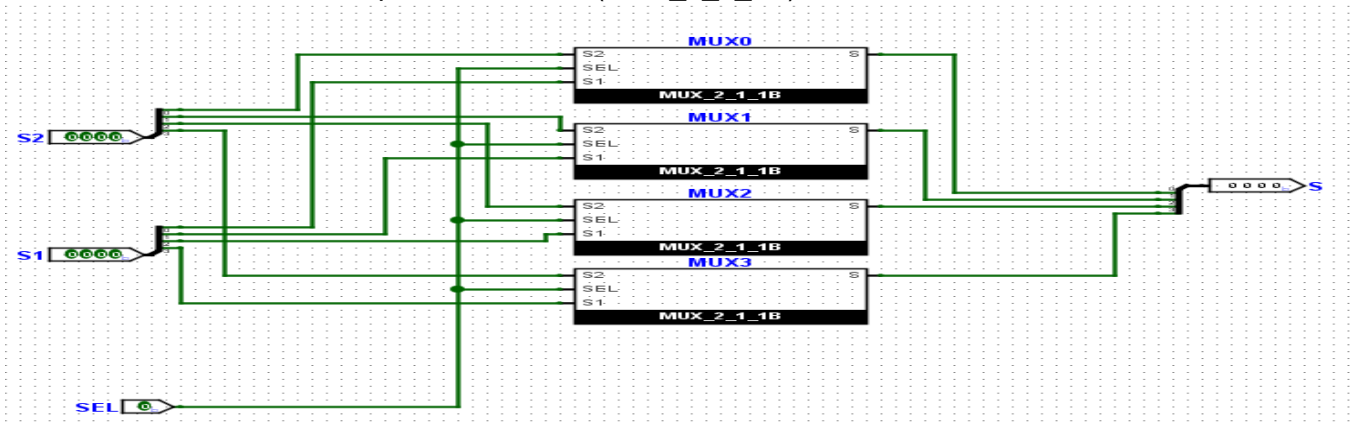
2- Module de cryptographie (CRYPTO) :



3- Module du multiplexeur 2 vers 1 (MUX_2_1_1B) :

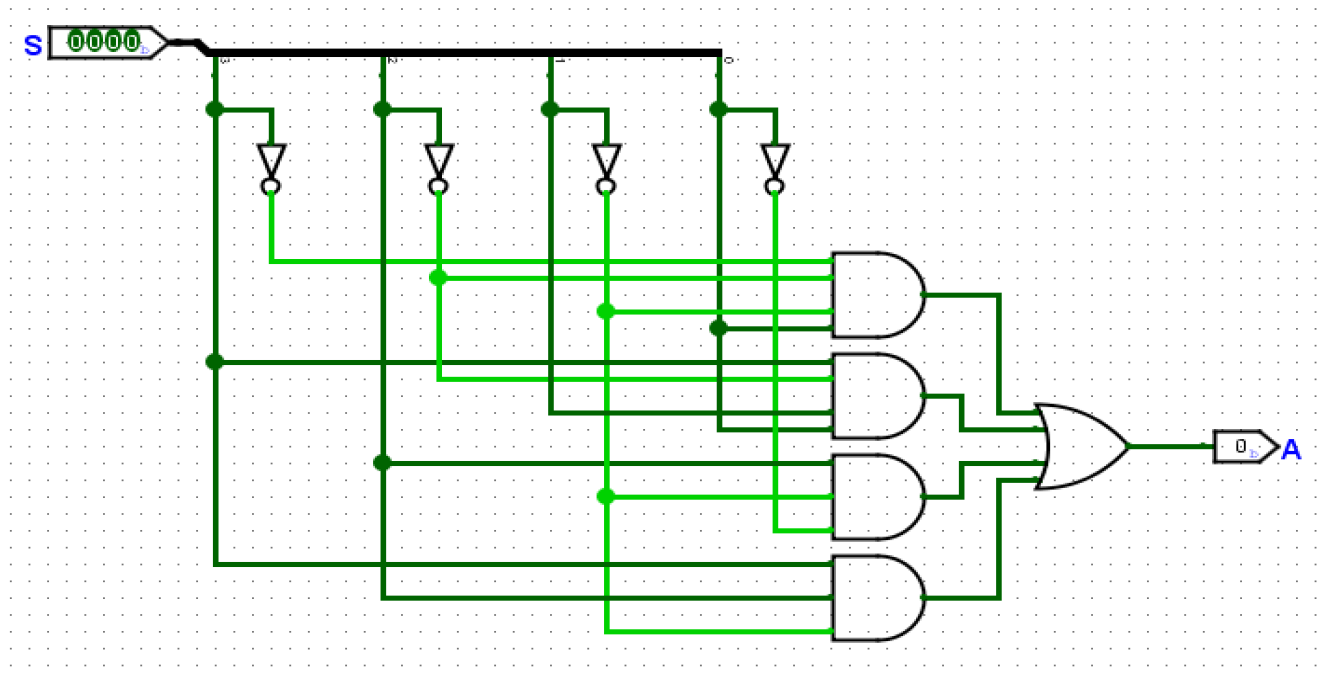


4- Module du multiplexeur 2 vers 1 (MUX_2_1_4B) :

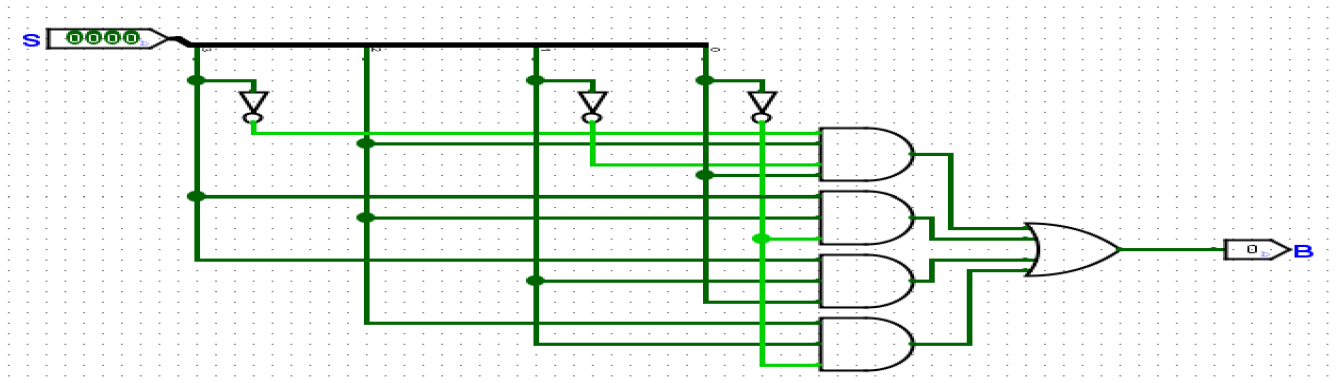


5- Module de conversion des valeurs d'entrées pour affichage 7 segments (BIN_7SEG) :

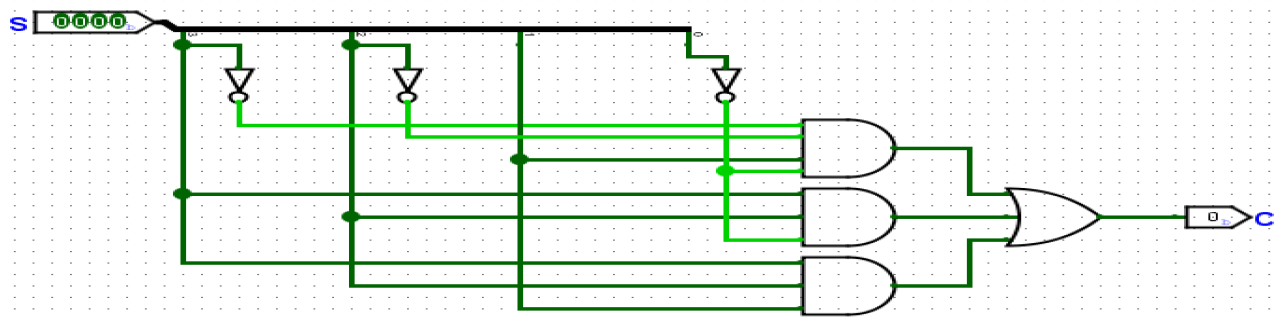
Sous-module A :



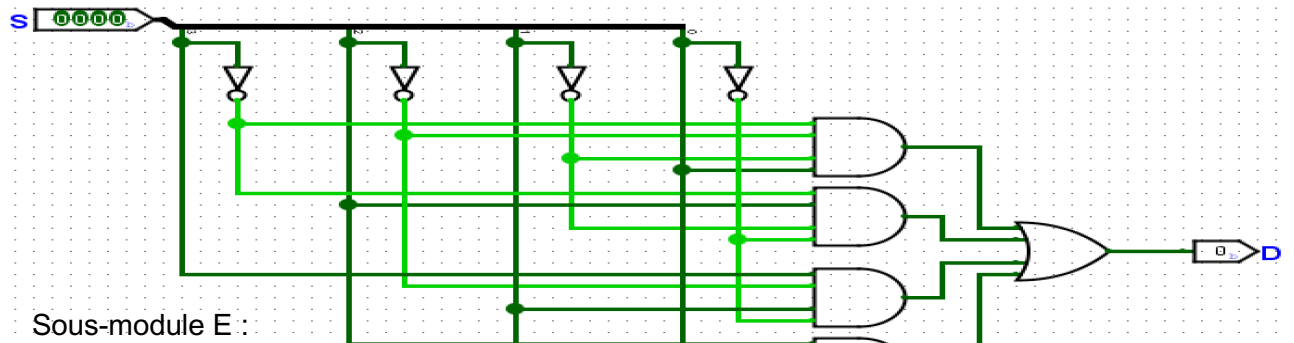
Sous-module B :



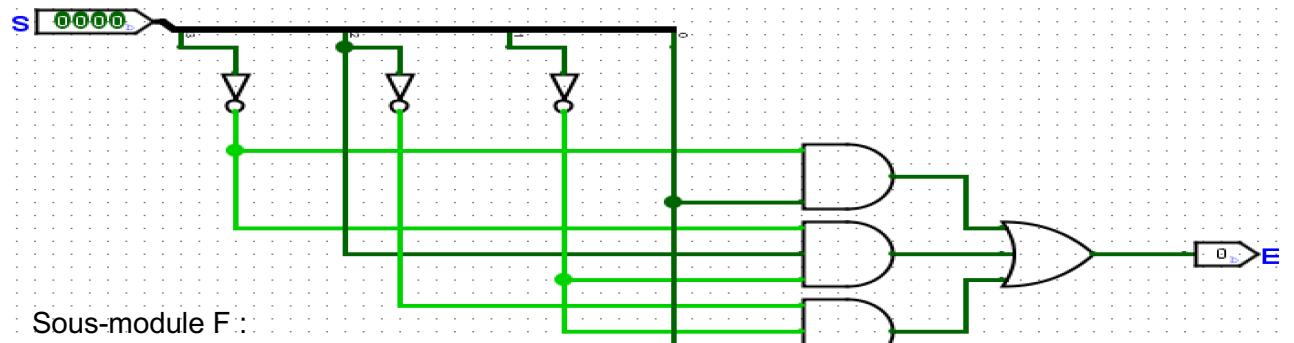
Sous-module C :



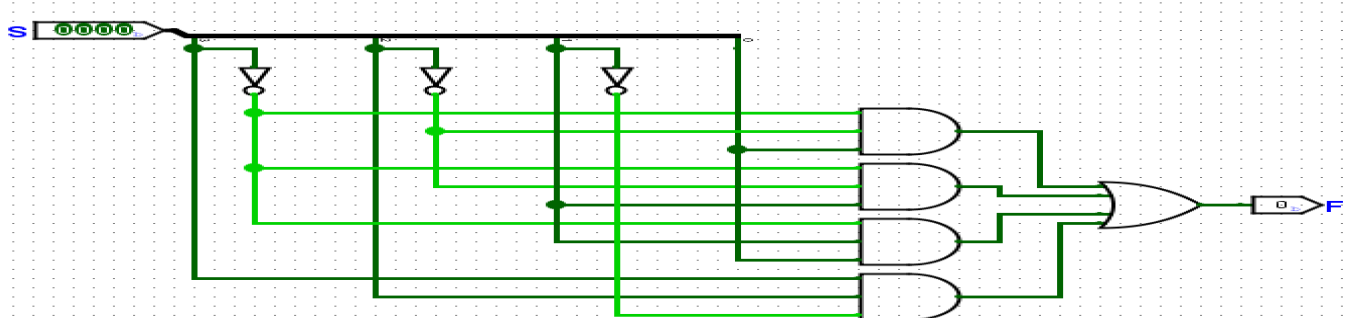
Sous-module D :



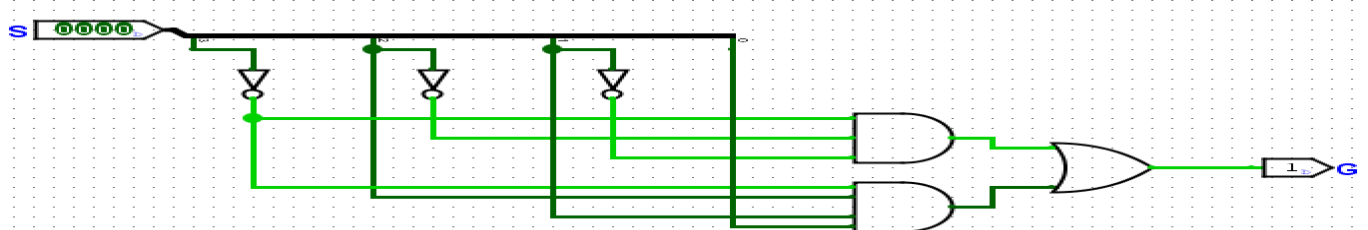
Sous-module E :



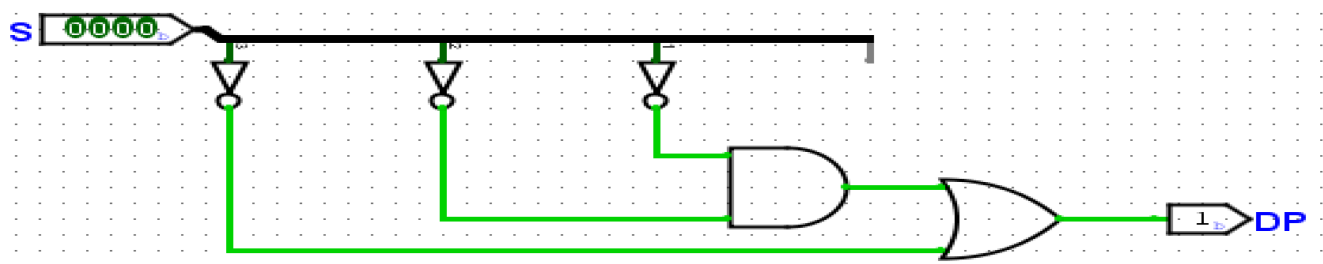
Sous-module F :



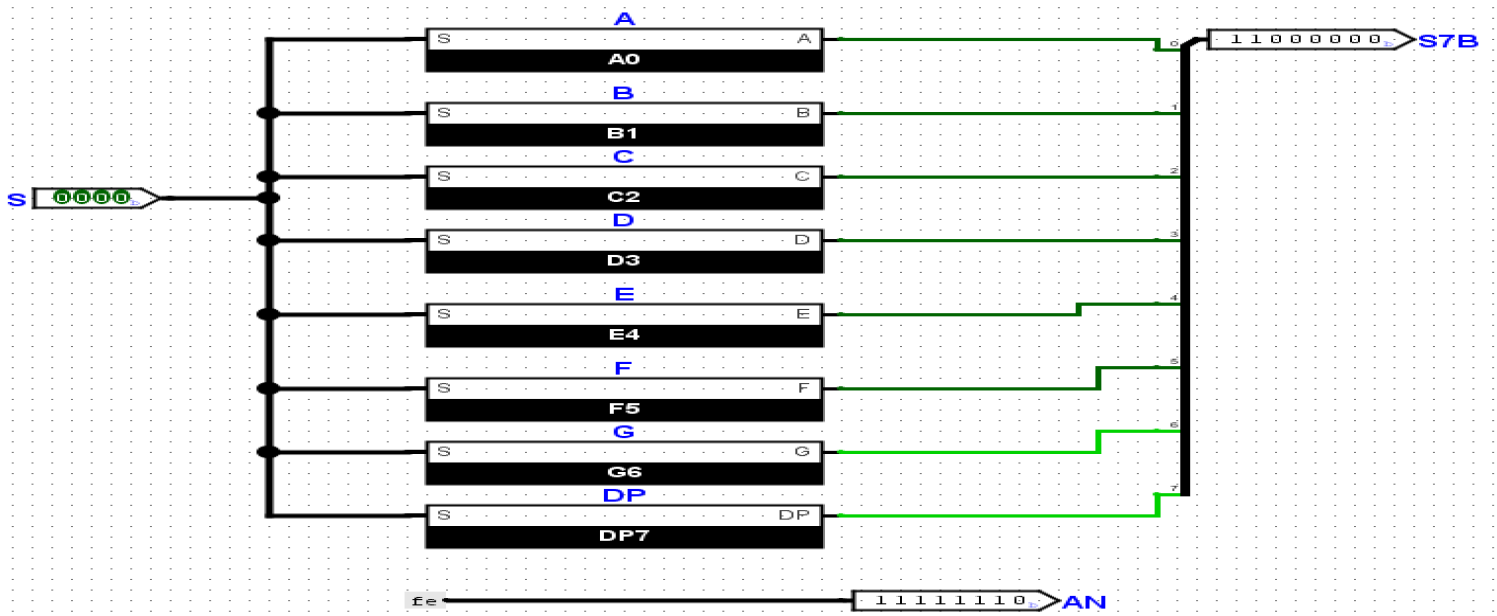
Sous-module G :



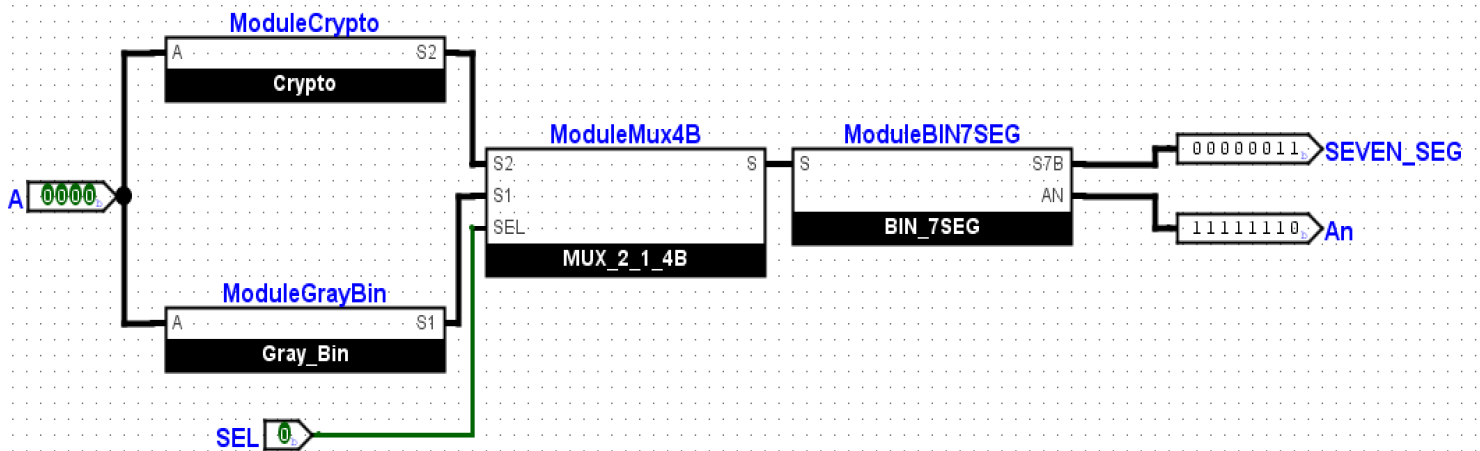
Sous-module DP :



Module BIN_7SEG :



6- Circuit complet :



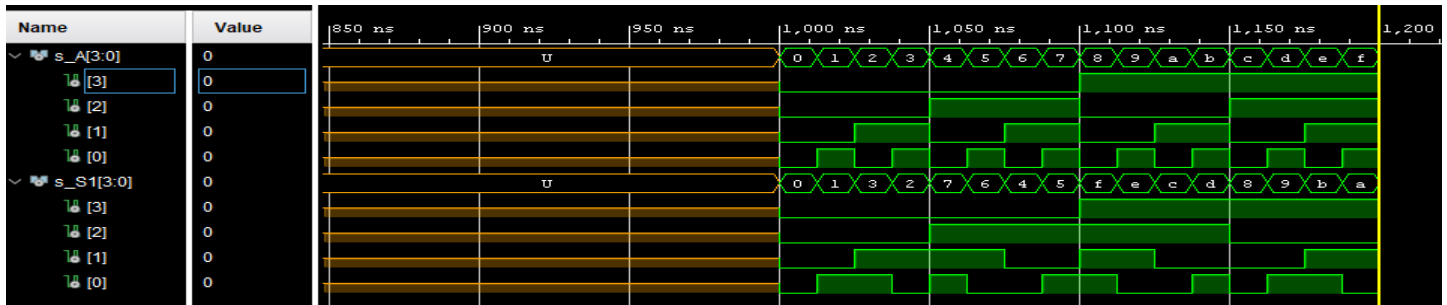
2- Vérification du système

a) Choix de validation

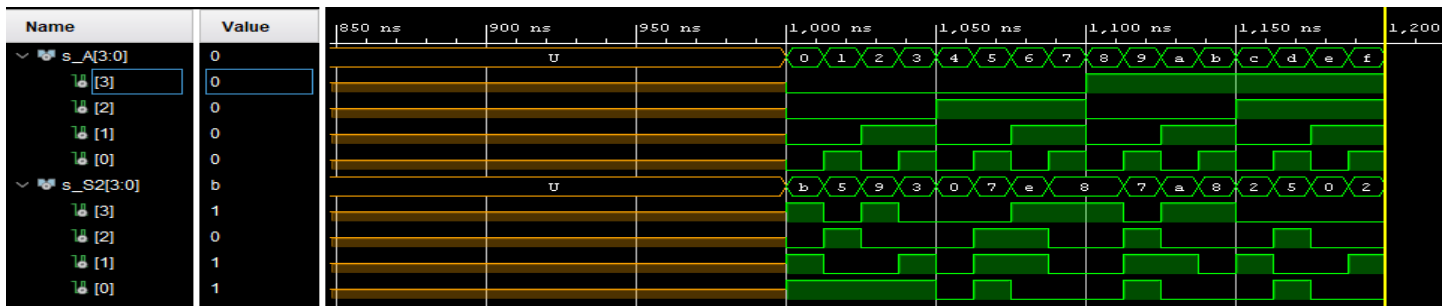
Nous avons utilisé un test exhaustif afin de valider individuellement tous les modules de notre circuit, c'est-à-dire le module GRAY_BIN, le module CRYPTO, le module du multiplexeur 2 vers 1 de 4 bits et, enfin, le module BIN_7SEG. Une fois tous les modules validés, nous avons procédé au test exhaustif du circuit complet. Le test exhaustif permet de tester toutes les combinaisons d'entrées possibles en paramétrant l'intervalle de temps dans lequel une valeur d'entrée change de 0 à 1. En accordant un temps doublement plus grand à la valeur d'entrée suivante, nous pouvons observer les valeurs de sorties correspondant à chaque combinaison d'entrée. Ainsi, nous pouvons observer le comportement du circuit et déterminer sa validité en fonction du comportement attendu.

b) Simulations

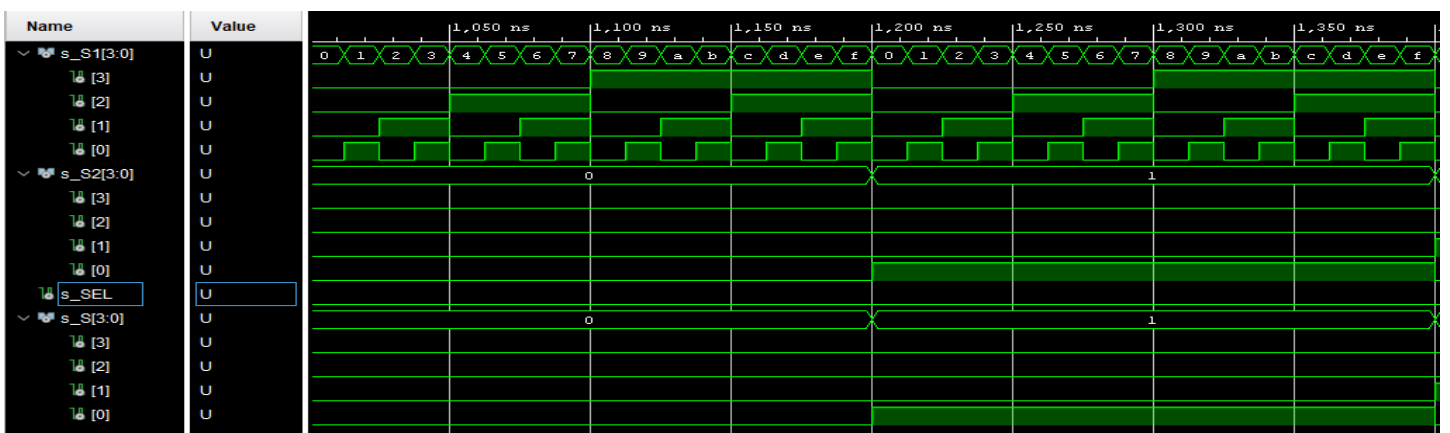
1- Simulation du module GRAY_BIN :

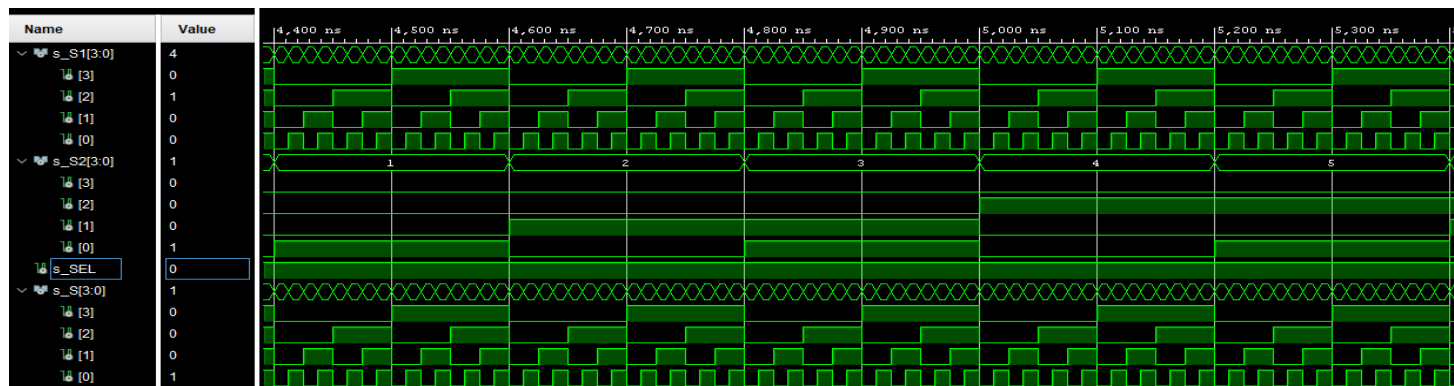
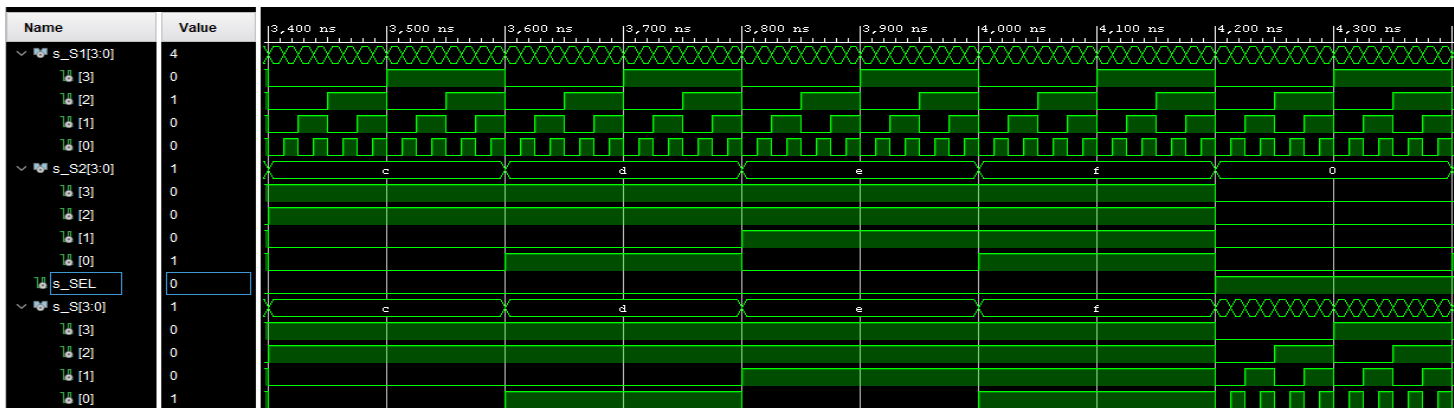
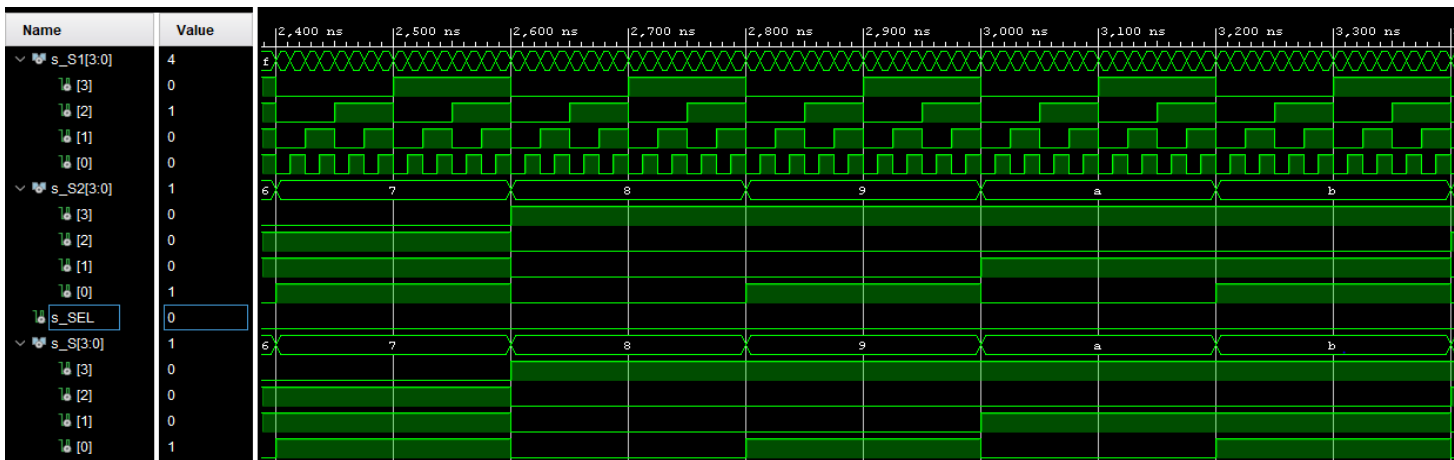
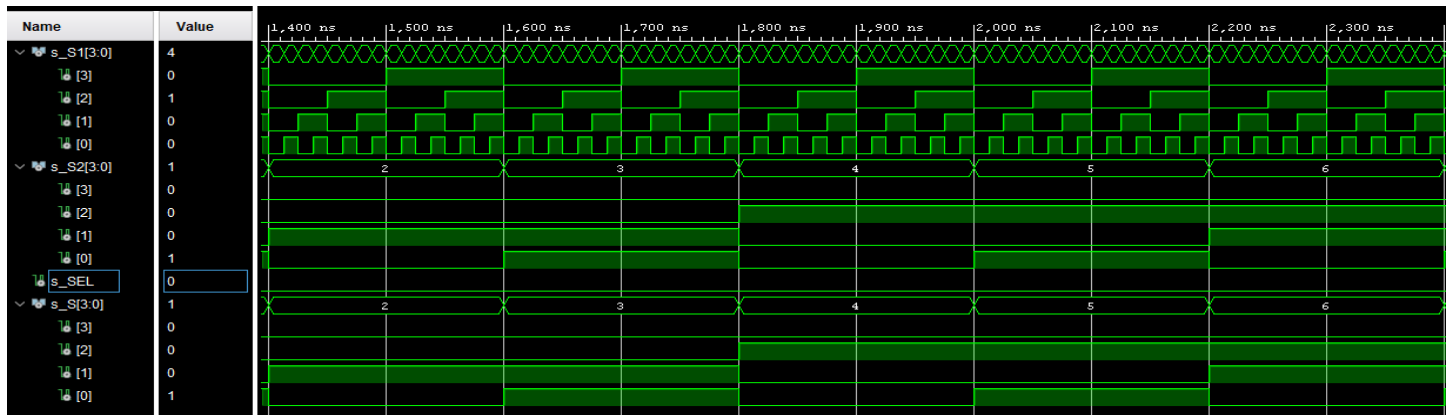


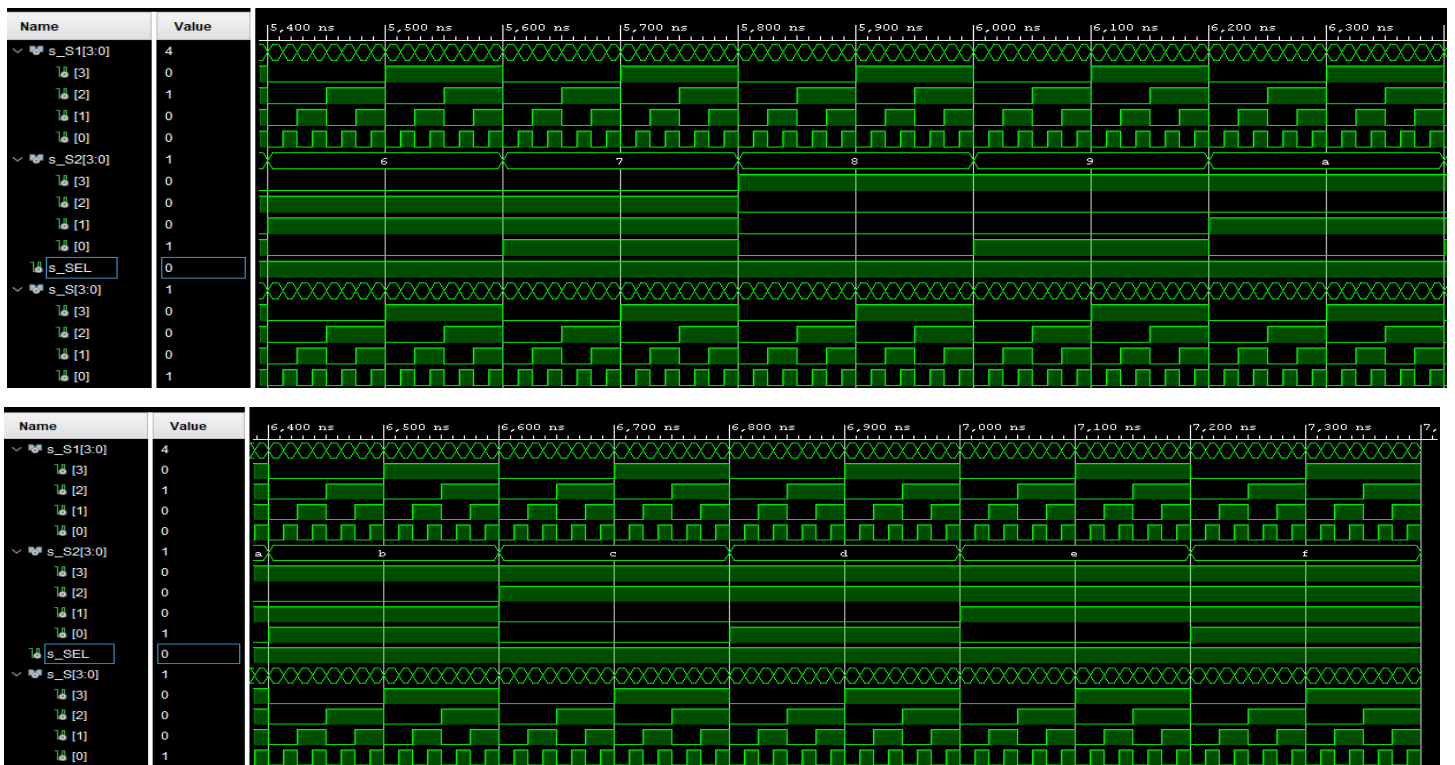
2- Simulation du module CRYPTO :



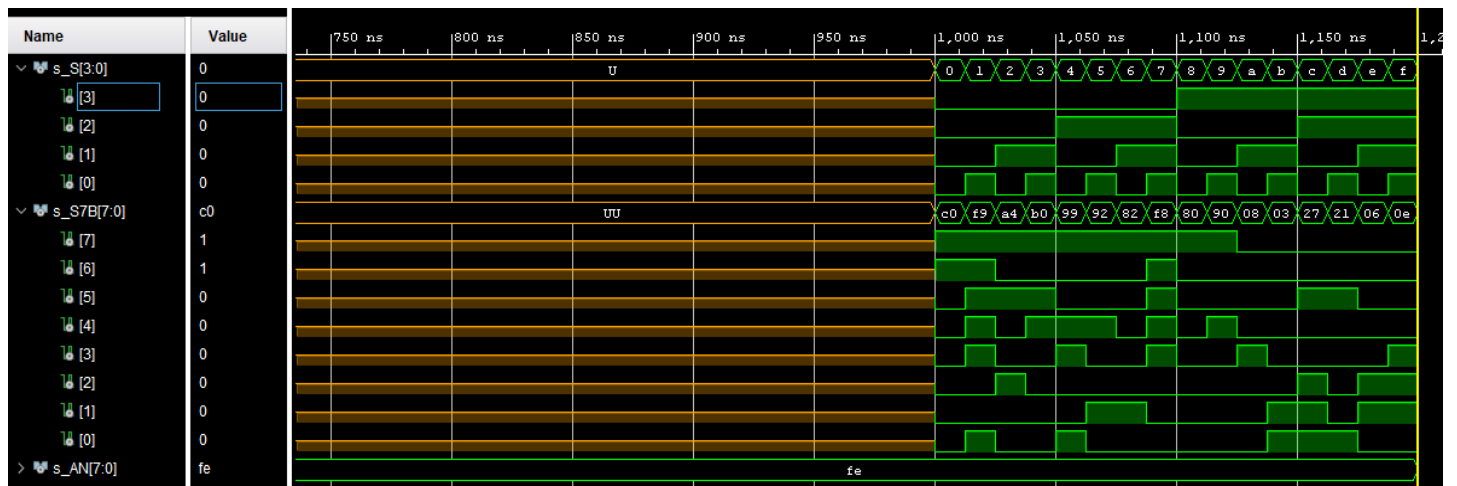
3- Simulation du module MUX_2_1_4B :



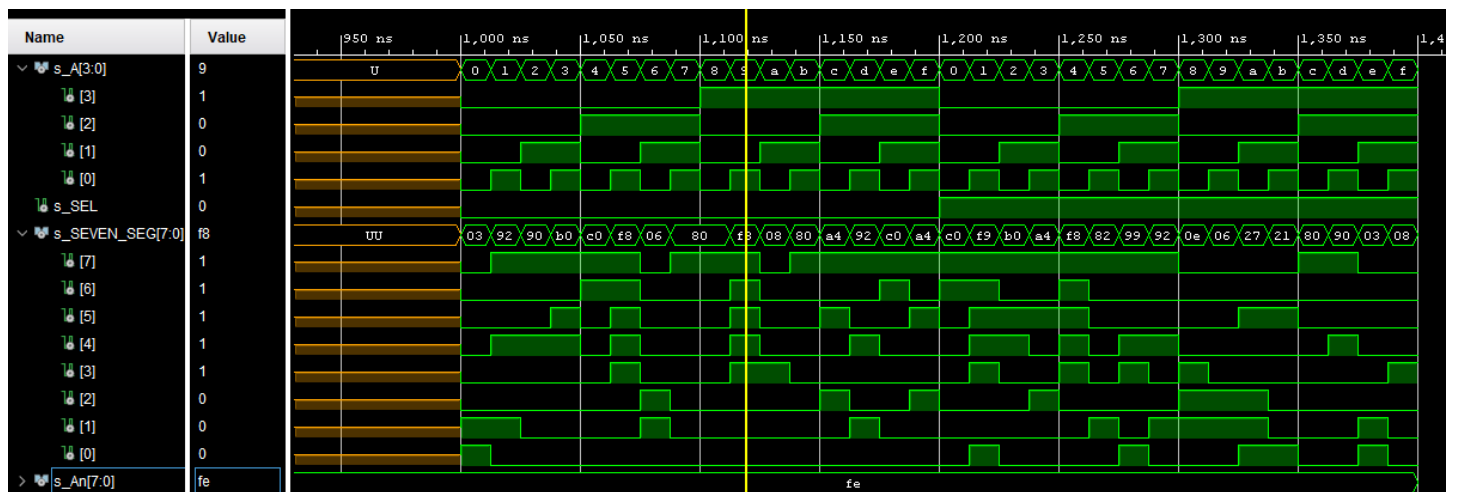




4- Simulation du module BIN_7SEG :



5- Simulation du circuit complet :



c) Observations et validation

Après avoir effectué les simulations ci-dessus, nous pouvons constater que pour le test exhaustif (concept expliqué dans la section 2.a) du rapport) de chaque module, les différentes combinaisons d'entrées et les valeurs des sorties associées à chacune des combinaisons uniques d'entrées correspondent parfaitement aux tables de vérité de chaque module (voir section 1.b). 1 à 4). Ainsi, puisque chaque module de notre sont valides, nous pouvons procéder au test exhaustif du circuit complet. Encore une fois, dans la simulation, les valeurs de sorties spécifiques à chaque combinaison d'entrée possible correspondent parfaitement à la table de vérité du circuit complet (voir section 1.b).5 du rapport). Dans cette optique, nous pouvons affirmer que notre circuit est valide, car la simulation de ce dernier respecte les équations définissant le circuit et concorde parfaitement avec la table de vérité du circuit.

3- Réponses aux questions

Question 1 : Est-ce que la conversion Gray vers binaire est commutative ? Justifiez.

La conversion Gray vers binaire n'est pas commutative, car si l'on suppose que les entrées du tableau de vérité 1.b).1 représentent le code binaire et que les sorties correspondent au code gray, alors il devient évident que le code Gray ne change pas de seulement un bit par incrémentation d'unité (exemple : ligne entrée 3 → sortie = 0010 et ligne entrée 4 → sortie = 0111). De plus, dans ce même exemple, la valeur 3 en binaire renverrait la sortie en code gray représentant la valeur de 7. Or, 3 n'est définitivement pas égale à 7. Comme nous avons trouvé une contradiction, nous pouvons affirmer que la conversion Gray vers binaire n'est pas commutative, car pour effectuer la conversion binaire vers Gray, nous devons modifier les sorties de notre table de vérité du module GRAY_BIN. Ainsi, la conversion du code gray en code binaire possède une table de vérité différente de celle de la conversion du code binaire vers le code gray. Enfin, nous ne pouvons pas utiliser notre module actuel pour effectuer la conversion de code binaire vers code Gray ce qui justifie notre affirmation que la conversion Gray vers binaire n'est pas commutative.

Question 2 : Pourquoi utiliser des X (don't care) dans les circuits ? Quel est l'impact sur l'équation d'un circuit ? (utilisez comme exemple une des sorties du module CRYPTO)

Les X (don't care) utilisés dans le module CRYPTO sont des conditions d'indifférence. En effet, ils sont utilisés quand certaines conditions d'entrées ne correspondent à aucun niveau de sortie particulier, car ces conditions ne devraient jamais survenir. Dans cette optique, nous pouvons les mettre à 0 ou à 1 selon les besoins de simplifications. Ainsi, les X auront pour impact de simplifier les équations du circuit. Par exemple, dans le diagramme de Karnaugh de S2[0] (1.c).2.), pour maximiser la simplification de l'équation, nous décidons de mettre

à 1 les X associés aux valeurs décimales 0, 1, 2, 5 et 9 et les autres à 0 (voir 1.b).2.). Ainsi, cette modification permet d'associer deux regroupements de quatre 1 dans le diagramme de Karnaugh et d'obtenir l'équation simplifiée $A3'.A2' + A1'.A0$. Si l'on n'avait pas considéré les X, le diagramme de Karnaugh serait composé de deux regroupements d'un seul 1 et l'équation qui y serait associée serait $A3'.A2'.A1.A0 + A3.A2.A1'.A0$. Cette dernière n'est pas autant simplifiée que $A3'.A2' + A1'.A0$ d'où l'utilité et l'impact des X.