

Dokumentation

im Bachelorstudiengang Biomedizintechnik

Embedded Systems Hardware Design and Rapid Prototyping

Haneen Almoussa Aldiab

Matrikel-Nr.: 7215401

14.06.2025

Prüfer: Prof. Dr. Benjamin Menküc

Inhaltsverzeichnis

Inhaltsverzeichnis	I
1 Architekturdiagramm	1
2 Schaltung	2
3 Platte	3
4 3D-View	4
5 BOM	5
6 Front	6

1 Architekturdiagramm

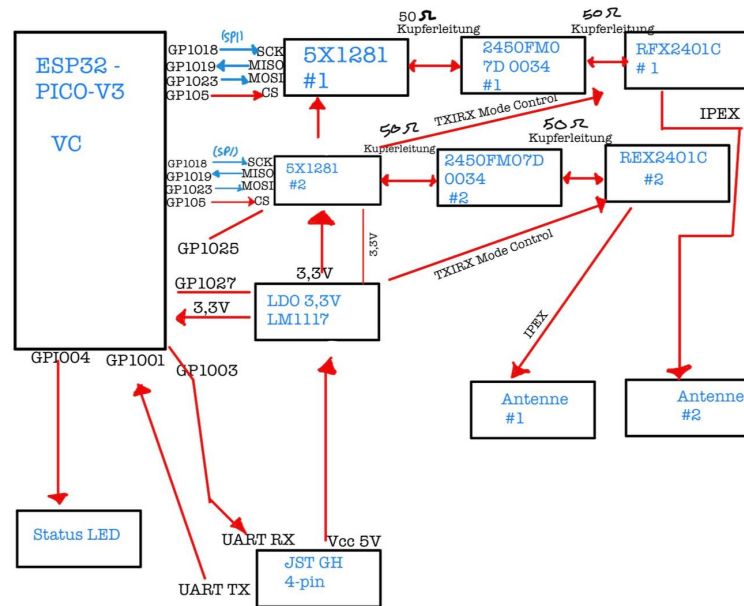


Abbildung 1: ESP32-PICO-V3 Modul mit seinen GPIO-Pins, SPI-Schnittstellen (MISO, MOSI, CS), LDO-Spannungsregler (3,3V) und den Antennenanschlüssen (1, 2) für drahtlose Kommunikation.

2 Schaltung

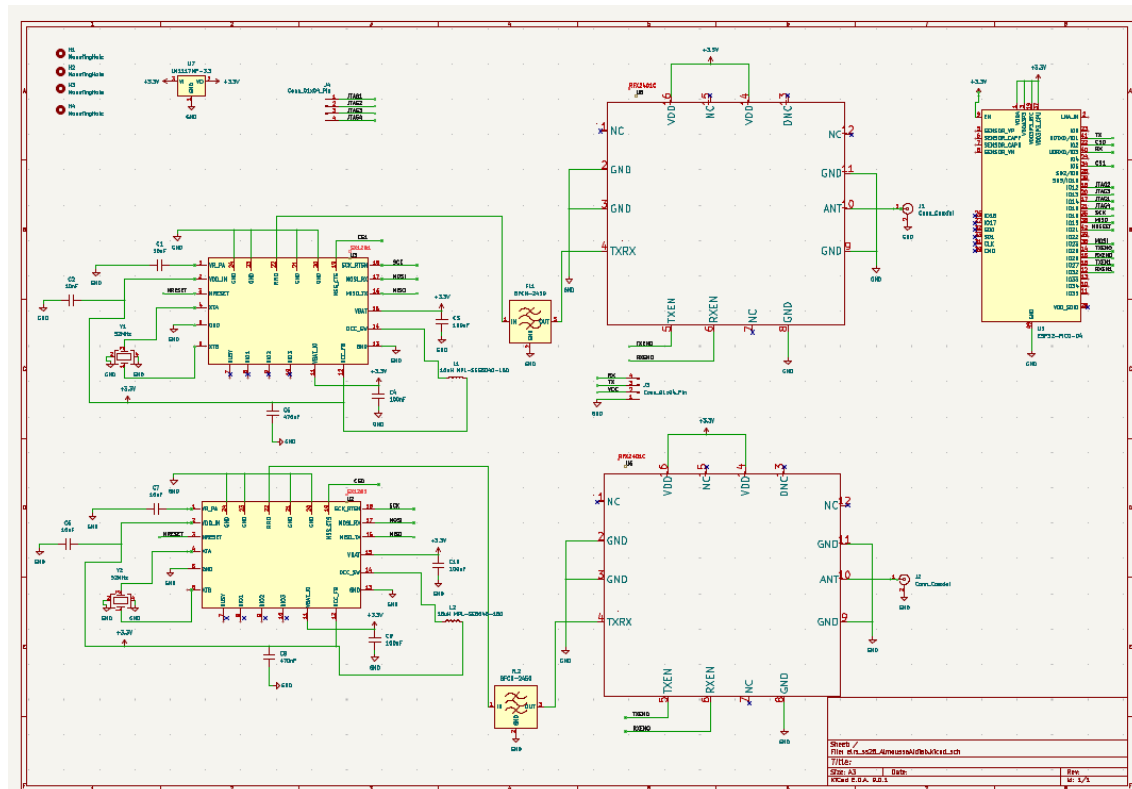


Abbildung 2: Schaltung

3 Platte

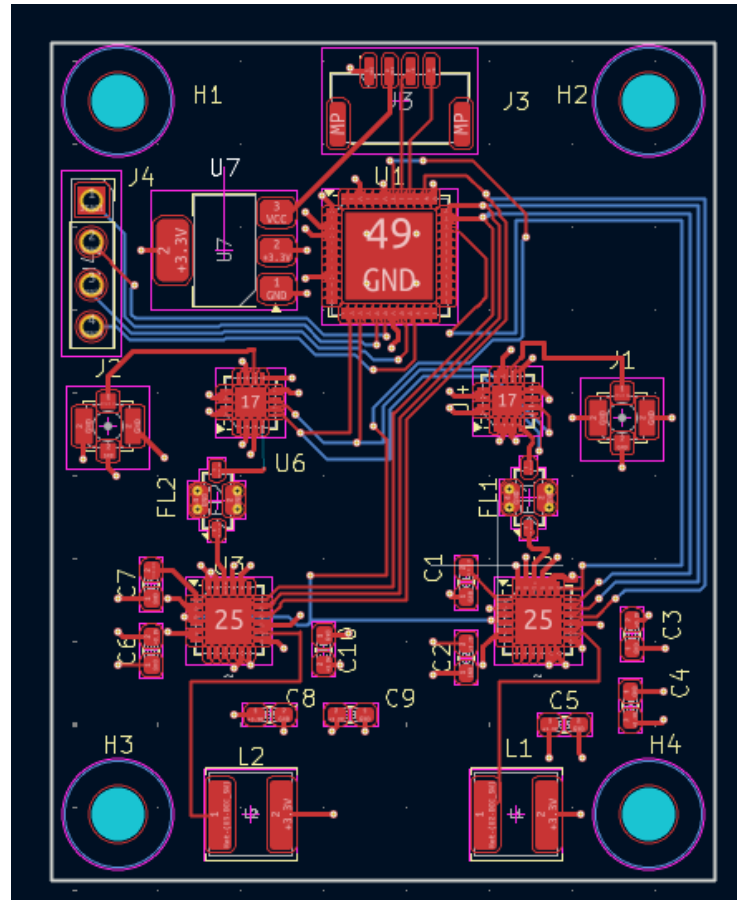


Abbildung 3: PCB-Layout der entwickelten Leiterplatte in KiCad. Die zentrale Steuereinheit befindet sich in der Mitte, flankiert von zwei symmetrischen Signalpfaden. Oben links ist die Stromversorgung zu erkennen.

4 3D-View

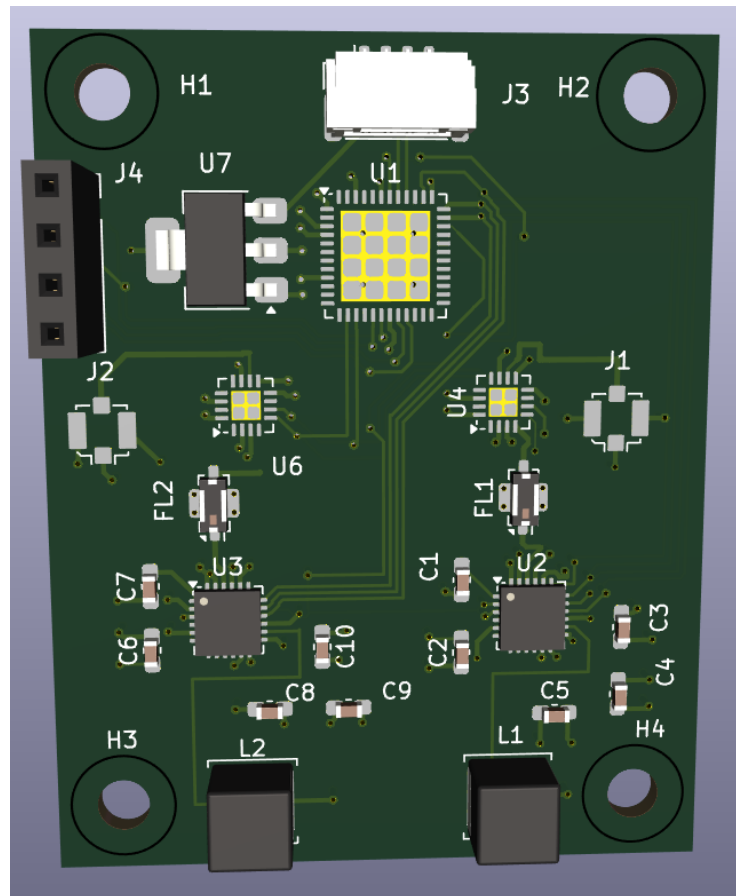


Abbildung 4: 3D-Ansicht der entwickelten Leiterplatte in KiCad. Deutlich erkennbar sind Steckverbinder, ICs, passive Bauelemente sowie die mechanischen Befestigungspunkte. Diese Darstellung unterstützt die Visualisierung des fertigen Produkts vor der Produktion.

5 BOM

Reference	Value	Footprint
C1,C2,C6,C7	10nF	Capacitor_SMD:C_0603_1608Metric_Pad1.08x0.95mm_HandSolder
C3,C4,C9,C10	100nF	Capacitor_SMD:C_0603_1608Metric_Pad1.08x0.95mm_HandSolder
C5,C8	470nF	Capacitor_SMD:C_0603_1608Metric_Pad1.08x0.95mm_HandSolder
FL1,FL2	BFCN-2450	Filter:Filter_Mini-Circuits_FV1206-4
H1,H2,H3,H4	MountingHole	MountingHole:MountingHole_3.2mm_M3
J1,J2	Conn_Coaxial	Connector_Coaxial:U_FL_Molex_MCRF_73412-0110_Vertical
J3	Conn_01x04_Pin	Connector_JST:JST_GH_SM04B-GHS-TB_1x04-1MP_P1.25mm_Horizontal
J4	Conn_01x04_Pin	Connector_PinSocket_2.54mm:PinSocket_1x04_P2.54mm_Vertical
L1	15uH MPL-SES5040-150	Inductor_SMD:L_APV_ANR5045
L2	15uH MPL-SES5040-150	Inductor_SMD:L_APV_ANR5045
U1	ESP32-PICO-D4	Package_DFN_QFN:QFN-48-1EP_7x7mm_P0.5mm_EP5.3x5.3mm
U2,U3	~	Package_DFN_QFN:QFN-24-1EP_4x4mm_P0.5mm_EP2.7x2.7mm
U4,U6	~	Package_DFN_QFN:QFN-16-1EP_3x3mm_P0.5mm_EP1.75x1.75mm
U7	LM1117MP-3.3	Package_TO_SOT_SMD:SOT-223-3_TabPin2
Y1,Y2	52MHz	

Abbildung 5: Stückliste (Bill of Materials, BOM) der entwickelten Leiterplatte. Sie listet alle Komponenten mit ihren Referenzbezeichnungen, Werten und Footprints für die Fertigung und Bestückung auf.

6 Front

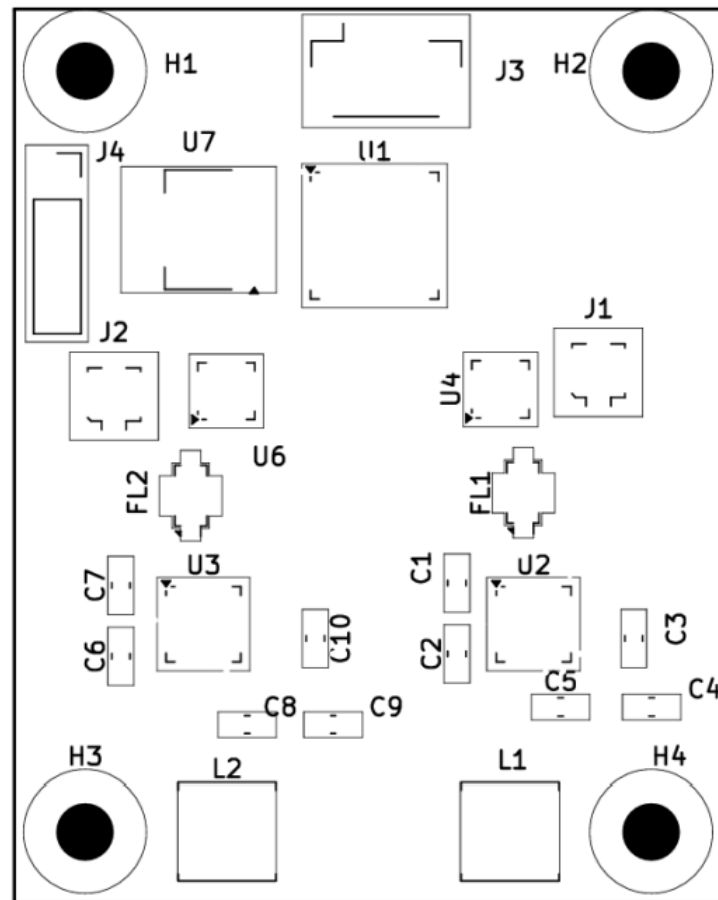


Abbildung 6: Eine Leiterplatte mit bestückten ICs (U4-U7), Kondensatoren (C1-C9), Induktivitäten (L1, L2) und Anschlussbuchsen (J1-J3, H1-H4)