

黄国辉

| 男 | 31 岁(1994 年 1 月) | 5 年工作经验 | 硕士

现居住地: 广州 | 户口: 梅州 | 职场人



自我评价

5 年专注消费电子产品硬件开发, 擅长高效能、低功耗驱动电路设计。主导完成 3 款硬件电路设计和开发, 完成 OLED 显示驱动芯片 Charge Pump、GOA 电路及 DAC 模块设计, 熟悉 PCB 设计及生产工艺流程, 熟悉 FIB/EMMI/OBIRCH 等硬件电路失效分析手段。精通从规格定义到流片验证的全流程, 擅长系统级优化与跨团队协作。

专业技能

- **电路设计:** Charge Pump (电荷泵)、GOA (Gate Driver on Array)、DAC (数模转换器)、LDO、Bandgap
- **工具:** Cadence Virtuoso、Spectre、HSPICE
- **工艺节点:** 28nm CMOS、BCD 工艺
- **核心能力:** 低功耗设计 (μA 级待机)、EMI 设计、驱动电路、混合信号集成
- **语言:** Verilog-A、Python (自动化脚本)

工作经历

高级工程师 | 华为终端有限公司

2023.03 - 至今

- 主导手机 OLED 显示驱动芯片模拟模块开发, 设计 40MHz Charge Pump 电路, 效率提升至 92% (行业平均 85%), 面积缩减 15%。
- 优化 GOA 电路时序控制模块, 创造性地提出了一种设计方案, 在 28nm 工艺下实现 0.1% 级时钟抖动, 支持 4K@120Hz 显示。
- 开发 10-bit 分段式电流舵 DAC, 匹配 ± 0.5 LSB 精度, 通过 ATE 测试良率达 99.3%
- 主导客诉不良分析, 解决电源耦合导致的显示闪烁问题。

工程师 | 华为终端有限公司

2022.07 - 2023.02

- 负责 Matepad pro/Matebook 项目 PCB 设计 layout 和评审, 通过匹配项目结构设计优化 PCB 布局, 提出了 PCB 小型化设计方案, 有效减薄 2mm 边框。
- 负责调试硬件电路和问题解决, 输出了 EMI 设计 checklist, 以指导 PCB layout 设计。
- 主导显示驱动硬件电路开发, 完成了 Tconless 硬件架构设计, 实现三合一 IC 开发, 减少硬件成本。
- 负责 PCB/PCBA 生产技术认证, 对 PCB/PCBA 生产工艺进行制程稽核。
- 主导硬件电路相关问题分析, 解决了 PCBA 虚焊/通孔虚断等问题。

工程师 | 华为终端有限公司

2020.07 - 2022.06

- 1、负责旗舰手机显示驱动 IC 的架构设计及特性开发，保障芯片开发及产品落地；完成首个模组显示效果调试项目，解决了 Gamma 曲线不光滑/亮度偏低/Dirty mura 等问题，显示效果达成目标，并制定效果调试指导说明及规范。
- 2、负责 DDIC 数字 IP 特性开发；根据目前显示驱动 IC 在数据补偿方面的不足，提出了一种新型数据补偿方案，并完成架构设计及申请发明专利一篇，设计方案经验证可以有效改善显示效果。
- 3、负责 DDIC COB 的电学性能测试，并制定关键测试项 checklist。完成旗舰机 DDIC COB 的电学性能测试，并梳理测试规范和 checklist。

教育背景

光电器件与物理 硕士 | 华南理工大学 | 2017.09 - 2020.06

- 研究方向：显示驱动电路设计
- 荣誉：国家奖学金

高分子材料&工商管理 学士 | 华南理工大学 | 2013.09 - 2017.06

专利

- 专利：CN109449311A 《一种显示数据补偿方法及装置》

语言能力

- 英语：读写能力 熟练 | 听说能力 良好