Note Gabriel Dupuis **Nand2Tetris**

**Comment Créer une AND GATE à partir d’une NAND GATE?**

**NAND GATE**



Table de NAND

|  |  |  |
| --- | --- | --- |
| a | b | out |
| 0 | 0 | 1 |
| 1 | 0 | 1 |
| 0 | 1 | 1 |
| 1 | 1 | 0 |

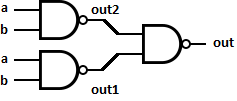
pour arriver au resultat **AND** il faudrais que je puisse faire un **NAND** qui rend les operations toujours égale à 1 – 1, et le resultat 1 – 1 égal a zero. Donc exactement le contraire de **NAND :**

Table de AND

|  |  |  |
| --- | --- | --- |
| a | b | out |
| 0 | 0 | 0 |
| 1 | 0 | 0 |
| 0 | 1 | 0 |
| 1 | 1 | 1 |

Si je compare 0 a 0 cela équivaut a 1 et si je recompare le resultat avec lui-même j’obstient le bon résultat. Donc la chip doit ressembler à ça :

**AND GATE**



|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| a | b | Out1 | Out2 | Out |
| 0 | 0 | 1 | 1 | 0 |
| 1 | 0 | 1 | 1 | 0 |
| 0 | 1 | 1 | 1 | 0 |
| 1 | 1 | 0 | 0 | 1 |

On pourrais même simplifier le tout de cette manière en utilisant que 2 transistors :



Représentation de AND Gate

