

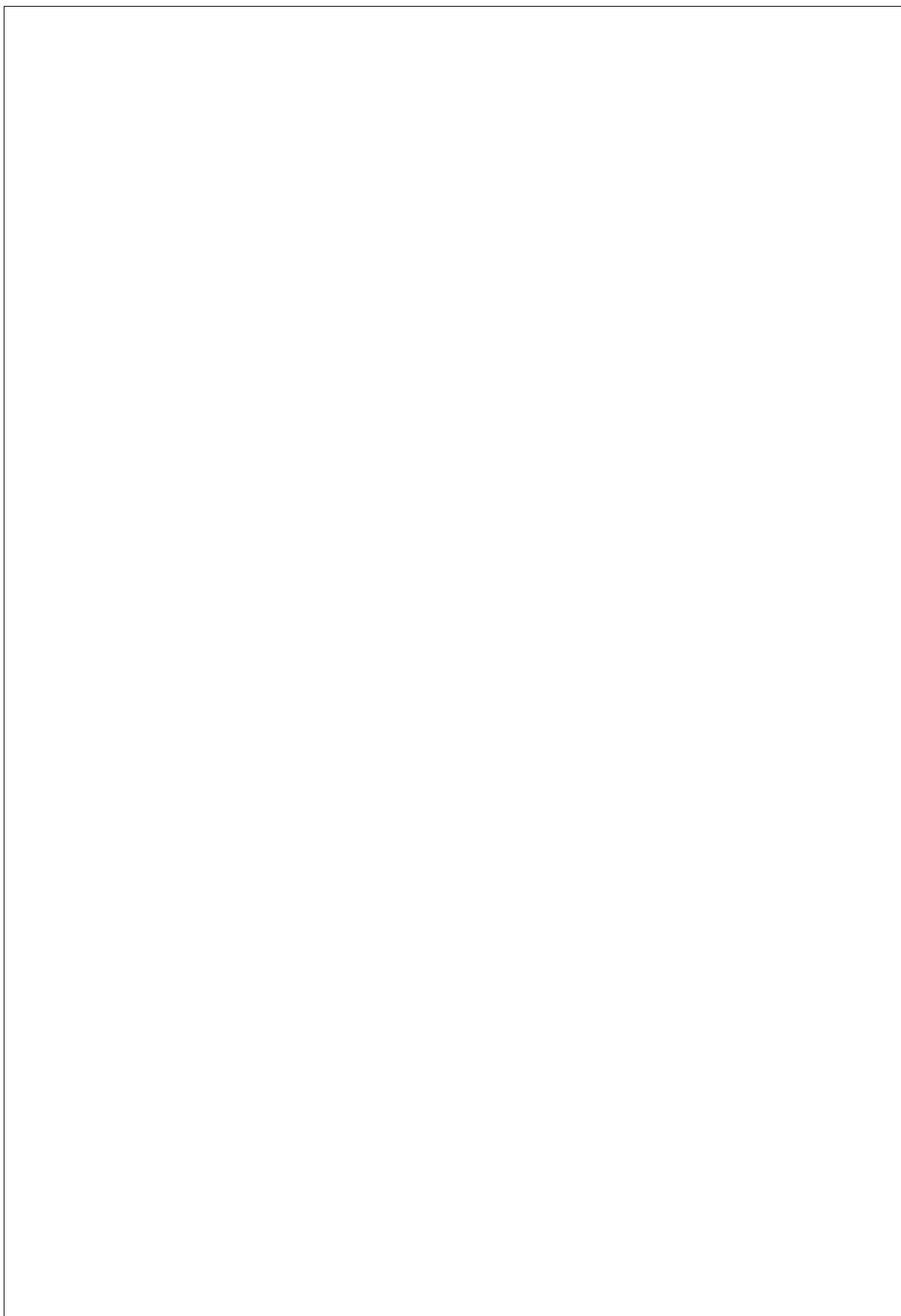
## 마프2 작품계획서

- 가속도 센서와 GLCD를 이용한 레이싱 게임 -

날짜 : 2019 04 24

이름 : 강승우

학번 : 2014161001



## 1. 작품명

가속도 센서와 GLCD를 이용한 레이싱 게임

## 2. 작품 개요 및 동작

실제 핸들을 다루는 것처럼 손잡이를 돌려 조향할 수 있는 레이싱 게임입니다. 가속도 센서를 이용해서 핸들의 기울어진 정도를 읽어오고, 이를 바탕으로 GLCD(주 디스플레이)를 부착한 서보 모터를 회전시켜 화면의 평형을 유지합니다.

레이싱 게임의 가속과 감속은 아날로그 감압 센서를 이용해서 세밀하게 조정 가능하게끔 합니다.

실제 게임은 X, Y 평면상에서 이루어지며, 정점으로만 구성된 벡터 그래픽을 사용합니다. 거리에 따라 각 정점의 오프셋을 스케일링함으로써 원근감을 구현하게 됩니다.

## 3. 사용 포트 및 부품

<사용 부품 리스트>

부품명	규격	수량	기능
KUT-128	Pin Header	1	메인 MCU 보드
GLCD	LG2401283, 240x128	1	주 디스플레이
서보 모터	HES-288	1	화면 평형 유지
가속도 센서	ADXL202JQC, SMD	1	기울기 감지
SRAM	IS62C256AL-45ULI	1	추가 기억장치, 32KB
스피커	FQ-031	2	SFX 출력
압력 센서	FSR, RA12P	2	엑셀, 브레이크 아날로그 입력
8비트 D래치	74573	1	SRAM 연결용

### <사용 포트> : 핀 단위

사용 포트	특수 기능	입/출력	연결 부품(핀)	기능
PA0	AD0	입출력	74573 D0	SRAM DATA0/ADDR0
PA1	AD1	입출력	74573 D1	SRAM DATA1/ADDR1
PA2	AD2	입출력	74573 D2	SRAM DATA2/ADDR2
PA3	AD3	입출력	74573 D3	SRAM DATA3/ADDR3
PA4	AD4	입출력	74573 D4	SRAM DATA4/ADDR4
PA5	AD5	입출력	74573 D5	SRAM DATA5/ADDR5
PA6	AD6	입출력	74573 D6	SRAM DATA6/ADDR6
PA7	AD7	입출력	74573 D7	SRAM DATA7/ADDR7
PC0	AD8	출력	IS62C256AL AD8	SRAM ADDR8
PC1	AD9	출력	IS62C256AL AD8	SRAM ADDR9
PC2	AD10	출력	IS62C256AL AD8	SRAM ADDR10
PC3	AD11	출력	IS62C256AL AD8	SRAM ADDR11
PC4	AD12	출력	IS62C256AL AD8	SRAM ADDR12
PC5	AD13	출력	IS62C256AL AD8	SRAM ADDR13
PC6	AD14	출력	IS62C256AL AD8	SRAM ADDR14
PG0	/WR	출력	IS62C256AL /WE	SRAM WRITE EN
PG1	/RD	출력	IS62C256AL /OE	SRAM OUTPUT EN
PG2	ALE	출력	74573 LE	데이터 / 어드레스 전환
PD0		출력	LG2401283 D0	GLCD D0/D4
PD1		출력	LG2401283 D1	GLCD D1/D5
PD2		출력	LG2401283 D2	GLCD D2/D6
PD3		출력	LG2401283 D3	GLCD D3/D7
PD4		출력	LG2401283 WR0	GLCD WRITE CLK
PD5		출력	LG2401283 CD	GLCD I/D SELECT
PF0	ADC0	입력	FSR 0번	아날로그 압력 입력 0
PF1	ADC1	입력	FSR 1번	아날로그 압력 입력 1

PF2		입력	ADXL 202 X <sub>OUT</sub>	가속도 X축 PWM 입력
PF3		입력	ADXL 202 Y <sub>OUT</sub>	가속도 Y축 PWM 입력
PB4	OC0	출력	SPK 0	0번 스피커 주파수 변조 출력
PB7	OC2	출력	SPK 1	1번 스피커 주파수 변조 출력
PB6		출력	HES-288	서보모터 PWM 제어신호

## <사용 부품 사양서>

### ADXL202 – 디지털 출력 가속도 감지 센서

#### PIN FUNCTION DESCRIPTIONS

Pin	Name	Description
1	NC	No Connect
2	V <sub>TP</sub>	Test Point, Do Not Connect
3	ST	Self Test
4	COM	Common
5	T2	Connect R <sub>SET</sub> to Set T2 Period
6	NC	No Connect
7	COM	Common
8	NC	No Connect
9	Y <sub>OUT</sub>	Y Axis Duty Cycle Output
10	X <sub>OUT</sub>	X Axis Duty Cycle Output
11	Y <sub>FILT</sub>	Connect Capacitor for Y Filter
12	X <sub>FILT</sub>	Connect Capacitor for X Filter
13	V <sub>DD</sub>	+3 V to +5.25 V, Connect to 14
14	V <sub>DD</sub>	+3 V to +5.25 V, Connect to 13

#### PIN CONFIGURATION

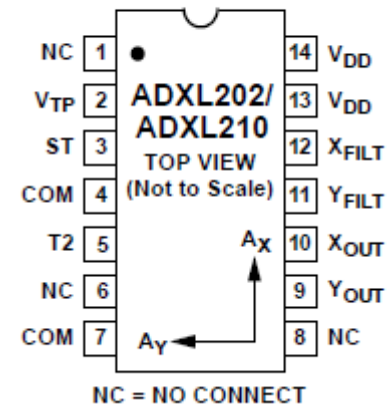


Table II. Resistor Values to Set T2

T2	R <sub>SET</sub>
1 ms	125 kΩ
2 ms	250 kΩ
5 ms	625 kΩ
10 ms	1.25 MΩ

Table I. Filter Capacitor Selection, C<sub>X</sub> and C<sub>Y</sub>

Bandwidth	Capacitor Value
10 Hz	0.47 μF
50 Hz	0.10 μF
100 Hz	0.05 μF
200 Hz	0.027 μF
500 Hz	0.01 μF
5 kHz	0.001 μF

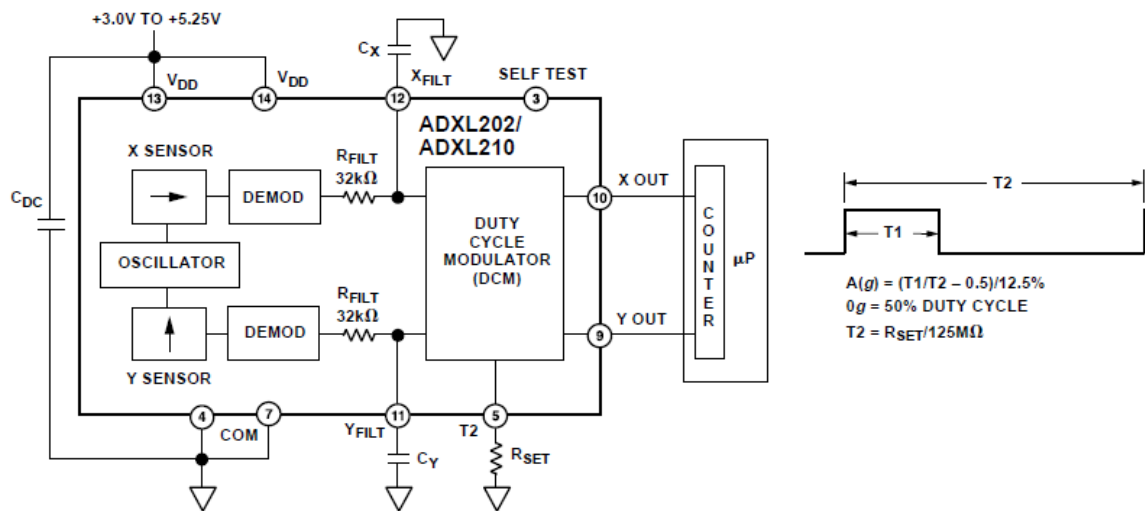
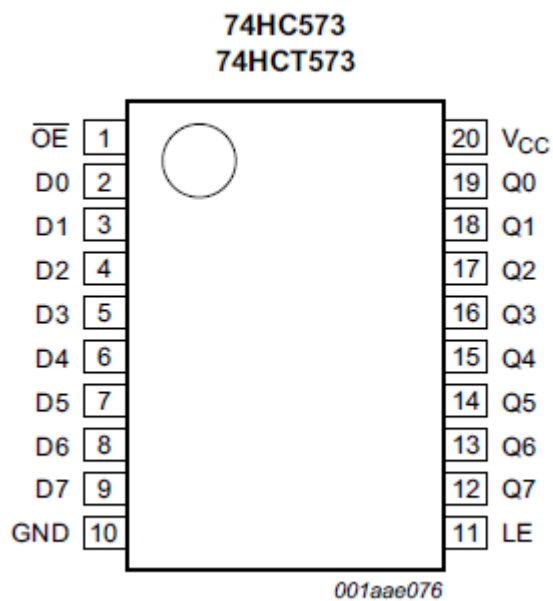


Figure 13. Block Diagram

T1과 T2포트의 Duty Ratio를 통해 아날로그 측정값을 디지털로 출력하는 가속도 센서이다. 일반적인 입력 포트에 연결한 뒤, 카운터로 일정 주기 동안의 1의 개수를 세는 방식으로 Duty Ratio를 역산할 수 있다.

### 74573 IC – 8BIT D LATCH



일반적인 8비트 Latch IC이다. ATMEGA 128의 PORT A를 이용하는 외부 램 인터페이스가 하위 8비트의 데이터와 어드레스를 공유하기 때문에, 먼저 어드레스를 LATCH한 상태에서 데이터를 읽거나 써야 한다.

이 작업은 하드웨어 내부에서 자동으로 이루어지므로, 핀 할당과 내부 레지스터 설정만 올바르게 했다면 더 신경 쓸 필요는 없다.

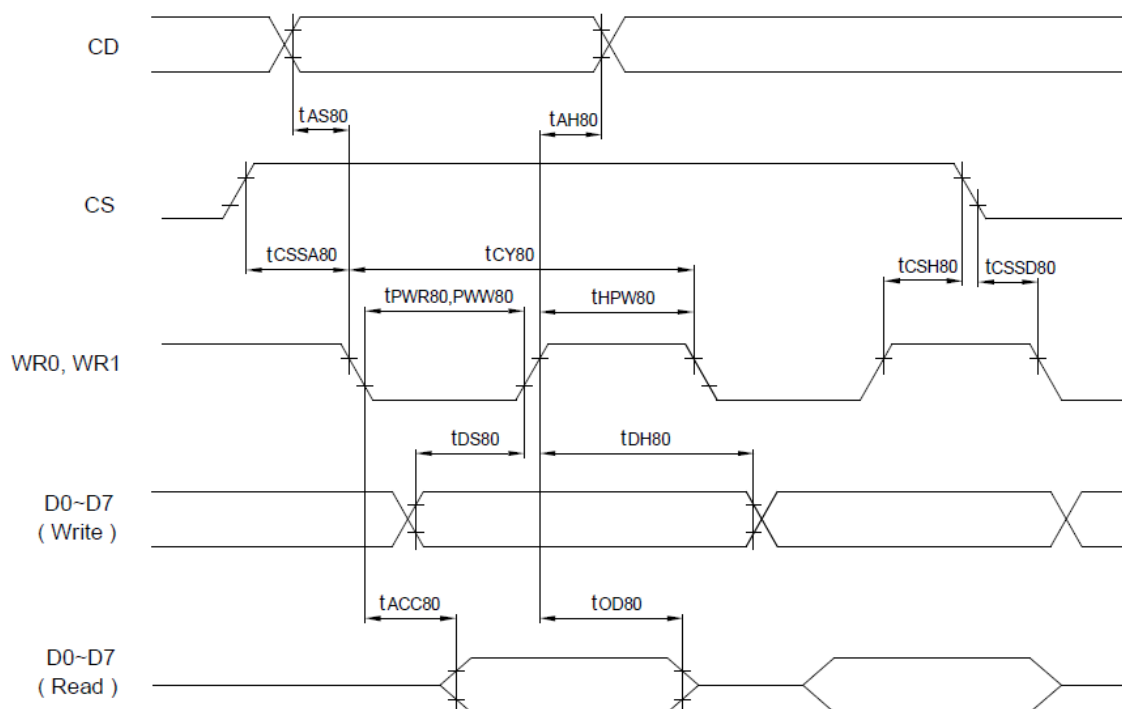
### 1.3 Terminal Functions

Pin No.	Symbol	Level	Function																																																		
1	VB1-	-	LCD Bias Voltages. These voltages are generated internally. Connect a 4.7uF/6.3V capacitor between VB1+ and VB1-.																																																		
2	VB1+	-																																																			
3	VB0-	-	LCD Bias Voltages. These voltages are generated internally. Connect a 4.7uF/6.3V capacitor between VB0+ and VB0-.																																																		
4	VB0+	-																																																			
5	VLCD	-	LCD driving voltage (VLCD is generated internally by UC1608). Connect a 0.1uF/25V capacitor and a 10MΩ resistor to VSS.																																																		
6	VBIAS		The reference voltage to generate LCD driving voltage. VBIAS can be used to fine turn VLCD (contrast) by external variable resistors. When use the internal resistor network, connect a 0.1uF capacitor to VSS.																																																		
7	VSS	0V	Ground																																																		
8	VDD	2.7 to 3.3V	Power supply for logic and charge pump																																																		
9	D7	H/L	Bi-directional bus for both serial and parallel host interfaces. In serial modes, connect D0 to SCK, D3 to SDA.																																																		
10	D6		<table><tr><td></td><td>BM[1:0]=1x</td><td>BM[1:0]=0x</td><td>BM[1:0]=01</td><td>BM[1:0]=00</td></tr><tr><td></td><td>8-bit parallel</td><td>4-bit parallel</td><td>S9</td><td>S8/S8uc</td></tr><tr><td>D0</td><td>D0</td><td>D0/D4</td><td>SCK</td><td>SCK</td></tr><tr><td>D1</td><td>D1</td><td>D1/D5</td><td>—</td><td>—</td></tr><tr><td>D2</td><td>D2</td><td>D2/D6</td><td>—</td><td>—</td></tr><tr><td>D3</td><td>D3</td><td>D3/D7</td><td>SDA</td><td>SDA</td></tr><tr><td>D4</td><td>D4</td><td>—</td><td>—</td><td>—</td></tr><tr><td>D5</td><td>D5</td><td>—</td><td>—</td><td>—</td></tr><tr><td>D6</td><td>D6</td><td>—</td><td>S9</td><td>S8/S8uc</td></tr><tr><td>D7</td><td>D7</td><td>0</td><td>1</td><td>1</td></tr></table>		BM[1:0]=1x	BM[1:0]=0x	BM[1:0]=01	BM[1:0]=00		8-bit parallel	4-bit parallel	S9	S8/S8uc	D0	D0	D0/D4	SCK	SCK	D1	D1	D1/D5	—	—	D2	D2	D2/D6	—	—	D3	D3	D3/D7	SDA	SDA	D4	D4	—	—	—	D5	D5	—	—	—	D6	D6	—	S9	S8/S8uc	D7	D7	0	1	1
	BM[1:0]=1x		BM[1:0]=0x	BM[1:0]=01	BM[1:0]=00																																																
	8-bit parallel		4-bit parallel	S9	S8/S8uc																																																
D0	D0		D0/D4	SCK	SCK																																																
D1	D1		D1/D5	—	—																																																
D2	D2		D2/D6	—	—																																																
D3	D3		D3/D7	SDA	SDA																																																
D4	D4		—	—	—																																																
D5	D5		—	—	—																																																
D6	D6	—	S9	S8/S8uc																																																	
D7	D7	0	1	1																																																	
11	D5																																																				
12	D4																																																				
13	D3																																																				
14	D2																																																				
15	D1																																																				
16	D0	Connect unused pins to VDD or VSS.																																																			
17	WR1	H/L	WR[1:0] control the read/write operation of the host interface. In 8080 mode: WR0 is /WR signal, WR1 is /RD signal. In 6800 mode: WR0 is R/W signal, WR1 is Enable signal. In serial modes: These two pins are not used, connect them to VSS.																																																		
18	WR0																																																				
19	CD	H/L	Data or instruction selection L: D0 to D7 are Instruction code H: D0 to D7 are display data In S9 mode, CD pin is not used and connect it to VDD or VSS.																																																		
20	/RST	L	Reset signal, active “L”. There is built-in power-on-reset circuit in UC1608. Connect /RST to VDD when it is not used.																																																		
21	CS	H	Chip selection signal, active “H”.																																																		
22	BM0	H/L	Bus mode selection. The interface bus mode is determined by BM[1:0] and [D7:D6] by the following relationship.																																																		
23	BM1		<table><tr><td>BM[1:0]</td><td>[D7:D6]</td><td>Mode</td></tr><tr><td>11</td><td>Data</td><td>6800/8-bit</td></tr><tr><td>10</td><td>Data</td><td>8080/8-bit</td></tr><tr><td>01</td><td>0x</td><td>6800/4-bit</td></tr><tr><td>00</td><td>0x</td><td>8080/4-bit</td></tr><tr><td>01</td><td>10</td><td>3-wire SPI w/ 9-bit token (S9: conventional)</td></tr><tr><td>00</td><td>10</td><td>4-wire SPI w/ 8-bit token (S8: conventional)</td></tr><tr><td>00</td><td>11</td><td>3/4-wire SPI w/ 8-bit token (S8uc: Ultra-Compact)</td></tr></table>	BM[1:0]	[D7:D6]	Mode	11	Data	6800/8-bit	10	Data	8080/8-bit	01	0x	6800/4-bit	00	0x	8080/4-bit	01	10	3-wire SPI w/ 9-bit token (S9: conventional)	00	10	4-wire SPI w/ 8-bit token (S8: conventional)	00	11	3/4-wire SPI w/ 8-bit token (S8uc: Ultra-Compact)																										
			BM[1:0]	[D7:D6]	Mode																																																
			11	Data	6800/8-bit																																																
			10	Data	8080/8-bit																																																
			01	0x	6800/4-bit																																																
			00	0x	8080/4-bit																																																
			01	10	3-wire SPI w/ 9-bit token (S9: conventional)																																																
00	10	4-wire SPI w/ 8-bit token (S8: conventional)																																																			
00	11	3/4-wire SPI w/ 8-bit token (S8uc: Ultra-Compact)																																																			

240 \* 128 해상도의 단색 그래픽 LCD이다. 특히,  $V_{DD}$  입력 전압이 2.7~ 3.3V임에 유의해야 한다.  
다이오드 등을 이용해 감압 후 바이어스 할 것...

### 3.2 Parallel Bus Timing Characteristics (8080 Series MPU, $V_{DD}=2.7V$ to $3.3V$ , $T_a=25^{\circ}C$ )

Description	Signal	Symbol	Condition	Min.	Max.	Units
Address setup time Address hold time	CD	$t_{AS80}$ $t_{AH80}$		0 20	--	ns
System cycle time 8 bits bus (read) (write) 4 bits bus (read) (write)	WR0, WR1	$t_{CY80}$		140 140 140 140	--	
Pulse width 8 bits (read) 4 bits	WR1	$t_{PWR80}$		65 65	--	
Pulse width 8 bits (write) 4 bits	WR0	$t_{PWW80}$		35 35	--	
High pulse width 8 bits bus (read) (write) 4 bits bus (read) (write)	WR0, WR1	$t_{HPW80}$		65 35 65 35	--	
Data setup time Data hold time	D0 to D7	$t_{DS80}$ $t_{DH80}$		30 20	--	
Read access time Output disable time	D0 to D7	$t_{ACC80}$ $t_{OD80}$	CL=100pF	-- 12	60 20	
Chip select setup time	CS	$t_{CSSA80}$ $t_{CSSD80}$ $t_{CSH80}$		10 10 20	--	



Parallel Bus Timing Characteristics (for 8080 MPU)



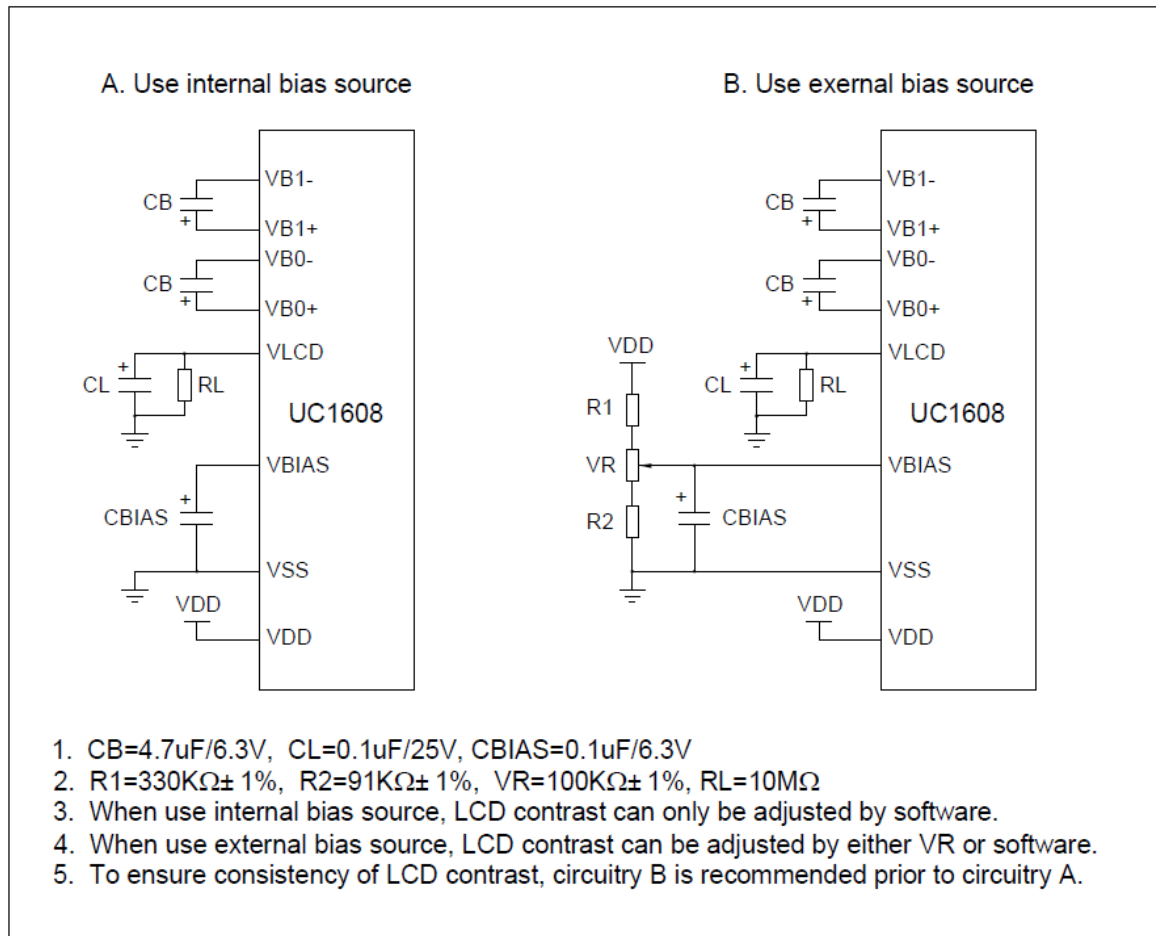
C/D: 0: Control, 1: Data  
W/R: 0: Write Cycle, 1: Read Cycle  
# Useful Data bits  
– Don't Care

	Command	C/D	W/R	D7	D6	D5	D4	D3	D2	D1	D0	Action	Default
1	Write Data Byte	1	0	#	#	#	#	#	#	#	#	Write 1 byte	N/A
2	Read Data Byte	1	1	#	#	#	#	#	#	#	#	Read 1 byte	N/A
3	Get Status	0	1	BZ	MX	DE	RS	WA	GN1	GN0	1	Get Status	N/A
4	Set Column Address LSB	0	0	0	0	0	0	#	#	#	#	Set CA[3:0]	0
	Set Column Address MSB	0	0	0	0	0	1	#	#	#	#	Set CA[7:4]	0
5	Set Mux Rate and Temperature Compensation	0	0	0	0	1	0	0	#	#	#	Set {MR, C[1:0]}	MR: 1 TC: 00b
6	Set Power Control	0	0	0	0	1	0	1	#	#	#	Set PC[2:0]	101b
7	Set Adv. Program Control ( double byte command )	0	0	0	0	1	1	0	0	0	R	For UltraChip only. Do not use.	N/A
		0	0	#	#	#	#	#	#	#	#		
8	Set Start Line	0	0	0	1	#	#	#	#	#	#	Set SL[5:0]	0
9	Set Gain and Potentiometer (double byte command)	0	0	1	0	0	0	0	0	0	1	Set {GN[1:0], PM[5:0]}	GN=3 PM=0
		0	0	#	#	#	#	#	#	#	#		
10	Set RAM Address Control	0	0	1	0	0	0	1	#	#	#	Set AC[2:0]	001b
11	Set All-Pixel-ON	0	0	1	0	1	0	0	1	0	#	Set DC[1]	0=disable
12	Set Inverse Display	0	0	1	0	1	0	0	1	1	#	Set DC[0]	0=disable
13	Set Display Enable	0	0	1	0	1	0	1	1	1	#	Set DC[2]	0=disable
14	Set Fixed Lines	0	0	1	0	0	1	#	#	#	#	Set FL[3:0]	0
15	Set Page Address	0	0	1	0	1	1	#	#	#	#	Set PA[3:0]	0
16	Set LCD Mapping Control	0	0	1	1	0	0	#	#	#	#	Set LC[3:0]	0
17	System Reset	0	0	1	1	1	0	0	0	1	0	System Reset	N/A
18	NOP	0	0	1	1	1	0	0	0	1	1	No operation	N/A
19	Set LCD Bias Ratio	0	0	1	1	1	0	1	0	#	#	Set BR[1:0]	10b=12
20	Reset Cursor Mode	0	0	1	1	1	0	1	1	1	0	AC[3]=0, CA=CR	N/A
21	Set Cursor Mode	0	0	1	1	1	0	1	1	1	1	AC[3]=1, CR=CA	N/A
22	Set Test Control (double byte command)	0	0	1	1	1	0	0	1	TT		For UltraChip only. Do not use.	N/A
		0	0	#	#	#	#	#	#	#	#		

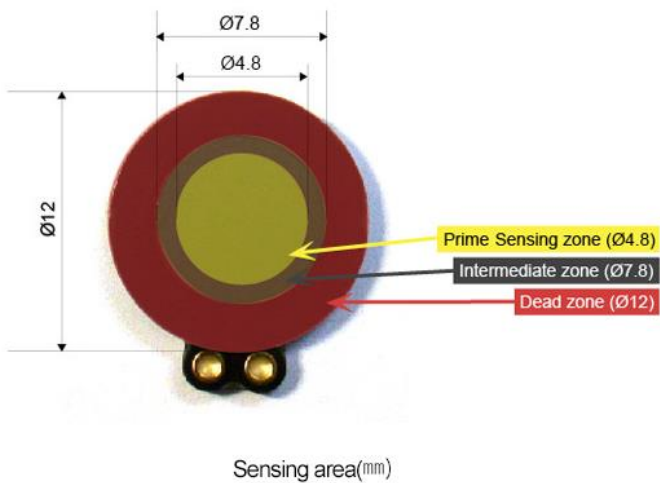
Note: Please refer to UC1608 datasheet for details.

GLCD의 커맨드 리스트.

### 3.8 Power Supply for Logic and LCD Driving



#### FSR RA12P 압력 센서



$V_{IN}$ 에 대한 특별한 언급이 없는 것으로 보아,  
5V Vcc를 인가해도 무리가 없을 듯하다.

## 센서 기판의 V패드와 A패드



 VIN
  ADC

단자는 2개가 존재하는데, 한쪽 단자('V'라고 표기)에는 전압이, 다른 한쪽('A'라고 표기)에는 ADC 포트와 연결)

Vin 과 ADC를 연결해줘야 동작하며, 센서 기판에서 Vin은 'V'로 표기되어 있고, ADC는 'A'로 표기

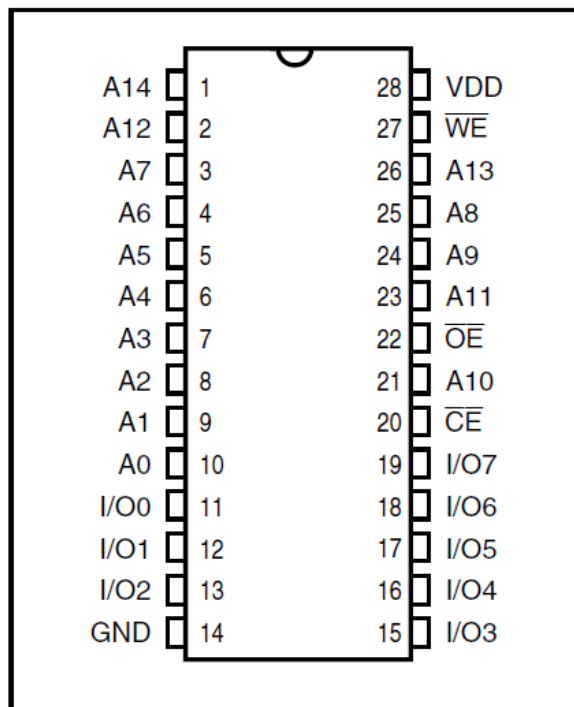
Vin은 아래 세군데의 V패드 중 어느 V패드에 연결해도 됩니다. 세개의 V패드는 내부적으로 연결 되어 있기 때문에

마찬가지로 세군데의 A패드 중에 어느 A 패드에 연결해도 됩니다.

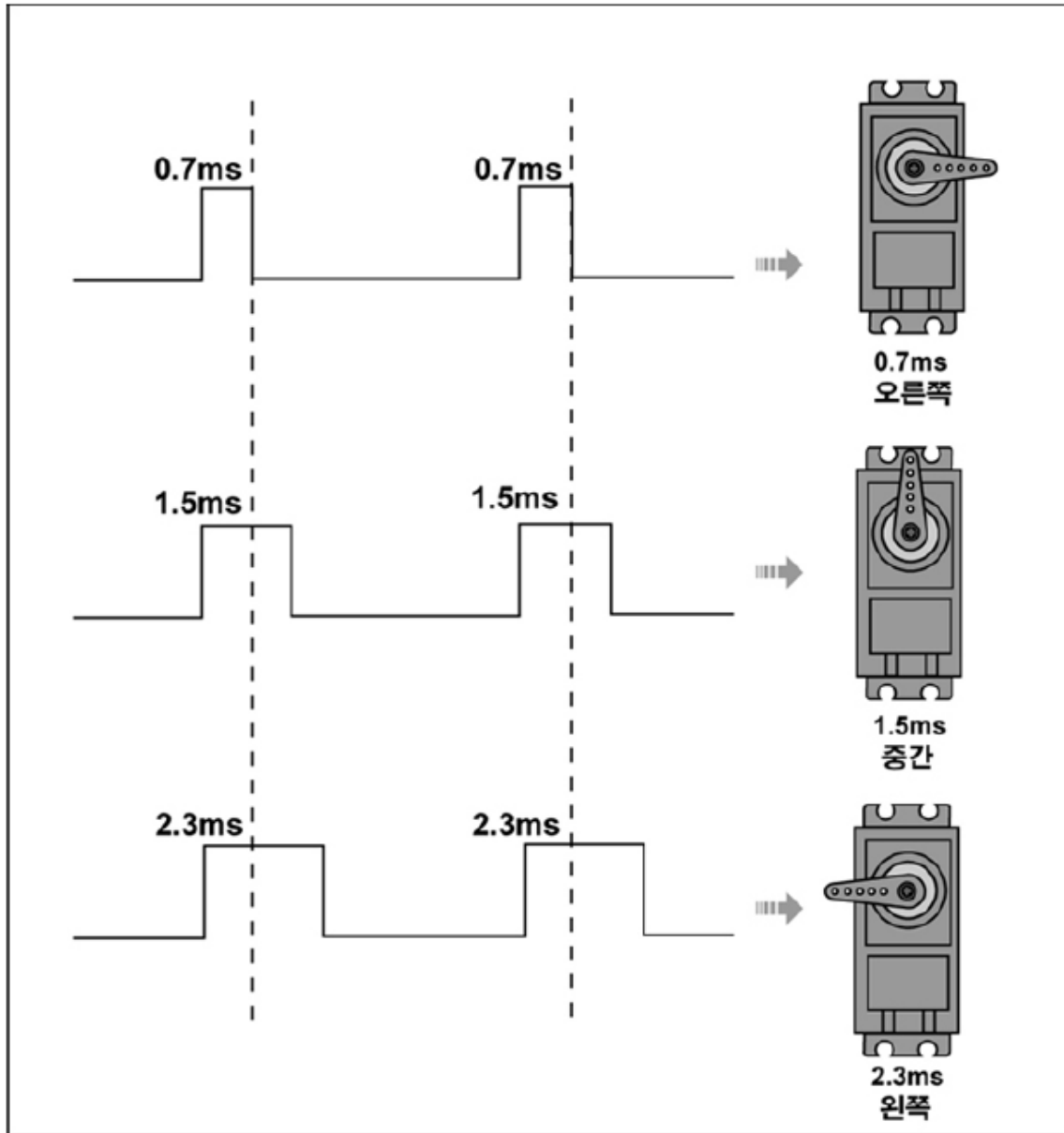
### SRAM

## PIN CONFIGURATION

### 28-Pin SOP



전형적인 SRAM이다. 15비트 주소 입력과 8비트 데이터 입출력 포트를 갖는다. 5V 전원이 공급되어야 하며, 최대 응답 속도는 45ns (22.2MHz) 로 ATMEGA128에 충분히 사용 가능.



PWM을 이용해 제어되는 서보 모터이다. 게임이 1초에 60번씩 시뮬레이션 되므로, 16.67ms마다 모터에 대해 갱신 신호가 들어간다. OCR1B 비교 매치 인터럽트에서 OC1B 출력을 클리어하는 방법으로, PWM 출력을 소프트웨어 생성

