第7章 数字系统的分析与设计

- 7.1 概述
- 7.2 数字系统的扩展
- 7.3 数字系统的分析
- 7.4 数字系统的设计

7.1 概述

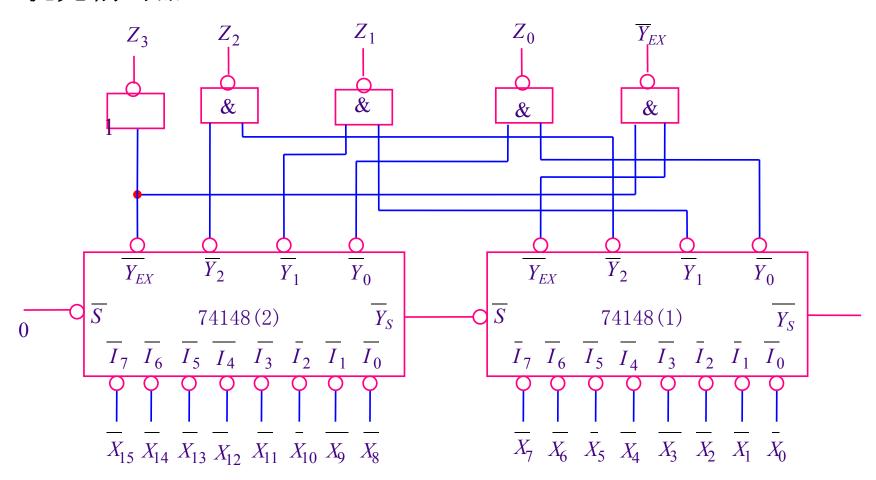
- 一、按组成方式的不同可把数字系统分为两大类
- 1) 由多片同一类型芯片组成的数字系统称为功能扩展
- 2) 由多片不同类型的芯片组成的数字系统称为系统综合
- 二、综合型数字系统分为四类
- 1) 多片不同组合逻辑芯片构成的数字系统称为组合复合型;
- 2) 由多片不同时序逻辑芯片构成的数字系统称为时序复合型;
- 3)由组合逻辑芯片控制时序逻辑芯片所构成的数字系统称为组合时序型;
- 4)由时序逻辑芯片控制组合逻辑芯片所构成的数字系统称为时序组合型。

7.2 数字系统的扩展

随着数字系统所处理的数据位数的增加,需要对功能芯片进行扩展。

- 一、中规模集成组合逻辑电路的功能扩展
- 1. 用两片74LS148接成16线-4线优先编码器
- 2. 试用两片74151组成"16选1"数据选择器
- 3. 试用两片3线-8线译码器74LS138组成4线-16线 译码器

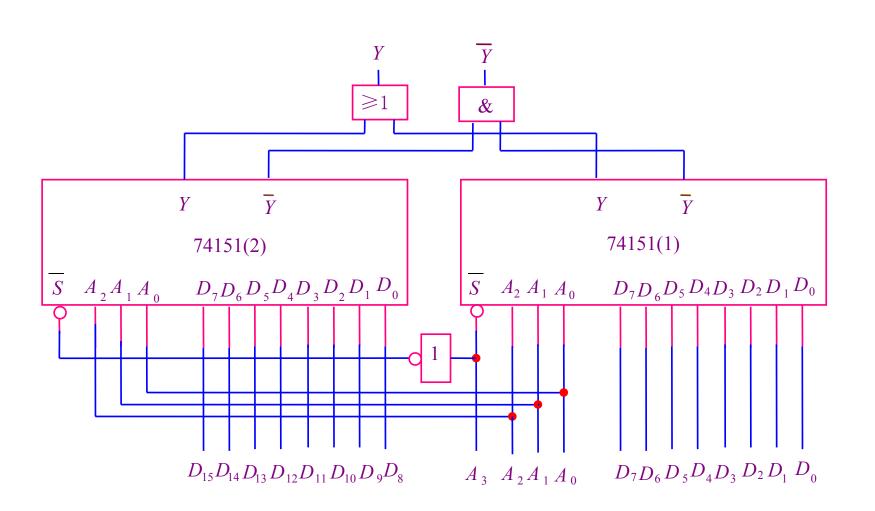
例: 试用两片8线-3线优先编码器74LS148组成16线-4线优先编码器。



高位片

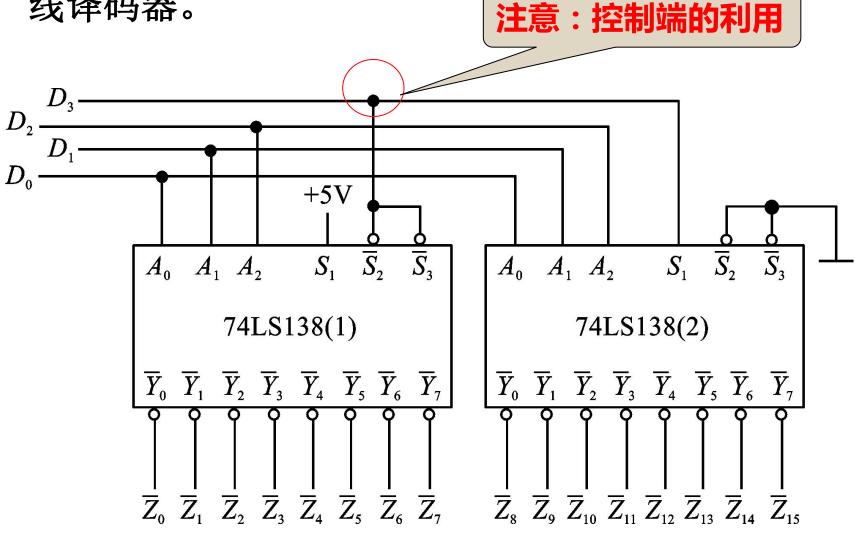
低位片

例:用两片74151组成"16选1"数据选择器。



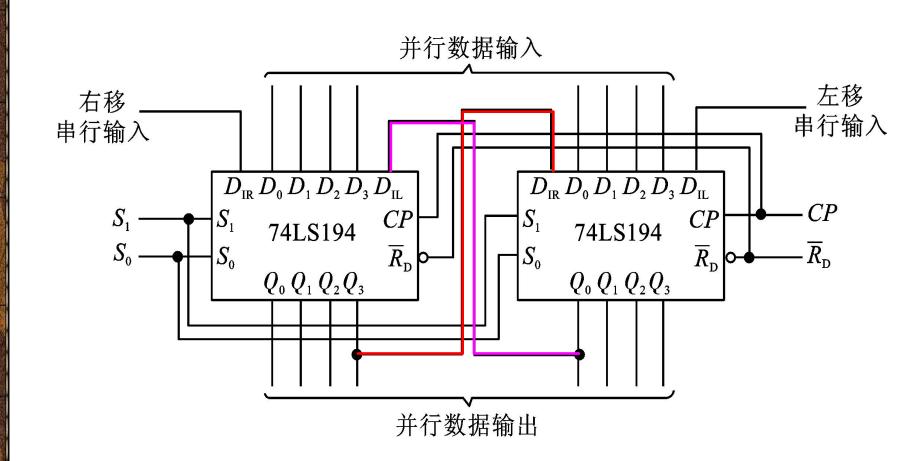
例: 试用两片3线-8线译码器74LS138组成4线-16

线译码器。



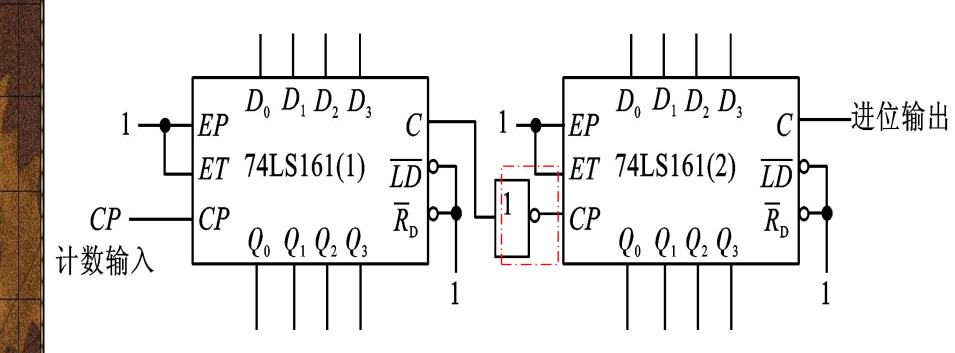
二、中规模集成时序逻辑电路的功能扩展

1. 用74LS194构成八位双向移位寄存器。

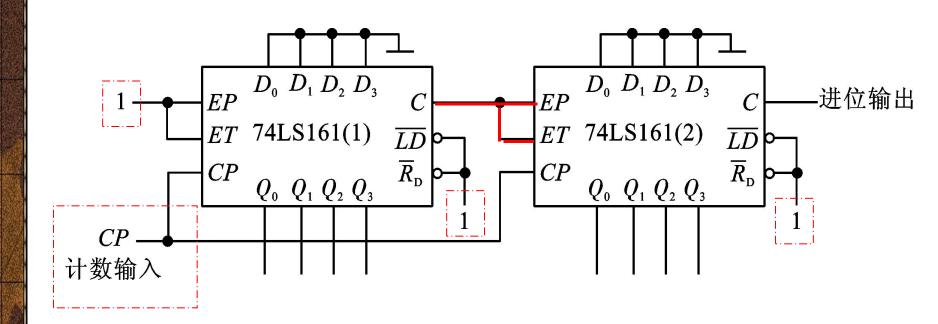


2. 试用两片74LS161接成八位二进制计数器

方法一: 串行进位方式(异步方法)



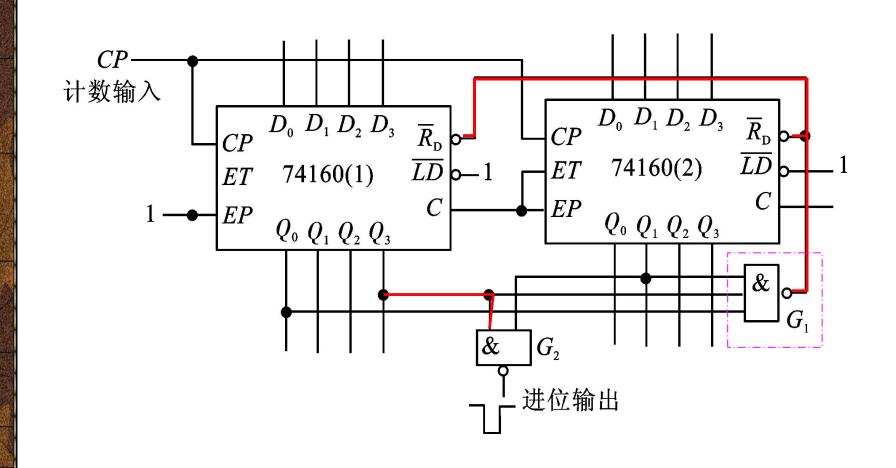
方法二:并行进位方式(同步方法)



3. 试用两片同步十进制计数器74160接成二十九进制计数器。

方法一:整体清零法

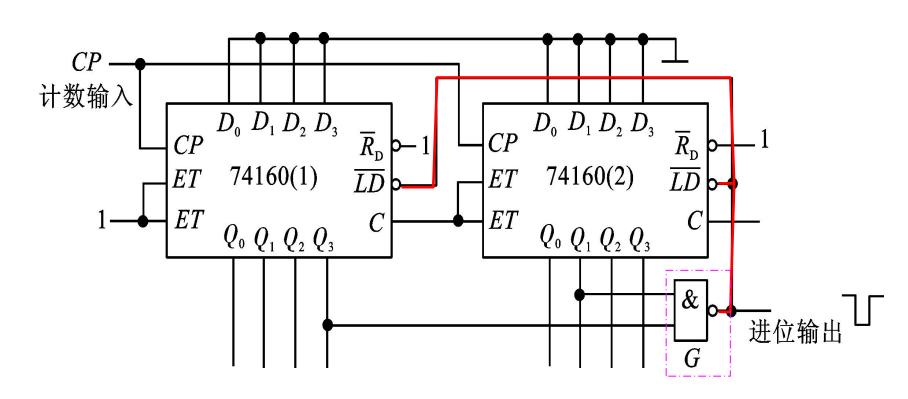
(整体清零控制信号为同一个信号,29,是不稳定状态)



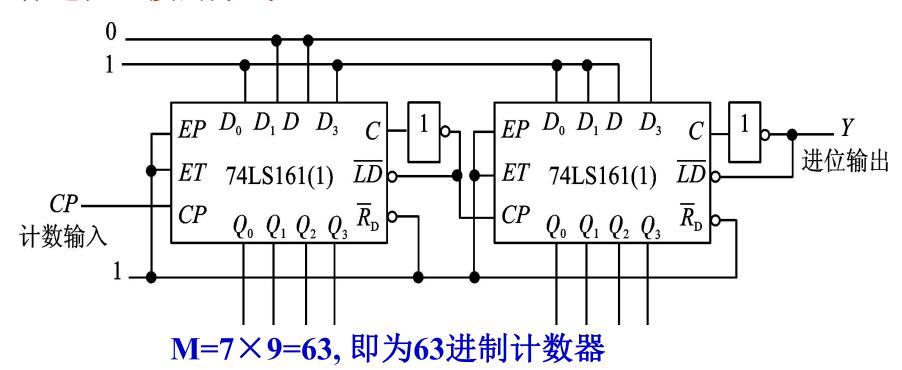
用两片同步十进制计数器74LS160接成二十九进制计数器。

方法二:整体置数法

(置数控制信号28,是稳定状态,进位不需另外译码)



4. 若要构成M进制计数器,当M>N,且M为合数时,即 M=N₁*N₂,则可分别接成N₁进制和N₂进制计数器, 然后再进行进位连接的方式。

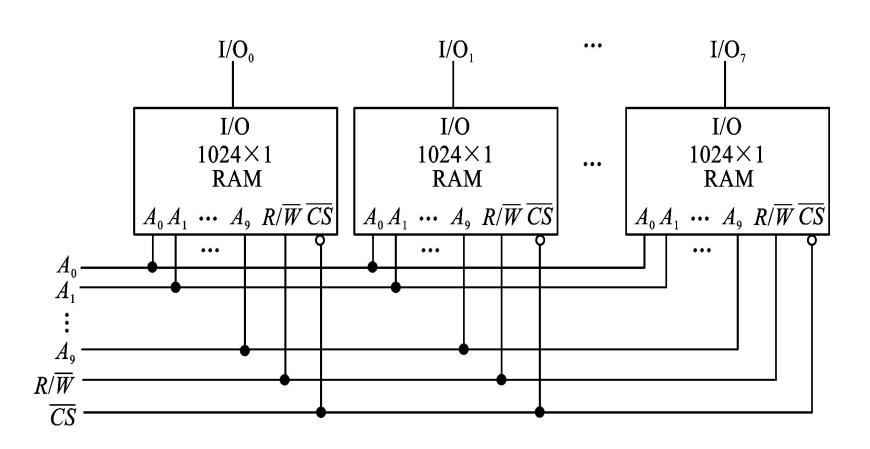


(先分别两个信号置数,再级联的方式)

三、存储器容量的扩展

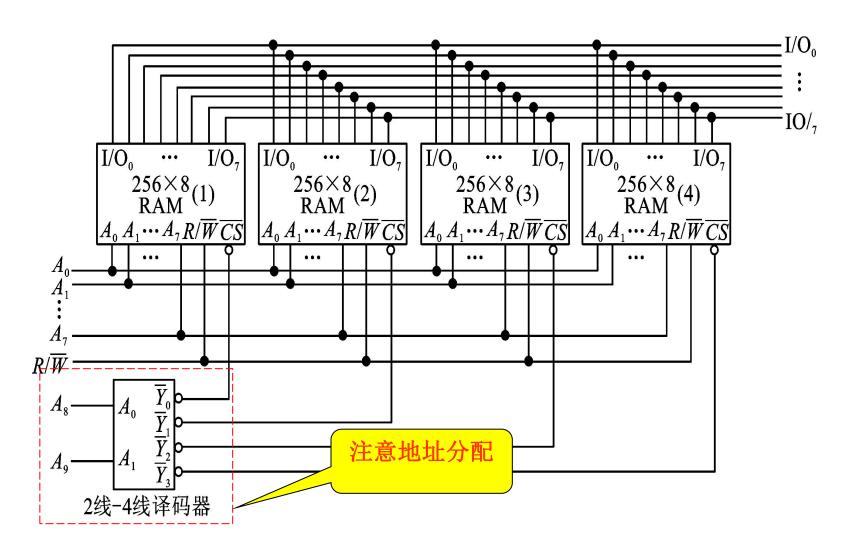
1. 位扩展的方式

1024×1扩展为1024×8



2. 字扩展方式 256

256×8扩展为1024×8



7.3 数字系统的分析

一、模块化分析方法

模块化分析方法的步骤如下:

- (1) 列出各功能模块的逻辑功能;不必从模块内部电路分析,把各模块看成黑箱处理;
- (2) 根据给出的电路图理清各模块之间的连接关系或控制关系;
- (3) 根据给定条件分析各模块的工作状态以及整个系统的工作状态;
- (4) 列出整个系统的功能表或状态转换图或者画出其时序图;
- (5) 说明整个系统的逻辑功能。

二、分析举例

1. 组合复合型数字系统

由2片74LS283和1片74LS85组成BCD码加法器

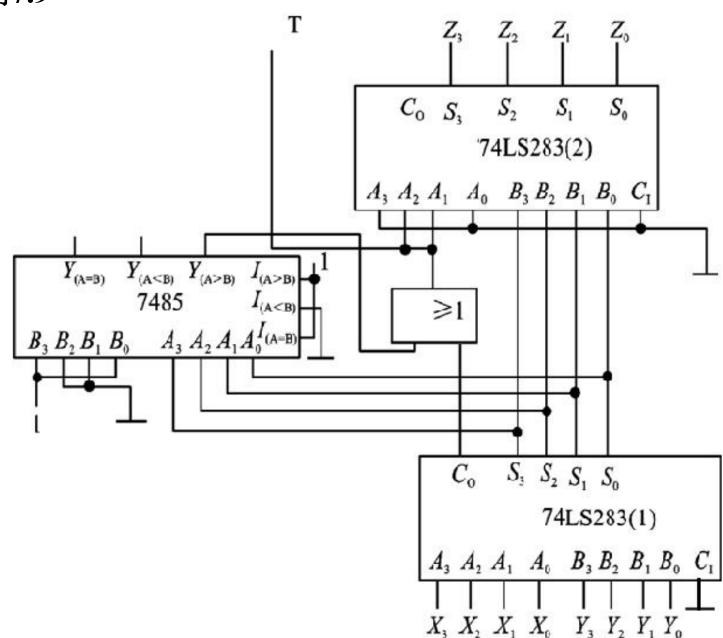
- 2. 时序组合型数字系统
- 1) 两片4位加法器74283和4片移位寄存器74LS194组成硬件 加法电路
- 2) 74LS161和74LS138组成顺序脉冲发生器
- 3) 74LS161和74LS151组成的序列信号发生器

3. 组合时序型数字系统

用8线-3线优先编码器74LS148和同步四位二进制计数器 74LS161组成的可控分频器

4. 时序复合型数字系统

由74LS194和74LS160组成跳频信号发生器



$$X_3 X_2 X_1 X_0 + Y_3 Y_2 Y_1 Y_0 = S_3 S_2 S_1 S_0 \cdot \cdot \cdot \cdot CO$$

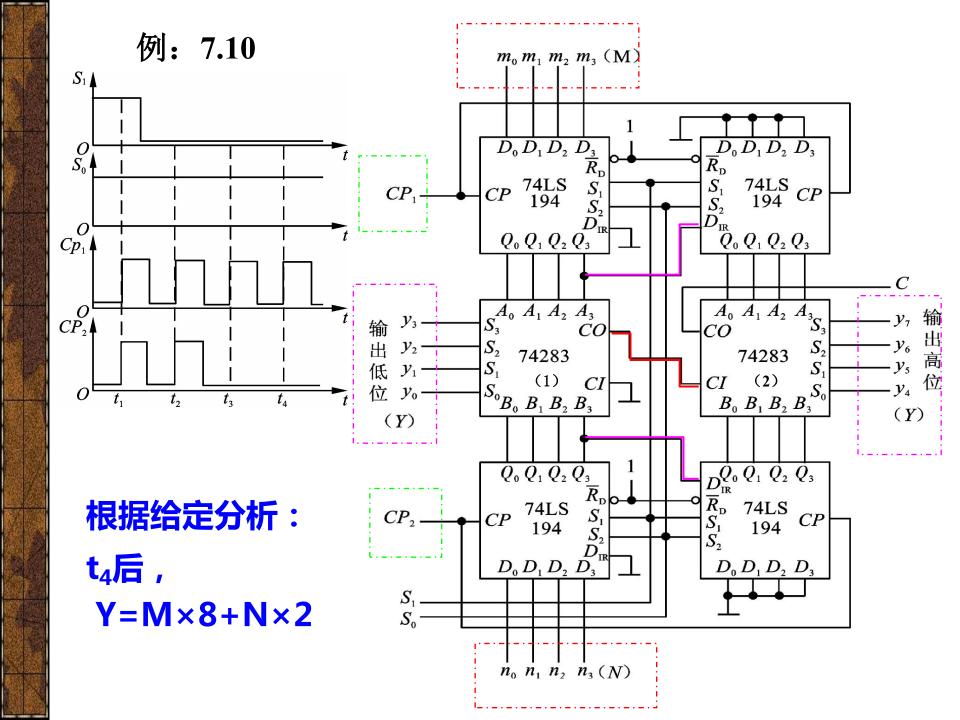
若
$$CO = 1$$
或 $S_3S_2S_1S_0 > 9 \Rightarrow Z_3Z_2Z_1Z_0 = S_3S_2S_1S_0 + 6$ 且 $T=1$

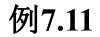
若
$$CO = 0$$
且 $S_3 S_2 S_1 S_0 \le 9 \Rightarrow Z_3 Z_2 Z_1 Z_0 = S_3 S_2 S_1 S_0 + 0$ 且 $T = 0$

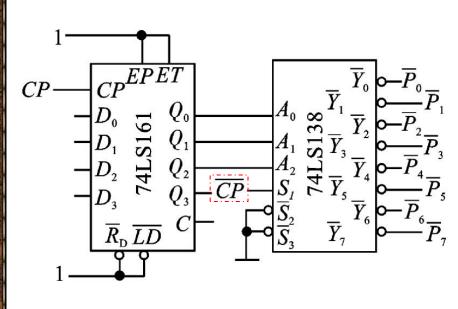
$$0011+0110 = 1001(3+6=9)$$

 $0110+0101 = 1011+0110 = 10001(6+5=11)$
 $1001+1000 = 10001+0110 = 10111(9+8=17)$

∴ 电路为十进制BCD码加法器。

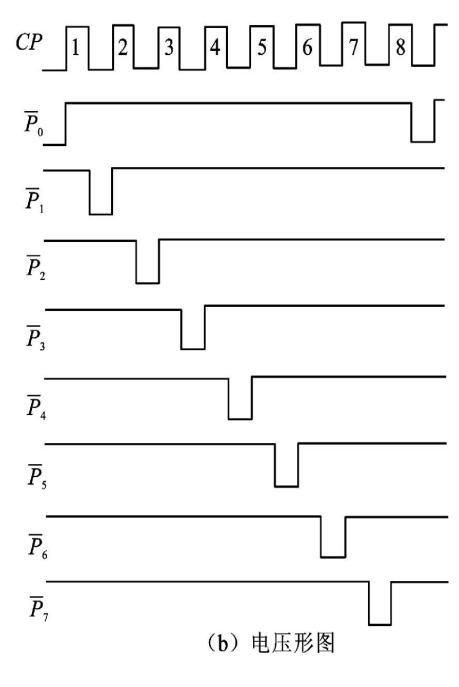




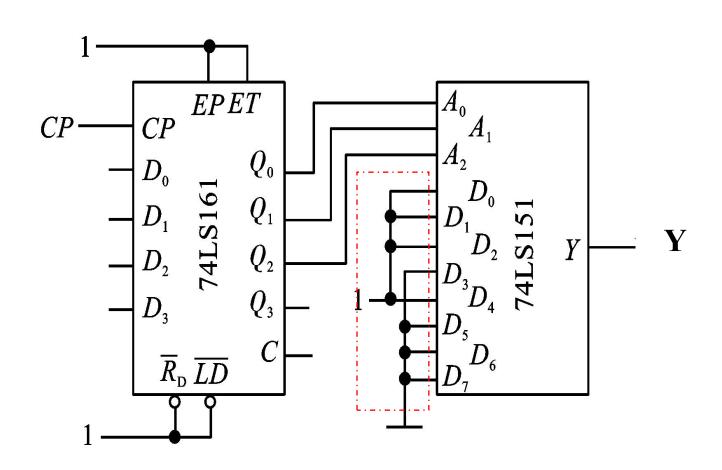


(a) 电路图

功能: 顺序脉冲发生器。



例7.12 分析电路的功能。

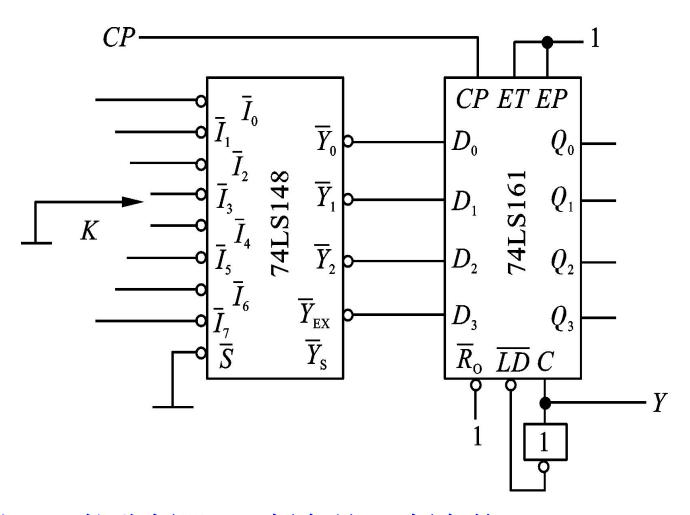


功能分析:

СР	Q2(A2) Q1(<mark>A</mark> 1) Q0(A0)	Y
0	0	0	0	Y=D0=1
1	0	0	1	$Y=D_1=1$
2	0	1	0	Y=D2=1
3	0	1	1	Y=D3=0
4	1	0	0	Y=D4=1
5	1	0	1	Y=D5=0
6	1	1	0	Y=D6=0
7	1	1	1	Y=D7=0

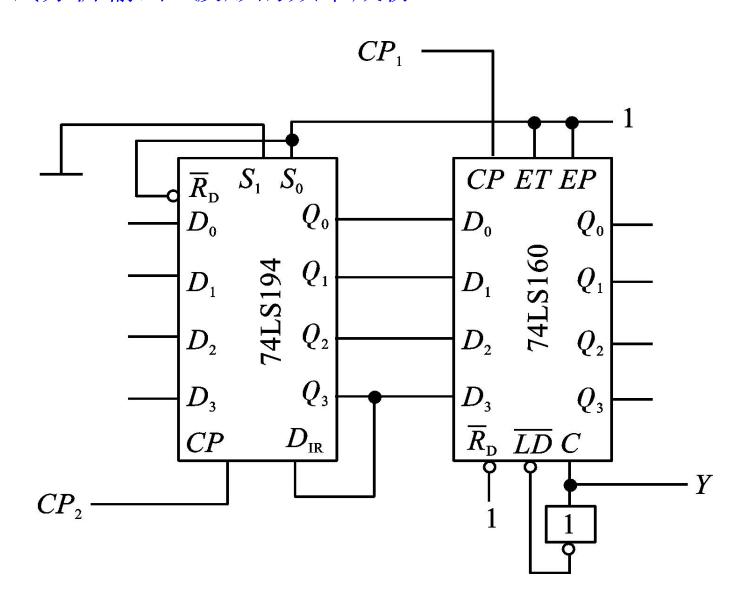
功能: 电路为序列信号发生器。

例7.13 分析电路的功能。



功能:可控分频器,Y频率是CP频率的1/16,1/15,...,1/9。

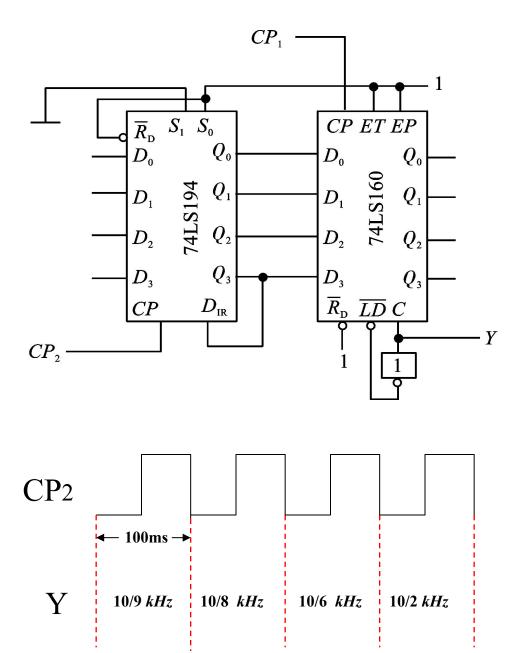
已知: 74LS194的初始状态为**0001**, $f_{\text{cp1}}=10_{kHz}$, $f_{\text{cp2}}=10_{Hz}$ 试分析输出Y波形的频率成份。



功能分析:

CP2	Q3(D3)	Q2(D2)	Q1(D1)) Q0(D0)	74LS160	Y
0	0	0	0	1	九进制	10/9kHz
1	0	0	1	0	八进制	10/8kHz
2	0	1	0	0	六进制	10/6kHz
3	1	0	0	0	二进制	10/2kHz
4	0	0	0	1	九进制	10/9 _{kHz}

功能: 跳频信号发生器。

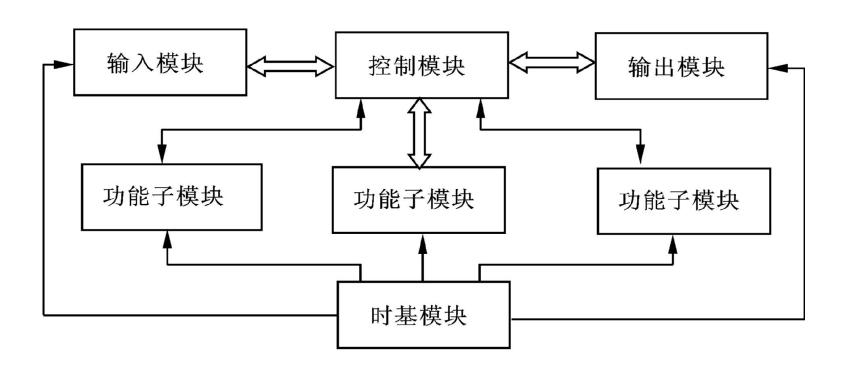


7.4 数字系统的设计

一、数字系统

是用来对数字信号进行采集、加工、传输、运算、 处理和输出的,因此一个完整的数字系统往往包括输 入模块、功能子模块、控制模块、输出模块和时基模 块等5个部分,各部分具有相对的独立性,在控制模块 的协调和指挥下完成各自的功能。因此可用模块化设 计方法来设计数字系统。

数字系统的组成



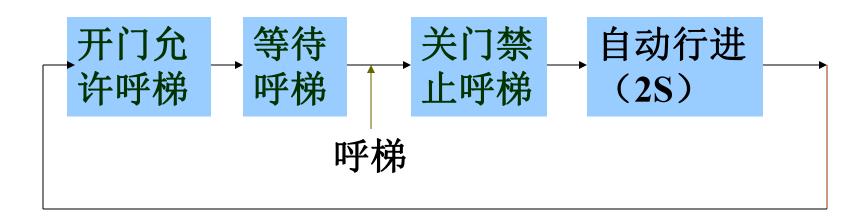
二、模块化设计方法的步骤

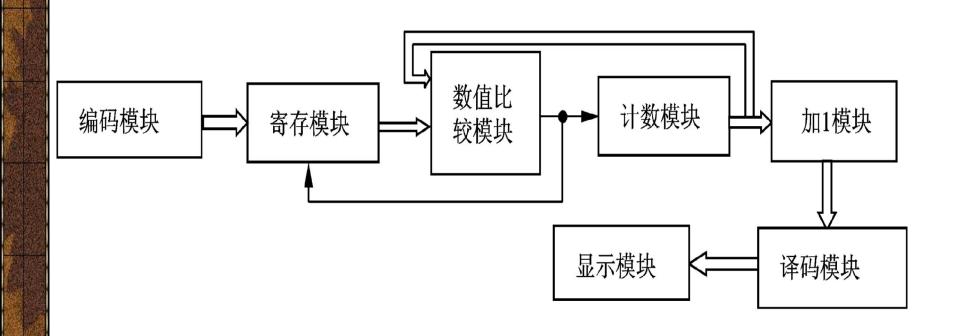
- (1)逻辑抽象,确定输入、输出逻辑变量和电路 状态数
- (2)确定系统的时钟信号;
- (3)根据系统的设计要求,划分系统的模块;
- (4)根据各功能模块的要求选用SSI、MSI、LSI 实现;
- (5) 画出数字系统电路图。

三、举例

试设计一个八层电梯楼层显示控制器, 要求如下:

- (1) 能显示电梯行进楼层的位置;
- (2) 能响应电梯楼层按钮的呼唤,控制电梯的上、 下行;
- (3) 电梯在行进时不响应呼梯;





电梯楼层显示控制器的模块图

