

半导体存储器

1. 图 6.1 是一个 16×4 位的 ROM， $A_3A_2A_1A_0$ 为地址输入， $D_3D_2D_1D_0$ 的数据输出。若将 D_3 、 D_2 、 D_1 、 D_0 视为 A_3 、 A_2 、 A_1 、 A_0 的逻辑函数，试写出 D_3 、 D_2 、 D_1 、 D_0 的逻辑函数式并化简。

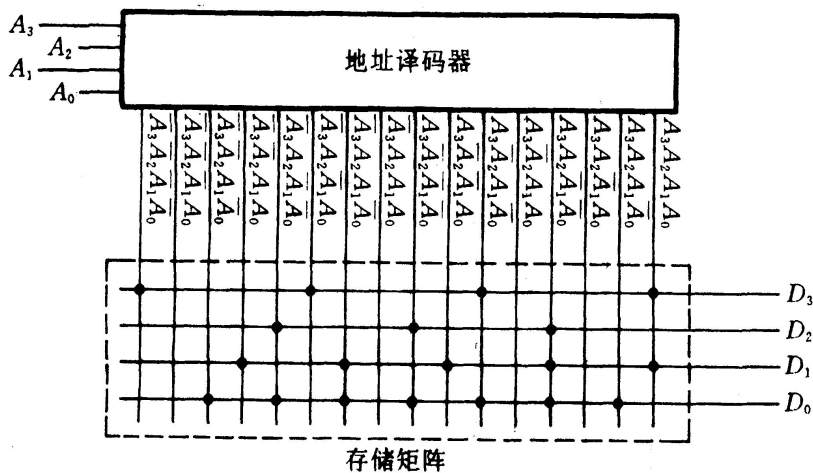


图 6.1

班级：

学号：

姓名：

半导体存储器

2. 用 ROM 设计一个组合逻辑电路，用来产生下列一组逻辑函数

$$\begin{cases} Y_1 = \overline{A}\overline{B}\overline{C}\overline{D} + \overline{A}\overline{B}\overline{C}D + \overline{A}\overline{B}C\overline{D} + \overline{A}BCD \\ Y_2 = \overline{A}\overline{B}C\overline{D} + \overline{A}BCD + A\overline{B}\overline{C}\overline{D} + ABC\overline{D} \\ Y_3 = \overline{A}BD + \overline{B}C\overline{D} \\ Y_4 = BD + \overline{B}\overline{D} \end{cases}$$

列出 ROM 应有的数据表，画出 ROM 连接实现的点阵图。