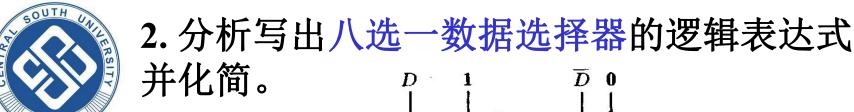


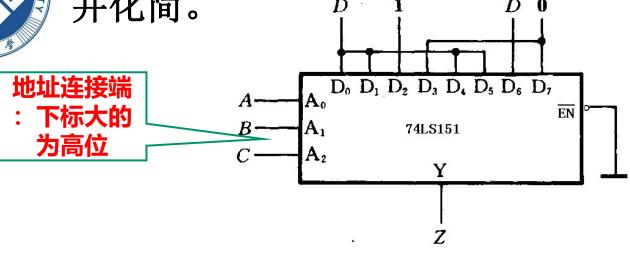
## 第3章 组合逻辑电路 作业答案

1. 如图是对十进制数9求补的集成电路CC14561的逻辑图,写出当COMP=1、Z=0和COMP=0、Z=0时Y1、Y2、Y3、Y4的逻辑式。列出COMP=1、Z=0时的真值表(不能遗漏,区分伪码)。

方法要点: TG门 (传输门) 有1对控制端,区分控制端的两种取值情况下来写逻辑表达式。

合作追取求實創新





$$Z = BD + ABD + ACD$$

或:

$$Z = \overline{BD} + \overline{ABD} + \overline{ABC}$$

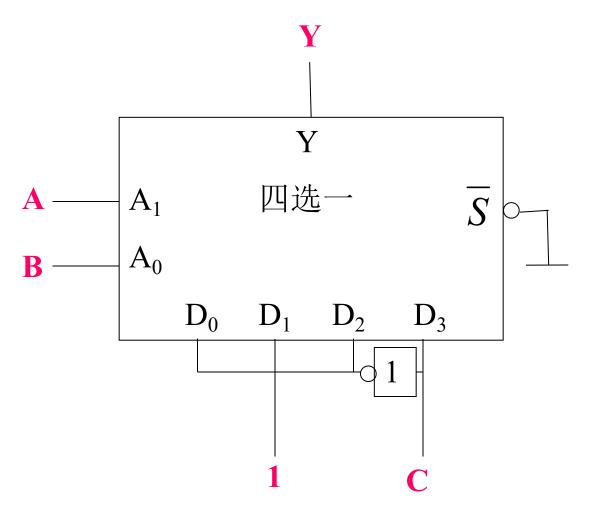
要点:熟记MUX的功能表达式,注意区分地址端的高低位再写逻辑表达式(本题C接最高位)。



## 3.利用四选一MUX设计生成三变量逻辑函

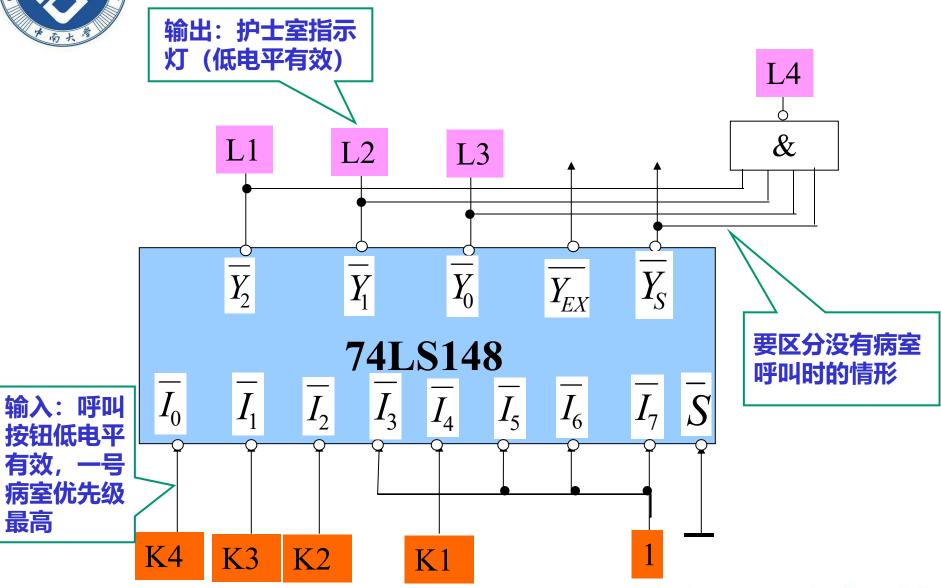
数:  $Y = A\overline{B}\overline{C} + \overline{A}\overline{C} + BC$  (要求AB接地址

, 否则可有多种设计)





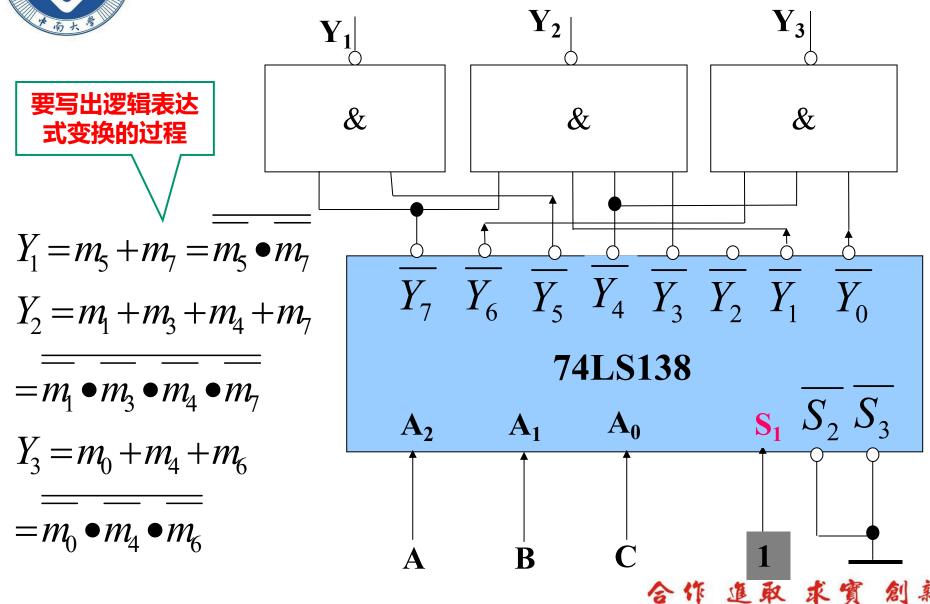
## 4. 利用优先编码器74LS148设计病室呼叫器



合作追取求實創新



## 5.利用3-8线译码器74LS138设计生成三变量的多输出逻辑函数。





6. 利用四位加法器74LS283设计具有加法关系的代码转换电路。(余3码→ 8421码)

解:  $Y_3Y_2Y_1Y_0$ =DCBA-0011=DCBA+1100+1

