



第2章 门电路 作业答案

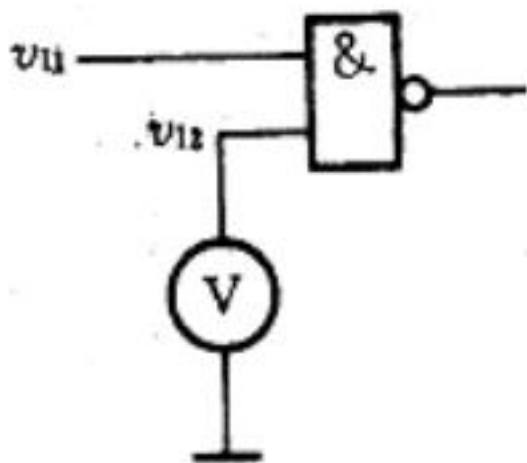
1. (1) V_{I1} 悬空, $V_{I2}=1.4V$;

(2) V_{I1} 接低电平 $0.2V$, $V_{I2}=0.2V$;

(3) V_{I1} 接高电平 $3.2V$, $V_{I2}=1.4V$;

(4) V_{I1} 接 51Ω 电阻接地, 计算分压
 $V_{I2}=0.05V$;

(5) V_{I1} 经 $10k\Omega$ 电阻接地, $V_{I2}=1.4V$ 。



方法要点: 1. TTL与非门输入端负载特性;
2. PN结(发射结)的钳制特性



注：此处需用内部电路分析，与非门输入端为多发射极三极管实现与逻辑

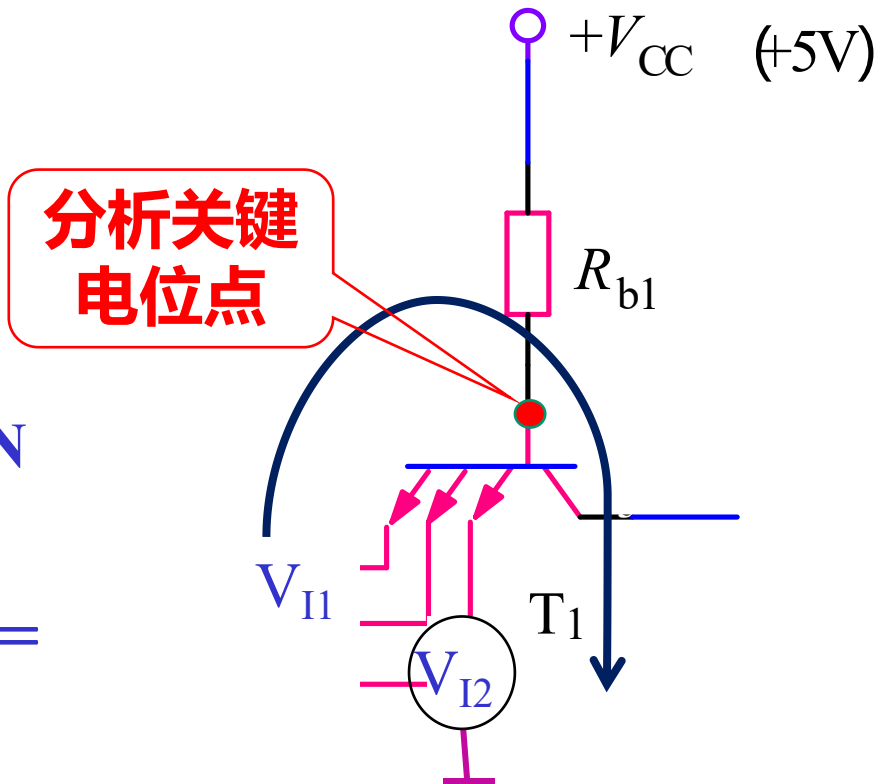
2) 如果 $V_{I1}=0.2\text{v} \rightarrow V_B=0.9$
(PN结导通0.7v)

→ 电压表读数 $V_{I2} = 0.9 - 0.7$
 $= 0.2\text{v}$;

3) 如果 $V_{I1}=3.2\text{v} \rightarrow V_B=2.1$ (PN
结导通0.7v, 3个PN结共2.1v)

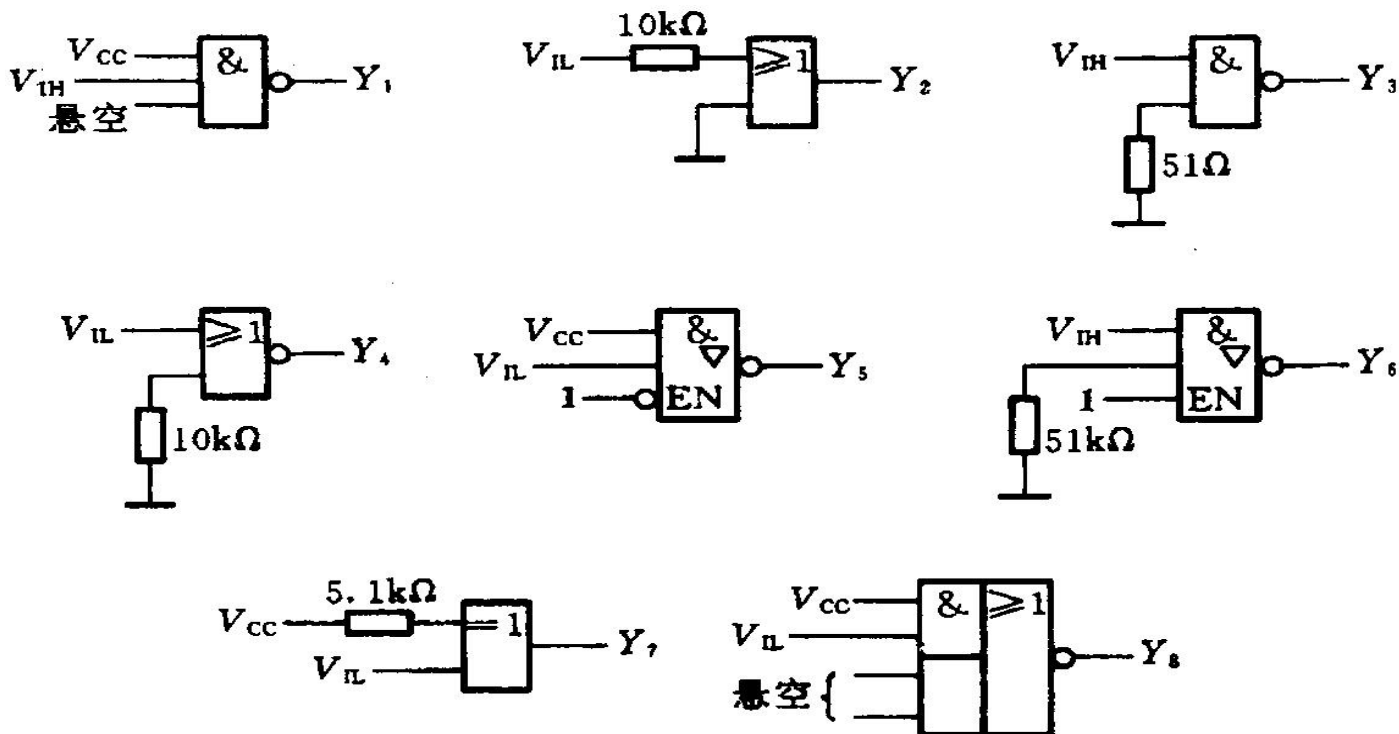
→ 电压表读数 $V_{I2} = 2.1 - 0.7 =$
 1.4v ;

4) 如果 V_{I1} 接电阻接地，则根据输入电流计算的分压关系得到
 $V_{I1}=0.05\text{V}$ ，通过 V_B 电压，从而可得到电压表读数 $V_{I2}=0.05\text{V}$;





2. 说明图中**74系列TTL电路**各门电路的输出是什么状态。

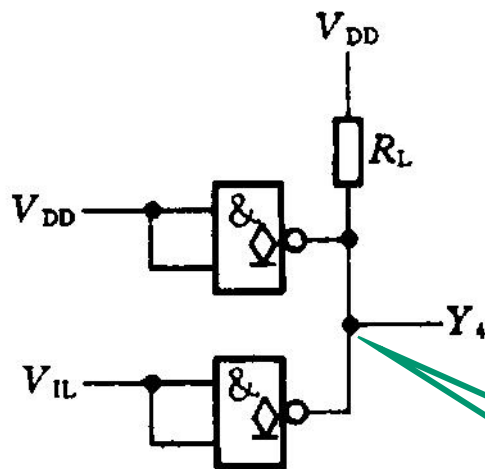
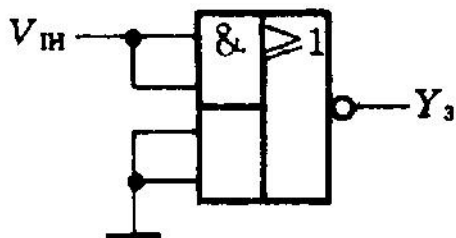
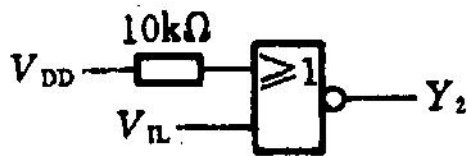
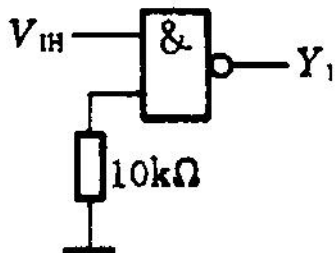


答案： Y_1 低电平； Y_2 高电平； Y_3 高电平； Y_4 低电平；
 Y_5 高电阻； Y_6 低电平； Y_7 高电平； Y_8 低电平

方法要点： TTL门电路输入端的负载特性（输入端接电阻接地或接电阻接低电平时，会受到电阻大小（以 $1k\Omega$ 为界）的影响）



3. 说明图中CC4000系列的CMOS电路各门电路的输出是高电平还是低电平。



方法要点：
CMOS电路无输入负载特性

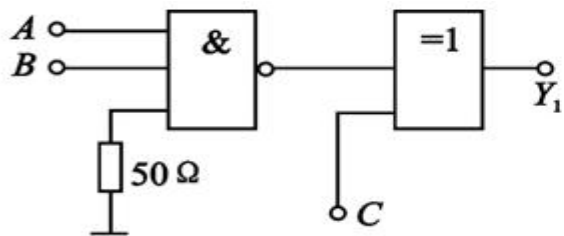
(CMOS门电路输入电阻大，输入电流小，则输入负载电阻压降小，不会引起输入电平变化)

$Y_1=1$; $Y_2=0$; $Y_3=0$; $Y_4=0$

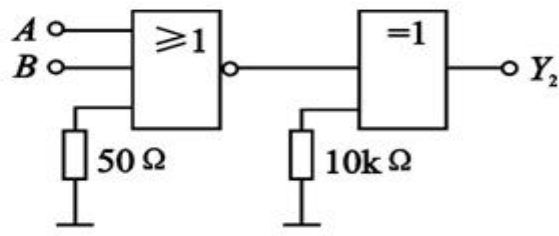
OD门线与



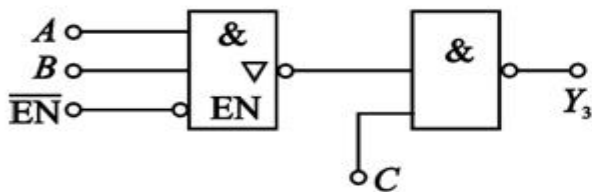
4. TTL特殊门写出逻辑表达式。



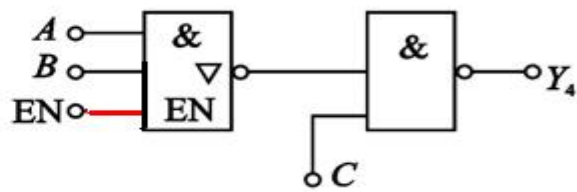
(a)



(b)



(c)



(d)

$$Y = \overline{AB\overline{EN}}$$

$$Y_1 = 1 \oplus C = \overline{C};$$

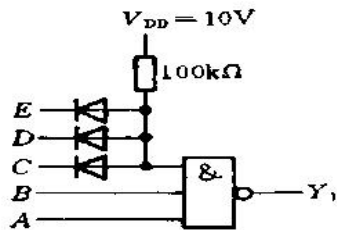
$$Y_2 = \overline{A + B \oplus 1} = A + B;$$

$$Y_3 = \overline{\overline{EN}} \cdot \overline{C} \cdot \overline{AB} + \overline{EN} \cdot \overline{C};$$

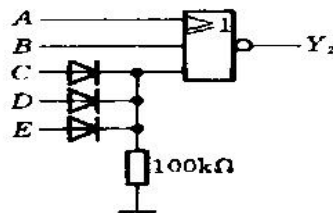
$$Y_4 = \overline{EN} \cdot \overline{C} \cdot \overline{AB} + EN \cdot \overline{C}$$



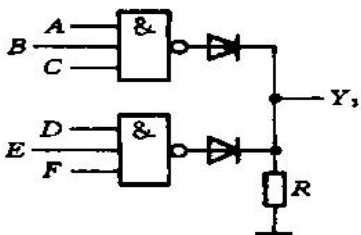
5. 在CMOS电路中有时采用图 (a)~(d)所示的扩展功能用法，写出 $Y_1 \sim Y_4$ 的逻辑式。



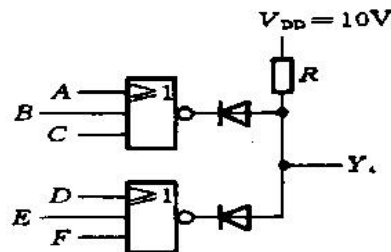
(a)



(b)



(c)



(d)

$$(a) Y_1 = \overline{E \cdot D \cdot C \cdot B \cdot A}$$

$$(b) Y_2 = \overline{A + B + C + D + E}$$

$$(c) Y_3 = \overline{A \cdot B \cdot C + D \cdot E \cdot F} = \overline{A \cdot B \cdot C \cdot D \cdot E \cdot F}$$

$$(d) Y_4 = \overline{A + B + C \cdot D + E + F} = \overline{A + B + C + D + E + F}$$

注意扩展功能