



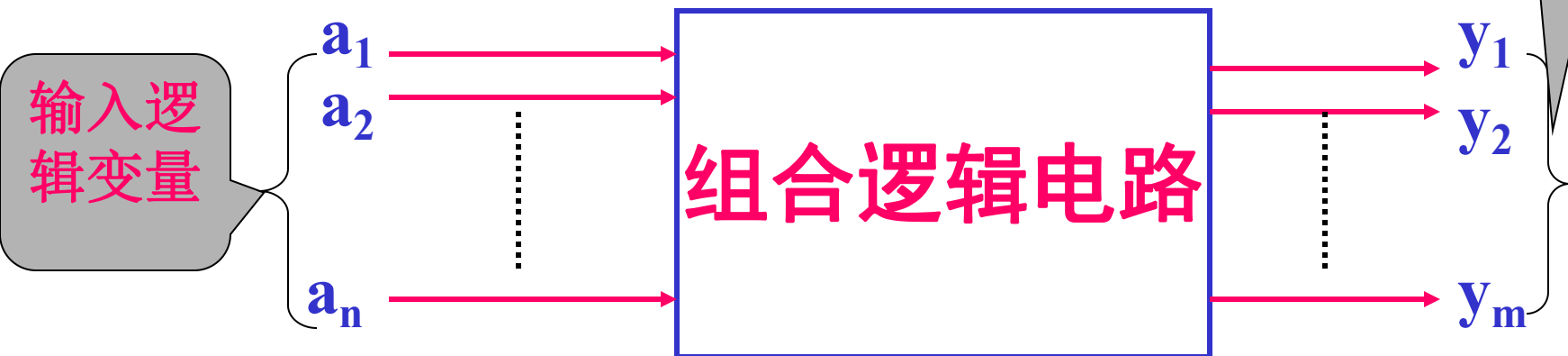
第3章 组合逻辑电路

3.1 概述

一、定义

电路任意时刻的输出信号仅取决于该时刻的**输入信号**，与输入信号作用前**电路的状态**无关。

输出逻辑变量





二、逻辑功能的描述

$$Y_1 = f_1(a_1, a_2, \dots, a_n)$$

$$Y_2 = f_2(a_1, a_2, \dots, a_n)$$

.....

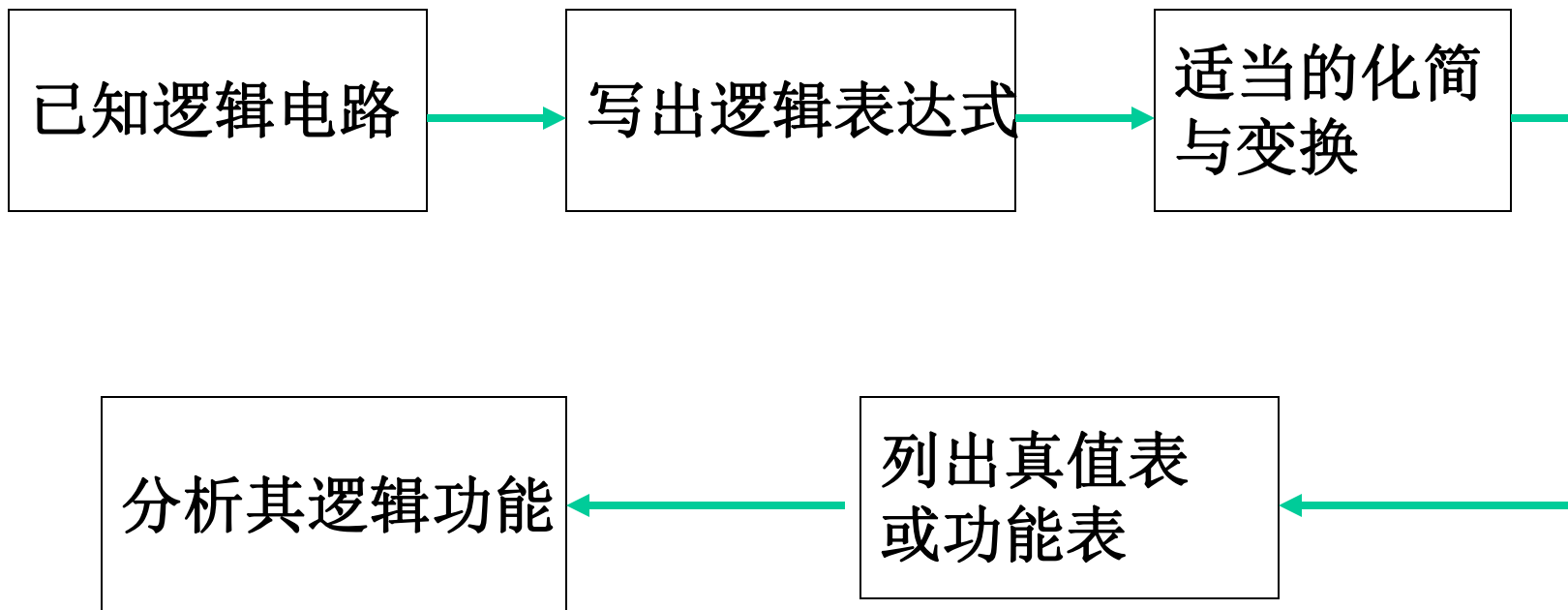
$$Y_m = f_m(a_1, a_2, \dots, a_n)$$

$$Y = F(A)$$



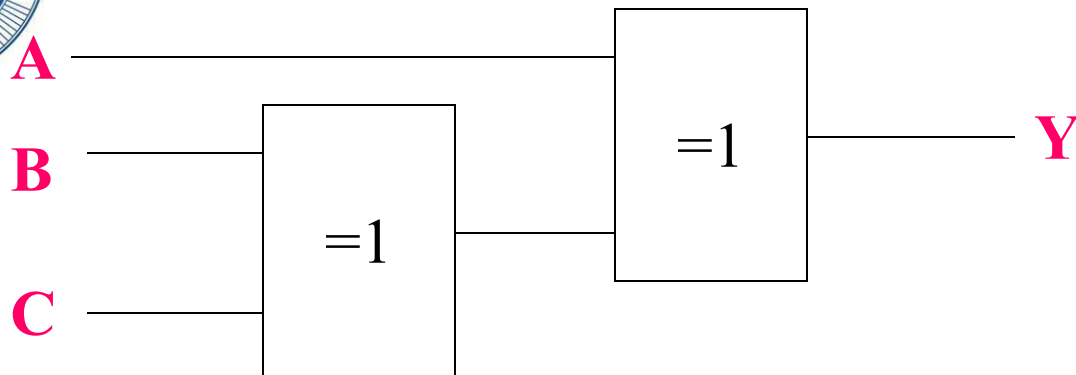
3.2 组合逻辑电路的分析方法

通过分析找出电
路的逻辑功能





例1：试分析下列组合逻辑电路的功能。



2.列真值表

A	B	C	Y
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

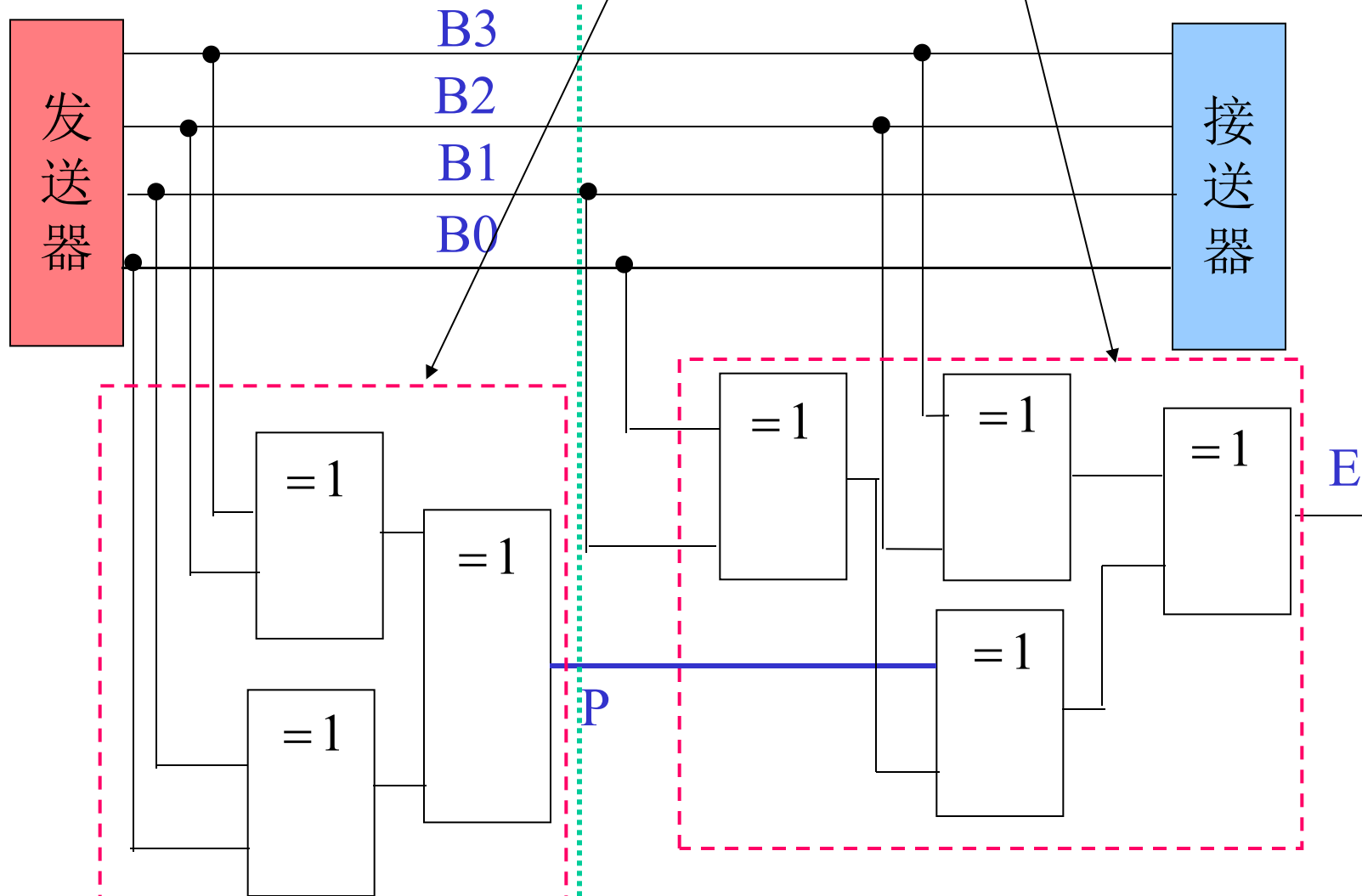
1.写出逻辑表达式并化简

$$Y = A \oplus B \oplus C$$

3.分析逻辑功能

A、B、C中有奇数个“1”，输出为“1”；A、B、C中有偶数个“1”，输出为“0”：奇偶校验器

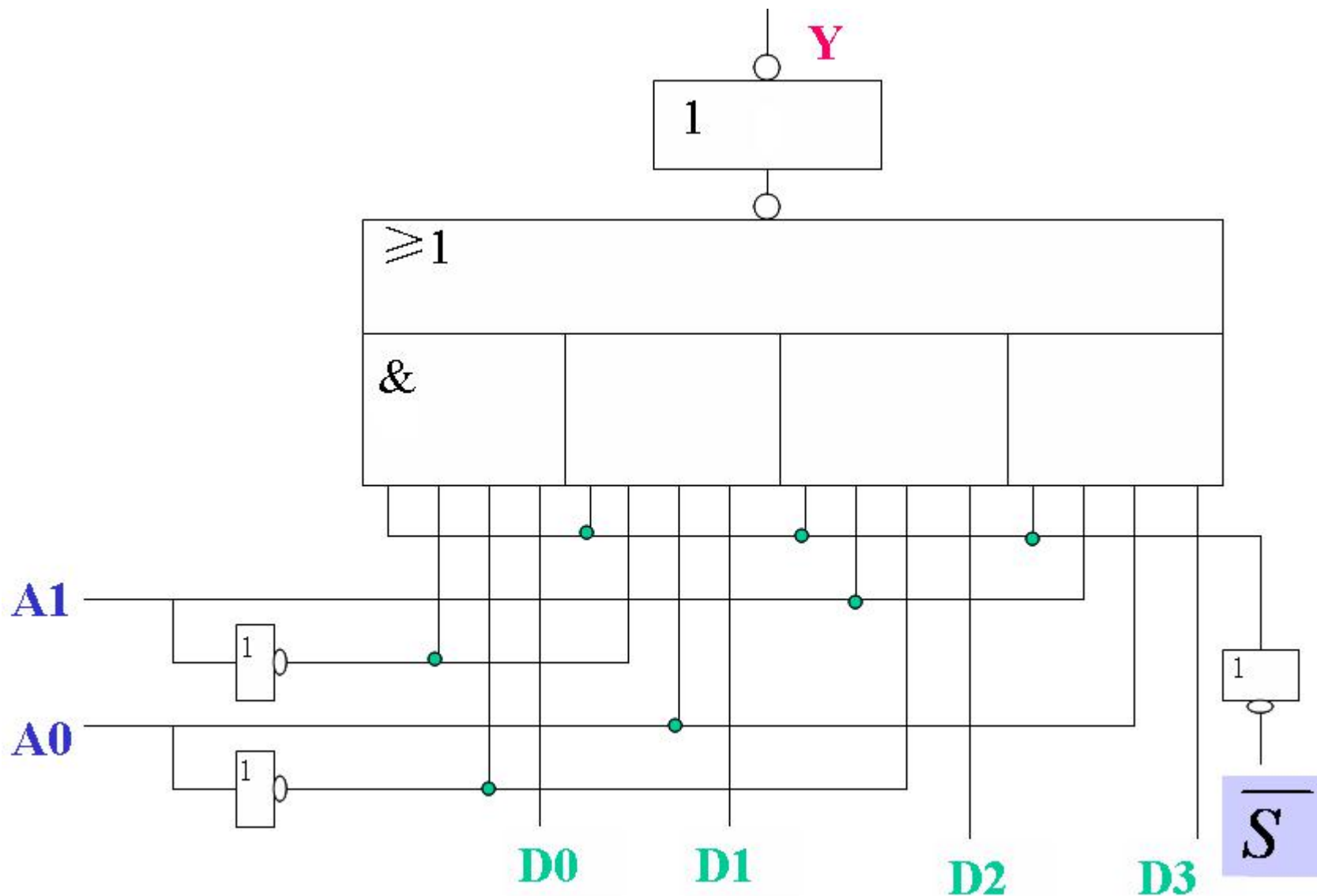
应用：BCD码奇偶形成器及奇偶校验器



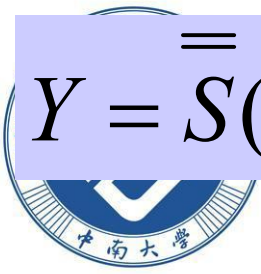
$$P = B0 \oplus B1 \oplus B2 \oplus B3$$

$$E = B0 \oplus B1 \oplus B2 \oplus B3 \oplus P$$

例2：试分析下列组合逻辑电路的功能。



$$Y = \overline{S}(\overline{A1A0D0} + \overline{A1A0D1} + \overline{A1A0D2} + \overline{A1A0D3})$$



$$Y = \overline{S}(\overline{A1A0D0} + \overline{A1A0D1} + A1\overline{A0D2} + A1A0D3)$$

特点: 输入变量较多, 无法列真值表, 可列**功能表**

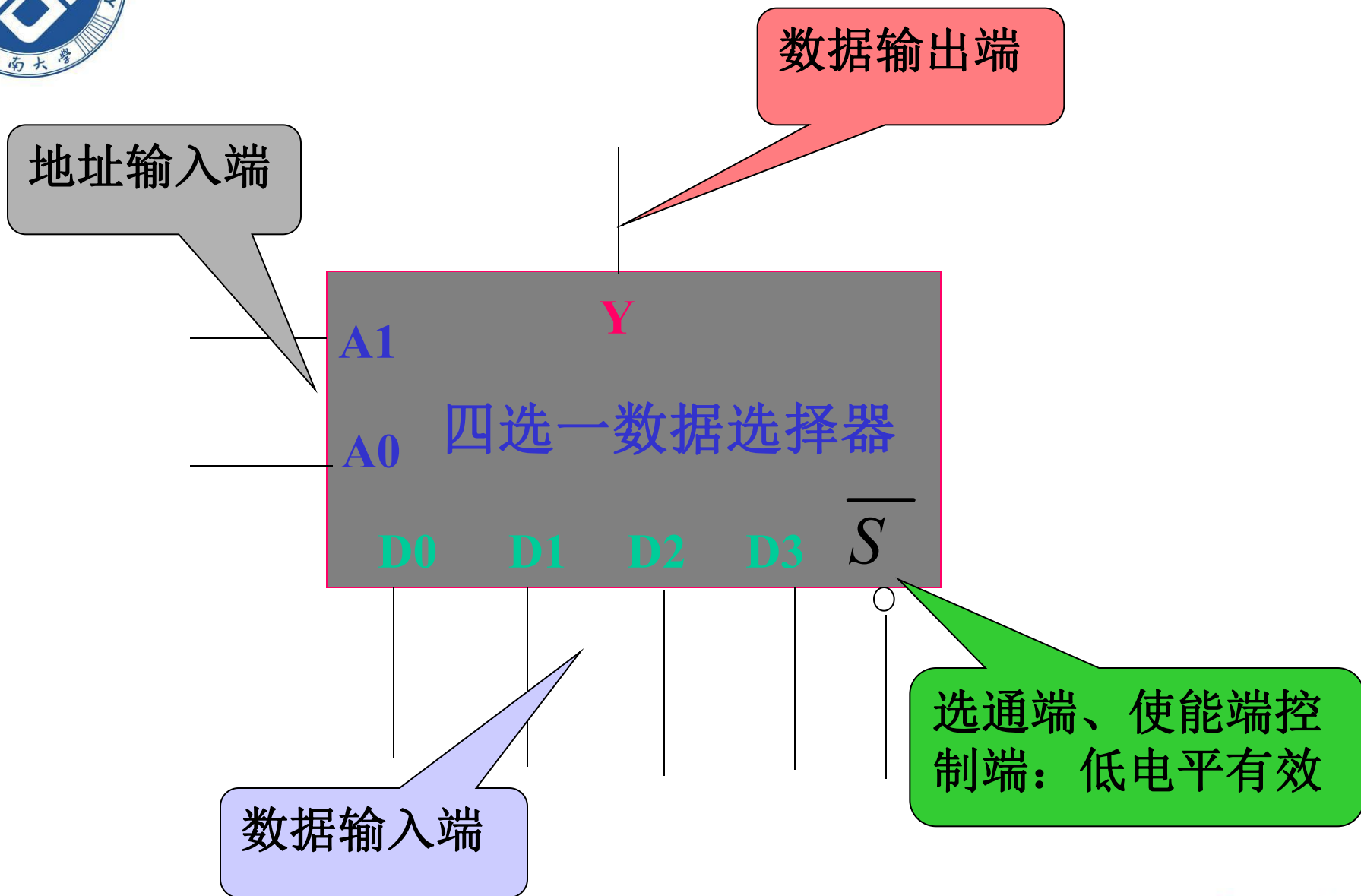
\overline{S}	A1	A0	Y
1	×	×	0
0	0	0	D0
0	0	1	D1
0	1	0	D2
0	1	1	D3

逻辑功能: 依据地址, 选择数据的功能。

即**数据选择器**的逻辑功能。



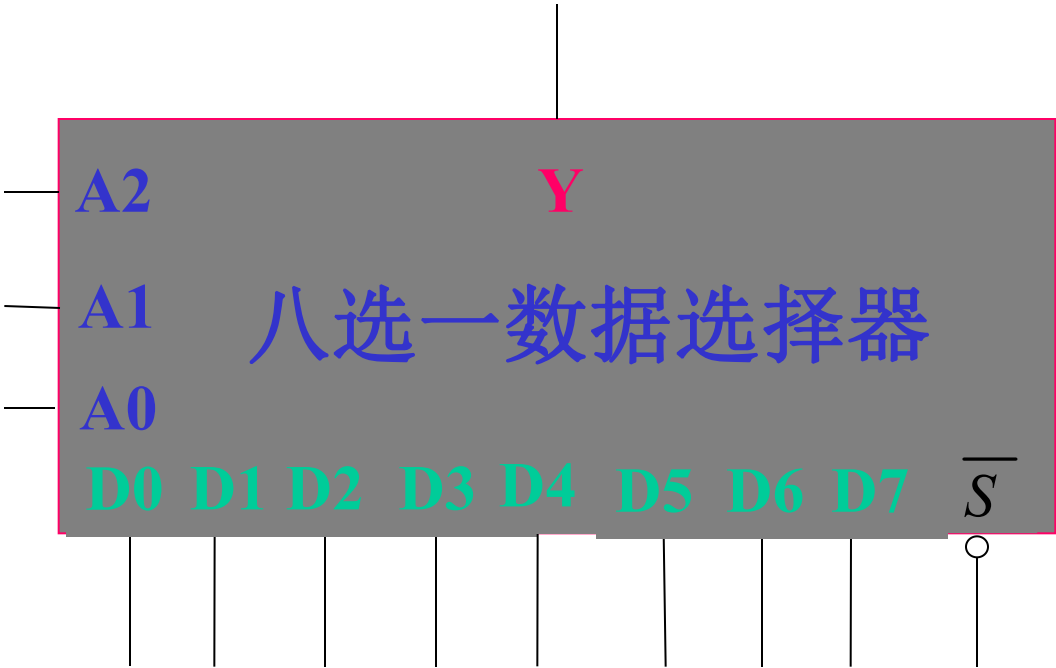
1.常用类型-四选一数据选择器74LS153



2. 八选一MUX：74LS151

74LS151功能表

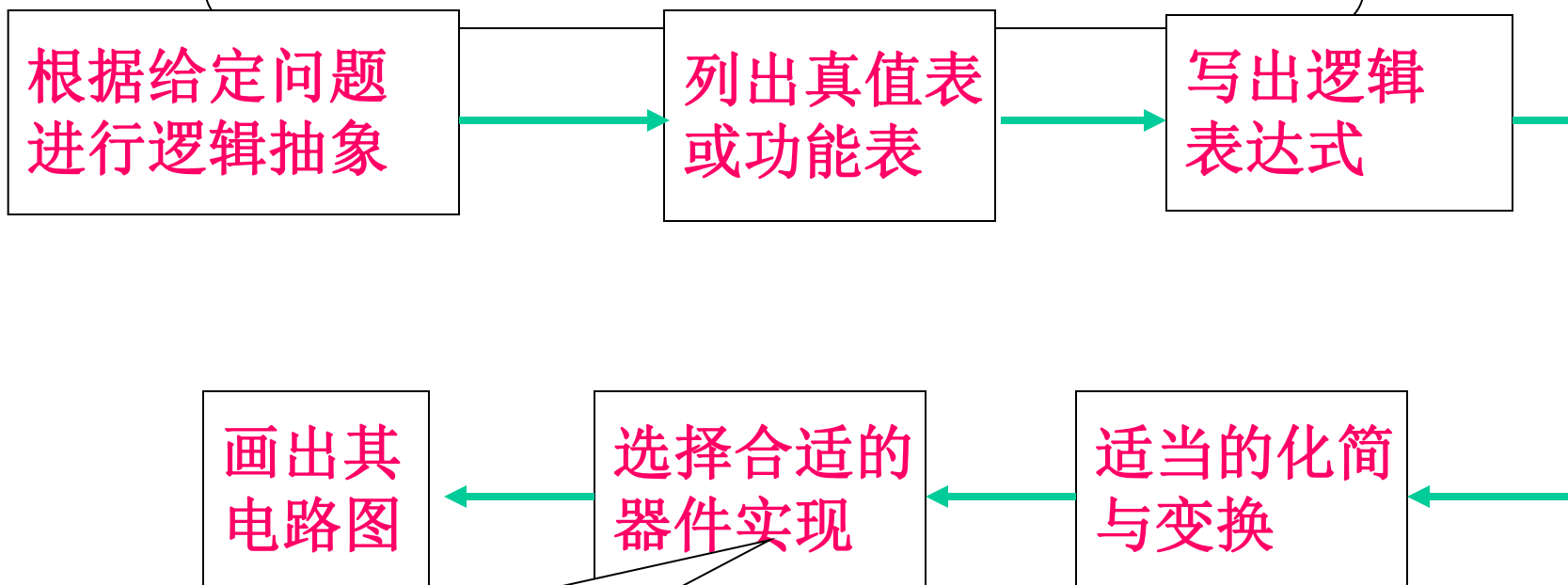
\overline{S}	A2	A1	A0	Y
1	×	×	×	0
0	0	0	0	D0
0	0	0	1	D1
0	0	1	0	D2
0	0	1	1	D3
0	1	0	0	D4
0	1	0	1	D5
0	1	1	0	D6
0	1	1	1	D7





3.3 组合逻辑电路的设计

按照给定具体的逻辑问题设计出最简单的逻辑电路



1. SSI的设计
2. MSI的设计
3. PLD的设计



例1：试设计一个多数表决电路（三人表决电路）

1. 逻辑抽象

输入逻辑变量 A、B、C

1 : 同意

0 : 不同意

输出逻辑变量Z:

1 : 通过

0 : 不通过

3. 写出逻辑表达式

$$Z = \bar{A}BC + A\bar{B}C + AB\bar{C} + ABC$$

2. 列出真值表

A	B	C	Z
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1



4. 适当的化简与变换

$$Z = \bar{A}BC + A\bar{B}C + A\bar{B}\bar{C} + ABC$$

$$= AB + AC + BC$$

Z

BC	00	01	11	10
A				
0	0	0	1	0
1	0	1	1	1

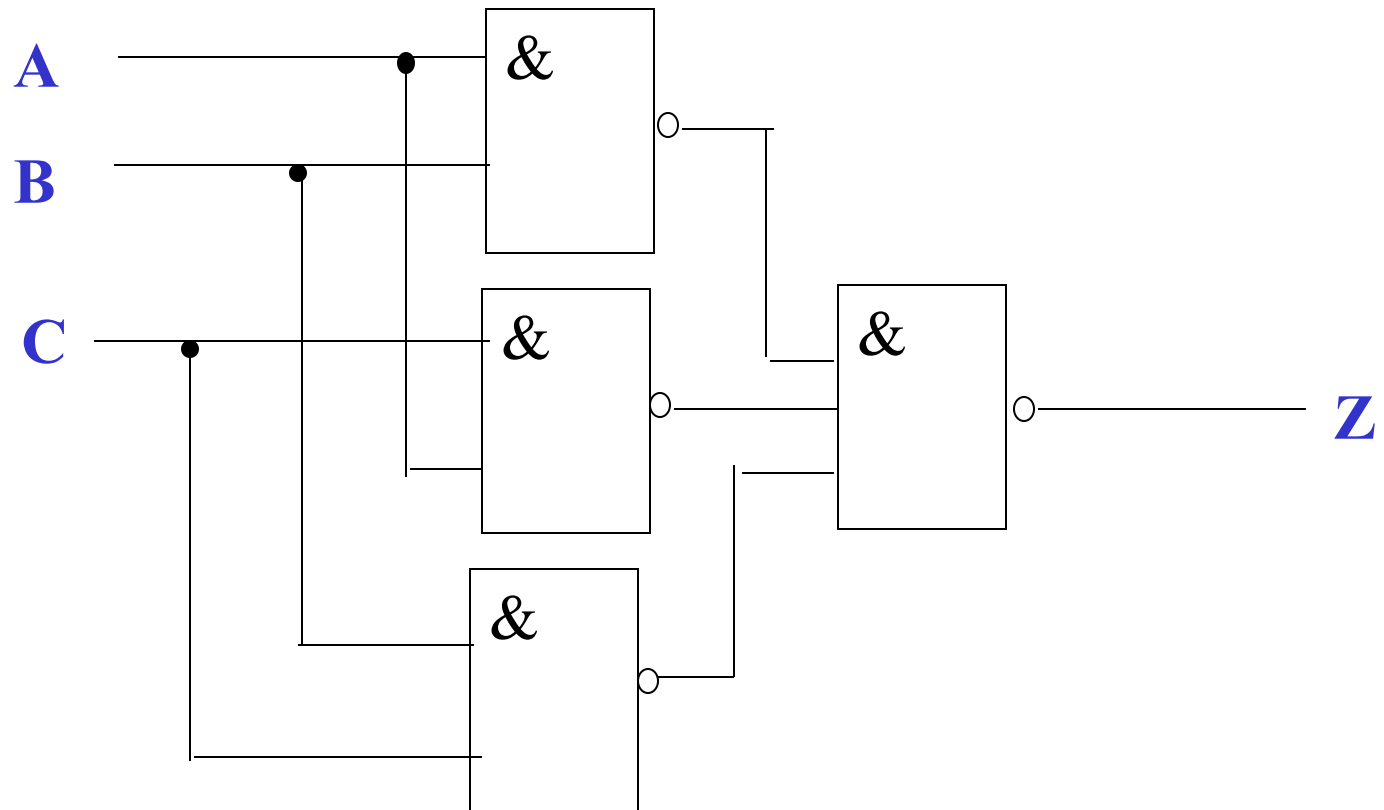
A Karnaugh map for the function Z. The map is a 2x4 grid with rows labeled A (0, 1) and columns labeled BC (00, 01, 11, 10). The cells contain values: (0,00)=0, (0,01)=0, (0,11)=1, (0,10)=0; (1,00)=0, (1,01)=1, (1,11)=1, (1,10)=1. Three green ovals represent the prime implicants: one vertical oval covering (0,11) and (1,11) for the term AB; one horizontal oval covering (1,01), (1,11), and (1,10) for the term AC; and one diagonal oval covering (1,01) and (1,11) for the term BC.

5. 选择合适的器件实现，画出逻辑电路图

1) SSI实现（与非门）：

$$Z = AB + AC + BC$$

$$= \overline{\overline{AB} \overline{AC} \overline{BC}}$$



2) MSI实现 (运用四选一数据选择器)

$$Y = \overline{S}(\overline{A_1}\overline{A_0}D_0 + \overline{A_1}A_0D_1 + A_1\overline{A_0}D_2 + A_1A_0D_3)$$

$$\text{令 } \overline{S} = 0$$

$$Y = \overline{A_1}\overline{A_0}D_0 + \overline{A_1}A_0D_1 + A_1\overline{A_0}D_2 + A_1A_0D_3$$

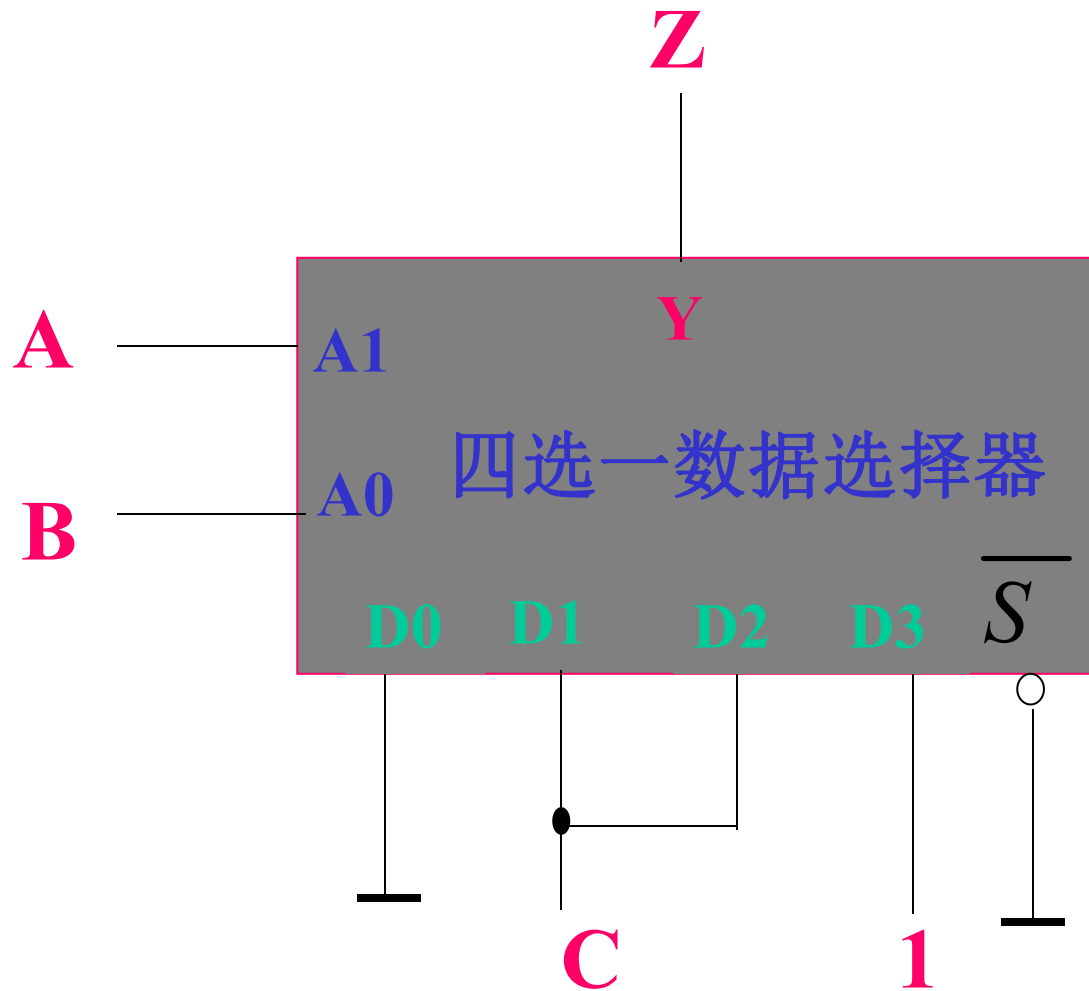
$$Z = \overline{A}BC + \overline{A}\overline{B}C + A\overline{B}\overline{C} + ABC$$

$$\text{令 } A_1=A, A_0=B, Y=Z$$

$$Y = \overline{A_1}\overline{A_0}C + \overline{A_1}A_0C + A_1\overline{A_0}C + A_1A_0C$$


可得: $D_0=0, D_1=D_2=C, D_3=1$

实现功能的MSI电路连接图:





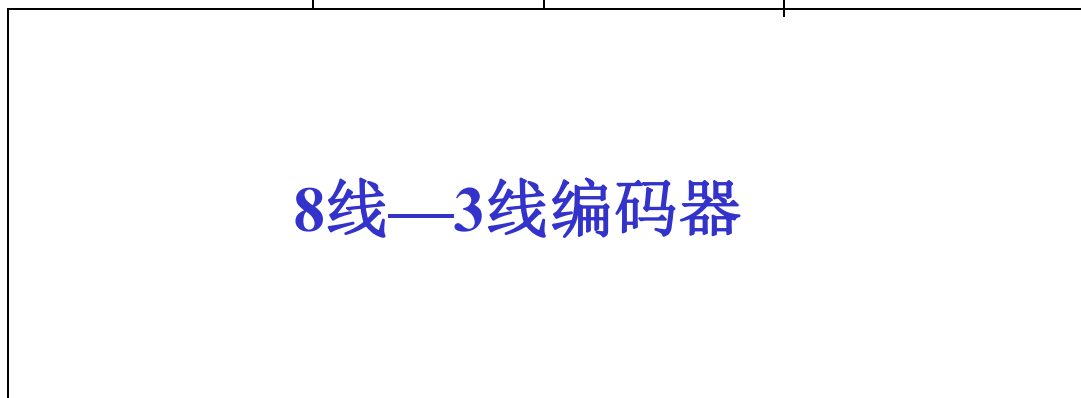
3.4 若干常用的组合逻辑电路

3.4.1 编码器

一、普通编码器

将不同的事物用二进制
代码表示的电路

编码器、译码器、数
据选择器、数值比较
器、函数发
偶校验器



I_0

I_1

I_2

I_3

I_4

I_5

I_6

I_7

合作 进取 求实 创新



8线—3线编码器功能表

输 入								输 出		
I_0	I_1	I_2	I_3	I_4	I_5	I_6	I_7	Y_2	Y_1	Y_0
1	0	0	0	0	0	0	0	0	0	0
0	1	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	0	0	1	0	0	0	0	0	1	1
0	0	0	0	1	0	0	0	1	0	0
0	0	0	0	0	1	0	0	1	0	1
0	0	0	0	0	0	1	0	1	1	0
0	0	0	0	0	0	0	1	1	1	1

$$Y_2 = I_4 + I_5 + I_6 + I_7$$

$$Y_1 = I_2 + I_3 + I_6 + I_7$$

$$Y_0 = I_1 + I_3 + I_5 + I_7$$

思考：

普通编码器有
什么缺陷？



二、优先编码器

8线—3线**优先**编码器功能表

输 入								输 出		
I_0	I_1	I_2	I_3	I_4	I_5	I_6	I_7	Y_2	Y_1	Y_0
1	0	0	0	0	0	0	0	0	0	0
×	1	0	0	0	0	0	0	0	0	1
×	×	1	0	0	0	0	0	0	1	0
×	×	×	1	0	0	0	0	0	1	1
×	×	×	×	1	0	0	0	1	0	0
×	×	×	×	×	1	0	0	1	0	1
×	×	×	×	×	×	1	0	1	1	0
×	×	×	×	×	×	×	1	1	1	1



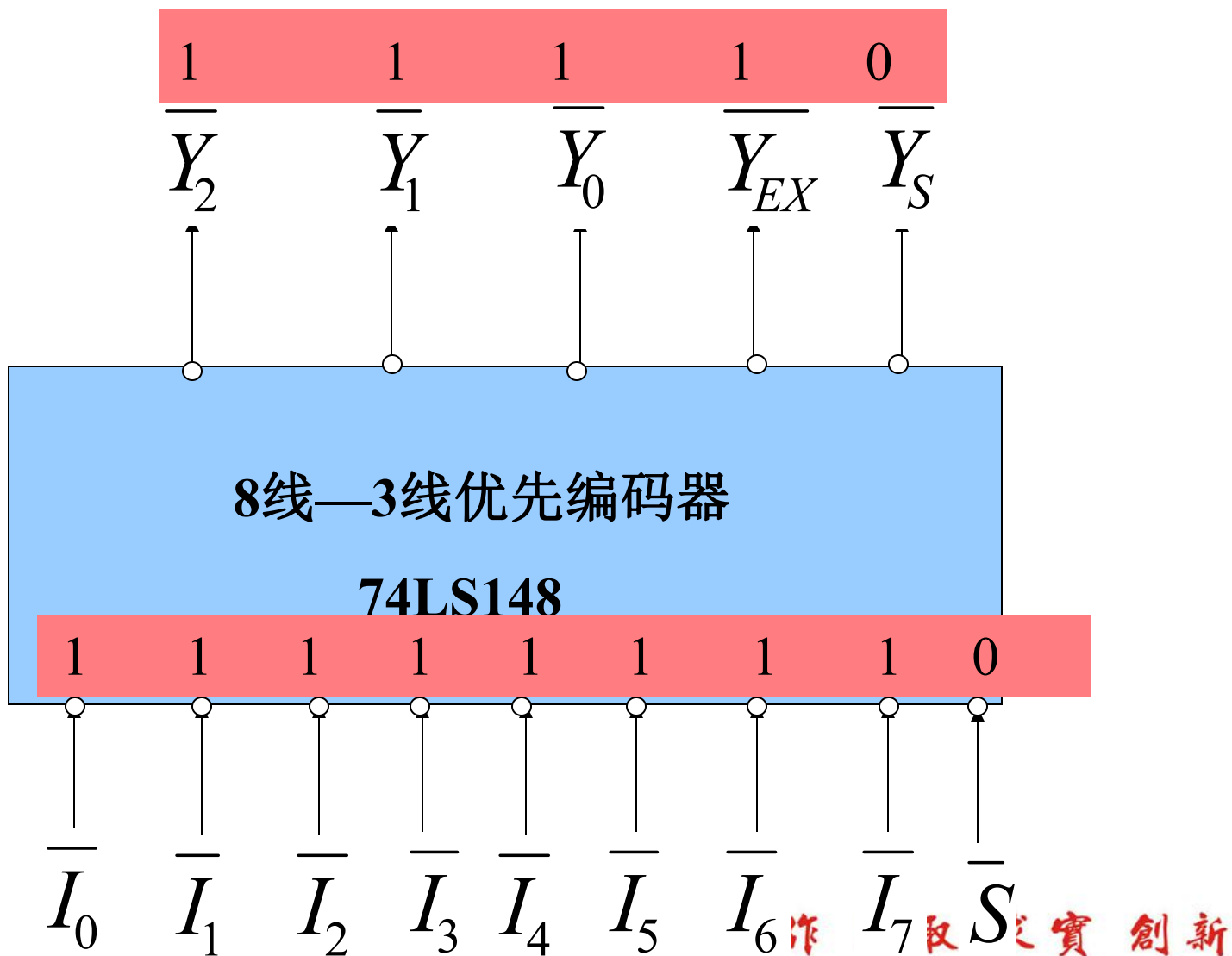
三、功能扩展表

输 入									输 出				
\bar{I}_0	\bar{I}_1	\bar{I}_2	\bar{I}_3	\bar{I}_4	\bar{I}_5	\bar{I}_6	\bar{I}_7	\bar{S}	\bar{Y}_2	\bar{Y}_1	\bar{Y}_0	\bar{Y}_{EX}	\bar{Y}_S
×	×	×	×	×	×	×	×	1	1	1	1	1	1
1	1	1	1	1	1	1	1	0	1	1	1	1	0
0	1	1	1	1	1	1	1	0	1	1	1	0	1
×	0	1	1	1	1	1	1	0	1	1	0	0	1
×	×	0	1	1	1	1	1	0	1	0	1	0	1
×	×	×	0	1	1	1	1	0	1	0	0	0	1
×	×	×	×	0	1	1	1	0	0	1	1	0	1
×	×	×	×	×	0	1	1	0	0	1	0	0	1
×	×	×	×	×	×	0	1	0	0	0	1	0	1
×	×	×	×	×	×	×	0	0	0	0	0	0	1



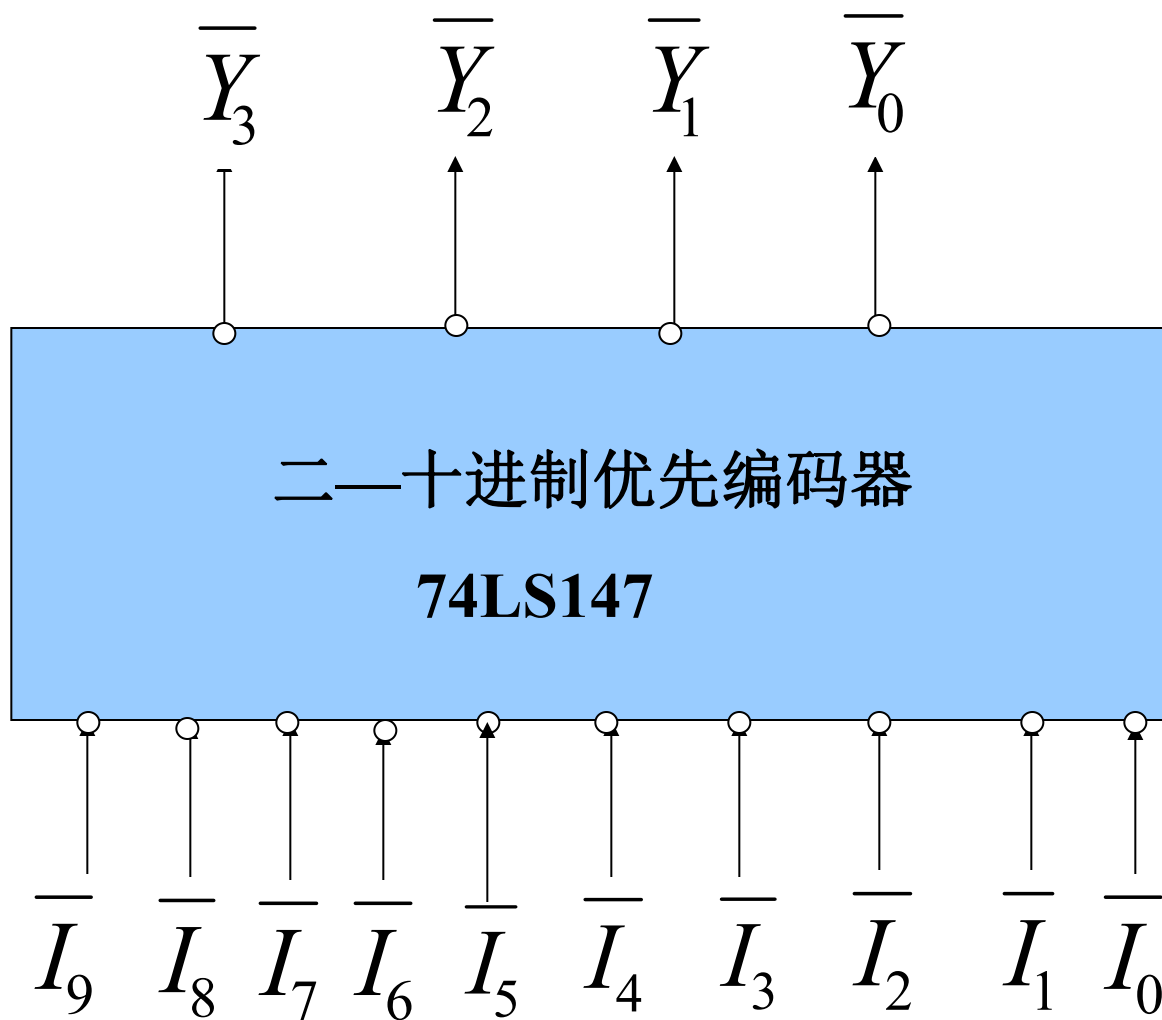
四、中规模集成编码器

1. 8线—3线优先编码器（74LS148）





2. 二—十进制优先编码器 (74LS147)



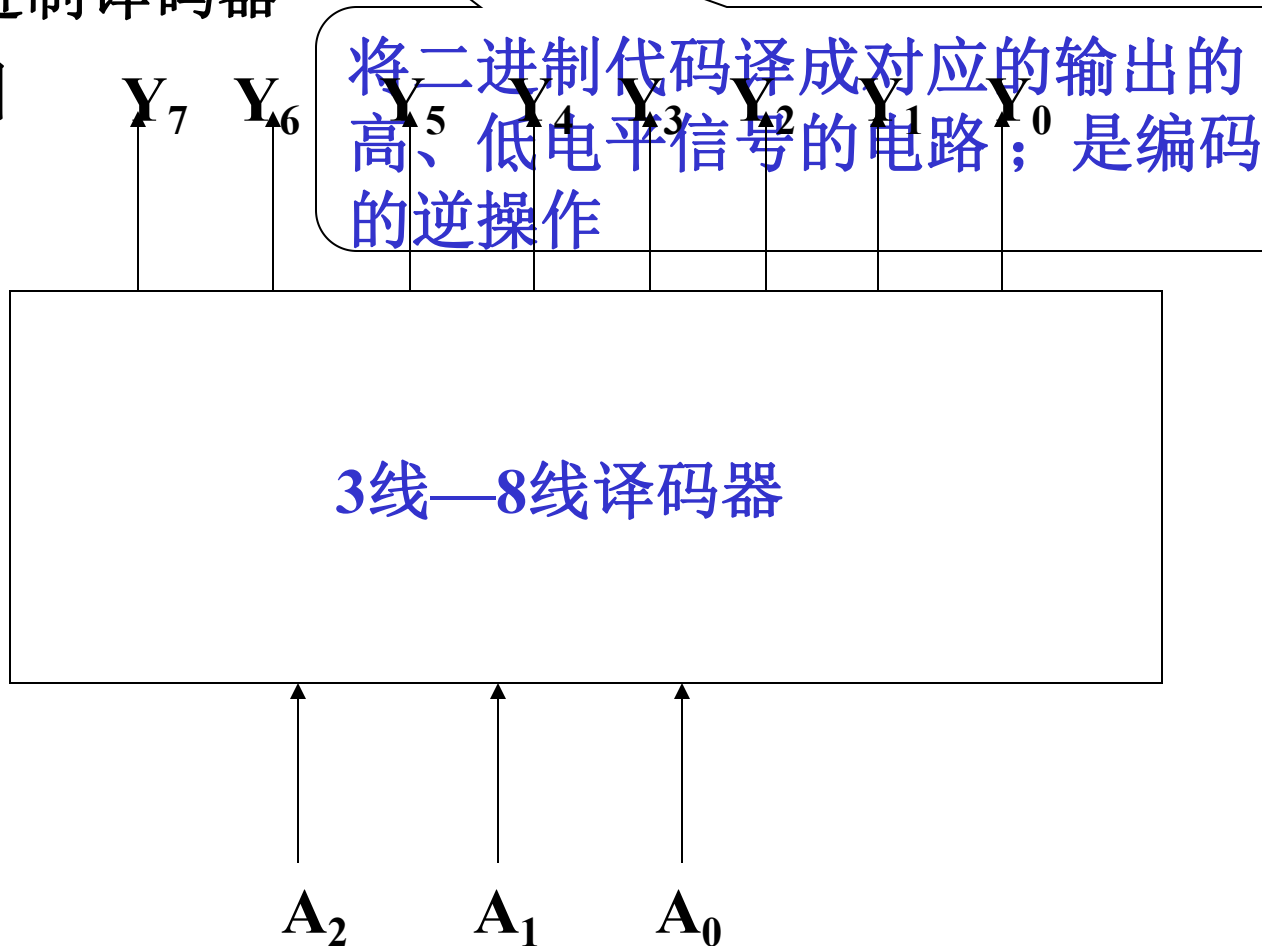


3.4.2 译码器

二进制译码器
二—十进制译码器
显示译码器

一、二进制译码器

1. 原理图





3线—8线译码器真值表

输 入			输 出							
A_2	A_1	A_0	Y_0	Y_1	Y_2	Y_3	Y_4	Y_5	Y_6	Y_7
0	0	0	1	0	0	0	0	0	0	0
0	0	1	0	1	0	0	0	0	0	0
0	1	0	0	0	1	0	0	0	0	0
0	1	1	0	0	0	1	0	0	0	0
1	0	0	0	0	0	0	1	0	0	0
1	0	1	0	0	0	0	0	1	0	0
1	1	0	0	0	0	0	0	0	1	0
1	1	1	0	0	0	0	0	0	0	1

$$Y_0 = \overline{A_2} \overline{A_1} \overline{A_0}$$

$$Y_1 = \overline{A_2} \overline{A_1} A_0$$

$$Y_2 = \overline{A_2} A_1 \overline{A_0}$$

$$Y_i = m_i$$

$$Y_4 = A_2 A_1 A_0$$

$$Y_5 = A_2 \overline{A_1} A_0$$

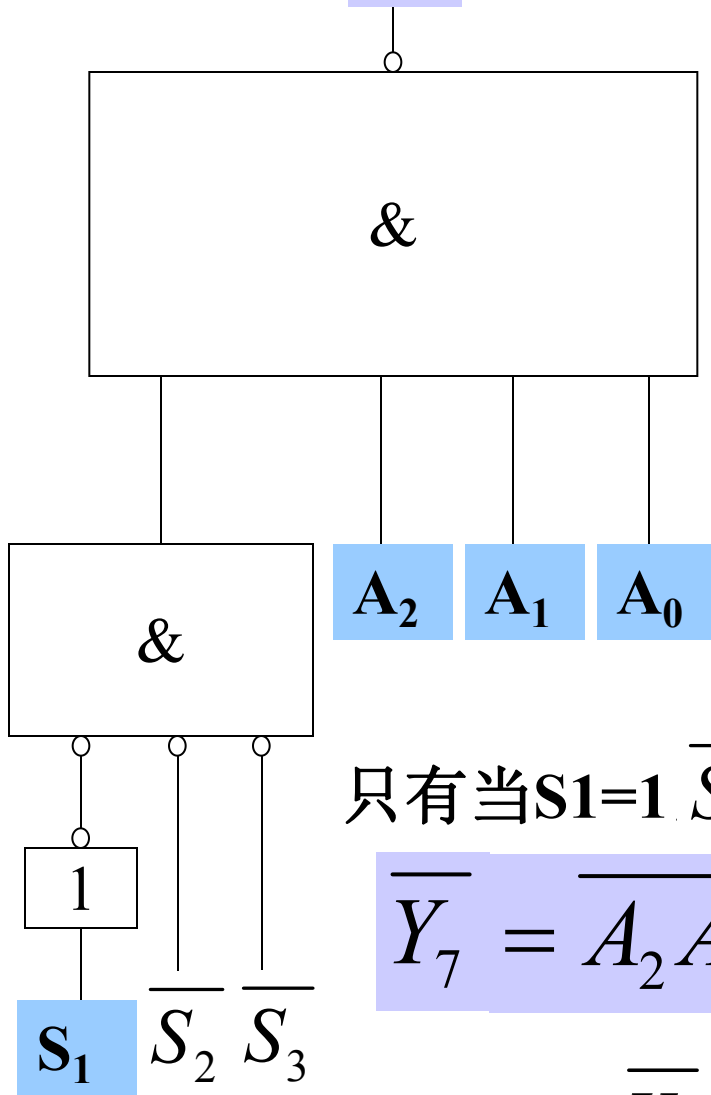
$$Y_6 = A_2 A_1 \overline{A_0}$$

$$Y_7 = A_2 A_1 A_0$$



实际电路：

$$\overline{Y_7} = A_2 A_1 A_0 \overline{S_1} \overline{S_2} \overline{S_3}$$



实际规律：

$$\overline{Y_i} = \overline{m_i}$$

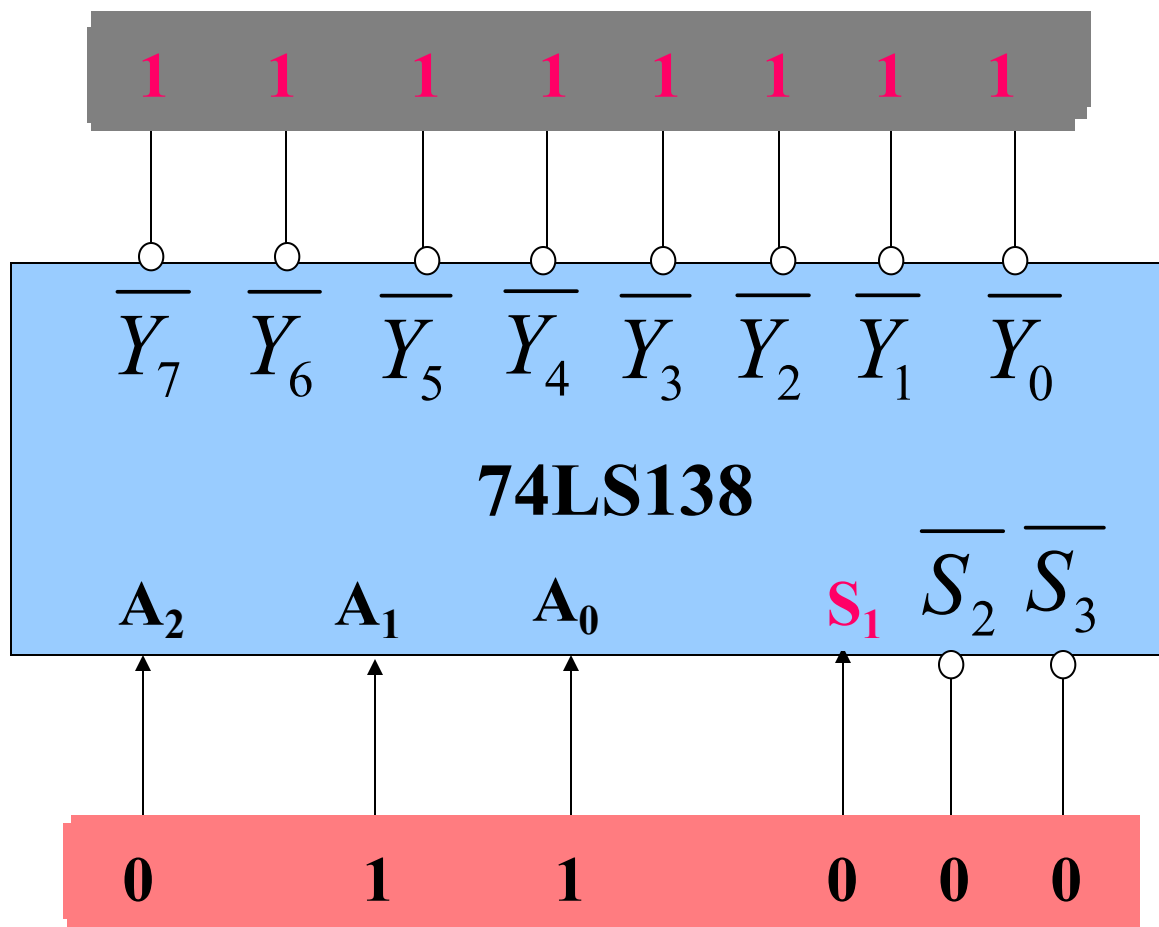
只有当 $S_1=1, \overline{S_2} \overline{S_3}=00$ 时

$$\overline{Y_7} = A_2 A_1 A_0 = \overline{m_7}$$

否则， $\overline{Y_7} = 1$



2. 中规模集成3线—8线译码器 (74LS138)





3. 译码器设计组合逻辑函数

依据：译码器除了译码功能外，又是最小项发生器。其输出满足：

$$\overline{Y_i} = \overline{m_i}$$

结论：利用3线—8线译码器辅以适当门电路可实现任何三变量的多输出逻辑函数。



例如：试利用3线—8线译码器74LS138设计多输出的组合逻辑函数

$$Z_1 = \overline{A}\overline{C} + \overline{A}BC + A\overline{B}C$$

$$Z_2 = \overline{A}B + A\overline{B}C$$

解：

$$Z_1 = \overline{A}\overline{B}\overline{C} + A\overline{B}\overline{C} + \overline{A}BC + A\overline{B}C$$

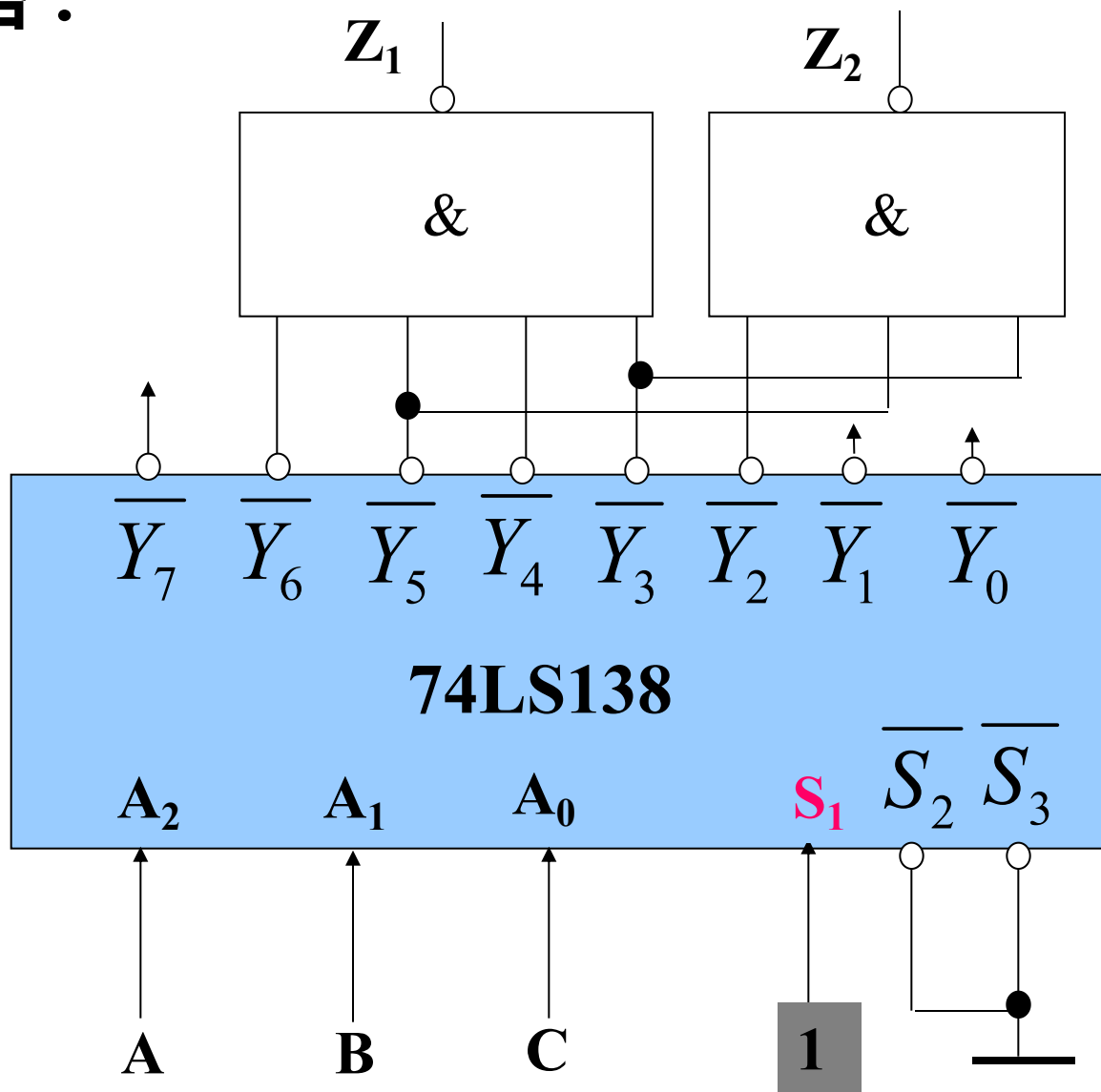
$$= m_3 + m_4 + m_5 + m_6$$

$$= \underline{\underline{m_3 m_4 m_5 m_6}}$$

$$Z_2 = \overline{A}B + A\overline{B}C = \underline{\underline{m_2 m_3 m_5}}$$



连接电路：





二、中规模集成二—十进制译码器（74LS42）

