#### 0616018 林哲宇, 0616032 張哲銓

## 一、算 cycles

# 1. Simulated program execution cycles

計算組合語言中指令的總和,也就是最一開始初始化的兩個 addi,接著分別是 loop\_i, loop\_j, loop\_k 的指令數,其中 loop\_k 內的指令會被執行 m\*n\*p 次,但是在最後跳出迴圈的 slt 和 beq 只會被執行 m\*n 次;同樣的,loop\_j 內的指令會被執行 m\*n 次,但是最後跳出迴圈的 slt 和 beq 只會被執行 m 次;最後 loop\_i 內的指令只會被執行 m 次,並且加上最後跳出迴圈的 slt 和 beq。全部加起來後再加上 exit。

## 2. One-word-wide memory organization

因為 block size 是 8 words,一次只能 send 1 word,所以 miss penalty 為:

$$1 + 8 \times (1 + 2 + 100 + 1) + 2 + 1 = 836$$

hit 時需要的 cycle 為:

$$1 + 2 + 1 = 4$$

#### 3. Wider memory organization

因為可以一次 send 8 words · 所以 miss penalty 為:

$$1 + (100 + 1 + 2 + 1) + 2 + 1 = 108$$

hit 時需要的 cycle 為:

$$1 + 2 + 1 = 4$$

#### 4. Two-level memory organization

有兩個 level,當 L1 miss 時的 miss penalty:

$$1 + 4 \times (1 + 10 + 1 + 1) + 1 + 1 = 55$$

L2 miss 時的 miss penalty:

$$1 + 32 \times (1 + 100 + 1 + 10) + 4 \times (1 + 10 + 1 + 1) + 1 + 1 =$$
3639

Hit 時需要的 cycle 為:

$$1 + 1 + 1 = 3$$

# 二、 三種 memory organizations 差異

Wider memory organization 比 One-word-wide memory organization 的 memory stall cycles 少的原因很單純是因為前者的一次能 send 8 words。但是 Two-level memory organization 在 a1xb1 和 a2xb2 中的 stall cycles 比較多·卻在 a3xb3 和 a4xb4 比較少的原因是 a1xb1 和 a2xb2 的矩陣太小。由於在一開始 cache 中沒有任何值的時候一定會產生必須的 miss,這讓 Two-level memory organization 的 miss penalty 在矩陣小的時候,stall cycle 看起來比較大;但是當矩陣變大時,Two-level memory organization 的優勢就顯現出

來了,因為 L2 有較大的 cache 可以存放,所以大多數的 miss 都只需要從 L1 往 L2 找,不需要去 memory,然而前面兩個仍然需要把資料從 memory 送回 cache,因此 Two-level memory organization 在矩陣大時需要的 cycle 就比較小。

# 三、**Bonus**

#### 1. 作法

將 "temp1 = 4(i\*p+j) + C[]base" 的五行指令和 sw 移出 loop\_k 外,移至 loop\_j,並直接拿\$10 加上\$19,結束 loop\_k 後才存回 temp1,取代原先\$20 做的事。這樣一來必定就可以減少 execution cycles。

#### 2. 結果

case	Execution	One-word-wide	Wider	Two-level memory
	cycles	memory	memory	organization
		organization	organization	
a1xb1	1265	5632	1264	11856
a2xb2	4989	17536	4432	31584
a3xb3	137845	7565120	1006568	772096
a4xb4	4221381	251049600	33230544	1002432360