

TD 2 – Architecture des Ordinateurs

Algèbre de Boole – Fonctions et circuits logiques

Licence Informatique 2^{ème} Année – UPPA

Exercice 1 : Algèbre de Boole

- En utilisant les propriétés de l'algèbre de Boole, démontrer les optimisations suivantes :
 - $a + \bar{a}b = a + b$
 - $ab + \bar{a}c = ab + \bar{a}c + bc$
- Montrer que les opérateurs ET, NON et OU peuvent s'exprimer à partir de l'opérateur NOR.

Exercice 2 : Tableaux de Karnaugh

a	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
b	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1
c	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1
d	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1
f	1	1	0	0	1	1	1	1	1	1	1	0	0	0	0	1

La fonction logique $f(a, b, c, d)$ est définie par la table de vérité ci-dessus. À l'aide de la méthode des tableaux de Karnaugh, déterminer l'expression logique simplifiée de f .

Exercice 3 : Simplification de fonction logique

Soit la fonction $f(x, y, z)$ définie par la table de vérité suivante :

x	y	z	f(x,y,z)
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	1

- Écrire la fonction logique correspondant à cette table de vérité sous les 2 formes canoniques.
- Simplifier la première forme canonique avec la méthode algébrique.
- À l'aide de la méthode des tableaux de Karnaugh, déterminer la forme simplifiée de cette fonction et vérifier que votre simplification algébrique était correcte.

Exercice 4 : Additionneur 1 bit complet

1. Nouvelle définition de l'additionneur 1 bit complet

Le but de cet exercice est de concevoir l'additionneur 1 bit complet vu en cours mais cette fois sans réutiliser d'additionneurs demi-bit.

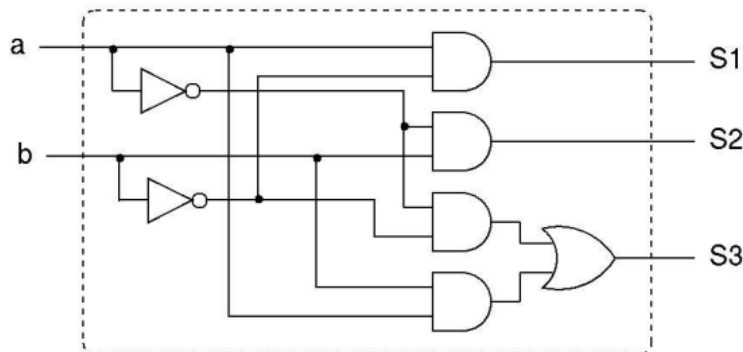
1. Déterminer les fonctions logiques simplifiées associées à R_1 et S .
2. Calculer $\overline{a \oplus b}$ puis définir S uniquement à partir de portes XOR.
3. Dessiner le logigramme correspondant à cet additionneur 1 bit complet.

2. Chemin critique et optimisation

Le chemin critique est l'ensemble le plus long de portes interconnectées que doivent traverser les signaux en entrées. Il permet, à partir des temps de propagation à travers les portes du chemin¹, de définir le temps minimal pour que les sorties du circuit soient valides lorsque les entrées changent ou sont positionnées.

1. Pour chacune des deux spécifications de l'additionneur 1 bit complet, déterminer le chemin critique et le temps de propagation minimal à travers le circuit (en fonction du temps de propagation de chacune des portes).
2. Pour l'additionneur 4 bits, déterminer le temps de propagation à travers le circuit selon le type d'additionneur 1 bit utilisé.
3. Quel est le type d'additionneur le plus intéressant ?

Exercice 5 : Étude du logigramme d'un circuit



1. Néanmoins, selon les portes traversées, le chemin comportant le plus de portes n'est pas forcément le chemin le plus long à traverser en terme de temps. Cela dépend aussi du temps de propagation à travers chaque type de porte.

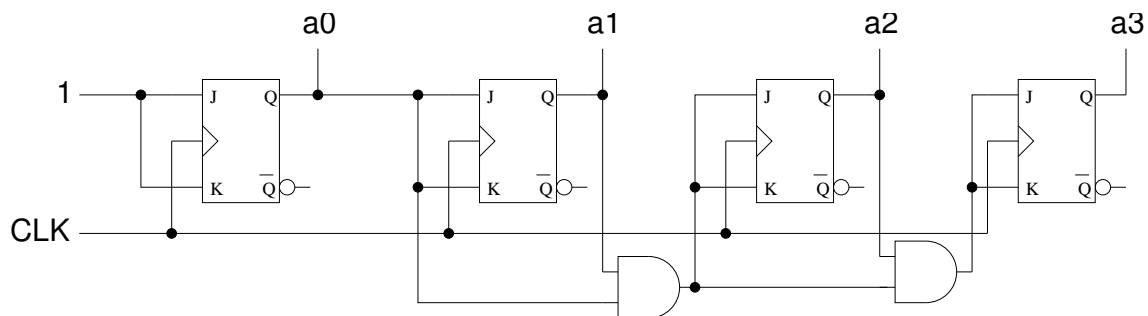
1. Déterminer les expressions logiques des trois sorties du circuit ci-dessus.
2. Définir la table de vérité du circuit.
3. Quel est le but de ce circuit ?
4. Réutiliser ce circuit pour construire un circuit au but équivalent mais traitant 8 entrées au lieu de 2.

Exercice 6 : Étude d'un circuit séquentiel utilisant des bascules JK

La bascule JK est une évolution de la bascule RS. Si $J=K=0$, la valeur binaire Q stockée est conservée à l'instant suivant. Si $J=K=1$, Q est inversée ($Q^+ = \overline{Q}$). Si $J=0$ et $K=1$, $Q^+ = 0$ et enfin, si $J=1$ et $K=0$, $Q^+ = 1$. La fonction logique de la bascule JK est : $Q^+ = J\overline{Q} + \overline{K}Q$. La table de vérité de la bascule JK est la suivante :

J	K	Q^+
0	0	Q
0	1	0
1	0	1
1	1	\overline{Q}

La bascule que nous utilisons est dite active sur front montant. Cela signifie que le passage de l'instant t à l'instant $t + 1$ a lieu lorsque que le signal (d'horloge) entrant passe de la valeur 0 à 1.



Le circuit ci-dessus utilise 4 bascules JK. Le signal CLK correspond à un signal d'horloge et le signal 1 correspond à un signal ayant la valeur de 1 en continu.

1. Dessiner le chronogramme des 4 sorties a_x du circuit
2. En déduire le but de ce circuit