

计算机组成与系统结构

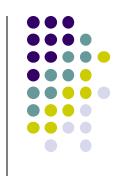
第五章 中央处理机 (2)

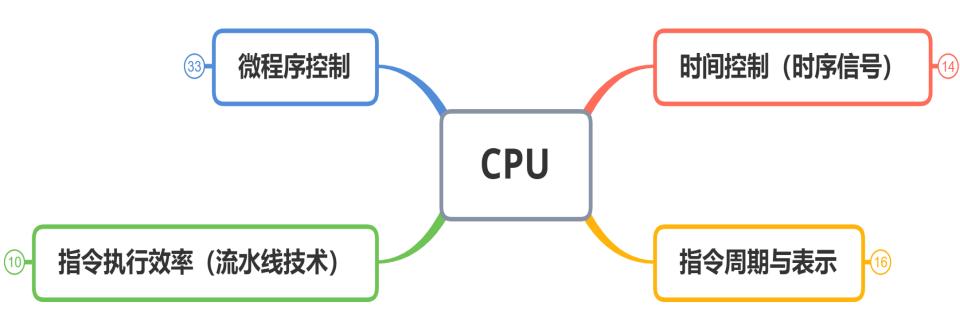
吕昕晨

Ivxinchen@bupt.edu.cn

网络空间安全学院

中央处理机



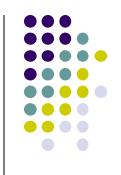


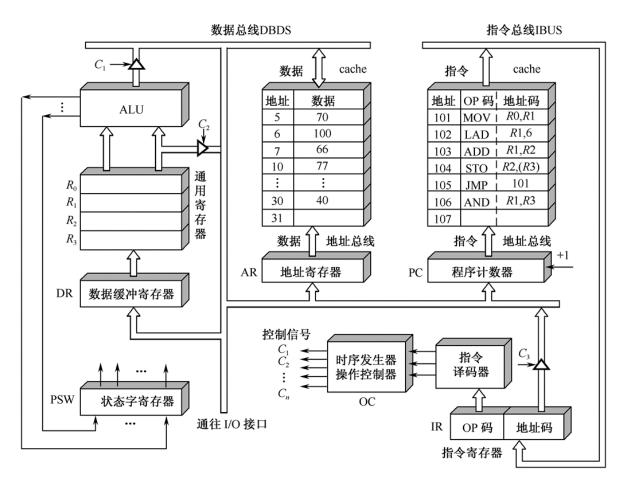
第五章 中央处理机



- 典型指令周期示例
- 指令周期图形化表示
- 指令周期流程图示例

数据通路图

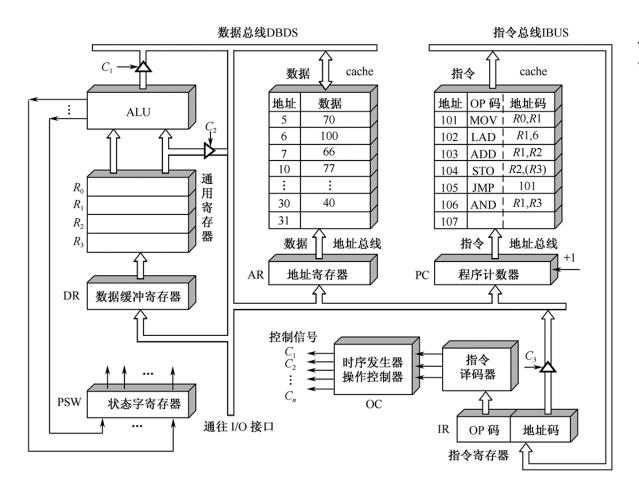




• 类别: CPU内部单总线, I/D-Cache分离

典型指令分类—简单指令集



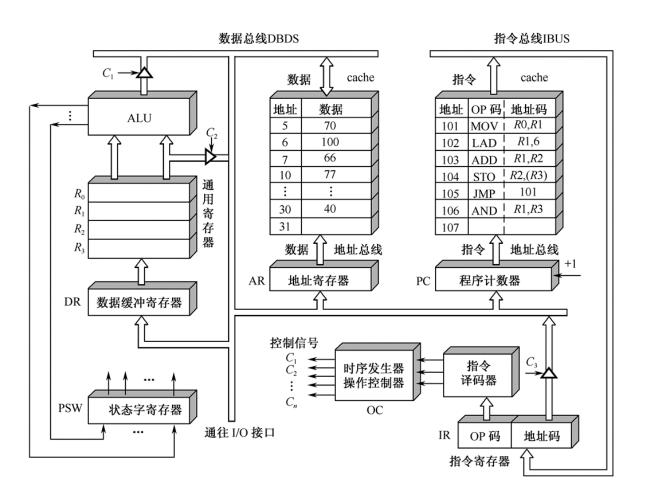


第四章: 简易指令集

- 运算类指令
 - ADD R, M
- 访存类指令
 - LOAD R, M
 - STORE M, R
- 转移类指令
 - JMP L

典型指令分类—简单指令集

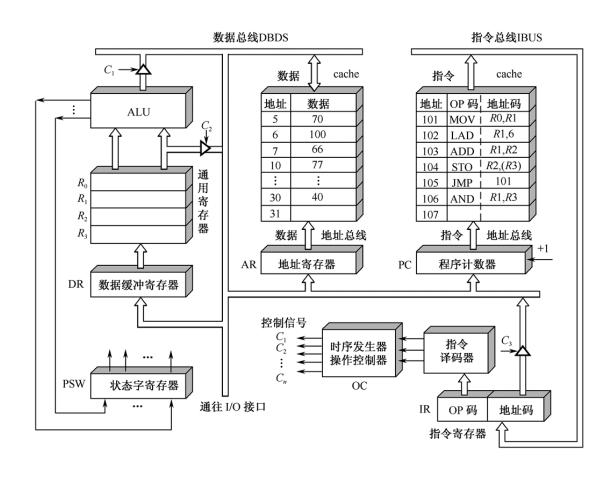




- 内部转移类
 - (1) MOV指令
- 运算类指令
 - (2) ADD指令
- 访存类指令
 - (3) LAD指令
 - (4) STO指令
- 转移类指令
 - (5) JMP指令

典型指令(1)——MOV指令

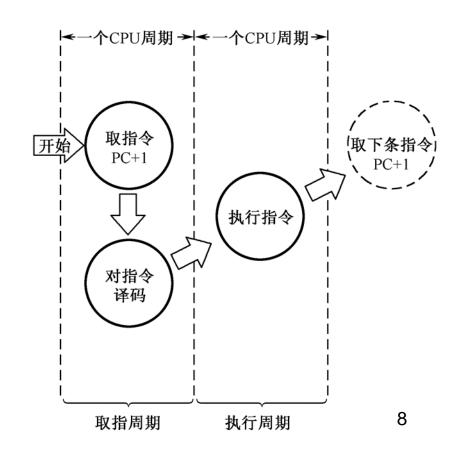




- 内部转移类
 - (1) MOV指令
- 运算类指令
 - (2) ADD指令
- 访存类指令
 - (3) LAD指令
 - (4) STO指令
- 转移类指令
 - (5) JMP指令

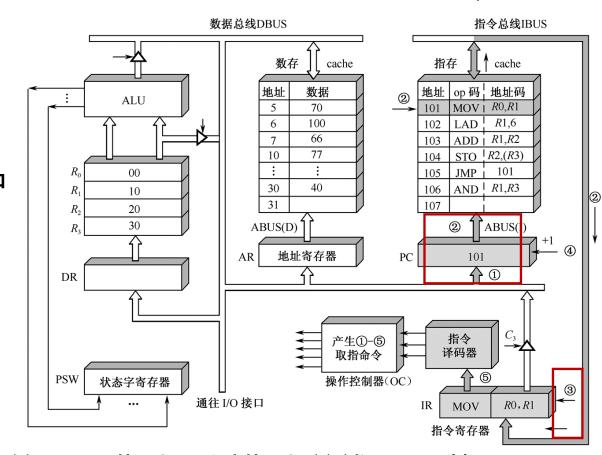
MOV指令的指令周期

- MOV R0, R1
 - 功能:将R1的值传送至R0
- 指令周期
 - 取指周期(公共)
 - 取指令
 - PC=PC+1
 - 指令译码
 - 执行周期
 - 传送准备
 - 总线控制
 - 寄存器写入



MOV指令——取指周期

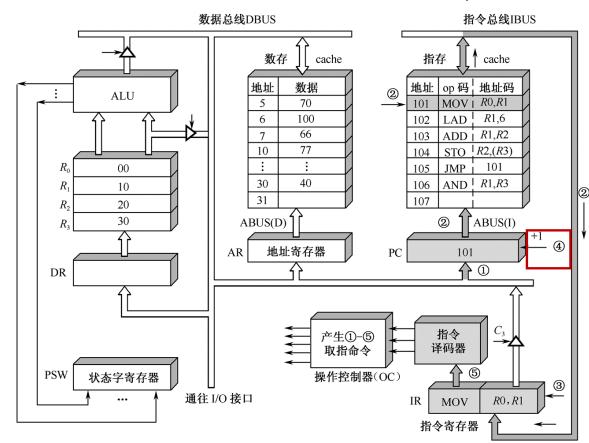
- 取指令
- PC=PC+1
- 指令译码
- ① 程序计数器PC中 装入第一条指令地 址101 (八进制)
- ② PC的内容放到 ABUS (I) 上,并 启动读命令



• ③从101号地址读出的MOV指令通过指令总线IBUS装入指令寄存器IR

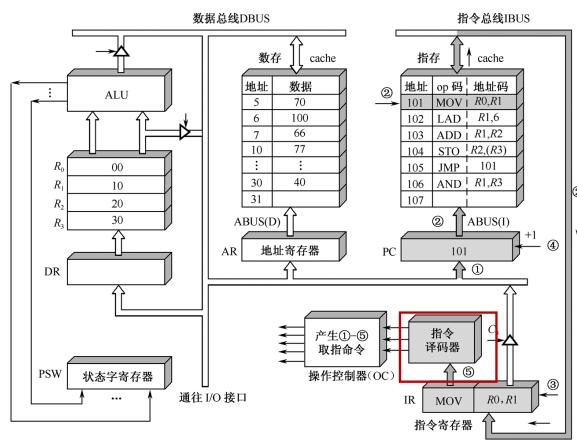
MOV指令——取指周期

- 取指令
- PC=PC+1
- 指令译码
- ④ 程序计数器内容 加1,变成102,为 取下一条指令做好 准备



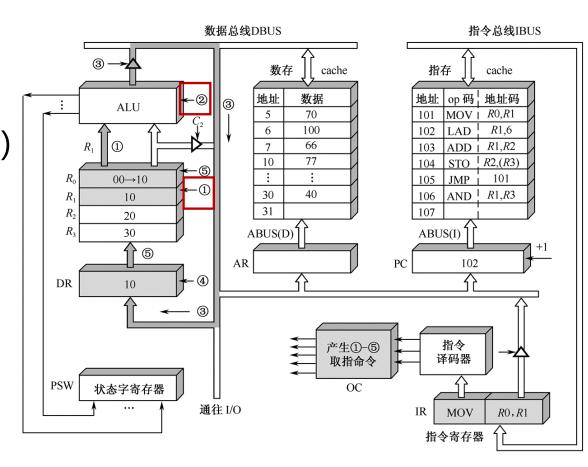
MOV指令——取指周期

- 取指令
- PC=PC+1
- 指令译码
- ⑤ 指令寄存器中的 操作码 (OP) 被译 码
- ⑥ CPU识别出是 MOV指令,至此, 取指周期即告结束



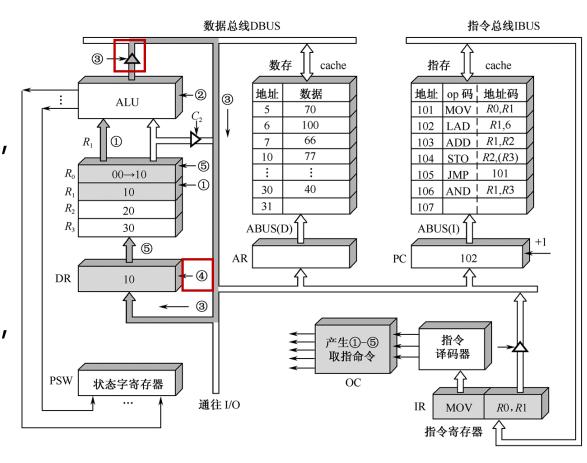
MOV指令——执行周期

- 传送准备
- 总线控制
- 寄存器写入
- ① 操作控制器 (OC) 送出控制信号到通 用寄存器,选择R1 作源寄存器,选择 R0作目标寄存器;
- ② OC送出控制信号 到ALU,指定ALU 做传送操作;



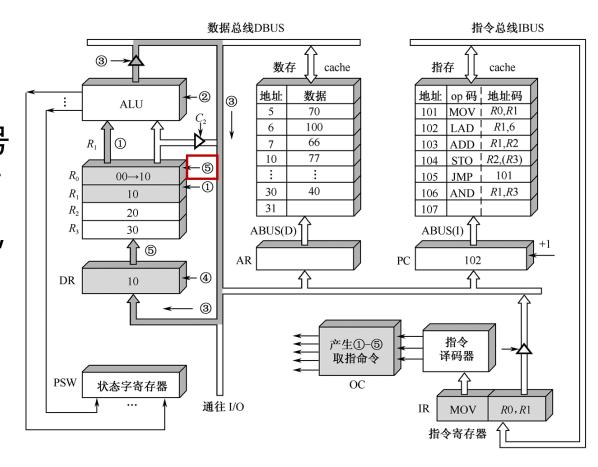
MOV指令——执行周期

- 传送准备
- 总线控制
- 寄存器写入
- ③ OC送出控制信号, 打开ALU输出三态 门,将ALU输出送 到数据总线DBUS上
- ④ OC送出控制信号, 将DBUS上的数据打 入到数据缓冲寄存 器DR



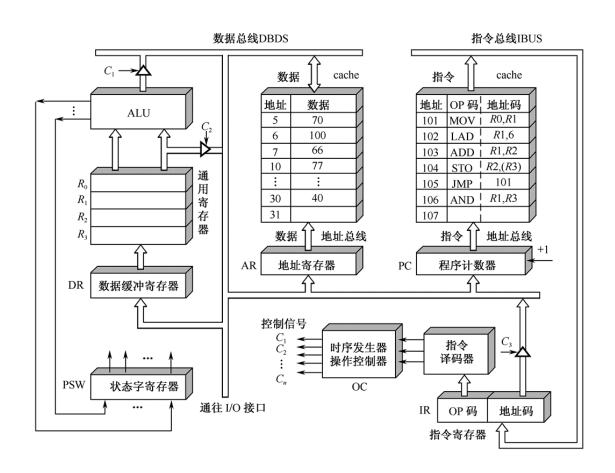
MOV指令——执行周期

- 传送准备
- 总线控制
- 寄存器写入
- ⑤ OC送出控制信号 将DR中的数据10打 入到目标寄存器R0, R0的内容由00变为 10
- 思考: DR作用?
 - 数据缓冲寄存器
 - DBUS特性



典型指令周期(2)——ADD指令

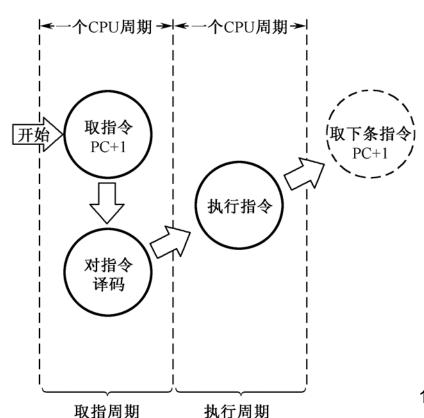




- 内部转移类
 - (1) MOV指令
- 运算类指令
 - (2) ADD指令
- 访存类指令
 - (3) LAD指令
 - (4) STO指令
- 转移类指令
 - (5) JMP指令

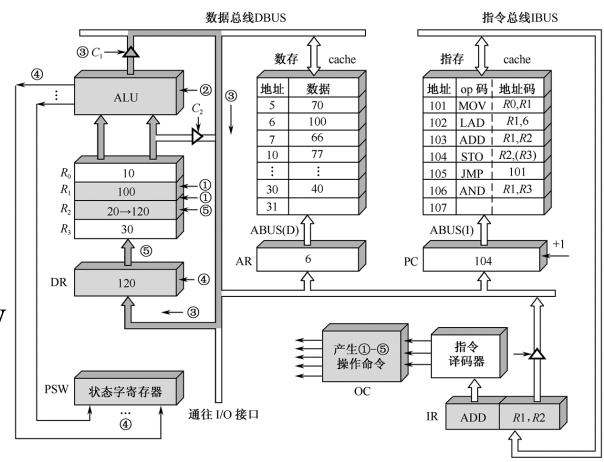
ADD指令的指令周期

- ADD R1, R2
 - 功能: 将寄存器R1和R2的数据相加存入R2
- 指令周期
 - 取指周期(公共)
 - 执行周期



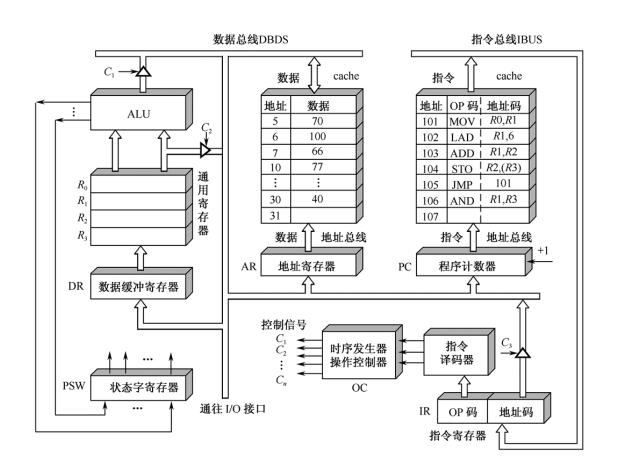
ADD指令——执行周期

- 选定源寄存器R0, 目的寄存器R1
- 控制ALU执行加法 操作
- 打开三态门,将结 果放至DBUS
- 存至DR;更新PSW 状态位标志
- DR写入R2



典型指令周期(3)——LAD指令

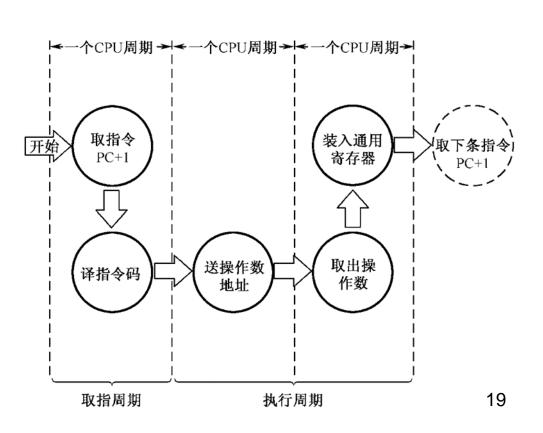




- 内部转移类
 - (1) MOV指令
- 运算类指令
 - (2) ADD指令
- 访存类指令
 - (3) LAD指令
 - (4) STO指令
- 转移类指令
 - (5) JMP指令

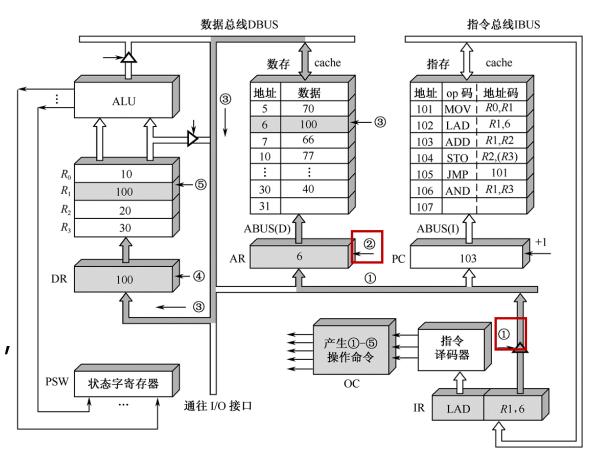
LAD指令的指令周期

- LAD R1, 6
 - 功能: 从D-Cache中取6号单元数至寄存器R1
- 指令周期
 - 取指周期(公共)
 - 执行周期
 - 地址码传送
 - 读命令/总线操作
 - 寄存器写入



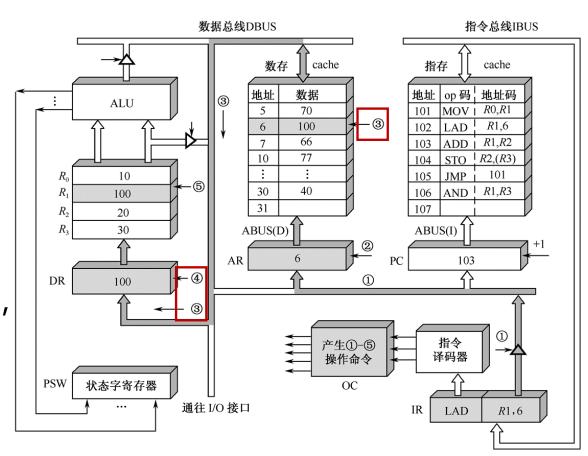
LAD指令——执行周期

- 地址码传送
- 读命令/总线操作
- 寄存器写入
- ① OC发出控制命令 打开IR三态门,将 地址码6送到数据总 线DBUS
- ② OC发出操作命令, 将地址码6装入地址 寄存器AR



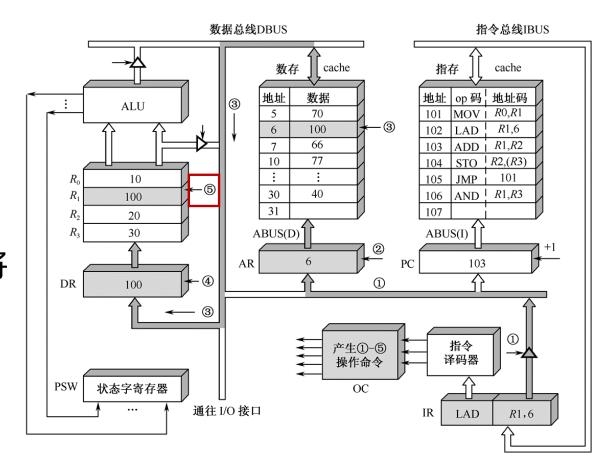
LAD指令——执行周期

- 地址码传送
- 读命令/总线操作
- 寄存器写入
- ③ OC发出读命令,
 将D-cache6号单元
 数据传送到DBUS
- ④ OC发出操作命令, 将DBUS数据装入缓 冲寄存器DR



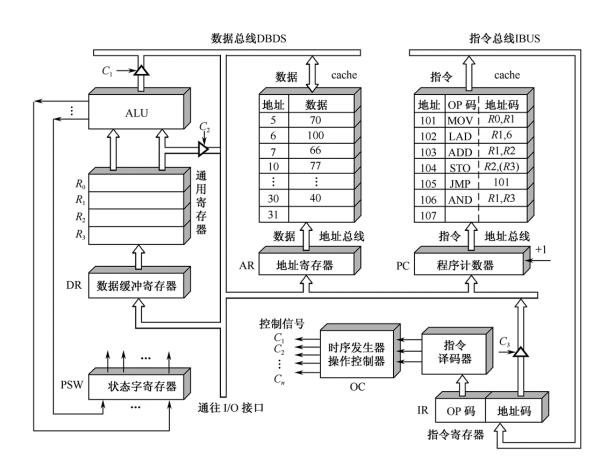
LAD指令——执行周期

- 地址码传送
- 读命令/总线操作
- 寄存器写入
- ⑤ OC发出命令,将 DR数据装入通用寄 存器R1,R1数据变 化为100



典型指令周期(4)——STO指令

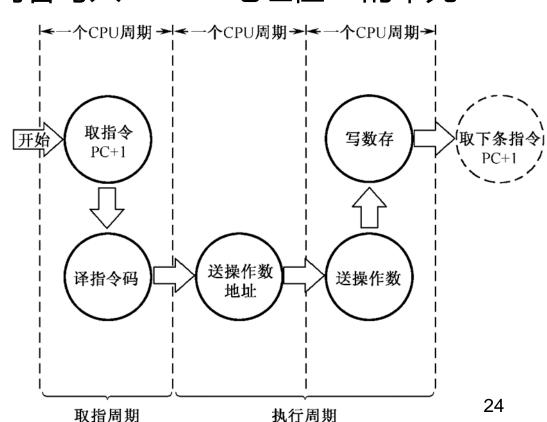




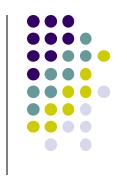
- 内部转移类
 - (1) MOV指令
- 运算类指令
 - (2) ADD指令
- 访存类指令
 - (3) LAD指令
 - (4) STO指令
- 转移类指令
 - (5) JMP指令

STO指令的指令周期

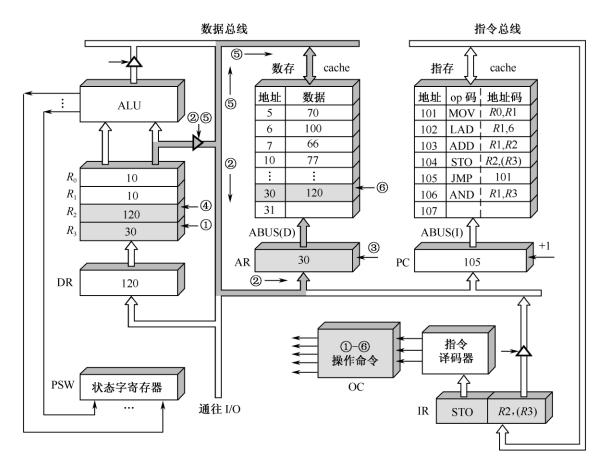
- STO R2, (R3)
 - 功能:将寄存器R2内容写入D-cache地址位R3的单元
- 指令周期
 - 取指周期
 - 执行周期
 - RS型指令
 - 对比LAD指令



STO指令——执行周期

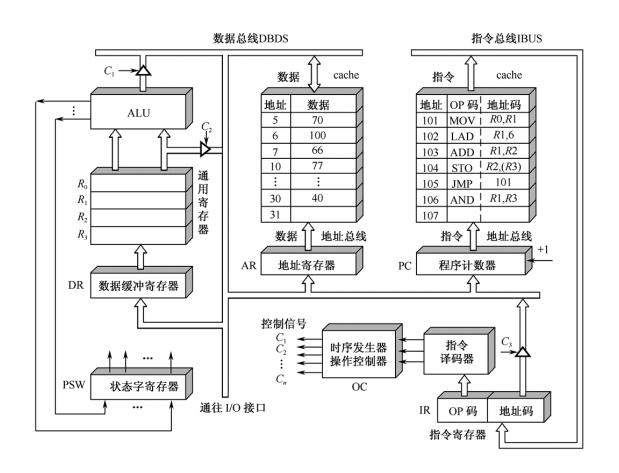


- 选择R3寄存器
- 打开三态门将数据 放至DBUS
- 将地址码打入AR
- 选择通用寄存器R2
- 打开三态门将数据 放至DBUS
- 将DBUS数据写入 AR,并更新30号单 元数据



典型指令周期(5)——JMP指令

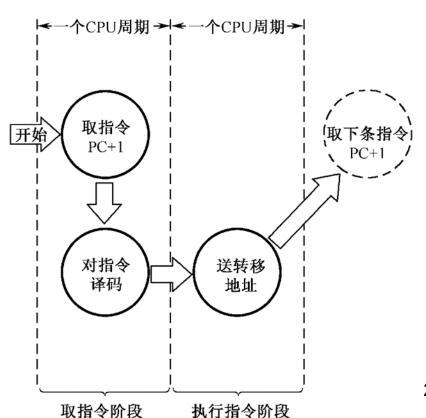




- 内部转移类
 - (1) MOV指令
- 运算类指令
 - (2) ADD指令
- 访存类指令
 - (3) LAD指令
 - (4) STO指令
- 转移类指令
 - (5) JMP指令

JMP指令的指令周期

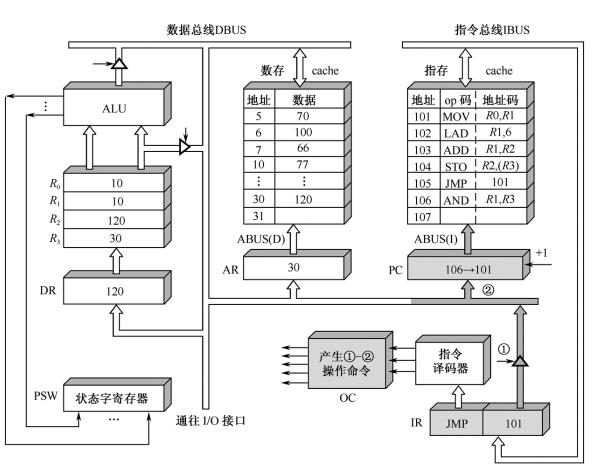
- JMP 101
 - 功能: 无条件跳转至PC=101地址继续执行
- 指令周期
 - 取指周期
 - 执行周期



JMP指令——执行周期



- 将IR中地址码101放 至DBUS
- 将101打入PC寄存 器中,PC更新



典型指令周期—分析

- 内部转移类
 - (1) MOV指令
- 运算类指令
 - (2) ADD指令
- 访存类指令
 - (3) LAD指令
 - (4) STO指令
- 转移类指令
 - (5) JMP指令



- 取指+译码周期:公共流程
- 执行周期
 - 单CPU周期 (CPU内部)
 - 内部、运算、转移类
 - 双CPU周期(需访存,间址周期)
 - 访存类
- 问题:如何图形化便捷表示?
 - 方式1: CPU周期划分
 - 方式2: T周期/并列微操作划分



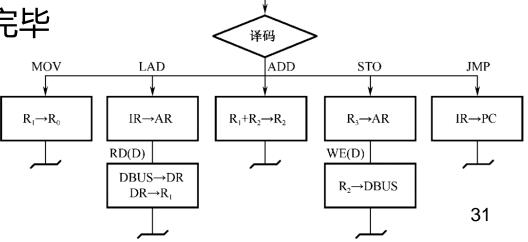
第五章 中央处理机



- 典型指令周期示例
- 指令周期图形化表示
- 指令周期流程图示例

1方框图—CPU周期划分

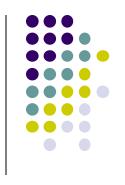
- 画每一步数据通路图过程繁琐
- 引入目的主要是为了分析与设计
 - 方框:代表CPU/机器周期
 - 方框内内容——数据通路
 - 菱形符号——判别或测试
 - ~公操作: 指令执行完毕
 - 中断处理等



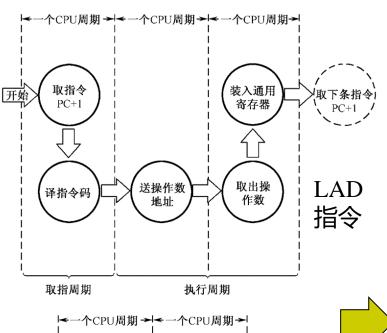
开始

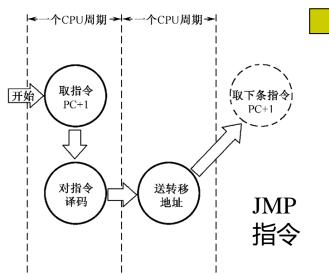
PC→ABUS(I) IBUS→IR PC+1

RD(I)



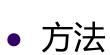
方框图表示示例





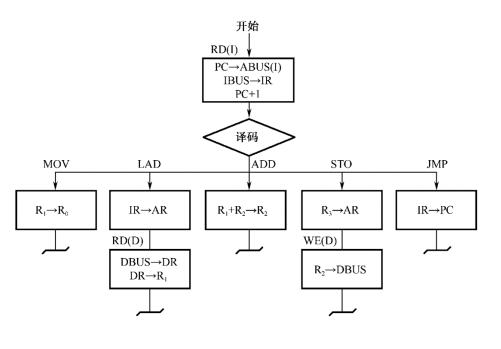
执行指令阶段

取指令阶段



• 方框:代表CPU/机器周期

• 方框内:控制命令

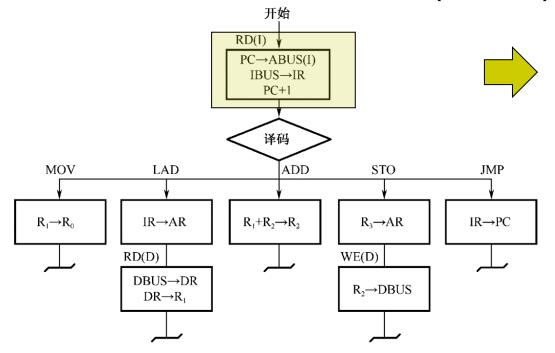


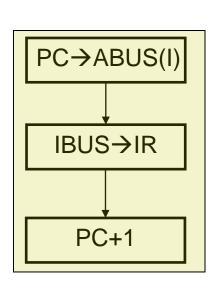






- 将方框图进行进一步细化,明确机器周期内各操作顺序
- 方框: 代表一个操作 (数据通路、计算过程)
- 方框内容: 1个操作 (T周期)
- 方框外标明所需控制信号(按要求)





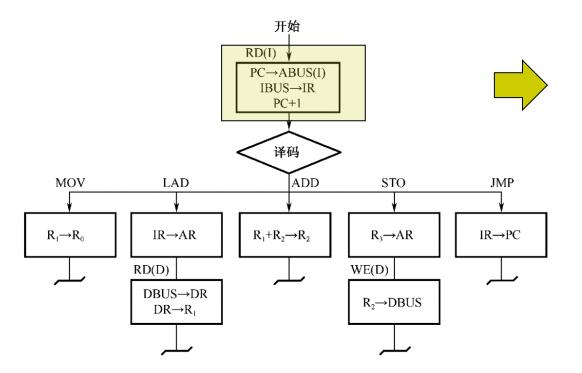


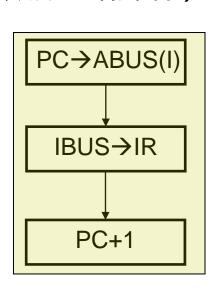


• 区别: 方框含义

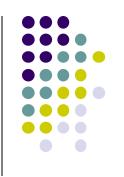
● 方框图: 方框→CPU周期 (取指、执行、回写)

指令周期流程图:方框→T周期(单个数据通路操作)





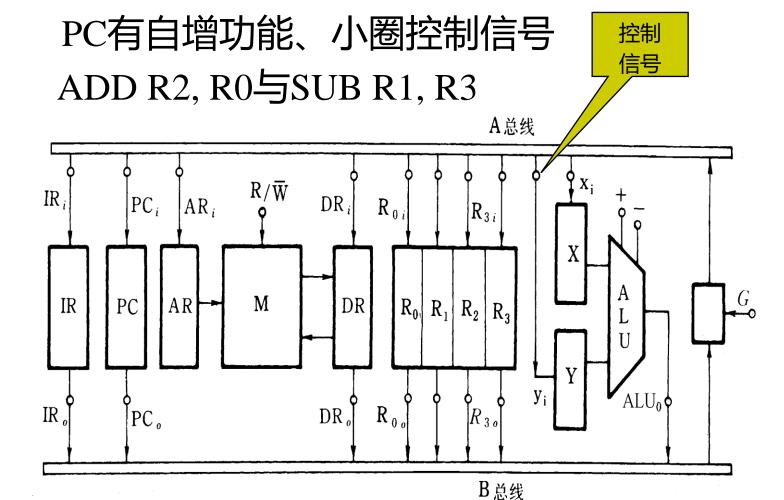
第五章 中央处理机

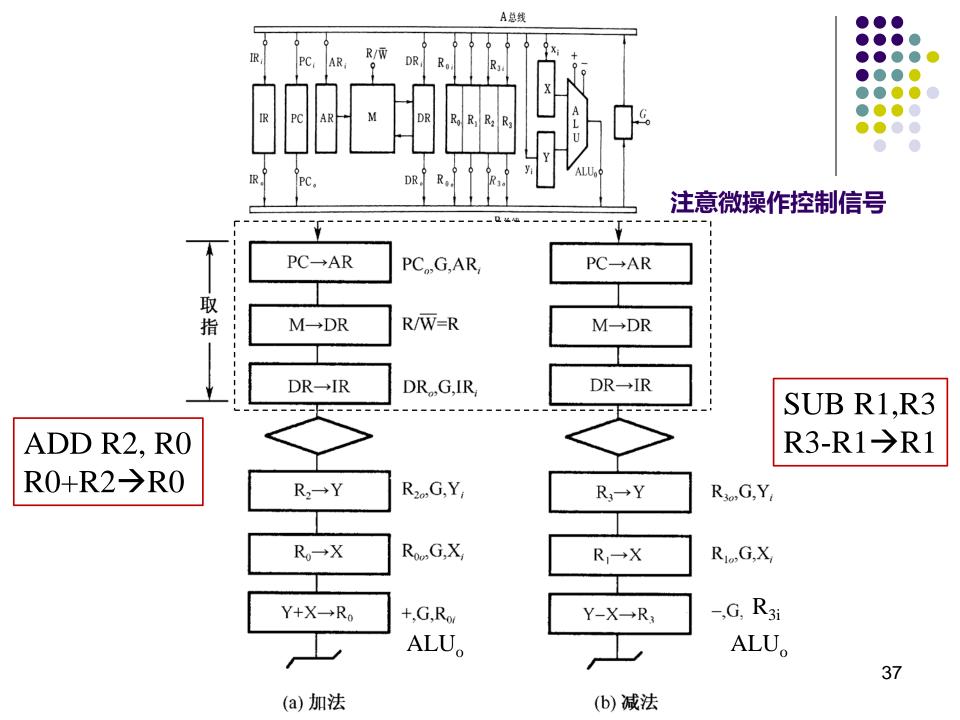


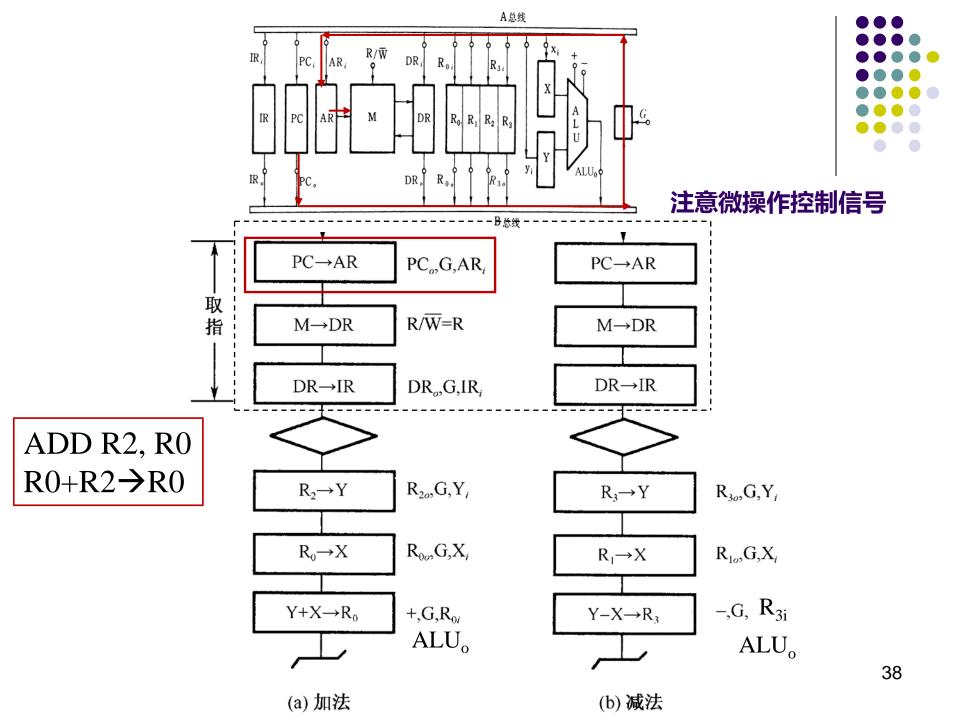
- 典型指令周期示例
- 指令周期图形化表示
- 指令周期流程图示例

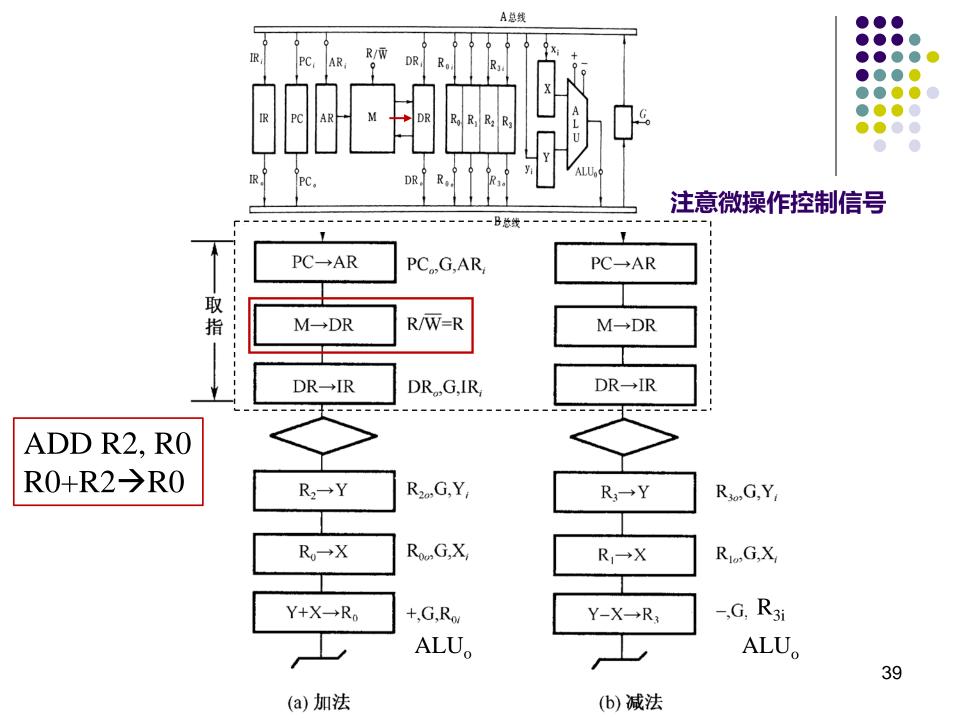
指令流程图例题

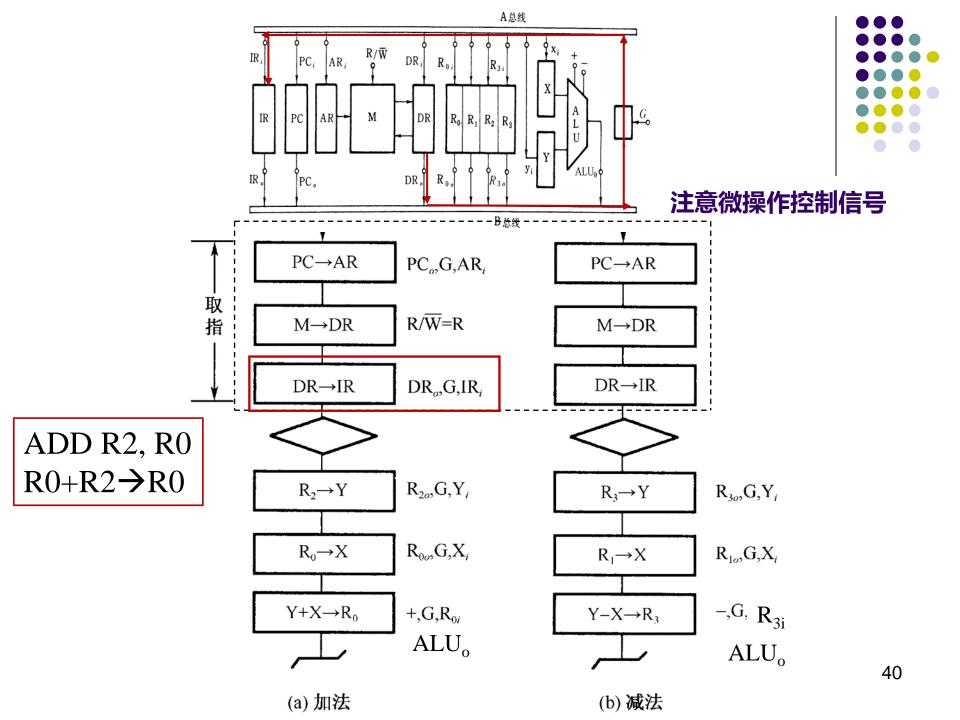
[例] 双总线结构机器的数据通路图 (标明控制信号)

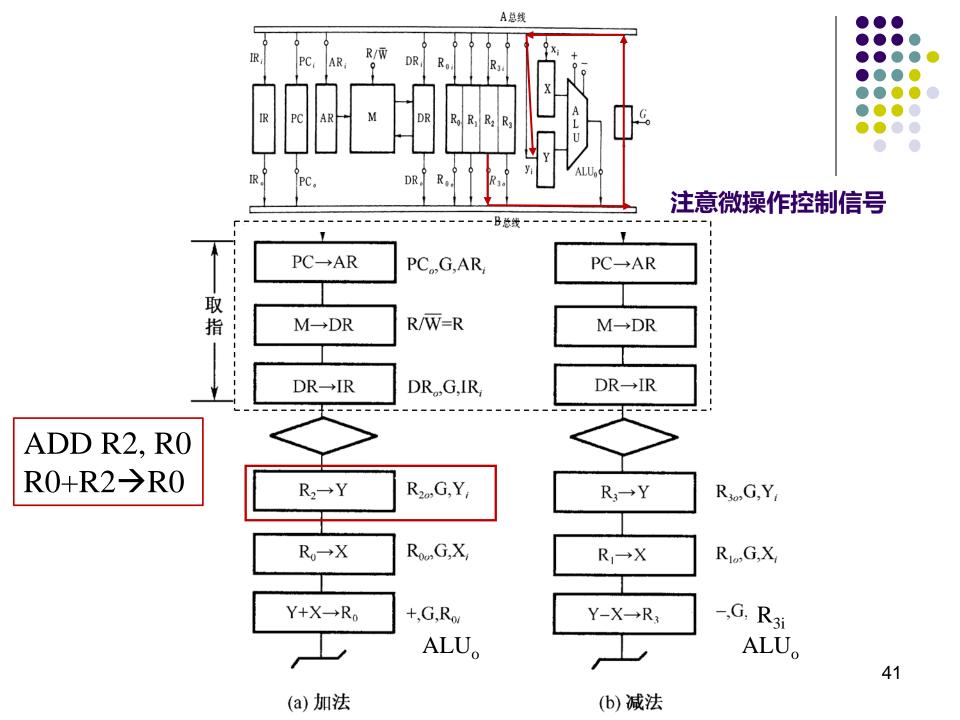


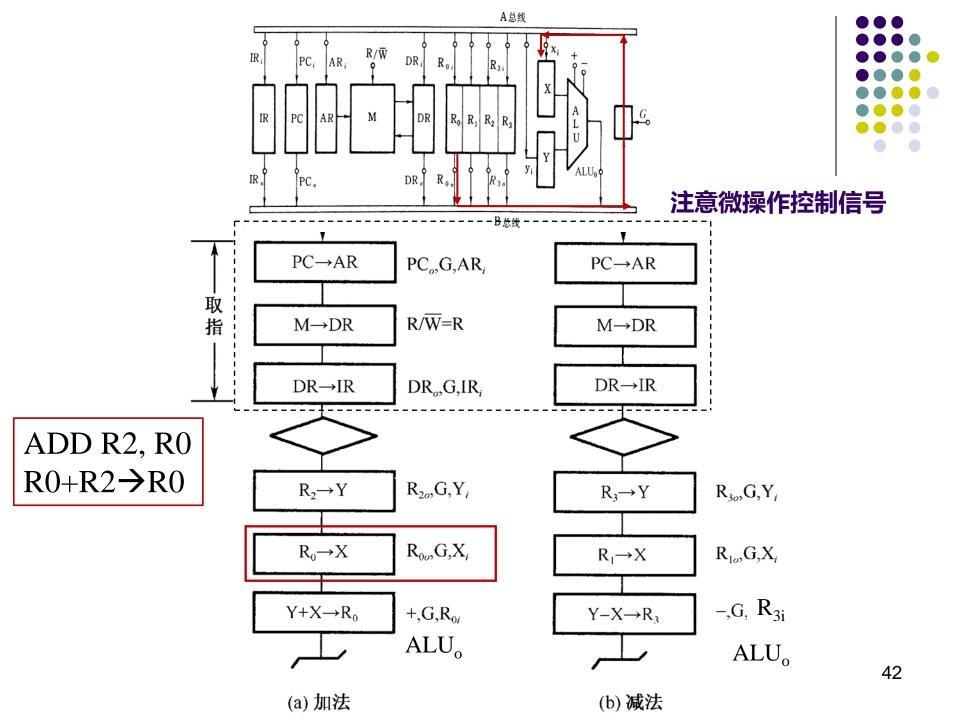


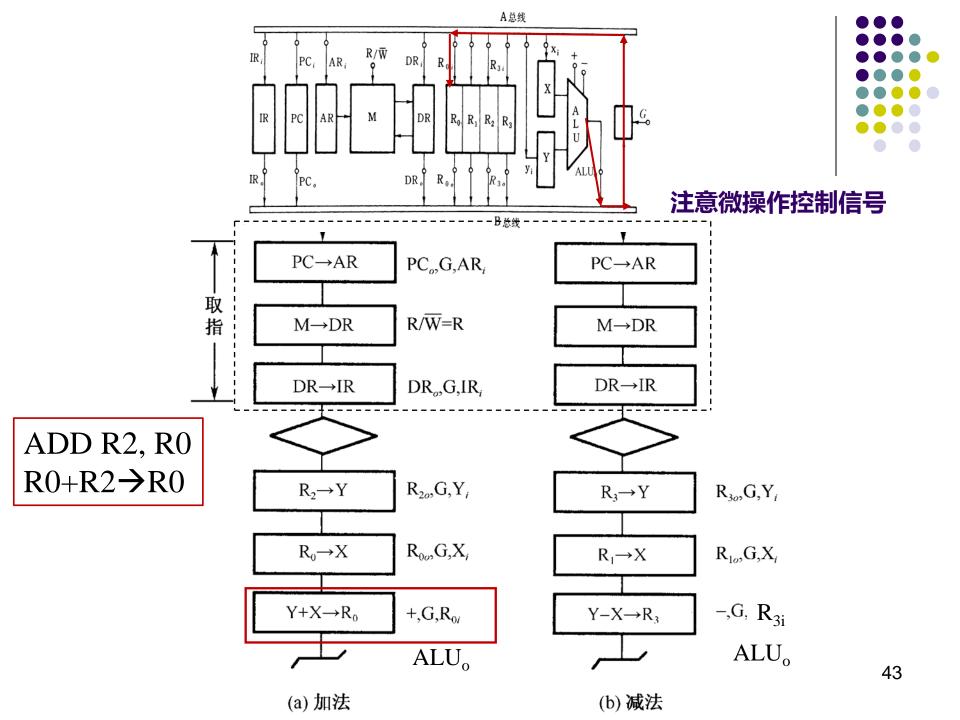




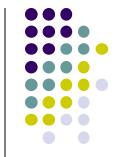




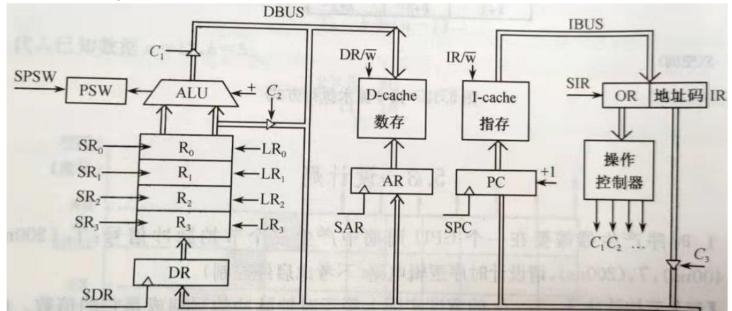


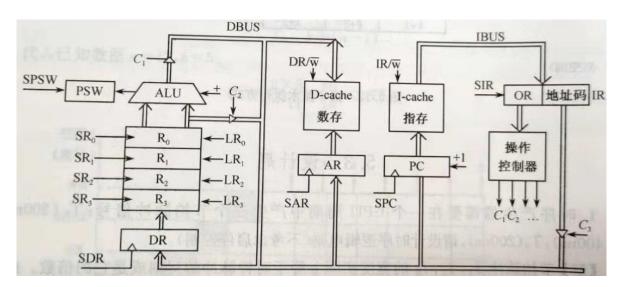






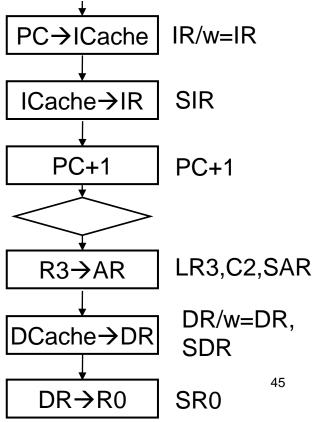
- CPU数据通路如图,单线箭头信号均为微操作控制信号,例如 LRO表示读出RO寄存器,画出如下指令的指令周期流程图并标 明控制信号
 - LDA (R3), R0: 读出以(R3) 为地址的数存单元存入R0寄存器中
 - ADD R2, R0: R0+R2→R0

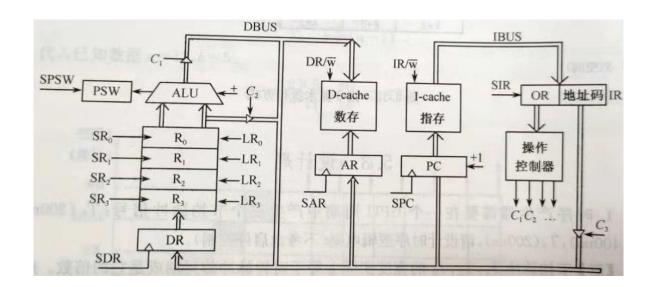






LDA (R3), R0: 读出以(R3)为 地址的数存单元 存入R0寄存器中







ADD R2, R0: R0+R2→R0

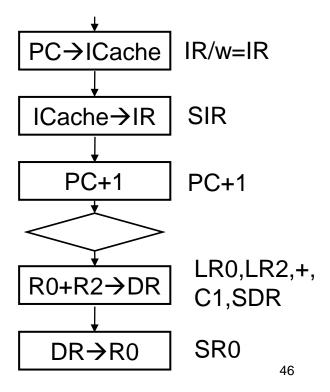
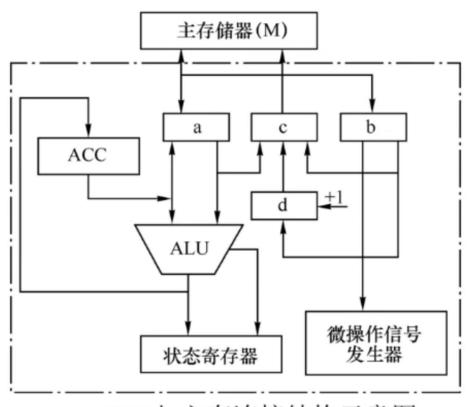




图5-11是一个简化了的CPU与主存连接结构示意图。寄存器包括ACC、MAR、MDR、PC、IR。各部件间连线表示数据通路,PC具有自增功能

- 1) a、b、c、d名称
- 2) 画出指令ADD Y的数据通路(Y为主存地址,功能为ACC+(Y)→ACC)



CPU与主存连接结构示意图



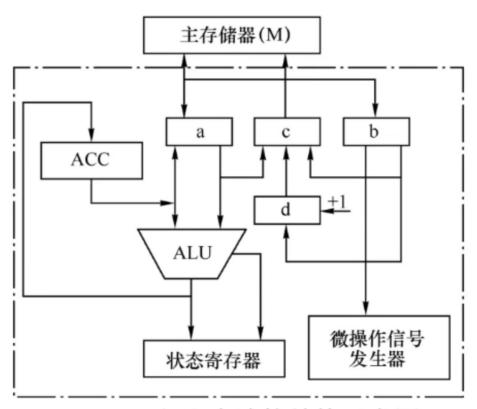
1) a、b、c、d名称

a: MDR (主存的双向通路)

b: IR(连接微操作信号)

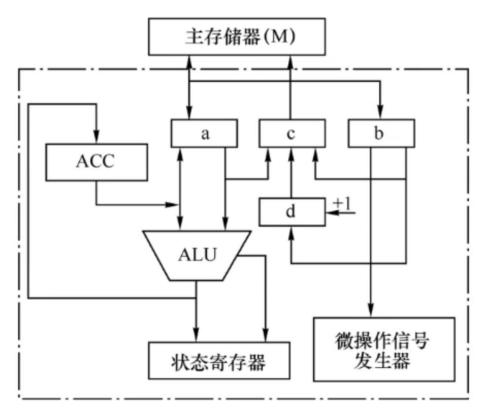
c: MAR (主存单向通路)

d: PC (+1)



CPU与主存连接结构示意图

2) 画出指令ADD Y的数据通路 (Y为主存地址,功能为ACC+ (Y) →ACC)

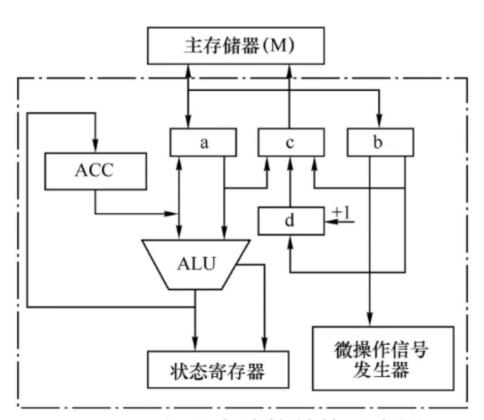


CPU与主存连接结构示意图

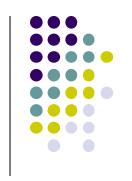


2) 画出指令ADD Y的数据通路 (Y为主存地址,功能为ACC+

 $(Y) \rightarrow ACC)$ PC→MAR $M(MAR) \rightarrow MDR$ MDR→IR IR→MAR $M(MAR)\rightarrow MDR$ MDR+ACC→ACC

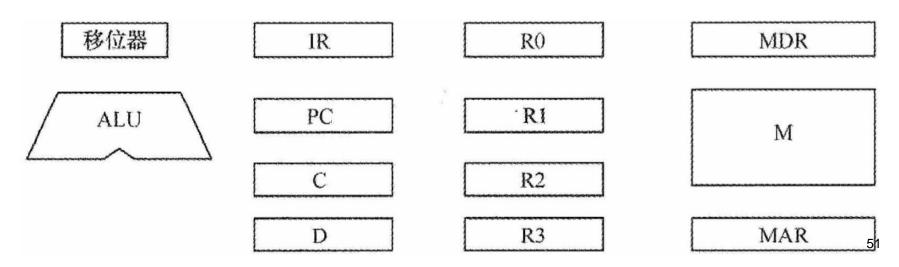


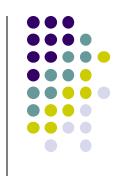
CPU与主存连接结构示意图



某计算机主要功能部件如下图所示, C/D为暂存器

- 1) 请补充各部件之间的主要连线,并注明连线数据方向
- 2) 画出ADD [R1],[R2]+指令周期流程图,其中源操作数地址在R1,目标操作数地址为自增型寄存器间接寻址(先间址计算,地址再+1),结果写回R2寄存器

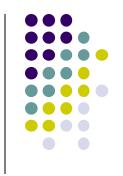




某计算机主要功能部件如下图所示, C/D为暂存器

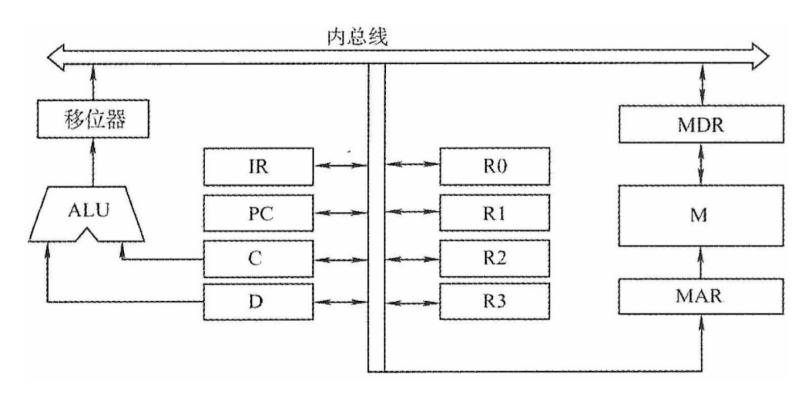
1) 请补充各部件之间的主要连线,并注明连线数据方向

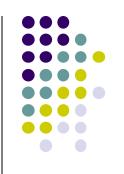
移位器	IR	RO	MDR
ALU	PC	·R1	М
	С	R2	
	D	R3	MAR



某计算机主要功能部件如下图所示, C/D为暂存器

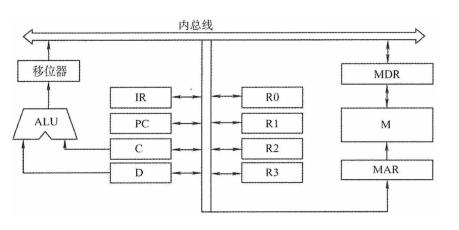
1) 请补充各部件之间的主要连线,并注明连线数据方向



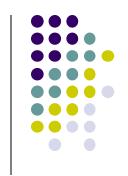


某计算机主要功能部件如下 图所示,C/D为暂存器

2) 画出ADD [R1],[R2]+指令 周期流程图

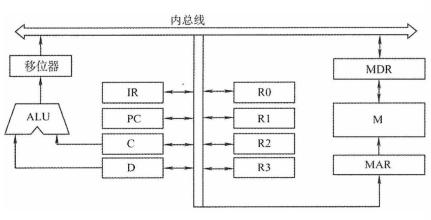


功能 (R1)+(R2)→(R2) R2++

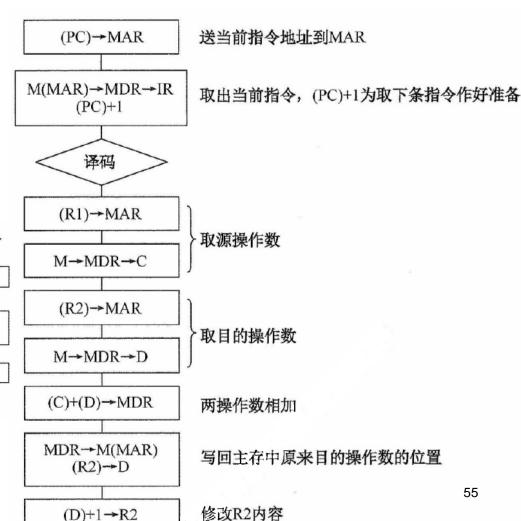


某计算机主要功能部件如下 图所示,C/D为暂存器

2) 画出ADD [R1],[R2]+指令 周期流程图



功能 (R1)+(R2)→(R2) R2++





总结

指令周期与表示

理解CPU各部分功能与数据通路构建 模型机/CPU基本组成 PC、IR、DR、AR、D-Cache、I-Cache、M... CPU周期: 取指译码、执行、(回写) 典型指令指令周期 指令类别:运算、存取、跳转 ADD, MOV, LAD, STO, JMP CPU周期: 方框 方框图 菱形符号: 判别译码 波浪: 公操作 指令周期图形化表示 区别: 方框-数据通路 指令周期流程图 标明控制信号 同一数据通路下,取指周期相同