

《数字电路与逻辑设计》复习二

一、单项选择题（每题2分，共20分）

- 1、在何种输入情况下（ ），“与非”运算的结果是逻辑0。
A、全部输入是0 B、任一输入是0 C、仅一输入是0 D、全部输入是1
- 2、逻辑函数 $F = A \oplus (A \oplus B) = ()$ 。
A、B B、A C、 $A \oplus B$ D、 $(A' \oplus B)$
- 3、下列几种说法中错误的是（ ）。
A、任何逻辑函数都可以用卡诺图表示
B、卡诺图中1的个数和0的个数相同
C、同一个卡诺图化简结果可能不是唯一的
D、逻辑函数的卡诺图是唯一的
- 4、电路如图1所示，逻辑函数式为（ ）。
A、 $F = \overline{AB + C}$ B、 $F = \overline{AB} + C$
C、 $F = \overline{AB} + \overline{C}$ D、 $F = A + \overline{BC}$
- 5、已知时钟脉冲频率为100Hz，欲得到频率为20Hz的矩形波应采用（ ）。
A、多谐振荡器 B、五位二进制计数器
C、单稳态触发器 D、五进制计数器
- 6、在不影响逻辑功能的情况下，TTL与非门的多余端可（ ）。
A、接小电阻 B、悬空 C、接地 D、接低电平
- 7、施密特触发器常用于（ ）。
A、寄存 B、定时、延时
C、计数 D、脉冲整形与变换
- 8、如图2所示，当EN=0时，电路处于什么状态（ ）。
A、Y处于悬浮状态 B、 $Y = \overline{AB}$
C、 $Y = \overline{A + B}$ D、 $Y = A + B$
- 9、某逻辑门的输入端A、B和输出端F的波形图3所示，F与A、B的逻辑关系是（ ）。
A、与非 B、异或 C、同或 D、或
- 10、下列逻辑函数表达式中可能存在竞争冒险的是（ ）。
A、 $F = (A+B)(B+C)$ B、 $F = (\overline{A} + B)(B + C)$
C、 $F = (A + B)(B + \overline{C})$ D、 $F = (A + B)(\overline{B} + C)$

二、填空题（每空2分，共20分）

图1

图2

图3

1. $(C6.9)_{16} = (\underline{\hspace{2cm}})_{10} = (\underline{\hspace{2cm}})_{8421BCD}$ 。
2. 为实现将JK触发器转换为T触发器，应使J=_____, K=____。
3. 要构成 $32K \times 8$ 位的RAM，需要____片 $8K \times 8$ 位的RAM芯片，需要____根地址线。
4. 对于共阴接法的发光二极管数码显示器，应采用____电平驱动的七段显示译码器。
5. 逻辑函数 $F = A \cdot (B + C)$ 的反函数 $\bar{F} = \underline{\hspace{2cm}}$ 。
6. 在TTL与非门、异或门、集电极开路门、三态门中，为实现线与逻辑功能应选用____；要有推拉式输出级，又要能驱动总线应选用____门。

三、计算分析题（每题10分，共30分）

1、(1) 用公式法化简逻辑函数 $Y = A(A + \bar{B}) + BC(\bar{A} + B) + \bar{B}(A \oplus C)$

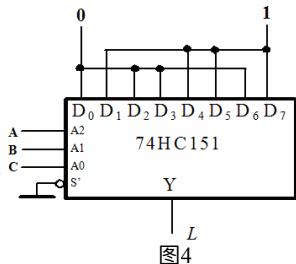
$$\begin{aligned} Y &= A + \bar{A}C \\ &= A + C \end{aligned}$$

(2) 用卡诺图化简法将逻辑函数化简成最简与或式。

$$F(\underline{\hspace{2cm}}) = \sum m(0, 2, 7, 8, 10) + d(1, 3, 4, 5, 6, 13, 15)$$

~~$$Y = \cancel{A} \cancel{B} \cancel{C} + \bar{A} + \bar{B} \bar{D}$$~~

2、八选一数据选择器74151组成的电路如图4所示，求出该电路输出L的最简与或表达式。



$$L = AC + A\bar{B} + \bar{B}C$$

图4

3、555定时器连接的电路如图5(a)所示，已知输入电压波形，做出该电路输出电压波形。

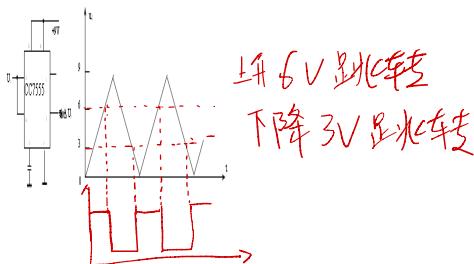
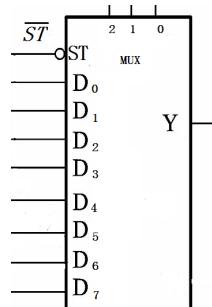


图5

四、综合题（每题15分，共30分）

1、用8选1数据选择器和必要的门电路实现一个组合逻辑电路，该电路有3个输入变量A、B、C，1个工作状态控制变量M以及1个输出变量F。当M=0时，电路实现“意见一致”功能；当M=1时，电路实现“多数表决”功能。

M	A	B	C	F
0	0	0	0	1
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1



M/A	00	01	11	10
B/C	00	1	0	0
	01	0	1	0
	11	0	1	1
	10	0	0	1

B/A	00	01	11	10
C	0	0	0	0
	1	0	1	1
	0	1	1	0
	1	1	0	1

2、用D触发器及少量门电路，设计如图6状态转换图功能的同步时序电路。要求列出状态转移表，状态转移方程，驱动方程。

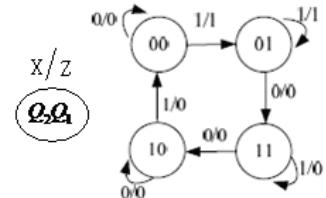


图6

