

安徽大学 2020—2021 学年第 2 学期

《数字电路与逻辑设计》考试试卷 (B 卷)
(闭卷 时间 120 分钟)

考场登记表序号_____

题号	一	二	三	四	五	总分
得分						
阅卷人						

学号 _____
姓名 _____
专业 _____
年级 _____
院/系 _____

线
订
装
勿
超
打
线
表
打

一、选择题 (每题 2 分, 共 10 分)

得分 _____

1、函数 $F = A(A \oplus B)$ 的结果是 ()。

- A. AB B. $\bar{A}B$ C. $A\bar{B}$ D. $\bar{A}\bar{B}$

2、电路如图 1 所示, 表示的是 ()。

- A、与门 B、或门
C、非门 D、与非

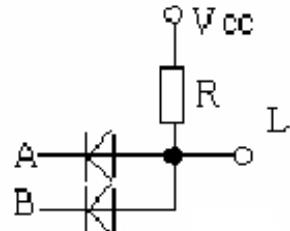


图 1 题一.2

3、以下说法中, 哪一种是正确的, ()。

- A、一个逻辑函数全部最小项之和恒等于 0
B、一个逻辑函数全部最大项之和恒等于 0
C、一个逻辑函数全部最小项之积恒等于 1
D、一个逻辑函数全部最大项之积恒等于 0

4、已知时钟脉冲频率为 f_0 , 欲得到频率为 $0.2f_0$ 的矩形波应采用 ()。

- A. 五进制计数器 B. 五位二进制计数器
C. 单稳态触发器 D. 多谐振荡器

5、在不影响逻辑功能的情况下, TTL 与非门的多余端可 ()。

- A、接小电阻 B、悬空 C、接地 D、接低电平

得分 _____

二、填空题（每空 2 分，共 20 分）

- 1、 $(586)_{10} = (\underline{\hspace{2cm}})_2 = (\underline{\hspace{2cm}})_{8421BCD} = (\underline{\hspace{2cm}})$ 余 3 码。
- 2、 $F(A,B,C,D) = A\bar{B}D + \bar{B}\bar{C}$ 对应的标准最小项表达式为 $\sum m(\underline{\hspace{2cm}})$ 。
- 3、逻辑函数 $F = A \cdot (B + C) \cdot 1$ 的反函数 $\bar{F} = \underline{\hspace{2cm}}$ 。
- 4、若 $AB = AC$ ，则 $B = C$ ，该说法是 _____（正确、错误）的。
- 5、要构成 $16k \times 8$ 位的 RAM，需要 _____ 片 $2k \times 4$ 的 RAM 芯片，需要 _____ 根地址线。
- 6、为实现将 JK 触发器转换为 D 触发器，则 $J = \underline{\hspace{2cm}}$, $K = \underline{\hspace{2cm}}$ 。

三、证明、化简、作图题（每题 5 分，共 20 分）

得分	
----	--

1. $F = \overline{(A+B)(A+C)} + \overline{A+B+C}$, $G = \overline{AB} + \overline{AC}$, 用公式法证明 $F = G$ 。

2、试用卡诺图化简函数: $F = \sum m(3,5,6,7,10) + \sum d(0,1,2,4,8)$ 。

3、已知上升沿触发的D触发器输入端的电压波形如图2所示，试画出Q端对应的电压波形。

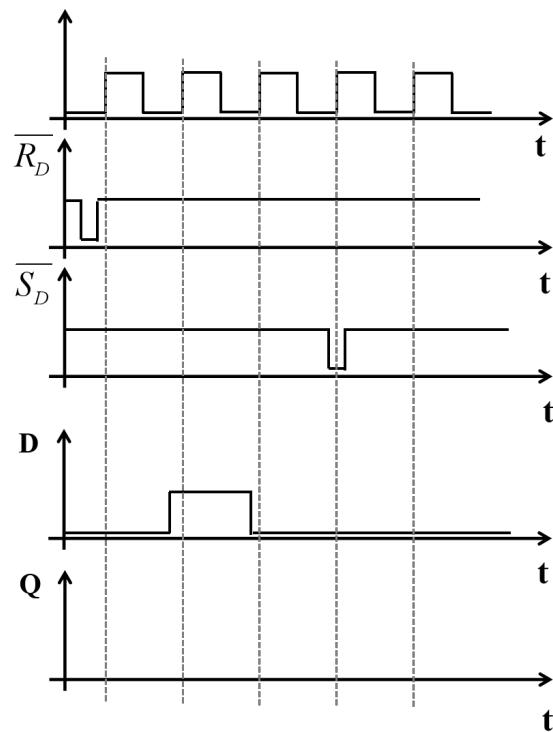


图 2 题三 3

4、图 3 是 555 定时器构成的施密特触发器，已知电源电压 $V_{CC}=12V$ ，求：

- (1) 电路的 V_{T+} ， V_{T-} 和 ΔV_T 各为多少？
- (2) 如果输入电压波形如图，试画出输出 V_o 的波形。
- (3) 若控制端接至 $+6V$ ，则电路的 V_{T+} ， V_{T-} 和 ΔV_T 各为多少？

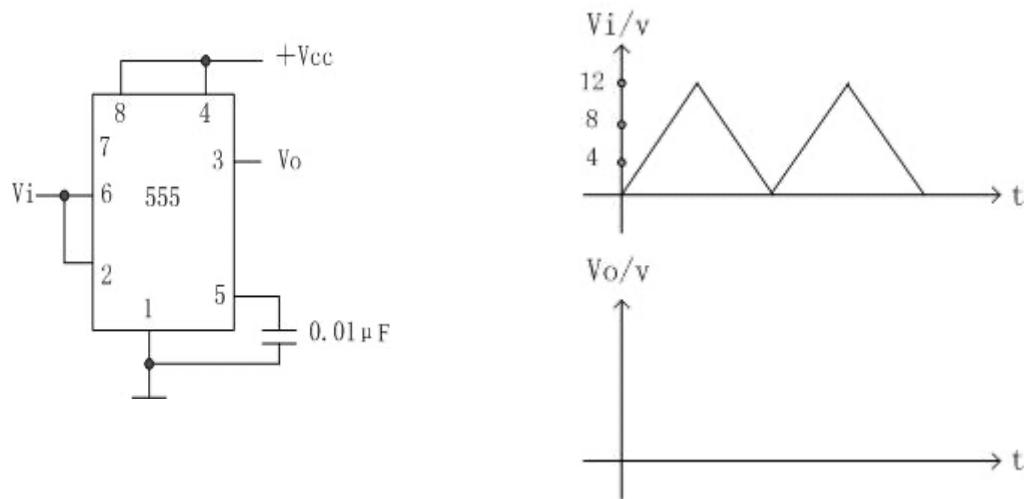


图 3 题三.4

四、分析题（每题 10 分，共 20 分）

得分

1、电路如图 4 所示，试分析该电路的功能，写出分析过程和真值表。

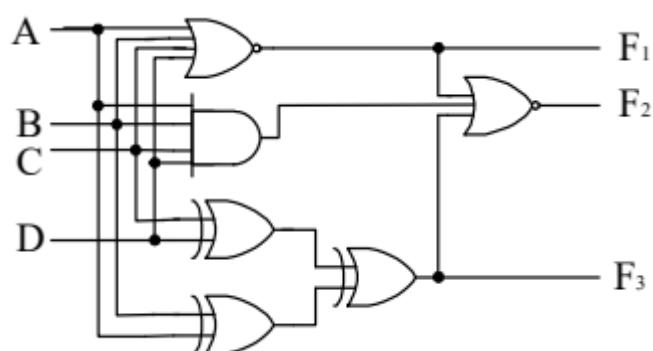


图 4 题四.1

2、已知TTL构成的时序逻辑电路如图5所示，试问：

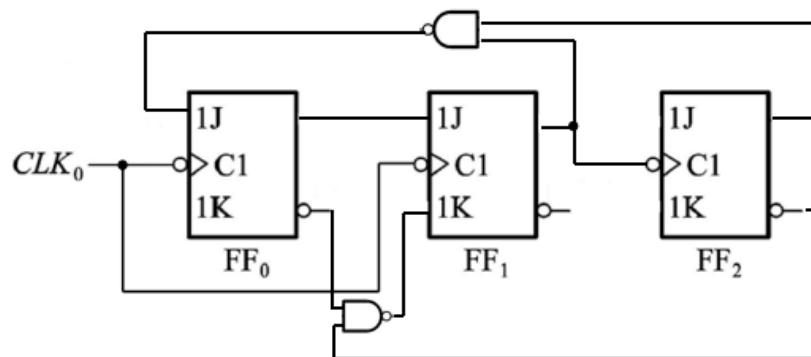


图 5 题四.2

- (1) 写出该电路的驱动方程、状态方程和输出方程，并作出状态转换图。
- (2) 说明该电路的功能，电路能否自启动？
- (3) 若计数脉冲频率f为700Hz时，从Q2端输出时的频率为多少？

五、设计题（每题 15 分，共 30 分）

得分

1、某车间有 A、B、C、D 四台发电机，今要求（1）A 必须开机（2）其他三台电动机中至少有两台开机，如不满足上述要求，则指示灯熄灭。试用 8 选 1 数据选择器 74HC151 实现该电路，写出设计过程，并在图 6 上完成电路连接。

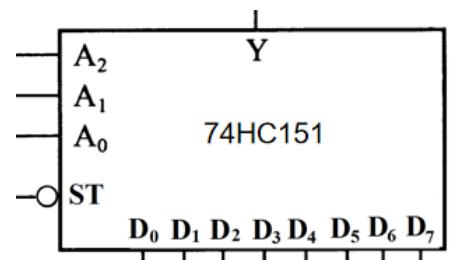


图 6 题五.2

2. 一个串行信号检测器，当输入 1011 时输出为 1，其它情况输出为 0，首尾不能重复使用。要求画出原始状态转移图，用 JK 触发器实现，写出设计过程，并作出电路图。

3、需产生的一组序列信号为：110101，110101……，试用十进制计数器 74LS161 和译码器 74LS138 设计该序列信号发生器，74LS138 功能如表 2 所示，在图 7 上完成电路连接。

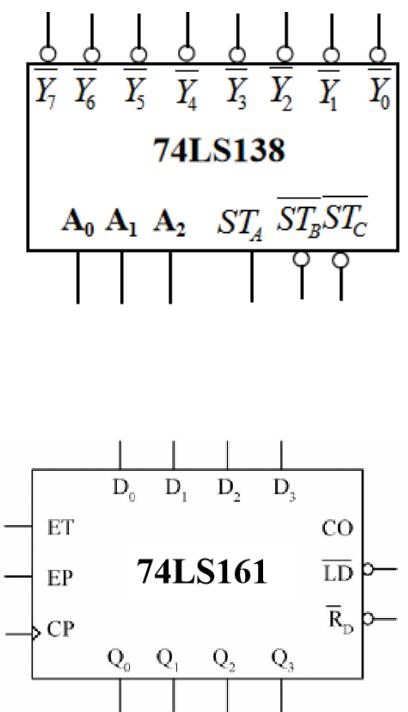


图 7 题五.3