Projektname:	HC-1 (16 Bit)	.:: TLIM
Dokument:	Prüfvorschrift (Version 1)	
Bearbeiter:	Steffen Rühl, Danilo Kaltwasser, Manuel Sachmann	TECHNISCHE HOCHSCHULE MITTELHESSEN
Team Nr.:	3	
Datum:	15.09.2016	

Prüfvorschrift

Geprüft wird jeder, in der Dokumentation enthaltene, 8- und 16-Bit Befehl. Dazu werden kleine Prüfprogramme verwendet und deren Ausgabe kontrolliert.

Jedes Prüfprogramm wird mit 3 verschiedenen Eingaben getestet. Die Eingabe erfolgt über die 16 Schalter des Altera Boards. Ein- und Ausgabe können über jeweils 4 Hexfeld-Displays kontrolliert werden.

Für jede Eingabe kann es nur eine bestimmte Ausgabe geben. Toleranzen sind nicht zulässig.

1. Prüfung der 8- Bit Befehle

a. IN- und OUT-Befehl

Prüfprogramm:

ram(0)	000000010000000	IN
ram(1)	000000010000001	OUT
ram(2)	000000011100000	JUMP M[0]

Erwartetes Ergebnis:

Ein- und Ausgabe müssen gleich sein.

Projektname:	HC-1 (16 Bit)	.:: TLIM
Dokument:	Prüfvorschrift (Version 1)	
Bearbeiter:	Steffen Rühl, Danilo Kaltwasser, Manuel Sachmann	TECHNISCHE HOCHSCHULE MITTELHESSEN
Team Nr.:	3	
Datum:	15.09.2016	

b. LOAD- und STORE-Befehl

Prüfprogramm:

ram(0)	000000010000000	IN
ram(1)	000000000111111	STORE M[31]
ram(2)	000000010000000	IN
ram(3)	000000000011111	LOAD M[31]
ram(4)	000000010000001	OUT
ram(5)	000000011100000	JUMP M[0]

Erwartetes Ergebnis:

Die Ausgabe muss gleich der ersten Eingabe sein.

c. ADD-Befehl

Prüfprogramm:

ram(0)	000000010000000	IN
ram(1)	000000000111111	STORE M[31]
ram(2)	000000010000000	IN
ram(3)	000000001011111	ADD ACC + M[31]
ram(4)	000000010000001	OUT
ram(5)	000000011100000	JUMP M[0]

Erwartetes Ergebnis:

Die Summe der beiden eingegebenen Zahlen.

Projektname:	HC-1 (16 Bit)	.:: T LI M
Dokument:	Prüfvorschrift (Version 1)	
Bearbeiter:	Steffen Rühl, Danilo Kaltwasser, Manuel Sachmann	TECHNISCHE HOCHSCHULE MITTELHESSEN
Team Nr.:	3	
Datum:	15.09.2016	

d. SUB-Befehl

Prüfprogramm:

ram(0)	000000010000000	IN
ram(1)	000000000111111	STORE M[31]
ram(2)	000000010000000	IN
ram(3)	000000001111111	SUB ACC - M[31]
ram(4)	000000010000001	OUT
ram(5)	000000011100000	JUMP M[0]

Erwartetes Ergebnis:

Die Differenz der beiden eingegebenen Zahlen.

e. NAND-Befehl

Prüfprogramm:

ram(0)	000000010000000	IN
ram(1)	000000000111111	STORE M[31]
ram(2)	000000010000000	IN
ram(3)	000000010011111	ACC NAND M[31]
ram(4)	000000010000001	OUT
ram(5)	000000011100000	JUMP

Erwartetes Ergebnis:

!(Eingabe 1 AND Eingabe 2)

Projektname:	HC-1 (16 Bit)	.:: T LI M
Dokument:	Prüfvorschrift (Version 1)	
Bearbeiter:	Steffen Rühl, Danilo Kaltwasser, Manuel Sachmann	TECHNISCHE HOCHSCHULE MITTELHESSEN
Team Nr.:	3	
Datum:	15.09.2016	

f. JZ- und JPOS-Befehl

Prüfprogramm:

ram(0)	0000000010000000	IN
ram(1)	000000010100110	JZ M[6]
ram(2)	000000011001001	JPOS M[9[
ram(3)	000000000011111	LOAD M[31]
ram(4)	000000010000001	OUT
ram(5)	000000011100000	JUMP M[0]
ram(6)	000000000011110	LOAD M[30]
ram(7)	000000010000001	OUT
ram(8)	000000011100000	JUMP M[0]
ram(9)	000000000011101	LOAD M[29]
ram(10)	000000010000001	OUT
ram(11)	0000000111	00000JUMP M[0]
ram(29)	000000000000110	M[29] <= 6
ram(30)	000000000000100	M[30] <= 4
ram(31)	0000000000000001	M[31] <= 1

Erwartetes Ergebnis:

Eingabe 0 => Ausgabe 4
Eingabe positiv => Ausgabe 6
Eingabe negativ => Ausgabe 1

Projektname:	HC-1 (16 Bit)	.:: T LI M
Dokument:	Prüfvorschrift (Version 1)	
Bearbeiter:	Steffen Rühl, Danilo Kaltwasser, Manuel Sachmann	TECHNISCHE HOCHSCHULE MITTELHESSEN
Team Nr.:	3	
Datum:	15.09.2016	

2. Prüfung der 16- Bit Befehle

a. IN- und OUT-Befehl

Prüfprogramm:

ram(0)	0110000000000000	IN
ram(1)	0110000000000001	OUT
ram(2)	1001000000000000	JUMP M[0]

Erwartetes Ergebnis:

Ein- und Ausgabe müssen gleich sein

b. LOAD- und STORE-Befehl

Prüfprogramm:

ram(0)	0110000000000000	IN
ram(1)	001000000011111	STORE M[31]
ram(2)	0110000000000000	IN
ram(3)	0001000000011111	LOAD M[31]
ram(4)	0110000000000001	OUT
ram(5)	1001000000000000	JUMP M[0]

Erwartetes Ergebnis:

Die Ausgabe muss gleich der ersten Eingabe sein.

Projektname:	HC-1 (16 Bit)	.:: TLIM
Dokument:	Prüfvorschrift (Version 1)	
Bearbeiter:	Steffen Rühl, Danilo Kaltwasser, Manuel Sachmann	TECHNISCHE HOCHSCHULE MITTELHESSEN
Team Nr.:	3	
Datum:	15.09.2016	

c. ADD-Befehl

Prüfprogramm:

ram(0)	0110000000000000	IN
ram(1)	001000000011111	STORE M[31]
ram(2)	0110000000000000	IN
ram(3)	0011000000011111	ADD ACC+ M[31]
ram(4)	0110000000000001	OUT
ram(5)	1001000000000000	JUMP M[0]

Erwartetes Ergebnis:

Die Summe der beiden eingegebenen Zahlen.

d. SUB-Befehl

Prüfprogramm:

ram(0)	0110000000000000	IN
ram(1)	001000000011111	STORE M[31]
ram(2)	0110000000000000	IN
ram(3)	010000000011111	SUB ACC - M[31]
ram(4)	0110000000000001	OUT
ram(5)	1001000000000000	JUMP M[0]

Erwartetes Ergebnis:

Die Differenz der beiden eingegebenen Zahlen.

Projektname:	HC-1 (16 Bit)	TECHNISCHE HOCHSCHULE MITTELHESSEN
Dokument:	Prüfvorschrift (Version 1)	
Bearbeiter:	Steffen Rühl, Danilo Kaltwasser, Manuel Sachmann	
Team Nr.:	3	
Datum:	15.09.2016	

e. NAND-Befehl

Prüfprogramm:

ram(0)	0110000000000000	IN
ram(1)	0010000000011111	STORE M[31]
ram(2)	0110000000000000	IN
ram(3)	0101000000011111	SUB ACC - M[31]
ram(4)	0110000000000001	OUT
ram(5)	1001000000000000	JUMP M[0]

Erwartetes Ergebnis:

!(Eingabe 1 AND Eingabe 2).

Projektname:	HC-1 (16 Bit)	.:: TLIM
Dokument:	Prüfvorschrift (Version 1)	TECHNISCHE HOCHSCHULE MITTELHESSEN
Bearbeiter:	Steffen Rühl, Danilo Kaltwasser, Manuel Sachmann	
Team Nr.:	3	
Datum:	15.09.2016	

f. JZ- und JPOS-Befehl

Prüfprogramm:

ram(0)	011000000000000	IN
ram(1)	0111000000000110	JZ M[6]
ram(2)	100000000001001	JPOS M[9]
ram(3)	0001000000011111	LOAD M[31]
ram(4)	0110000000000001	OUT
ram(5)	1001000000000000	JUMP M[0]
ram(6)	0001000000011110	LOAD M[30]
ram(7)	0110000000000001	OUT
ram(8)	1001000000000000	JUMP M[0]
ram(9)	0001000000011101	LOAD M[29]
ram(10)	0110000000000001	OUT
ram(11)	1001000000000000	JUMP M[0]
ram(29)	000000000000110	M[29] <= 6
ram(30)	000000000000100	M[30] <= 4
ram(31)	000000000000001	M[31] <= 1

Erwartetes Ergebnis:

Eingabe 0 => Ausgabe 4
Eingabe positiv => Ausgabe 6
Eingabe negativ => Ausgabe 1

Projektname:	HC-1 (16 Bit)	.:: TLIM
Dokument:	Prüfvorschrift (Version 1)	TECHNISCHE HOCHSCHULE MITTELHESSEN
Bearbeiter:	Steffen Rühl, Danilo Kaltwasser, Manuel Sachmann	
Team Nr.:	3	
Datum:	15.09.2016	

Änderungsnachweis:

Version	Art der Änderung	Datum
1	Erstausgabe	18.09.2016