學號:R11943113 姓名:葉冠宏

在 transition_delay_fault_simulation 這個 function 裡面,我們會去藉由 tdfault_sim_a_vector 這個 function 去看每一個模擬的 pattern 其所偵測到的 fault 有幾個,並把結果給 print 出來。

而在 tdfault_sim_a_vector 中,我們去指定 V1 pattern,然後去跑一個 fault-free 的模擬去檢查 哪一個 fault 是會被 activate 的。

我們會去 shift in 一個 bit 去取得 V2 的 pattern。也就是取 vector 的最後一個值作為 V2 的第一個值,然後把 V1 的最後一個值給擠掉。我們會藉由 tdfault_sim_a_vector2 的 function 去模擬作 fault simulation。我們只針對從 V1 得到的 activated fault list 去做模擬。我們會去看哪些 fault會被偵測到。在 sa1 的 fault中,原本的 output 要是 0。在 sa0 的 fault中,原本的 output 要是 1。我們會去 inject 那個 fault,並加入待處理的 list 當中。如果是在 primary output 的話,則可以被偵測到。接著,我們會去看最小的 level 的 fault,去評估模擬所有的 scheduled wire。然後去討論 faulty list 當中的 faulty wire,去看說 primary output 的值是不是和正常的 primary output 的值是不一樣,如果不一樣則可以被偵測到。最後,我們去執行 fault dropping,去捨棄掉之前已經偵測到的 fault,並且討論下一個 pattern。

在 generate_tdfault_list()這個 function 中,我們對於每條 wire 去產生 transition delay fault。對於 STR 的 fault,對於每一個 gate,我們會去創造一個 stuck-at-0 在每個 gate output。對於 STF 的 fault,我們則會去創造一個 stuck-at-1 fault。接著,我們去探討哪些 node 的 type,其 gate input fault 和 gate output fault 是等價的。如果有多個 fanout branches 的話,我們再去做進一步的探討。最後,我們再去統計 transition delay fault 的數目。至於為什麼我們不能 fault collapse tdf 是因為就算兩個 fault 在 stuck at fault 是等價的,但其 transition delay fault 要 activate 的條件不一定會是等價的。而且如果有 gate delay 的話,一個 gate 的輸入和輸出可能由於 transition delay fault 而造成不同的結果。

實驗結果:

circuit	number	number of	number of	number of	transition
number	of gates	total TDFs	detected faults	undetected faults	delay fault
					coverage
C17	6	34	23	11	67.64%
C432	245	1110	3	1107	0.27%
C499	554	2390	1552	838	64.93%
C880	545	2104	792	1312	37.64%
C1355	554	2726	593	2133	21.75%
C2670	1785	6520	4668	1852	71.59%
C3540	2082	7910	1142	6768	14.43%
C6288	4800	17376	16532	844	95.14%
C7552	5679	19456	17421	2035	89.54%