

Rancanglah rangkaian sekuensial (FSM) dari diagram state dibawah ini. Gunakan D Flip Flop.

Keterangan : diagram state adalah model moore, perancangan dilakukan secara bertahap dari tabel state/tabel representasi state, k-map dan persamaan logika, gambar rangkaian.

Terdapat hanya 2 state. Variabel input adalah w (1 bit) dan variabel output adalah z (1 bit).

