|  |
| --- |
| 一生一芯-answer |
|  |
|  |
| 作者：HateHanzo |
| 联系方式：HateHanzo@163.com |

版权所有 侵权必究

**修改记录**

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| 版本号 | 修改文件 | 描述 | 作者 | 时间 |
| v1.0 |  | 初稿 | HateHanzo | 20250728 |
|  |  |  |  |  |
|  |  |  |  |  |
|  |  |  |  |  |
|  |  |  |  |  |

**缩略语与约定符号**

**缩略语**

|  |  |  |
| --- | --- | --- |
| **英文简写** | **英文全称** | **中文描述** |
| AHB | Advanced High-performance Bus | 先进高性能总线 |
| SRAM | Static Random-Access Memory | 静态随机存取存储器 |
| FSM | Finite State Machine | 有限状态机 |
| SR-Latch | Set-Reset-Latch | SR锁存器 |
| ICG | Integrated Clock Gating Cell | 门控时钟 |

**约定符号**

1、对于某信号名A，若无特殊声明，A\_d1表示该信号延时一拍，A\_d2表示延时两拍，以此类推。如ahb\_addr\_d1表示信号ahb\_addr延时一拍。

**目 录**

[**修改记录** I](#_Toc204682242)

[**缩略语与约定符号** II](#_Toc204682243)

[**目 录** 0](#_Toc204682244)

[**1 F阶段** 1](#_Toc204682245)

[**1.1** **F3** 1](#_Toc204682246)

[**1.1.1 分析门电路** 1](#_Toc204682247)

[**1.1.2 或门的晶体管结构** 2](#_Toc204682248)

[**1.1.3 对比两种实现的晶体管所需要的数量** 2](#_Toc204682249)

[**1.1.4用其他门电路搭建异或门** 2](#_Toc204682250)

[**1.1.5异或门的全定制电路** 3](#_Toc204682251)

[**2 XXX** 3](#_Toc204682252)

[**3 XXX** 4](#_Toc204682253)

[**4 仿真** 4](#_Toc204682254)

[**5 实际工程中的电路** 4](#_Toc204682255)

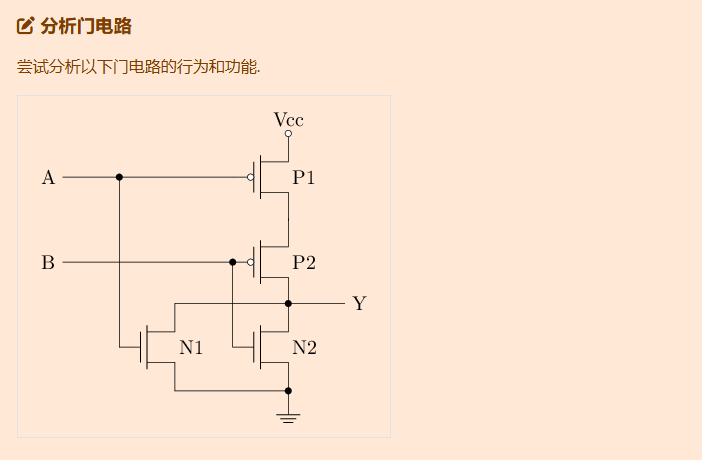
[**参考文献** 4](#_Toc204682256)

[**附 录** 5](#_Toc204682257)

**1 F阶段**

* 1. **F3**

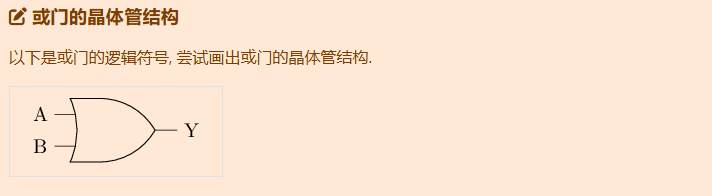
**1.1.1 分析门电路**



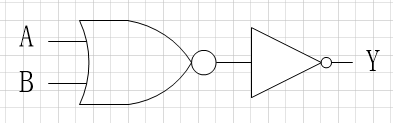
| **A** | **B** | **P1** | **P2** | **N1** | **N2** | **Y** |
| --- | --- | --- | --- | --- | --- | --- |
| 0 | 0 | 导通 | 导通 | 截止 | 截止 | 1 |
| 0 | 1 | 导通 | 截止 | 截止 | 导通 | 0 |
| 1 | 0 | 截止 | 导通 | 导通 | 截止 | 0 |
| 1 | 1 | 截止 | 截止 | 导通 | 导通 | 0 |

该电路是一个或非门

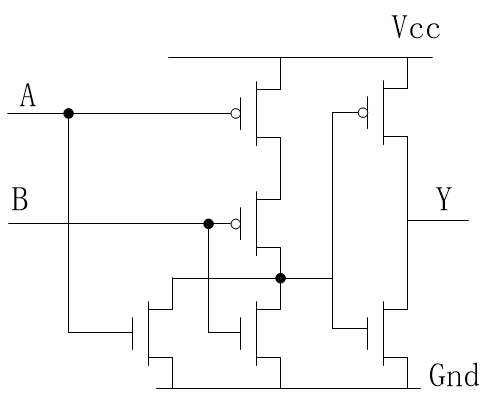
**1.1.2 或门的晶体管结构**



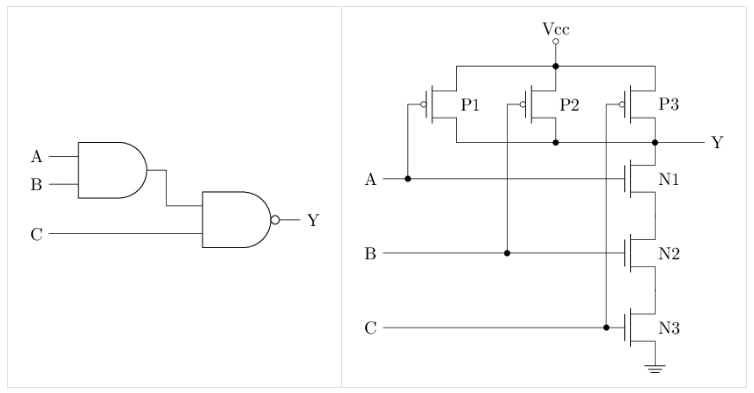
或门只需要或非门电路的输出和非门电路的输入连线即可得到，门电路结构可表示为：



晶体管结构为：

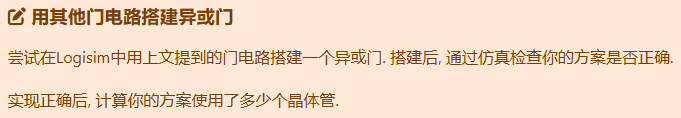


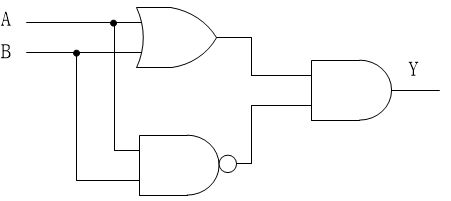
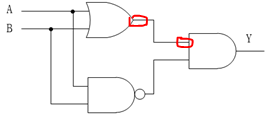
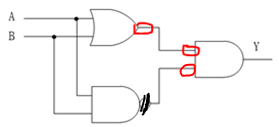
**1.1.3 对比两种实现的晶体管所需要的数量**

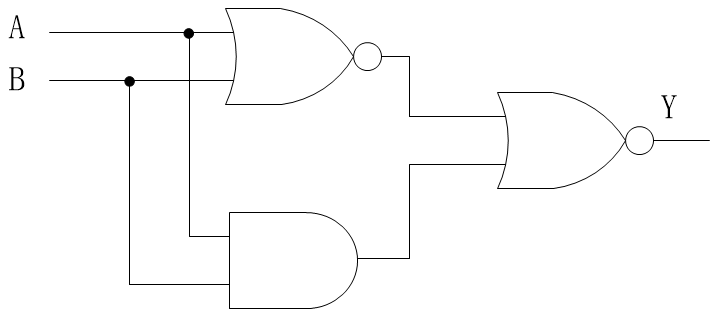
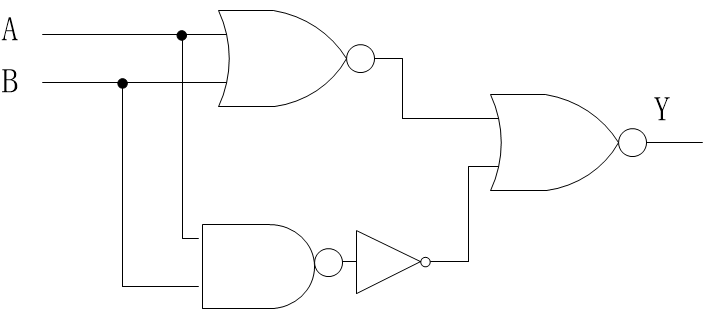


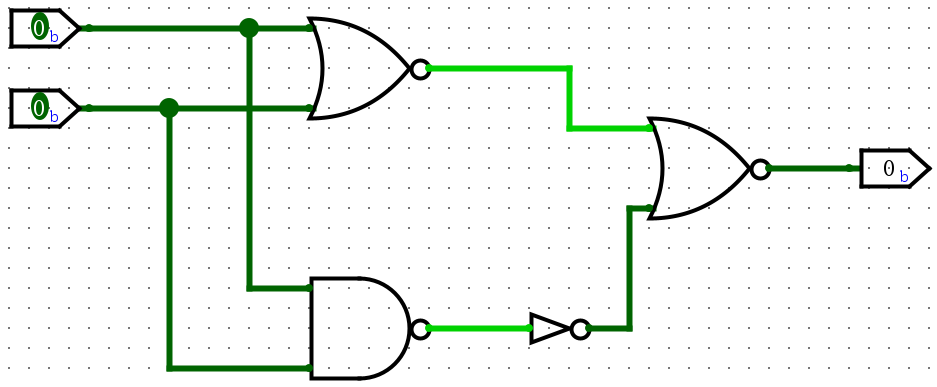
左图为与门+与非门，6+4=10；右图为6。

**1.1.4 用其他门电路搭建异或门**



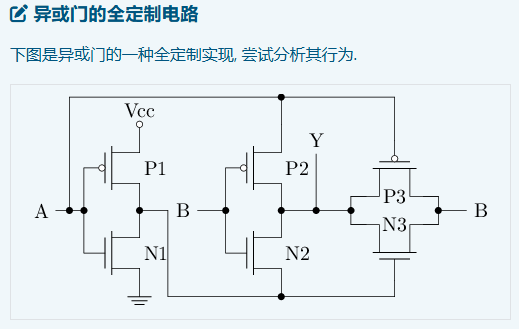
 ->  ->  ->

 -> 

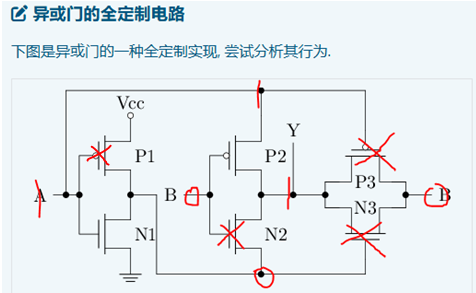


4+4+4+2 = 14

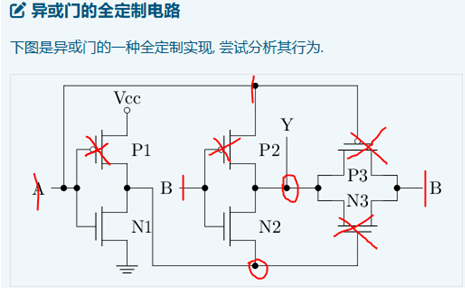
**1.1.5 异或门的全定制电路**



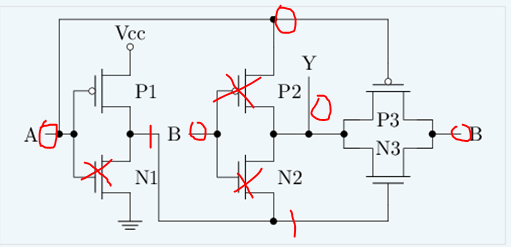
A=1,B=0，Y=1



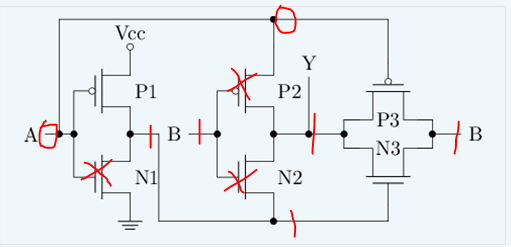
A=1,B=1，Y=0



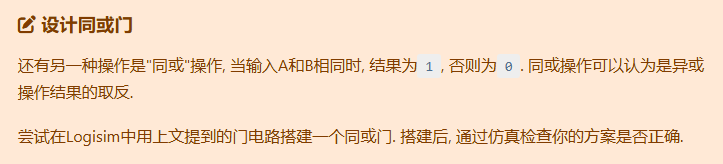
A=0,B=0，Y=0

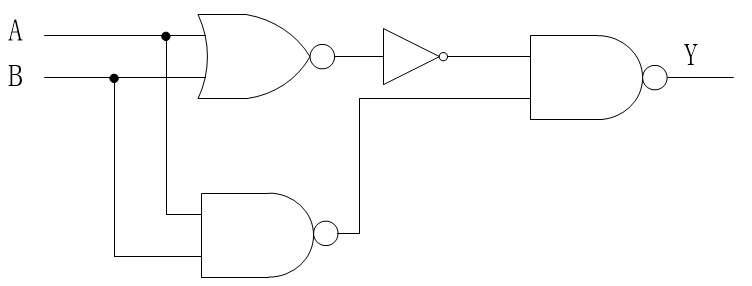


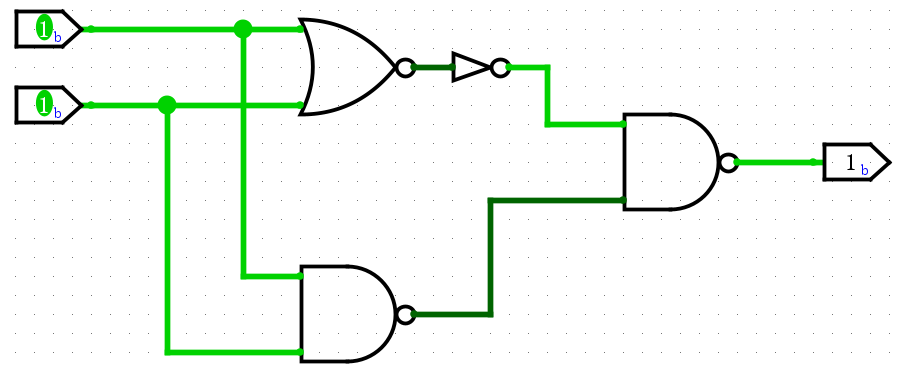
A=0,B=1，Y=1



**1.1.6 设计同或门**







**2 XXX**

参考[1]，CRC的基本原理是将要发送的信息码抽象为一个多项式M(x),然后定义一个生成多项式g(x)，信息码补若干位0得到M(x)x^(n-k)，然后用M(x)x^(n-k)除以g(x)得到余式，也就是CRC码，此处直接用文献[1]的例子来说明。

定义的生成多项式g(x)=x^16+x^12+x^5+1，那么其对应的二进制数为(10001000000100001)

设要发送的数据为(1000001)，那么其对应的多项式为

M(x)=x^6+1(M(x)=1\*x^6+0\*x^5+0\*x^4+0\*x^3+0\*x^2+0\*x^1+x^0)

（未完待续。。。）

**3 XXX**

文献[1]的第3章给出了详细的推理过程，有个比较疑惑的地方是公式(28)如何到公式(29)呢？

**4 仿真**

**5 实际工程中的电路**

P

图 1 实际工程中的典型时钟切换电路

**参考文献**

1. 曹嘉辉，CRC校验一探究竟.pdf
2. http://blog.eetop.cn/blog-1592-6946191.html

**附 录**