

第 1 章 微型计算机系统概述

注：① 为计科的老师 and 计教的老师勾的题

②计科的老师把所有的简答题判断题填空题都勾了的，说的是只要背了 60 分没问题的，加油！！

一、简答题

1. 计算机字长指的是什么？

答：处理器每个单位时间可以处理的二进制数据位数称为计算机字长。

2. 总线信号分成哪三组？

答：数据总线、地址总线、控制总线。

3. PC 机主存采用 DRAM 还是 SRAM？

答：DRAM。

4. Cache 是什么意思？

答：高速缓冲存储器。Cache 是处理器与主存之间速度很快但容量较小的存储器。

5. ROM-BIOS 是什么？

答：ROM-BIOS 是基本输入输出系统。操作系统通过对 BIOS 的调用驱动各硬件设备，用户也可以在应用程序中调用 BIOS 中的许多功能。

6. 中断是什么？

答：中断是 CPU 正常执行程序的流程被某种原因打断、并暂时停止，转向执行事先安排好的一段处理程序，待该处理程序结束后仍返回被中断的指令继续执行的过程。

7. 32 位 PC 机主板的芯片组是什么？

答：主板芯片组是主板的核心部件，它提供主板上的关键逻辑电路。

8. MASM 是指什么？

答：微软开发的宏汇编程序。

9. 处理器的“取指-译码-执行周期”是指什么？

答：指令的处理过程。处理器的“取指-译码-执行周期”是指处理器从主存储器读取指令(取指)，翻译指令代码的功能(译码)，然后执行指令所规定的操作(执行)的过程。

10. 在计算机系统层次结构中，哪个层次起着承上启下、软硬件接口的作用？

答：机器语言层，即指令集结构。

二、判断题

1. 软件与硬件的等价性原理说明软硬件在功能、性能和成本等方面是等价的。
× 软硬件在逻辑功能上的等价，并不意味着性能和成本的等价。
2. IA-64 结构是 IA-32 结构的 64 位扩展，也就是 Intel 64 结构。
× IA-64 是 Intel 的 64 位体系结构，基于显性并行指令计算 EPIC。
3. 8086 的数据总线为 16 位，也就是说 8086 的数据总线的个数或者说条数、位数是 16。✓
4. 微机主存只要使用 RAM 芯片就可以了。
× 微机主存由半导体存储芯片 ROM 和 RAM 构成。
5. 处理器并不直接连接外设，而是通过 I/O 接口电路与外设连接。✓
6. 处理器是微机的控制中心，内部只包括 5 大功能部件的控制器。
× 处理器由计算机的运算和控制核心组成。
7. Windows 的模拟 DOS 环境与控制台环境是一样的。
× 只是类似。
8. 16 位 IBM PC/AT 采用 ISA 系统总线。✓
9. IA-32 处理器吸取了 RISC 技术特长。RISC 是指复杂指令集计算机。
× IA-32 处理器吸取了 RISC（精简指令集计算机）技术特长并将其融入 CISC（复杂指令集计算机）中。
10. 处理器进行读操作，就是把数据从处理器内部读出传送给主存或外设。
× 是从主存或外设中读取数据。

三、填空题

1. CPU 是英文（ Central Processing Unit ）的缩写，中文译为（ 中央处理器 ），微型机采用（ 处理器 ）芯片构成 CPU。
2. Intel 8086 支持（ 1MB ）容量主存空间，80486 支持（ 4GB ）容量主存空间。
3. 16 位二进制共有（ $2^{16}=65536$ ）个编码组合，如果一位对应处理器的一个地址信号，16 位地址信号共能寻址（ 64KB ）容量主存空间。 $2^{16}B=2^6 \cdot 2^{10}B=64 \text{ KB}$ 。
4. DOS 主要支持两种可执行文件，它们的扩展名分别是（ EXE ）和（ COM ）。

5. 英文缩写 ISA 常表示 PC 工业标准结构(Industry Standard Architecture)总线, 也表示指令集结构, 后者的英文原文是 (**Instruction Set Architecture**)。
6. Windows 的文件夹对应的专业术语是 (**目录**)。
7. Pentium 系列处理器的多媒体指令有 (**MMX**)、SSE、SSE2 和 (**SSE3**) 类指令。
8. Pentium 处理器采用 (**64**) 位数据总线与主存相连。
9. 最初由 (**IBM**) 公司采用 Intel 8088 处理器和 (**DOS**) 操作系统推出 PC 机。
10. 处理器执行指令的过程, 可以分为 3 个阶段, 即 (**取指**)、译码和 (**执行**) 周期。

四、简述题

1. 说明微型计算机系统的硬件组成及各部分的作用。

答: ① CPU:CPU 也称处理器, 是微机的核心。它采用大规模集成电路芯片, 芯片内集成了控制器、运算器和若干高速存储单元(即寄存器)。处理器及其支持电路构成了微机系统的控制中心, 对系统的各个部件进行统一的协调和控制。

② 存储器: 存储器是存放程序和数据部件。

③ 外部设备: 外部设备是指可与微机进行交互的输入(input)设备和输出(output)设备, 也称 I/O 设备。I/O 设备通过 I/O 接口与主机连接。

④ 总线: 互连各个部件的共用通道, 主要含数据总线、地址总线和控制总线信号。

2. 什么是通用微处理器、单片机(微控制器)、DSP 芯片、嵌入式系统?

答: 通用微处理器: 适合较广的应用领域的微处理器, 例如装在 PC 机、笔记本电脑、工作站、服务器上的微处理器。

单片机: 是指通常用于控制领域的微处理器芯片, 其内部除 CPU 外还集成了计算机的其他一些主要部件, 只需配上少量的外部电路和设备, 就可以构成具体的应用系统。

DSP 芯片: 称为数字信号处理器, 也是一种微控制器, 其更适合处理高速的数字信号, 内部集成有高速乘法器, 能够进行快速乘法和加法运算。

嵌入式系统: 利用微控制器、数字信号处理器或通用微处理器, 结合具体应用构成的控制系统。

第 2 章 处理器结构

一、简答题

1. ALU 是什么？

答：ALU 是算术逻辑单元，它是计算机的运算器，负责处理器所能进行的各种运算，主要就是算术运算和逻辑运算。

2. 8086 的取指为什么可以称为指令预取？

答：在 8086 处理器中，指令的读取是在 BIU 单元，而指令的执行是在 EU 单元。在 EU 单元对一个指令进行译码执行时，BIU 单元可以同时后续指令进行读取，所以，8086 处理器的指令读取实际上是指令预取。

3. Pentium 的片上 Cache 采用统一存储结构还是分离存储结构？

答：Pentium 采用分离的 Cache 结构，一个用作指令 Cache，一个用作数据 Cache。

4. 堆栈的存取原则是什么？

答：堆栈的存取原则是先进后出（也称为后进先出）操作方式存取数据。

5. 标志寄存器主要保存哪方面的信息？

答：标志寄存器主要保存反映指令执行结果和控制指令执行形式的有关状态。

6. 执行了一条加法指令后，发现 ZF=1，说明结果是什么？

答：说明结果是 0。ZF（零标志）、进位标志（CF）、奇偶标志（PF）、调整状态（AF）、符号标志（SF）、溢出标志（OF）

7. 汇编语言中的标识符与高级语言中的变量和常量名的组成原则有本质的区别吗？

答：没有。

8. 汇编语言的标识符大小写不敏感意味着什么？

答：意味着字母大小写不同、但表示同一个符号。

9. 在汇编语言源程序文件中，END 语句后的语句会被汇编吗？

答：不会。

10. 为什么将查找操作数的方法称为数据寻“址”方式？

答：指令的操作数需要通过存储器地址或 I/O 地址，才能查找到数据本身，故称数据寻址方式。

二、判断题

1. 程序计数器 PC 或指令 EIP 寄存器属于通用寄存器。✗
2. 处理器的指令译码是将指令代码翻译成它代表的功能的过程，与数字电路的译码器是不同的概念。✓
3. EAX 也被称为累加器，因为它使用最频繁。✓
4. 处理器的传送指令 MOV 属于汇编语言的执行性语句。✓
5. 汇编语言的语句由明显的 4 部分组成，不需要分隔符区别。✗
6. 80 减 90 (80-90) 需要借位，所以执行结束后，进位标志 CF=1。✓
7. MASM 汇编语言的注释以分号开始，但不能用中文分号。✓
8. IA-32 处理器在实地址方式下，不能使用 32 位寄存器。
✗ 可以使用 32 位寄存器、32 位操作数和 32 位寻址方式。
9. 存储器寻址方式的操作数当然在主存了。✓
10. 保护方式下，段基址加偏移地址就是线性地址或物理地址。✓

三、填空题

1. 寄存器 EDX 是 (32) 位的，其中低 16 位的名称是 (DX)，还可以分成两个 8 位的寄存器，其中 D₈-D₁₅ 部分可以用名称 (DH) 表示。
2. IA-32 处理器在保护方式下，段寄存器是 (16) 位的。
3. 逻辑地址由 (段基址) 和 (偏移地址) 两部分组成。代码段中下一条要执行的指令由 CS 和 (EIP) 寄存器指示，后者在实地址模型中起作用的仅有 (IP) 寄存器部分。
4. 进行 8 位二进制数加法：10111010+01101100，8 位结果是 (00100110)，标志 PF= (0)。结果 00100110 中有 3 个“1” (奇数个 1)，所以奇偶标志 PF 为 0。
5. 在实地址工作方式下，逻辑地址“7380H:400H”表示的物理地址是 (73C00H)，并且该段起始于 (73800H) 物理地址。物理地址=段基址左移 4 位+偏移地址=73800H+400H。
6. IA-32 处理器有 8 个 32 位通用寄存器，其中 EAX、(EBX)、(ECX) 和 EDX 可以分成 16 位和 8 位操作；还有另外 4 个是 (ESI)、(EDI)、(EBP) 和 (ESP)。
7. IA-32 处理器复位后，首先进入的是 (实地址) 工作方式。该工作方式的分段最大不超过 (64KB)。

8. MASM 要求汇编语言源程序文件的扩展名是 (ASM)，汇编产生扩展名为 .OBJ 的文件称为 (目标模块) 文件，编写 32 位 Windows 应用程序应选择 (FLAT) 存储模型。

9. 除外设数据外的数据寻址方式有 3 类，分别称为 (立即数寻址)、(寄存器寻址) 和 (存储器寻址)。

10. 用 EBX 作为基地址指令，默认采用 (DS) 段寄存器指向的数据段；如果采用 BP、EBP 或 SP、ESP 作为基地址指针，默认使用 (SS) 段寄存器指向堆栈段。

四、简述题

1. 处理器内部具有哪 3 个基本部分？8086 分为哪两大功能部件？其各自的主要功能是什么？

答：处理器内部有 ALU、寄存器和指令处理单元三个基本单元。8086 分为总线接口单元 BIU 和执行单元 EU 两大功能部件。

总线接口单元：管理着 8086 与系统总线的接口，负责处理器对存储器外设进行访问。

执行单元：负责指令译码、数据运算和指令执行。

2. 8086 怎样实现了最简单的指令流水线？

答：8086 中，指令的读取是在 BIU 单元，而指令的执行是在 EU 单元。因为 BIU 和 EU 两个单元相互独立、分别完成各自操作，所以可以并行操作。也就是说，在 EU 单元对一个指令进行译码执行时，BIU 单元可以同时后续指令进行读取，这就是最简单的指令流水线技术。

3. 什么是 8086 中的逻辑地址和物理地址？逻辑地址如何转换成物理地址？请将如下逻辑地址用物理地址表达 (均为十六进制形式)：

(1) FFFF:0 (2) 40:17 (3) 2000:4500 (4) B821:4567

答：逻辑地址：在处理器内部、程序员编程时采用逻辑地址，采用“段基地址：偏移地址”形式。某个存储单元可以有多个逻辑地址，即处于不同起点的逻辑段中，但其物理地址是唯一的。

物理地址：在处理器地址总线上输出的地址称为物理地址。每个存储单元有一个唯一的物理地址。

逻辑地址转换成物理地址：逻辑地址由处理器在输出之前转换为物理地址。将逻辑

地址中的段基地址左移二进制 4 位，加上偏移地址就得到 20 位物理地址。

(1) FFFF:0=FFFF0H

(2) 40:17=00417H

(3) 2000:4500=24500H

(4) B821:4567=BC777H

4. IA-32 处理器有哪 3 类基本段？各有什么用途？

答：代码段、数据段、堆栈段三类基本段。

代码段：存放程序的指令代码。程序的指令代码必须安排在代码段，否则将无法正常运行。

数据段：存放当前运行程序所用的数据。程序的数据默认是存放在其他逻辑段中。

堆栈段：主存中堆栈所在的区域。程序使用的堆栈一定在堆栈段。

5. 什么是平展存储模型、段式存储模型和实地址存储模型？

答：平展存储模型：平展存储模型下，对程序来说存储器是一个连续的地址空间，称为线性地址空间。

段式存储模型：段式存储模型下，对程序来说存储器由一组独立的地址空间组成，独立的地址空间称为段。

实地址存储模型：是 8086 处理器的存储模型。它是段式存储模型的特例，其线性空间最大为 1MB 容量，由最大为 64KB 的多个段组成。

6. 什么是实地址方式、保护方式和虚拟 8086 方式？他们分别使用什么存储模型？

答：实地址方式：与 8086 具有相同的基本结构，只能寻址 1MB 物理存储器空间，逻辑段最大不超过 64KB，但可以使用 32 位寄存器、32 位操作数和 32 位寻址空间，相当于可以进行 32 位处理的快速 8086。实地址工作方式只能支持实地址存储模型。

保护方式：具有强大的段页式存储管理和特权与保护能力，使用全部 32 条地址总线，可寻址 4GB 物理存储器。保护方式通过描述符实现分段存储管理，每个逻辑段可达 4GB。处理器工作在保护方式时，可以使用平展或段式存储模型。

虚拟 8086 方式：在保护方式下运行的类似实方式的运行环境，只能在 1MB 存储空间下使用“16 位段”。处理器工作在虚拟 8086 方式时，只能使用实地址存储模型。

第 5 章 微机总线

一、简答题

1. 为什么称处理器的数据总线是双向的？

答：数据总线承担着处理器与存储器、外设之间的数据交换，既可以输入也可以输出，故其是双向的。

2. 8086 的地址总线和数据总线为什么要分时复用？

答：为减少引脚个数，8086 采用了地址总线和数据总线分时复用。分时复用指数据总线在不同时刻还具有地址总线的功能。

3. 具有三态能力的引脚输出高阻意味着什么？

答：具有三态能力的引脚当输出呈现高阻状态时，相当于连接了一个阻抗很高的外部器件，信号无法正常输出；即放弃对该引脚的控制，与其他部件断开连接。

4. 总线周期中的等待状态是个什么工作状态？

答：处理器的运行速度远远快于存储器和 I/O 端口。处理器检测到存储器或 I/O 端口不能按基本的总线周期进行数据交换，插入一个等待状态 T_w 。等待状态实际上是一个保持总线信号状态不变的时钟周期。

5. 猝发传送是一种什么传送？

答：猝发传送是处理器只提供首地址、但可以从后续连续的存储单元中读写多个数据。

6. 总线数据传输为什么要进行总线仲裁？

答：总线上可能连接多个需要控制总线的主设备，需要确定当前需要控制总线的主设备，所以需要总线仲裁。

7. 异步时序为什么可以没有总线时钟信号？

答：异步时序是由总线握手联络（应答）信号控制，不是由总线时钟控制。故总线时钟信号可有可无。

8. 32 位 PC 为什么采用多级总线结构而不是单总线结构？

答：单总线结构限制了许多需要高速传输速度的部件。32 位 PC 机采用多种总线并存的系统结构。各种专用局部总线源于处理器芯片总线，以接近处理器芯片引脚的速度传输数据，它为高速外设提供速度快、性能高的共用通道。

9. USB 总线由几个导线组成？

答：4 个。

10. 什么是微软宣称的即插即用（Plug-and-Play, PnP）技术？

答：即插即用技术是指 32 位 PC 机的主板、操作系统和总线设备配合，实现自动配置功能。

二、判断题

1. 低电平有效是指信号为低电平时表示信号的功能。✓
2. 处理器读取存储器操作数和代码时，都发生存储器读的总线操作。✓
3. 8086 准备好 READY 引脚输出给存储器或外设有效信号，表明该处理器准备好交换数据了。✗
4. 8086 总线周期的 T1 状态发出地址，属于总线操作的寻址阶段。✓
5. 存储单元以一个字节为基本单元，所以 Pentium 处理器对应 8 个数据总线引脚有一个奇偶校验信号。✓
6. PCI 总线和 USB 接口都支持热插拔。✗
7. ISA 总线仅支持 8 位和 16 位数据传输，PCI 总线还支持 32 位和 64 位数据传输。✓
8. PCI 总线独立于处理器，所以其多数引脚信号并不与 IA-32 处理器对应。✓
9. USB 总线结构中，主机包含有根集线器。✓
10. 支持 USB2.0 版本的 USB 设备一定能够高速（480Mb/s）传输数据。✗

三、填空题

1. 某个处理器具有 16 个地址总线，通常可以用 A (0) 表达最低位地址信号，用 A₁₅ 表达最高位地址信号。

2. 8086 处理器有 3 个最基本的读写控制信号，它们是 M/\overline{IO} 、(读 \overline{RD}) 和 (写 \overline{WR})。

3. 8086 处理器预取指令时，在其引脚上将产生 (存储器读) 总线操作；执行指令“MOV AX, [BX]”时，在其引脚上将产生 (存储器读) 总线操作；执行指令“MOV [BX], AX”时，在其引脚上将产生 (存储器写) 总线操作。

4. 8086 处理器无等待的总线周期由 (4) 个 T 状态组成，Pentium 处理器无等待的总线周期由 (2) 个 T 状态组成。如果处理器的时钟频率为 100MHz，则每个 T 状态的持续时间为 (10ns)。

5. 8086 处理器进行 I/O 读操作时，其引脚 M/\overline{IO} 为低，引脚 \overline{RD} 为 (低电平有效)。

ISA 总线的 (\overline{IOR}) 引脚低有效说明进行 I/O 读操作。PCI 总线用 C/BE[3:0]# 引脚编码为 (0010) 来表示 I/O 读总线周期。

$$\begin{aligned} 100 \times 10^6 &= 10^8 \\ 10^8 &= 1 \times 10^8 \\ 1 \times 10^8 &= 10 \times 10^7 = 10 \times 10^9 \end{aligned}$$

6. 占用总线进行数据传输，一般需要经过总线请求和仲裁、（寻址）、（数据传送）和结束 4 个阶段。
7. USB 总线理论上最多能够连接（127）个 USB 设备，USB2.0 支持低速（1.5Mb/s）、全速（12Mb/s）和高速 480Mb/s 三种速率。
8. PCI 总线共用数据和地址信号，所以数据传输需要两个阶段：第一个阶段（一个时钟）提供（地址）（地址，数据），第二个阶段（最少一个时钟）交换（数据）（地址，数据）。
9. Pentium 处理器的 3 个最基本的读写控制引脚是 M/\overline{IO} 、 (\overline{RD}) 和 (\overline{WR}) 。
10. 用于要求处理器插入等待状态的信号在 8086 处理器上是引脚 READY，在 Pentium 处理器上是 (\overline{BRDY}) 引脚，对应 ISA 总线是（I/O CH RDY）信号。

四、简述题

1. 处理器有哪 4 种最基本的总线操作（周期）？

答：存储器读、存储器写、I/O 读、I/O 写。

2. PCI 总线操作如何插入等待状态？

答：主设备利用 IRDY#信号无效、从设备利用 TRDY#信号无效要求对方等待，即插入等待状态。

3. 什么是 USB 总线支持的“热插拔”？这个特征有什么意义？

答：“热插拔”是在 PC 机正常工作状态进行插入或拔出。这个特性可以使用户随时连接 USB 设备。

第 7 章 输入输出接口

一、简答题

1. 外设为什么不能像存储器芯片那样直接与主机相连？

答：外部设备在工作原理、驱动方式、信息格式、以及工作速度等方面彼此差别很大，与处理器的工作方式也大相径庭。所以，外设不能像存储器芯片那样直接与处理器相连，必须经过一个中间电路。

2. 计算机的两个功能部件、设备等之间为什么一般都需要数据缓冲？

答：数据缓冲用于匹配快速的处理器与相对慢速的外设或两个功能部件速度不匹配的数

据交换。

3. 什么是接口电路的命令字或控制字？

答：处理器向接口芯片相应端口写入特定的数据，用于选择 I/O 芯片的工作方式或控制外设工作，该数据称命令字或控制字。

4. PC 中，COMS RAM 属于主存空间吗？

答：PC 机中 COMS RAM 不属于主存空间，COMS RAM 有 64 个字节容量，以 8 位 I/O 接口形式与处理器连接，通过两个 I/O 地址访问。

5. 与系统总线连接的输入输出为什么需要三态缓冲器？

答：在输入接口中，为避免多个设备同时向总线发送数据，需要安排一个三态缓冲器。只有当处理器选通时，才允许被选中设备将数据送到系统总线，此时其他输入设备与数据总线隔离。

6. 透明锁存器和非透明锁存器有什么区别？

答：透明锁存器的控制端为有效电平时，输出随输入变化，常称为直通或透明。非透明锁存器不论其控制端为低或为高电平，输出状态都不随输入变化。

7. 什么样的外设可以采用无条件数据传送方式？

答：如发光二极管、按键和开关等简单设备，他们的工作方式十分简单，相对于处理器而言，其状态很少发生变化或变化很慢。这些设备与处理器交换数据时，可采用无条件传送。

8. 什么是查询超时错误？

答：在查询程序中，当查询超过了规定的时间，设备仍未就绪时，就引发了超时错误。

9. 远调用 CALL 指令和 INT N 指令有什么区别？

答：远调用 CALL 指令利用直接或间接寻址调用另一个代码段的子程序；INT n 指令利用中断向量表（地址表）的方法调用另一个代码段的中断服务程序，还有保存标志寄存器的功能。

10. 为什么说外部中断才是真正意义上的中断？

答：外部中断是由处理器外部提出中断请求引起的程序中断。相对于处理器来说，外部中断是随机产生的，所以是真正意义上的中断。

二、判断题

1. 处理器并不直接连接外设，而是通过 I/O 接口电路与外设连接。✓

2. I/O 接口的状态端口通常对应其状态寄存器。✓
3. I/O 接口的数据寄存器保存处理器与外设间交换的数据，起着数据缓冲的作用。✓
4. IA-32 处理器的 64K 个 I/O 地址也像存储器地址一样分段管理。✗
5. 指令“OUT DX, AX”的两个操作数均采用寄存器寻址方式，一个来自处理器、一个来自外设。✗
6. 向某个 I/O 端口写入一个数据，一定可以从该 I/O 端口读回这个数据。✗
7. 程序查询方式的一个主要缺点是需要处理器花费大量循环查询、检测时间。✓
8. 在中断传送方式下，由硬件实现数据传送，不需要处理器执行 IN 或 OUT 指令。✗
9. IA-32 处理器保护方式用中断描述符表代替了实方式的中断向量表。✓
10. 某个外设中断通过中断控制器 IR 引脚向处理器提出可屏蔽中断，只要处理器开中断就一定能够响应。✗

三、填空题

1. 计算机能够直接处理的信号是（数字量）、（开关量）和（脉冲量）形式。
2. 在 Intel 80x86 系列处理器中，I/O 端口的地址采用（I/O 独立）编址方式，访问端口时要使用专门的（输入输出（I/O））指令，有两种寻址方式，其具体形式是：（直接寻址）和（DX 寄存器间接寻址）。
3. 指令 IN 是将数据从（I/O 端口）传输到（处理器），执行该指令时处理器引脚产生（I/O 读）总线周期。
4. 指令“IN AL, 21H”的目的操作数是（寄存器）寻址方式，源操作数是（I/O 地址的直接寻址）寻址方式。
5. 指令“OUT DX, EAX”的目的操作数是（I/O 地址间接）寻址方式，源操作数是（寄存器）寻址方式。
6. DMA 的意思是（直接存储器存取），它主要用于高速外设和主存间的数据传送。进行 DMA 传送的一般过程是：外设先向 DMA 控制器提出（DMA 请求），DMA 控制器通过（总线请求）信号有效向处理器提出总线请求，处理器会以（总线响应）信号有效表示响应。此时处理器的三态信号线将输出（高阻）状态，即将它们交由（DMA 控制器）进行控制，完成外设和主存间的直接数据传送。
7. 在 IA-32 处理器中，0 号中断称为（除法错）中断，外部不可屏蔽中断是（2）号中断。

8. IA-32 处理器在开中断状态，其标志 IF=（1）。指令（STI）是开中断指令，而关中断指令是（CLI），关中断时 IF=（0）。

9. 实地址方式下，主存最低（1KB）的存储空间用于中断向量表。向量号为 8 的中断向量保存在物理地址（20H）开始的（4）个连续字节空间；如果其内容从低地址开始依次是 00H、23H、10H、F0H，则其中断服务程序的首地址是（F010H:2300H）。

10. 某时刻中断控制器 8259A 的 IRR 内容是 08H，说明其（IR3）引脚有中断请求。某时刻中断控制器 8259A 的 ISR 内容是 08H，说明（IR3 请求的）中断正在被服务。

四、简述题

1. 一般的 I/O 接口电路安排有哪三类寄存器？它们各自的作用是什么？

答：① 数据寄存器：保存处理器与外设之间交换的数据；

② 状态寄存器：保存外设当前的工作状态信息。处理器通过该寄存器掌握外设状态，进行数据交换。

③ 控制寄存器：保存处理器控制接口电路和外设操作的有关信息。处理器向控制寄存器写入控制信息，选择接口电路的不同工作方式和与外设交换数据形式。

2. 什么是 I/O 独立编址和统一编址？各有什么特点？

答：独立编址是将 I/O 端口单独编排地址，独立于存储器结构。

统一编址是将 I/O 端口与存储器地址统一编排，共享一个地址空间。

端口独立编址方式，处理器除要具有存储器访问的指令和引脚外，还需要设计 I/O 访问的 I/O 指令和 I/O 引脚，其优点是：不占用存储器空间；I/O 指令使程序中 I/O 操作一目了然；较小的 I/O 地址空间使地址译码简单。但 I/O 指令功能简单，寻址方式没有存储器指令丰富。

统一编址方式，处理器不再区分 I/O 口访问和存储器访问。其优点是：处理器不用设计 I/O 访问指令和引脚，丰富的存储器访问方法同样能够运用于 I/O 访问。缺点是：I/O 端口会占用存储器的部分地址空间，通过指令不易辨认 I/O 操作。

3. 简述主机与外设进行数据交换的几种常用方式。

答：① 无条件传送方式：常用于简单设备，处理器认为它们总是处于就绪状态，随时进行数据传送。

② 程序查询方式：处理器首先查询外设工作状态，在外设就绪时进行数据传送。

③ 中断方式：外设准备就绪的条件下通过请求引脚信号，主动向处理器提出交

换数据的请求。处理器无其他紧迫任务，则执行中断服务程序完成一次数据传送。

④DMA 传送：DMA 控制器可接管总线，作为总线的主控设备，通过系统总线来控制存储器和外设直接进行数据交换。此种方式适用于需要大量数据高速传送的场合。

4. 现有一个输入设备，其数据端口地址为 FFE0H，状态端口地址为 FFE2H。当状态标志 D₀=1 时，表明一个字节的输入数据就绪。请编写利用查询方式进行数据传送的程序段，要求从该设备读取 100 个字节保存到 BUFFER 缓冲区。

答：MOV BX, OFFSET BUFFER

MOV CX, 100

AGAIN: MOV DX, OFFE2H

STATUS: IN AL, DX; 查询一次

TEST AL, 01H

JZ STATUS

MOV DX, OFFE0H

IN AL, DX; 输入一个字节

MOV [BX], AL

INC BX

LOOP AGAIN; 循环，输入 100 个字节

5. 什么是中断源？为什么要安排中断优先级？什么是中断嵌套？什么情况下程序会发生中断嵌套？

答：计算机系统中，凡是能引起中断的事件或原因，被称为中断源。

处理器随时可能会收到多个中断源提出的中断请求，因此，为每个中断源分配一级中断优先权，根据它们的高低顺序决定响应的先后。

一个中断处理过程中又有一个中断请求、并被响应处理，被称为中断嵌套。

必须在中断服务程序中打开中断，程序才会发生中断嵌套。

6. IA-32 处理器的中断向量表和中断描述符表的作用是什么？

答：IA-32 处理器的中断向量表和中断描述符表的作用都是获取中断服务程序的入口地址（称为中断向量），进而控制转移到中断服务程序中。

7. 在中断控制器 8259A 中，IRR、IMR 和 ISR 三个寄存器的作用是什么？

答：中断请求寄存器 IRR：保存 8 条外界中断请求信号 IRO-IR7 的请求状态。D_i 位为 1

表示 IRi 引脚有中断请求，为 0 表示该引脚无请求。

中断屏蔽寄存器 IMR：保存对中断请求信号 IR 的屏蔽状态。Di 位为 1 表示 IRi 中断被屏蔽（禁止），为 0 表示允许该中断。

中断服务寄存器 ISR：保存正在被 8259A 服务着的中断状态。Di 位为 1 表示 IRi 中断正在服务中，为 0 表示没有被服务。

第 8 章 常用接口技术

一、简答题

1. 为什么称 8253/8254 的工作方式 1 为可编程单稳脉冲工作方式？

答：方式 1 可以通过编程产生一个确定宽度的单稳脉冲，故称工作方式 1 为可编程单稳脉冲工作方式。

2. 为什么写入 8253/8254 的计数初值为 0 却代表最大的计数值？

答：因为计数器是先减 1，再判断是否为 0，所以写入 0 实际代表最大计数值。

3. 处理器通过 8255 的控制端口可以写入方式控制字和位控制字，8255 如何区别这两个控制字呢？

答：通过控制字的 D7 位来区别：D7=1，该控制字为方式控制字，否则为位控制字。

4. “8255 具有锁存输出数据的能力”是什么意思？

答：数据输出后被保存在 8255 内部，可以读取出来，只有当 8255 再输出新一组数据时才改变。

5. Modem(戏称“猫”)是一个什么作用的器件？

答：调制解调器，将数字信号转换为适合在电话线路上传送的模拟信号（调制）以及将电话线路上的模拟信号转换为数字信号（解调）。

6. RS-232C 标准使用 25 针连接器，为什么 PC 上常见的是 9 针连接器？

答：因绝大多数设备只使用 RS-232C 标准的其中 9 个信号，所以 PC 机上就配置 9 针连接器。

7. 什么是 RS-232C 的零调制解调器连接方式？

答：两台微机进行短距离通信，可以不使用调制解调器，直接利用 232C 接口连接，被称为零调制解调器连接。

8. UART 器件的主要功能是什么？

答：UART 表示通用异步接受发送器，主要功能是将并行数据转换为串行数据发送，以及实现串行数据转换为并行传送给处理器。

9. 多路开关在模拟输入输出系统中起什么作用？

答：采用多路开关，通过微型机控制，把多个现场信号分时地接通到 A/D 转换器上转换，达到共用 A/D 转换器以节省硬件的目的。

10. 处理器为什么需要通过锁存器与数字/模拟转换器连接？

答：处理器输出数据都只在输出指令 OUT 执行的极短时间内出现在数据总线上，慢速的外设不能及时获取，所以主机与 DAC 之间必须连接数据锁存器。

二、判断题

1. 称为定时器也好，称为计数器也好，其实它们都是采用计数电路实现的。对
2. 计数可以从 0 开始逐个递增达到规定的计数值，也可以从规定的计数值开始逐个递减恢复到 0；前者为加法计数器，后者是减法计数器；8253/8254 采用后者。对
3. 32 位 PC 中并没有 8253 或 8254 芯片，但其控制芯片组具有兼容其功能的电路。对
4. 一次实现 16 位并行数据传输需要 16 个数据信号。进行 32 位数据的串行发送只用一个数据信号线就可以。对
5. 8255 没有时钟信号，其工作方式 1 的数据传输采用异步时序。对
6. 调制解调器的信号调制是数据信号与模拟信号的转换，所以其转换原理与 ADC 或 DAC 器件一样。错
7. 模拟地线和数字地线都是地线，所以一般可以随意连接在一起。错
8. 计算机通过麦克风录音，需要 ADC 器件将音波转换为数字音频信号。对
9. 模拟量转换为数字量一定会引入转换误差，所以一定有失真。对
10. 当处理器提供数字量后 DAC 器件将输出相应的模拟量，但 ADC 器件需要启动转换，隔一定时间后才能获得数字结果。对

三、填空题

1. 8253 芯片上有（ 3 ）个（ 16 ）位计数器通道，每个计数器有（ 6 ）种工作方式可供选择。若设定某通道方式 0 后，其输出引脚 OUT 为（ 低 ）电平；当（ 写入计数初值 ）后通道开始计数，（ 脉冲输入 CLK ）信号端每来一个脉冲（ 减法计数器 ）就减 1；当（ 计数器的计数值减为 0 ），输出引脚输出（ 高 ）电平，表示计数结束。
2. 假设某 8253 的 CLK₀ 接 1.5MHz 的那种，欲使 OUT₀ 产生频率为 300kHz 的方波信号，

- 则 8253 的计数值应为 (5)，应选用的工作方式是 (3)。 $1.5\text{MHz} \div 300\text{KHz}$
3. 8255 具有 24 个外设数据引脚，分成 3 个端口，引脚分别是 (PA0~PA7)，(PB0~PB7) 和 (PC0~PC7)。
4. 8255 的 A 和 B 端口都定义为方式 1 输入，端口 C 上半部分定义为输出，则方式控制字是 (10110110)，其中 D0 位没有作用，可为 0 或 1。 B6H
5. 对 8255 的控制寄存器写入 A0H，则其端口 C 的 PC7 引脚被用作 (\overline{OBF}) 信号线。
6. PC 机键盘上 ESC 键和字母 A 键的扫描码分别是 (01H) 和 (1DH)，断开扫描码分别是 (81H) 和 (9DH)。
7. 232C 用于发送串行数据的引脚是 (TxD)，接收串行数据的引脚是 (RxD)，信号地常用 (GND) 名称表示。
8. 欲使通信字符为 8 个数据位、偶校验、2 个停止位，则应向 8250 (通信线路控制) 寄存器写入控制字 (00011111B)，其在 PC 系列机上的 I/O 地址 (COM2) 是 (2FBH)。
9. 有符号数 32 的 8 位补码是 00100000，如果用 8 位偏移码是 (10100000)；有符号数-32 的 8 位补码是 11100000，如果用 8 位偏移码是 (01100000)。
10. 如果 ADC0809 正基准电压连接 10V，负基准电压接地，输入模拟电压 2V，则理论上的输出数字量为 (53H) $51 \approx 51.2 = 2 \div 10 * 256$ 。

四、简述题

1. 8253 芯片每个计数通道与外设接口有哪些信号线，每个信号用途是什么？

答：CLK 时钟输入信号：在计数过程中，此引脚上每输入一个时钟信号（下降沿），计数器的计数值减 1

GATE 门控输入信号：控制计数器工作，可分成电平控制和上升沿控制两种类型。

OUT 计数器输出信号：当一次计数过程结束（计数值减为 0），OUT 引脚上将产生一个输出信号。

2. 8253 芯片需要几个 10 地址，各用于何种目的？

答：4 个，读写计数器 0，1 和 2，及控制字。

3. 试按如下要求分别编写 8253 的初始化程序，已知 8253 的计数器 0-2 和控制字 10 地址依次为 204H~207H。

(1) 使计数器 1 工作在方式 0，仅用 8 位二进制计数，计数初值为 128。

```
mov al,50h  
mov dx,207h  
out dx,al
```

```
mov al,128      ;=80h
mov dx,205h
out dx,al
```

(2) 使计数器 0 工作在方式 1，按 BCD 码计数，计数值为 3000。

```
mov al,33h
mov dx,207h
out dx,al
mov ax,3000h    ;不是 3000
mov dx,204h
out dx,al
mov al,ah
out dx,al
```

(3) 使计数器 2 工作在方式 2，计数值为 02F0H。

```
mov al,0b4h
mov dx,207h
out dx,al
mov al,02f0h
mov dx,206h
out dx,al
mov al,ah
out dx,al
```

4. 设定 8255 芯片的端口 A 为方式 1 输入，端口 B 为方式 1 输出，则读取口 C 的数据的各位是什么含义？

答：PC0：端口 B 的中断请求信号

PC1：端口 B 输出缓冲器满信号

PC2：端口 B 中断允许控制位

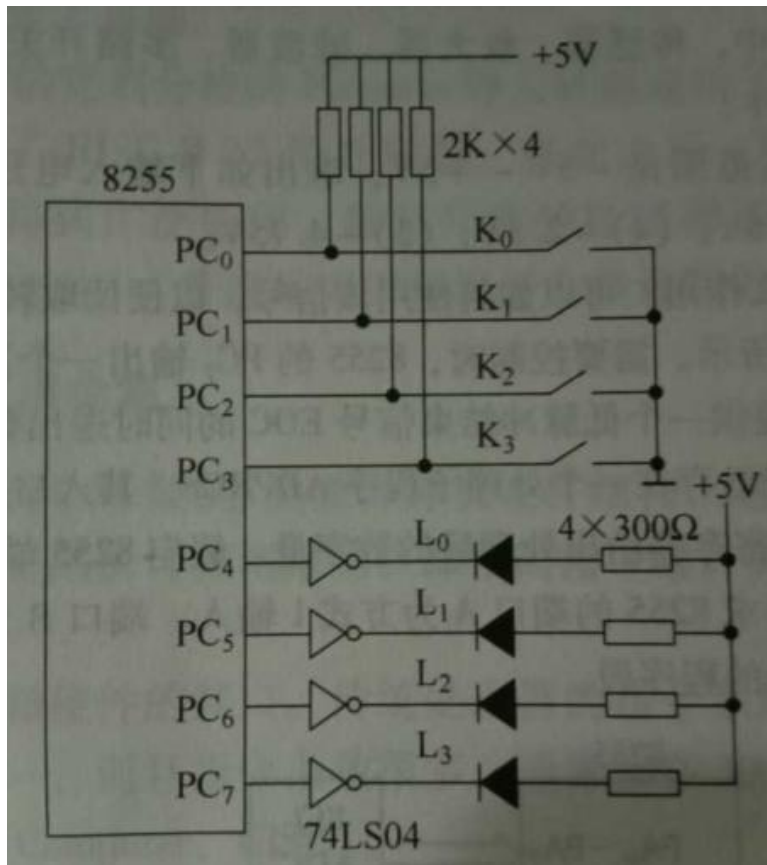
PC3：端口 A 的中断请求信号

PC4：端口 A 中断允许控制位

PC5：端口 A 输入缓冲器满信号

PC6/PC7：I/O 信号

5. 有一工业控制系统，有四个控制点，分别由四个对应的输入端控制，现用 8255 的端口 C 实现该系统的控制，如本题图形。开关 K0~K3 打开则对应发光二极管 L0~L3 亮，表示系统该控制点运行正常；开关闭合则对应发光二极管不亮，说明该控制点出现故障。编写 8255 的初始化程序和这段控制程序。



;写入方式字

```

mov al,10000001b      ;100X00X1b (×表示任意, 可以填写为 0, 也可以为 1)
mov dx,0FFFEH          ;控制口地址, 可以假设为 0FFFEH
out dx,al              ;加入下一段更好, 使 L0~L3 全亮
mov al,0FH
mov dx,0FFFCH          ;端口 C 地址, 可以假设为 0FFFCH
out dx,al              ;控制程序段
mov dx,0FFFCH          ;端口 C 地址, 可以假设为 0FFFCH
in al,dx               ;读入 PC0~PC3
mov cl,4
shl al,cl              ;左移 4 位
out dx,al              ;控制 PC4~PC7
  
```