

第1章 微型计算机系统

简答题

1、总线信号分成哪三组信号？

总线信号分成三组，分别是数据总线、地址总线和控制总线。

2、Cache 是什么意思？

高速缓冲存储器 Cache 是处理器与主存之间速度很快但容量较小的存储器。

3、中断是什么？

中断是 CPU 正常执行程序的流程被某种原因打断、并暂时停止，转向执行事先安排好的一段处理程序，待该处理程序结束后仍返回被中断的指令继续执行的过程。

判断题

1、8086 的数据总线为 16 位，也就是说 8086 的数据总线的个数、或说条数、位数是 16。T

2、处理器并不直接连接外设，而是通过 I/O 接口电路与外设连接。T

3、IA-32 处理器吸取了 RISC 技术特长。RISC 是指复杂指令集计算机。F

4、处理器进行读操作，就是把数据从处理器内部读出传送给主存或外设。F

填空题

1、CPU 是英文 Central Processing Unit 的缩写，中文译为中央处理单元，微型机采用处理器芯片构成 CPU。

2、二进制 16 位共有 2^{16} 个编码组合，如果一位对应处理器一个地址信号，16 位地址信号共能寻址 64KB 容量主存空间。

3、最初由 IBM 公司采用 Intel 8088 处理器和 DOS 操作系统推出 PC 机。

4、处理器执行指令的过程，可以简单地分为 3 个阶段，即取指、译码和执行周期。

1.7 区别如下概念：助记符、汇编语言、汇编语言程序和汇编程序。

1、助记符：人们采用便于记忆、并能描述指令功能的符号来表示机器指令操作码，该符号称为指令助记符。

2、汇编语言：用助记符表示的指令以及使用它们编写程序的规则就形成汇编语言。

3、汇编语言程序：用汇编语言书写的程序就是汇编语言程序，或称汇编语言源程序。

4、汇编程序：汇编语言源程序要翻译成机器语言程序才可以由处理器执行。这个翻译的过程称为“汇编”，完成汇编工作的程序就是汇编程序（Assembler）。

1.10 冯·诺依曼计算机的基本设计思想是什么？

1、采用二进制形式表示数据和指令。指令由操作码和地址码组成。

2、将程序和数据存放在存储器中，计算机在工作时从存储器取出指令加以执行，自动完成计算任务。这就是“存储程序”和“程序控制”（简称存储程序控制）的概念。

3、指令的执行是顺序的，即一般按照指令在存储器中存放的顺序执行，程序分支由转移指令实现。

4、计算机由存储器、运算器、控制器、输入设备和输出设备五大基本部件组成，并规定了 5 部分的基本功能。

第2章 处理器结构

简答题

1、堆栈的存取原则是什么？

堆栈的存取原则是先进后出（也称为后进先出）操作方式存取数据。

2、标志寄存器主要保存哪方面的信息？

标志寄存器主要保存反映指令执行结果和控制指令执行形式的有关状态。

判断题

- 1、程序计数器 PC 或指令指针 EIP 寄存器属于通用寄存器。F
- 2、EAX 也被称为累加器，因为它使用最频繁。T
- 3、处理器的传送指令 MOV 属于汇编语言的执行性语句。T
- 4、存储器寻址方式的操作数当然在主存了。T
- 5、保护方式下，段基址加偏移地址就是线性地址或物理地址。T

填空题

- 1、寄存器 EDX 是 32 位的，其中低 16 位的名称是 DX，还可以分成两个 8 位的寄存器，其中 D8~D15 部分可以用名称 DH 表示。
- 2、进行 8 位二进制数加法：10111010+01101100，8 位结果是 00100110，标志 PF=0。
- 3、IA-32 处理器有 8 个 32 位通用寄存器，其中 EAX，EBX，ECX 和 EDX，可以分成 16 位和 8 位操作；还有另外 4 个是 ESI，EDI，EBP，和 ESP。
- 4、除外设数据外的数据寻址方式有 3 类，分别被称为立即数寻址、寄存器寻址和存储器寻址。

2.9 IA-32 处理器有哪三类基本段，各是什么用途？

IA-32 处理器有代码段、数据段、堆栈段三类基本段。

1、代码段：存放程序的指令代码。程序的指令代码必须安排在代码段，否则将无法正常运行。

2、数据段：存放当前运行程序所用的数据。程序中的数据默认是存放在数据段，也可以存放在其他逻辑段中。

3、堆栈段：主存中堆栈所在的区域。程序使用的堆栈一定在堆栈段。

2.13 汇编语言程序的开发有哪 4 个步骤，分别利用什么程序完成、产生什么输出文件。

汇编语言程序的开发有 4 个步骤：

1、编辑：用文本编辑器形成一个以 ASM 为扩展名的源程序文件。

2、汇编：用汇编程序将 ASM 文件转换为 OBJ 模块文件。

3、连接：用连接程序将一个或多个目标文件链接成一个 EXE 或 COM 可执行文件。

4、调试：用调试程序排除错误，生成正确的可执行文件。

第 3 章 数据处理

判断题

- 1、IA-32 处理器采用小端方式存储多字节数据。T
- 2、空操作 NOP 指令其实根本没有指令。F
- 3、虽然 ADD 指令和 SUB 指令执行后会影响到标志状态，但执行前的标志并不影响它们的执行结果。T
- 4、指令“INC ECX”和“ADD ECX, 1”的实现功能完全一样，可以互相替换。F

填空题

- 1、定义字节变量的伪指令助记符是 BYTE，获取变量名所具有的偏移地址的操作符是 OFFSET。
 - 2、数据段有语句“H8843 DWORD 99008843H”，代码段指令“MOV CX, WORD PTR H8843”执行后，CX=8843H。
 - 3、数据段有语句“ABC BYTE 1, 2, 3”，代码段指令“MOV CL, ABC+2”执行后，CL=3。
 - 4、指令“XOR EAX, EAX”和“SUB EAX, EAX”执行后，EAX=0，CF=OF=0。而指令“MOV EAX, 0”执行后，EAX=0，CF 和 OF 没有变化。
- 3.13 设在某个程序中有如下片段，请写出每条传送指令执行后寄存器 EAX 的内容：
- ；数据段

```

org      100h
varw     word 1234h, 5678h
varb     byte 3, 4
vard     dword 12345678h
buff     byte 10 dup(?)
mess     byte 'hello'
; 代码段
mov eax, offset mess
mov eax, type buff+type mess+type vard
mov eax, sizeof varw+sizeof buff+sizeof mess
mov eax, lengthof varw+lengthof vard
1、EAX=0114H          2、EAX=0006H
3、EAX=0013H          4、EAX=0003H

```

3.19 请分别用一条汇编语言指令完成如下功能：

- (1) 把 EBX 寄存器和 EDX 寄存器的内容相加，结果存入 EDX 寄存器。add edx, ebx
- (2) 用寄存器 EBX 和 ESI 的基址变址寻址方式把存储器的一个字节与 AL 寄存器的内容相加，并把结果送到 AL 中。add al, [ebx+esi]
- (3) 用 EBX 和位移量 0B2H 的寄存器相对寻址方式把存储器中的一个双字和 ECX 寄存器的内容相加，并把结果送回存储器中。add [bx+0b2h], cx
- (4) 将 32 位变量 VARD 与数 3412H 相加，并把结果送回该存储单元中。add varw, 3412h
- (5) 把数 0A0H 与 EAX 寄存器的内容相加，并把结果送回 EAX 中。add eax, 0a0h

3.20 分别执行如下程序片断，说明每条指令的执行结果：

- (1)

```

mov eax, 80h      ; EAX=80H
add eax, 3        ; EAX=83H, CF=0, SF=0
add eax, 80h      ; EAX=103H, CF=0, OF=0
adc eax, 3        ; EAX=106H, CF=0, ZF=0

```
- (2)

```

mov eax, 100      ; EAX=100
add ax, 200       ; EAX=300, CF=0

```
- (3)

```

mov eax, 100      ; EAX=100
add al, 200       ; EAX=44, CF=1 (包含 256 的进位含义: 256+44=300)

```
- (4)

```

mov al, 7fh       ; AL=7FH
sub al, 8         ; AL=77H, CF=0, SF=0
sub al, 80h       ; AL=F7H, CF=1, OF=1
sbb al, 3         ; AL=F3H, CF=0, ZF=0

```
- (4)

```

mov al, 7fh       ; AL=7FH
sub al, 8         ; AL=77H, CF=0, SF=0
sub al, 80h       ; AL=F7H, CF=1, OF=1
sbb al, 3         ; AL=F3H, CF=0, ZF=0

```

3.31 下面程序的功能是将数组 ARRAY1 的每个元素加固定值 (8000H)，将和保存在数组

ARRAY2。在空白处填入适当的语句或语句的一部分。

```
    ; 数据段
    array1    dword 1,2,3,4,5,6,7,8,9,10
    array2    dword 10 dup(?)
    ; 代码段
    mov ecx,lengthof array1
    mov ebx,0
again: mov eax,array1[ebx*4]
       add eax,8000h
       mov array2[ebx*4],eax
       add ebx,1
       loop again
```

第4章 汇编语言程序设计

简答题

1、什么是奇偶校验？

数据通信时，数据的某一位用做传输数据的奇偶校验位，数据中包括校验位在内的“1”的个数恒为奇数，就是奇校验；恒为偶数，就是偶校验。

2、混合编程有什么优势？

取长补短。

判断题

1、指令指针或者还包括代码段寄存器值的改变将引起程序流程的改变。T

2、JMP 指令对应高级语言的 GOTO 语句，所以不能使用。F

3、因为条件转移指令 Jcc 要利用标志作为条件，所以也影响标志。F

4、控制循环是否结束只能在一次循环结束之后进行。F

5、利用 INCLUDE 包含的源文件实际上只是源程序的一部分。T

填空题

1、循环结构程序一般有三个部分组成，它们是循环初始，循环体和循环控制部分。

2、过程定义开始是“TEST PROC”语句，则过程定义结束的语句是 TEST ENDP。宏定义开始是“DISP MACRO”语句，则宏定义结束的语句是 ENDM。

3、利用堆栈传递子程序参数的方法是固定的，例如寻址堆栈段数据的寄存器是 EBP。

4、MASM 汇编语言中，声明一个共用的变量应使用 PUBLIC 伪指令；而使用外部变量要使用 EXTERN 伪指令声明。

第5章 微机总线

简答题

1、具有三态能力的引脚输出高阻意味着什么？

具有三态能力的引脚当输出呈现高阻状态时，相当于连接了一个阻抗很高的外部器件，信号无法正常输出；即放弃对该引脚的控制，与其他部件断开连接。

2、USB 总线有几个导线组成？

4个。

判断题

1、处理器读取存储器操作数时和读取代码时，都发生存储器读的总线操作。T

2、8086 准备好 READY 引脚输出给存储器或外设有效信号，表明处理器准备好交换数据。F

3、PCI 总线和 USB 接口都支持热插拔。F

4、PCI 总线独立于处理器，所以其引脚信号多数并不与 IA-32 处理器对应。T

填空题

- 1、某个处理器具有 16 个地址总线，通常可以用 A0 表达最低位地址信号，用 A15 表达最高地址信号。
 - 2、8086 有 3 个最基本的读写控制信号，它们是 M/\overline{IO} ，读 \overline{RD} 和写 \overline{WR} 。
 - 3、8086 预取指令时，在其引脚上将产生存储器读总线操作；执行指令“MOV AX, [BX]”时，在其引脚上将产生存储器读总线操作；执行指令“MOV [BX], AX”时，在其引脚上将产生存储器写总线操作。
 - 4、8086 无等待的总线周期由 4 个 T 状态组成，Pentium 无等待的总线周期由 2 个 T 状态组成。如果处理器的时钟频率为 100MHz，则每个 T 状态的持续时间为 10ns。
 - 5、USB 总线理论上最多能够连接 127 个 USB 设备，USB 2.0 支持低速 1.5Mb/s、全速 12Mb/s 和高速 480Mb/s 三种速率。
 - 6、Pentium 的 3 个最基本的读写控制引脚是 M/\overline{IO} ， D/\overline{C} 和 W/\overline{R} 。
- 5.6 区别概念：指令周期、总线周期（机器周期）、时钟周期、T 状态。

- 1、指令周期：一条指令从取指、译码到最终执行完成的过程。
- 2、总线周期（机器周期）：有数据交换的总线操作。
- 3、时钟周期：处理器的基本工作节拍，由时钟信号产生，一个高电平和一个低电平为一个周期。
- 4、T 状态：完成特定操作的一个时钟周期。由于时间上一个 T 状态等于一个时钟周期，所以常常将两者混为一谈。

5.12 PCI 总线有什么特点？

PCI 总线与处理器无关，具有 32 位和 64 位数据总线，有 +5V 和 +3.3V 两种设计，采用集中式总线仲裁、支持多处理器系统，通过桥（Bridge）电路兼容 ISA/EISA 总线，具有即插即用的自动配置能力等一系列优势。

第 6 章 存储系统

简答题

1、存储器的存取时间和存取周期有什么区别？

存取时间是指从读/写命令发出，到数据传输操作完成所经历的时间；存取周期表示两次存储器访问所允许的最小时间间隔。存取周期大于等于存取时间。

判断题

- 1、存储系统的高速缓存需要操作系统的配合才能提高主存访问速度。F
- 2、存储器芯片的集成度高表示单位芯片面积制作的存储单元数多。T
- 3、微机大容量主存一般采用 DRAM 芯片组成。T
- 4、部分译码可以简化译码电路，不会减少可用的存储空间。F
- 5、ROM 芯片的烧写或擦写就是指对 ROM 芯片的编程。T

填空题

- 1、在半导体存储器中，RAM 指的是随机存取存储器，它可读可写，但断电后信息一般会丢失；而 ROM 指的是只读存储器，正常工作时只能从中读取信息，但断电后信息不会丢失。
- 2、存储结构为 8K×8 位的 EPROM 芯片 2764，共有 8 个数据引脚、13 个地址引脚。用它组成 64KB 的 ROM 存储区共需 8 片芯片。
- 3、在 8088 处理器系统中，假设地址总线 A19~A15 输出 01011 时译码电路产生一个有效的片选信号。这个片选信号将占有主存从 58000H 到 5FFFFH 的物理地址范围，共有 32KB 容量。
- 4、8086 和 80286 使用 16 位数据总线，主存分成偶数地址和奇数地址两个存储体。80386 和 80486 处理器使用 32 位数据总线，利用 4 个字节允许信号区别 4 个存储体。Pentium 及以后的 IA-32 处理器使用 64 位数据总线，主存由 8 个存储体组成。

5、高速缓冲存储器的地址映射有**直接映射**、**组合相关映射**和**全相关映射**方式。Pentium 的 L1 Cache 采用 **2 路组合相关映射**映射方式。

6、已知 IA-32 处理器某个段描述符为 0000B98200002000H，则该段基地址=**00820000H**，段界限=**02000H**。

6.4 举例说明存储访问的局部性原理。

处理器访问存储器时，无论是读取指令还是存取数据，所访问的存储单元在一段时间内都趋向于一个较小的连续区域中，这就是存储访问的局部性原理。

例如，求平均值的函数。

```
long mean(long d[], long num)
{
    long i,temp=0;
    for(i=0; i<num; i++) temp=temp+d[i];
    temp=temp/num;
    return (temp);
}
```

函数中的变量 **temp** 体现了时间局部，因为每次循环都要使用它。顺序访问数组 **d[]** 的各个元素（相邻存放在主存），体现了空间局部。循环体内的指令顺序存放，依次读取执行体现了空间局部；同时重复执行循环体，又体现了时间局部。

6.5 简述存储系统的层次结构及各层存储部件特点。

为解决容量、速度和价格的矛盾，存储系统采用金字塔型层次结构，单位价格和速度自上而下逐层减少，容量自上而下逐层增加。

存储系统的各层存储部件自上而下依次是：**CPU 寄存器**、**高速缓存**、**主存存储器 (RAM/ROM)**，辅助存储器如**磁盘**、**光盘**等。**CPU 寄存器**、**高速缓存**集成在 **CPU 芯片**上，对用户来说，是透明的，它们用于暂存主存和处理器交互的数据，以减少频繁读取主存而影响处理器速度；主存储器则可直接和处理器交换数据，而辅助存储器必须经过主存存储器，才可与处理器进行数据交换。

6.11 什么是存储器芯片的全译码和部分译码？各有什么特点？

全译码：使用全部系统地址总线进行译码。特点是地址唯一，一个存储单元只对应一个存储器地址（反之亦然），组成的存储系统其地址空间连续。

部分译码：只使用部分系统地址总线进行译码。其特点：有一个没有被使用的地址信号就有两种编码，这两个编码指向同一个存储单元，出现地址重复。

第 7 章 输入输出接口

简答题

1、外设为什么不能像存储器芯片那样直接与主机相连？

外部设备，在工作原理、驱动方式、信息格式、以及工作速度等方面彼此差别很大，与处理器的工作方式也大相径庭。所以，外设不能像存储器芯片那样直接与处理器相连，必须经过一个中间电路。

2、与系统总线连接的输入接口为什么需要三态缓冲器？

在输入接口中，为避免多个设备同时向总线发送数据，需要安排一个三态缓冲器。只有当处理器选通时，才允许被选中设备将数据送到系统总线，此时其他输入设备与数据总线隔离。

3、什么样的外设可以采用无条件数据传送方式？

如发光二极管、按键和开关等简单设备，它们的工作方式十分简单；相对处理器而言，其状态很少发生变化或变化很慢。这些设备与处理器交换数据时，可采用无条件传送。

4、远调用 CALL 指令和 INT N 指令有什么区别？

远调用 CALL 指令利用直接或间接寻址调用另一个代码段的子程序；INT n 指令利用中断向量表（地址表）的方法调用另一个代码段的中断服务程序，还有保存标志寄存器的功能。

5、为什么说外部中断才是真正意义上的中断？

外部中断是由处理器外部提出中断请求引起的程序中断。相对于处理器来说，外部中断是随机产生的，所以是真正意义上的中断。

判断题

- 1、处理器并不直接连接外设，而是通过 I/O 接口电路与外设连接。T
- 2、IA-32 处理器的 64K 个 I/O 地址也像存储器地址一样分段管理。F
- 3、向某个 I/O 端口写入一个数据，一定可以从该 I/O 端口读回这个数据。F
- 4、程序查询方式的一个主要缺点是需要处理器花费大量循环查询、检测时间。T
- 5、中断传送方式下，由硬件实现数据传送，不需要处理器执行 IN 或 OUT 指令。F

填空题

- 1、指令 IN 是将数据从 I/O 端口（接口，外设）传输到处理器（主机），执行该指令处理器引脚产生 I/O 读总线周期。
 - 2、指令“IN AL, 21H”的目的操作数是寄存器寻址方式，源操作数是 I/O 地址的直接寻址寻址方式。
 - 3、指令“OUT DX, EAX”的目的操作数是 I/O 地址的间接寻址寻址方式，源操作数是寄存器寻址方式。
 - 4、实地址方式下，主存最低 1KB 的存储空间用于中断向量表。向量号 8 的中断向量保存在物理地址 20H 开始的 4 个连续字节空间；如果其内容从低地址开始依次是 00H、23H、10H、F0H，则其中断服务程序的首地址是 F010H：2300H。
- 7.5 什么是 I/O 独立编址和统一编址，各有什么特点？

独立编址是将 I/O 端口单独编排地址，独立于存储器地址。

统一编址是将 I/O 端口与存储器地址统一编排，共享一个地址空间。

端口独立编址方式，处理器除要具有存储器访问的指令和引脚外，还需要设计 I/O 访问的 I/O 指令和 I/O 引脚，其优点是：不占用存储器空间；I/O 指令使程序中 I/O 操作一目了然；较小的 I/O 地址空间使地址译码简单。但 I/O 指令功能简单，寻址方式没有存储器指令丰富。

统一编址方式，处理器不再区分 I/O 口访问和存储器访问。其优点是：处理器不用设计 I/O 指令和引脚，丰富的存储器访问方法同样能够运用于 I/O 访问。缺点是：I/O 端口会占用存储器的部分地址空间，通过指令不易辨认 I/O 操作。

7.6 简述主机与外设进行数据交换的几种常用方式。

主机与外设进行数据交换的几种常用方式：

① 无条件传送方式，常用于简单设备，处理器认为它们总是处于就绪状态，随时进行数据传送。

② 程序查询方式：处理器首先查询外设工作状态，在外设就绪时进行数据传送。

③ 中断方式：外设准备就绪的条件下通过请求引脚信号，主动向处理器提出交换数据的请求。处理器无其他更紧迫任务，则执行中断服务程序完成一次数据传送。

④ DMA 传送：DMA 控制器可接管总线，作为总线的主控设备，通过系统总线来控制存储器和外设直接进行数据交换。此种方式适用于需要大量数据高速传送的场合。

7.8 现有一个输入设备，其数据端口地址为 FFE0H，状态端口地址为 FFE2H。当状态标志 D0 = 1 时，表明一个字节的输入数据就绪。请编写利用查询方式进行数据传送的程序段，要求

从该设备读取 100 个字节保存到 BUFFER 缓冲区。

```
        mov bx, offset buffer
        mov cx, 100
again:   mov dx, 0ffe2h
status:  in al, dx          ; 查询一次
        test al, 01h
        jz status
        mov dx, 0ffe0h
        in al, dx          ; 输入一个字节
        mov [bx], al
        inc bx
        loop again        ; 循环, 输入 100 个字节
```

7.9 某个字符输出设备, 其数据端口和状态端口的地址均为 80H。在读取状态时, 当标志位 D7=0 时, 表明该设备闲, 可以接收一个字符。请编写利用查询方式进行数据传送的程序段, 要求将存放于缓冲区 ADDR 处的一串字符 (以 0 为结束标志) 输出给该设备。

```
        mov bx, offset addr
again:   cmp byte ptr [bx], 0
        jz done
status:  in al, 80h        ; 查询
        test al, 80h
        jnz status
        mov al, [bx]
        out 80h, al       ; 输出一个字节
        inc bx
        jmp again         ; 循环
done:
```

第 8 章 常用接口技术

判断题

- 1、称为定时器也好, 称为计数器也好, 其实它们都是采用计数电路实现的。T
- 2、一次实现 16 位并行数据传输需要 16 个数据信号线。进行 32 位数据的串行发送只用一个数据信号线就可以。T
- 3、8255 没有时钟信号, 其工作方式 1 的数据传输采用异步时序。T
- 4、模拟地线和数字地线都是地线, 所以一般可以随意连接在一起。F
- 5、模拟量转换为数字量一定会引入转换误差, 所以一定有失真。T

填空题

- 1、假设某 8253 的 CLK0 接 1.5MHz 的时钟, 欲使 OUT0 产生频率为 300kHz 的方波信号, 则 8253 的计数值应为 5, 应选用的工作方式是 3。 $1.5\text{MHz} \div 300\text{kHz}$
- 2、8255 具有 24 个外设数据引脚, 分成 3 个端口, 引脚分别是 PA0~PA7, PB0~PB7 和 PC0~PC7。
- 3、对 8255 的控制寄存器写入 A0H, 则其端口 C 的 PC₇ 引脚被用作 ($\overline{\text{OBF}}$) 信号线。
- 4、232C 用于发送串行数据的引脚是 TxD, 接收串行数据的引脚是 RxD, 信号地常用 GND 名称表示。
- 5、如果 ADC0809 正基准电压连接 10V, 负基准电压接地, 输入模拟电压 2V, 则理论上的输出数字量为 53H。