



Prof. Dr.-Ing. Lars Hedrich
M.Sc. Ahmad Tarraf

HARDWAREARCHITEKTUREN UND RECHENSYSTEME AUFGABENBLATT 3

Abgabe: 02. Mai 2018 vor der Vorlesung.

Bitte vermerken Sie auf Ihrer Lösung Ihren Namen und die Übungsgruppenzugehörigkeit

Aufgabe 1: Rund um Rechnerarchitekturen (3 Punkte)

- (a) Was ist ein Bus? Nennen und erklären Sie mindestens 2 verschiedene Arten von Bussen.
- (b) Begründen Sie welcher der folgenden Assemblerbefehle in der Regel schneller abgearbeitet wird. Benennen Sie die Adressierungsart des Quellarguments
 - Add D0, D1
 - Add (D0), D1
 - Add #1000, D1
 - Add \$1000, D1
- (c) Welche Informationen über den Prozessor stehen in einer ISA, welche nicht? Nennen Sie mindesten 2 wichtige Informationsbereiche, die in der ISA beschrieben werden und mindestens einen, der nicht in der ISA beschrieben wird.
- (d) In welchem Teil der Funktionseinheit werden arithmetische Operationen in modernen Rechnern ausgeführt? Wohin wird das Ergebnis einer solchen Operation in der Regel geschrieben?

Aufgabe 2: Ausführungszeiten und Parallelisierung (3 Punkte)

Ein Prozessor verfüge über eine Funktionseinheit für arithmetische Operationen. Eine Addition benötige zwei Taktschritte, eine Subtraktion drei Taktschritte und eine Multiplikation 17 Taktschritte. Lade und Speicherzeiten seien zu vernachlässigen. Es soll der Ausdruck

$$(a + b \cdot e) \cdot (d \cdot c - a)$$

auf diesem Prozessor berechnet werden.

- (a) Nach wie vielen Taktschritten steht das Ergebnis frühestens zur Verfügung?
- (b) Wieviel schneller kann die Berechnung erfolgen, wenn der Prozessor eine zweite parallele Funktionseinheit besäße?

- (c) Wie verbessert sich die Berechnungszeit bei Hinzunahme einer dritten parallelen Funktionseinheit?

Aufgabe 3: Ein Programm in Assembler 68000

(4 Punkte)

Sei k eine geeignete Zahl. Diese stehe in Register D4. Untersuchen Sie das folgende Programm.

```

        MOVE.L    D4, D0
        MOVE.L    #1, D1
        MOVE.L    #0, D2
        MOVE.L    #1, D3
FUCHS  CMP.L      #1, D0
        BEQ        HASE
        MOVE.L     D2, D1
        ADD.L      D3, D1
        MOVE.L     D3, D2
        MOVE.L     D1, D3
        SUB.L      #1, D0
        BRA        FUCHS
HASE   MOVE.L     D1, D0

```

- (a) Was stellt die Zahl k dar? Was stellt die Zahl im Register $D0$ nach Ablauf des Programms dar?
- (b) Beschreiben Sie den Ablauf des Programms, was wird berechnet?
- (c) Was steht in den Registern? Nehmen sie dabei an das $k=3$ ist. Füllen sie folgende Tabelle aus:

	$D0$	$D1$	$D2$	$D3$	$D4$
<i>Schritt1</i>	3	-	-	-	3
<i>Schritt2</i>					
<i>Schritt3</i>					
<i>Schritt4</i>					
<i>Schritt5</i>					
<i>Schritt6</i>					
<i>Schritt7</i>					
<i>Schritt8</i>					
<i>Schritt9</i>					
<i>Schritt10</i>					
<i>Schritt11</i>					
<i>Schritt12</i>					
<i>Schritt13</i>					
<i>Schritt14</i>					
<i>Schritt15</i>					
<i>Schritt16</i>					
<i>Schritt17</i>					
<i>Schritt18</i>					
<i>Schritt19</i>					

<i>Schritt20</i>					
<i>Schritt21</i>					
<i>Schritt22</i>					
<i>Schritt23</i>					

Aufgabe 4: Zugriffszeiten auf Caches

(0 Punkte)

In der folgenden Aufgabe ist ein System mit getrennten Befehls- und Datencaches, die vor einen gemeinsamen Speicher gebaut sind, gegeben. Der Befehlscache ist klein und schnell, der Datencache ist etwas langsamer und groß. Genauer erfolge ein Zugriff auf den Befehls-cache in 4ns, einer auf den Datencache in 16ns.

Ein Hauptspeicherzugriff benötige samt Cache miss 80ns. Zugriffe erfolgen sequentiell.

Auf dem System wird das Programm `test` ausgeführt, dessen Zugriffe (zufällig, und unabhängig) erwartungsgemäß zu 70% aus Zugriffen auf Befehle und zu 30% aus Zugriffen auf Daten bestehen. Die Fehlzugriffsrate des Befehlscaches betrage $1/5$ und die des Datencaches $1/2$.

- Berechnen Sie die mittlere Zugriffszeit für das Programm `test`.
- Wir vertauschen die erwartungsgemäße Zugriffe von Datencache und Befehlscache. Was geschieht mit der mittleren Zugriffszeit? Was beobachten Sie qualitativ?
- Was muss hinsichtlich der Caches beachtet werden, wenn diese gemeinsam von mehreren Prozessoren genutzt werden?