| [| Fluxo de dados | | ULA | |
|----------------|--|------------|---|--------------------------|
| –Input 7 bits≯ | | | | Displays |
| | Registrador A 7 bits Circuito lógico de seleção | —Output A— | Demux 1 to 4 + AND S1 S2 I I Mux 4 to 1 Registrador 8 bits | Unidade de decodificação |
| | Registrador B 7 bits | —Output B— | Demux 1 to 4 | |
| —CLK→ —RES→ | | -CLK out> | * * * S1 S2 | |
| | M1 M2 | | ↑ ↑ S1 S2 | |