1. 电压采集线是否支持热插拔和乱序上电?

芯片遵循热插拔设计,极间耐压+132V,可以保证常规的热插拔和乱序上电操作,但仍需要注意以下事项:

- ①应用电路务必参照官方推荐设计;
- ②不接 B-功率线时直接插拔采集线有可能会损坏目标板上的外围电路:
- ③热插拔和乱序上电毕竟是非常规操作,在操作环境中有可能引入上万伏的静电浪涌冲击,此瞬间冲击时间足够长时,仍有一定的机率对芯片造成不可逆的损伤,因此推荐客户采用最安全的接线顺序:先接 B-,再接 B+,然后依次连接 C1、C2、C3、C4.....

2. DVC11XX 系列芯片能否脱离 MCU 使用

DVC11XX 系列芯片必须搭配单片机/上位机使用。芯片内部的配置数据都保存在 RAM 型寄存器中,一旦断电或关机,其寄存器内容就会丢失。因此,芯片每次重新上电或者从关机状态下唤醒,都要通过单片机/上位机重新写入配置数据。

3. DVC11XX 系列芯片的 LDO 能否给 MCU 供电

DVC11XX 的 LDO 管脚(V3P3)的电流输出能力最大 50mA, 并且在 AFE 芯片休眠后仍能保证 LDO 的电流输出能力。

4. V1P8 能否当普通 LDO 供电?

DVC11XX 的 V1P8 管脚输出 1.8V, 仅用作芯片内部参考源(如 NTC 测量温度时作为内部上拉电源用途等)。该管脚引出纯粹是为外接滤波电容以及测试用途,尽量不要作为它用,以免影响 AFE 采样精度。

5. DVC11XX 芯片能否多颗堆叠以扩展串数

理论上任意组芯片堆叠都没问题,主要问题在于解决多组芯片的 I2C 通信隔离问题。 实际上,高侧 NFET 驱动在堆叠应用中并不太实用,而将保护信号组合在低侧来驱动 FET 更容易实现。因此,DVC11XX 多芯片堆叠更倾向于低边驱动方案。

6. 芯片对电池组串数、总压及单体电压的要求

DVC11XX 系列芯片要求电池组的串联电芯数最少 4 串,并要保证电池包串联总压不低于 8V,单节电芯电压要求 $0^{\sim}5V$ 。

7. DVC1124 适用电池包总压最高是多少?

从规格书中可知,芯片引脚 VCP 的最高极限电压是 132V。假如将电荷泵过驱动电压设为 10V,那么 VTOP 的最高极限电压为 132-10=122V。同时为了保留一定的电压裕度,以应对浪涌冲击,建议电池包充电上限电压不要高于 100V。

另外, 再结合防护器件选型这个关键问题, 如何保证 VTOP 极限电压不大于 122V?

- ①对于 SMxJ110A 的 TVS 管, Vbr@1mA 的电压为 122.00V~135.00V, 起不到防护作用。
- ②对于 SMxJ100A 的 TVS 管,Vbr@1mA 的电压为 $111.00V^2123.00V$,刚好到极限。即 TVS 管最高只能选 Vrwm 为 100V。考虑到漏电 Ir 的影响,VTOP 的电压建议小于 97V。

综上,考虑合适的防护器件,DVC1124适用的电池包最高充电电压建议不要超过97V。

8. 对充/放电流的正负方向定义

电流检测中对充放电流的正负方向, 其实业内并没有一个统一规定。

集澈 AFE 芯片跟中颖、TI 等大部分厂家的电流方向定义是相反的,其寄存器中的电流 采样读数是 V_{SRP} $-V_{SRN}$ 的压差,即以放电电流方向为正,充电电流方向为负。

9. 芯片上电的默认工作状态是什么?

DVC11XX 系列芯片上电后的默认工作状态是不确定的,大概率是在 Normal 状态,小概率是 Shutdown 状态。

因此在实际应用中,要求 AFE 上电时统一做唤醒操作。唤醒方式可选充电器唤醒、LD唤醒,或者 I2C唤醒。

10. 关于芯片休眠功耗的补充说明

- ① 芯片规格书上的 60uA 休眠功耗,是在常温、AFE 休眠、高边应用、充放电 MOSFET 保持打开、充放电 MOSFET 的栅源间并联电阻为 $10M\Omega$ (电荷泵持续耗电电流为 2uA)的情况下所测到的典型值。
 - ② 如果在①基础上,将充放电 MOSFET 关闭,那么休眠功耗的典型值为 44uA。
- ③ 如果在①基础上,将充放电 MOSFET 栅源间并联电阻改为 1MΩ (电荷泵持续耗电电流由 2uA 增至 20uA),那么休眠功耗约为 170uA。电荷泵持续耗电电流越大,芯片功耗越高。

11. 芯片在休眠时能否保持充放电 MOS 管打开

可以。进入休眠模式后,芯片的寄存器数据、V3P3 LD0、Charge Pump、FET 驱动、OCD2/OCC2/SCD 保护,都会维持进入休眠模式之前的状态,同时开启定时唤醒和电流唤醒检测功能。但是,进入休眠后,芯片会关闭 VADC/CADC 模块、关闭 COV/CUV 保护和 I2C 通信功能以节省功耗。

12. I2C 通信接口注意事项

- 通信速率: DVC11XX 的 I2C 接口最高通讯速率为 100KHz, 并保留足够裕量。
- 从机地址: DVC11XX 的 I2C 从机地址默认为 0x40 (写地址)、0x41 (读地址)。为适应多芯片级联应用场景,可以通过 GPn 管脚重新编码 I2C 从机地址,具体方法参考芯片数据手册。
- 电平范围: DVC11XX 的 I2C 通信接口的低电平输入范围-0.3V~0.9V, 高电平输入范围 1.25V~6V。高电平低于 2V 不能用于关机状态下 I2C 唤醒, 只能用于休眠状态下 I2C 唤醒。因为关机唤醒需要 2V 以上电平, 但休眠唤醒只要满足 I2C 数字接口高低电平即可。
- 滤波器: DVC11XX 的 I2C 通信接口没有输入滤波器,如果有短脉冲干扰,例如 20ns,会影响 I2C 通信,因此在软件编程时要加入冗余容错机制,根据 CRC 校验结果,决定是否重试读写操作。

13. 温度保护机制问题

芯片过温保护: DVC11XX 具有芯片内核过温保护机制, 当芯片温度超过设定的阈值时, 会自动进入关机模式。此过温阈值可配置(寄存器地址 0x76), 详见芯片参考手册。

电池过温保护:芯片不提供直接的电池温度保护,而是要通过 MCU 从芯片读取 NTC 温敏电阻的 ADC 值,换算为温度,并由软件自行判断温度范围并驱动 MOSFET 开关。

14. 关于温度测量精度

温度测量误差±2℃以内,具体跟NTC温敏电阻精度及软件算法有关联。

15. CADC/CC1/CC2 的关系

CC1 和 CC2 是 CADC 的两个数字过滤器,两者都是用于电流采样。CC1 和 CC2 因特性不同而应用场景也不同:

- ➤ CC1 采样频率高(0.5ms/1ms/2ms/4ms 可配),精度稍低,适用于需快速更新电流值,但是精度要求不高的场景。另外,电流检测唤醒也是通过 CC1;
- ➤ CC2 采样频率低(固定 256ms),精度较高,适用于对电流精度要求高,但是对电流采样更新速度不高的场景,比如 SOC 电量计算等。

16. VADC 和 CADC 的基准源是同一个吗?

DVC11XX 系列芯片,内部都只有一个基准源(VADC和 CADC共用),其基准电压 1.2V。

17. 低边和高边 FET 驱动能力如何?

- 低边驱动: 芯片只提供低边 FET 的使能控制信号(复用 GPn 管脚)。推挽输出,高电平 5V,低电平 0V,最大驱动电流小于 1mA,用户需自行外围搭建低边 FET 驱动电路;
- 高边驱动:典型可驱动8对MOSFET;

高边瞬时驱动能力测试(高边驱动 8 对 MOSFET,等效电容 47. 2nF,电荷泵过驱动电压设置 10V):

- ◆ 充电或放电管开启时, 拉电流约 2mA 左右;
- ◆ 充电管关闭时,灌电流约 2.5mA 左右;
- ◆ 放电管关闭时, 若 DSG 下拉强度设置为 16,则灌电流约 1.8mA 左右;
- ◆ 放电管关闭时,若 DSG 下拉强度设置为 30,则灌电流约 3.6mA 左右;

高边持续驱动能力测试(高边驱动8对MOSFET,等效电容47.2nF):

- ◆ 电荷泵过驱动电压设置 10V, 充电或放电管开启时, 持续拉电流最大 0.05mA 左右:
- ◆ 电荷泵过驱动电压设置 12V, 充电或放电管开启时, 持续拉电流最大 0.023mA 左右;

18. 电荷泵(CHG+DSG)的高边持续驱动能力如何?

将电荷泵的过驱动电压配置为 10V, 并更改充放电 MOS 管的 GS 极间并联的电阻 Rgs 阻值, 并测量 Vgs 电压如下:

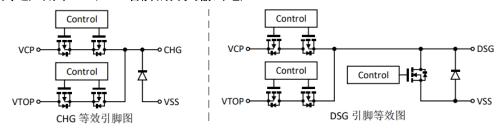
- \triangleright Rgs = 10M, Vgs = 10V;
- \triangleright Rgs = 1M, Vgs = 10V:
- \triangleright Rgs = 500k, Vgs = 10V;
- Arr Rgs = 200k, Vgs = 9.6V; (100uA)
- ightharpoonup Rgs = 100k, Vgs = 7V; (140uA)
- ightharpoonup Rgs = 62k, Vgs = 5V; (160uA)
- \triangleright Rgs = 47k, Vgs = 4V;
- \triangleright Rgs = 4.7k, Vgs = 1V;

总结: 从上面数据可以看出,当电荷泵持续耗电大于 100uA 后,电荷泵电压就会快速下跌,所以极限使用情况下,电荷泵持续耗电最大为 100uA。综合考虑芯片功耗、全温情况,建议设计时电荷泵(CHG+DSG)的持续耗电在 30uA 以内。

19. 低边应用中 GP5/GP6 管脚配置为 FET 驱动输出时有什么注意事项?

- ① 电平匹配问题: 打开充/放电 FET 驱动时, GP5/GP6 输出的高电平是 5V, 而不是 12V, 所以需要加转换电路去驱动充/放电 MOS 管;
 - ② 驱动能力问题: GP5/GP6 可输出最大 1mA 的电流, 全温持续驱动建议≤200uA。

20. 高边应用中 CHG/DSG 管脚的开关输出电压



- ▶ 开启充电管时, CHG 被上拉至电荷泵 VCP 电平;
- ▶ 关闭充电管时, CHG 被下拉至 VTOP 电平;
- ➤ 开启放电管时,DSG的高边放电输出有电荷泵输出和源随输出两种模式:在电荷泵输出模式时,DSG将被上拉至 VCP 电平;而在源随输出模式时,DSG将被上拉至 VTOP 电平:
- ➤ 关闭放电管时, DSG 先构建 VSS 回路并快速关断 MOS 管(下拉至 Vss 并维持 1ms)后, 跟随 LOAD 引脚电压。

21. PACK 总压测量问题

DVC11XX 提供两种测量电池包总压的方法:

- ① 累加测量法:单独测量各节电芯电压后累加得到总压值,这种方法精度较高;
- ② 直接测量法: DVC11XX 的 VADC 有一个通道可直接测量电池组总压(直接获得最高 串采集端口对地电压)。其内部实现机制是将总压缩小 128 倍后直接测量得到的,但这种方法的测量精度较低。

适用场景: "累加测量法"用于获取较为精确的电池包总压值; "直接测量法"仅用于辅助判断电池故障:通过 BMS 软件比较判断这两种总压测量结果的差值是否过大(超过某个自定义阈值),用于检查电芯故障或采集线断线故障。

22. 为什么 CELL 电压要二次校准?

为了有效消除共模误差,除最低串以外的每一串电压值都要通过其相邻的低串电压值来 修调。具体的电压二次校准算法可参考芯片规格书或 MCU 示例代码,强烈推荐客户使用,以 提高电压测量精度。

电压二次校准前后误差分别有多大?芯片规格书上的电池电压测量精度是基于电压二次校准后的测量值。如果不使用电压二次校准,各串电压测量误差将从最低串往最高串逐串递增,到最高串的电压测量误差可达到6mv左右;而使用电压二次校准后,则所有各串电压误差基本不超过 $\pm 3mV$ (@25°C)。

23. 负载检测和充电器检测是否支持高边和低边?

DVC11XX 系列芯片集成的充电器检测和负载检测功能,分别对应 PACK 管脚和 LOAD 管脚,两者都属于高边检测,不适用于低边检测。要使用低边的充电器检测和负载检测只能通过外搭电路来实现。

24. 高边充电器检测的用法?

芯片集成高边充电器检测功能。当芯片检测到 PACK 管脚电压比 VTOP 端口电压高 2V 以上时,即认为充电器已经连接,芯片会自动置位状态寄存器 PD 位(寄存器地址 0x01)。

对于 MCU 来说,只要读取状态寄存器 PD 位的值,就可判断充电器是否连接: PD=0 表示

未检测到充电器, PD=1 表示已检测到充电器。

25. 高边负载检测的用法?

芯片集成高边负载检测功能。在高边放电 NFET 关闭时,只要开启高边负载上拉驱动器,就会输出 150 μ A 左右电流将 LOAD 引脚上拉至 VTOP 和 PACK 两者之间的较高电平。随后,MCU 可以通过 VADC 读取 LOAD 引脚电压来判断负载连接情况。并且这个 150uA 的高边负载上拉驱动器具有定时关闭功能,在 60s 倒计时结束后会自动复位关闭,防止软件不能及时关闭的情况发生。

【MCU执行高边负载检测的步骤】

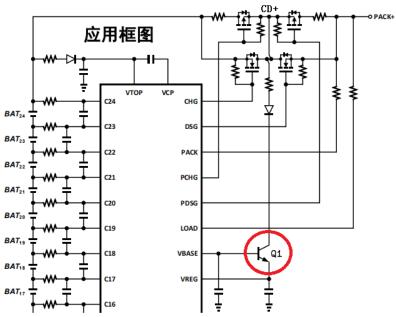
- ① 关闭高边放电 NFET (以确保上拉驱动源的唯一性);
- ② 使能 LOAD 管脚电压测量功能(配置寄存器位 LDM=0,上电默认已使能);
- ③ 使能高边负载上拉驱动器(配置寄存器位 LDPU=1,即开启 LOAD 上拉);
- ④ 读取 LOAD 管脚电压(读取 VLD 寄存器并换算成电压值)。若 LOAD 电压大于某个值 (典型 4V) 即表示负载已移除,否则表示负载未移除;
- ⑤ 关闭高边负载上拉驱动器(配置寄存器位 LDPU=0)。即使不主动关闭,也会在 60s 倒计时结束后自动关闭上拉。

26. VREG 电压外部输入要求

VREG 用于电荷泵、内部 LDO、内部 ADC 等供电,支持外部供电电源输入,但对外部供电电源的电压要求是 4.7V~5.5V,且噪声不能太大,否则影响 AFE 采样精度。

如果 VREG 过低,可能导致 LDO 供电能力不足,也可能导致电荷泵异常,如果 VREG <4V,则 AFE 关机。如果 VREG 电压过高,可能会导致 VREG 过压击穿而损坏 AFE 芯片。

27. VREG 输入端的 NPN 管能否换 MOS 管?



推荐电路中, VREG 输入端的 NPN 三极管(如图中 Q1),由于要起到限流作用而不能用 MOSFET 管代替。

另外,上图中三极管 Q1 是从 CD+ (充电 MOS 和放电 MOS 中间)取电的,实际上直接从 B+取电也可以。甚至,如果外部有 12V 的常电时,Q1 的集电极端可以直接连接到这个 12V 电源来供电,以降低功耗。

28. 充放电管的控制是否区分高/低边?

充放电管的控制输出是不区分高/低边的,也就是说对高边和低边是无差别的。比如,发指令开关控制充/放电管时,高边和低边的 FET 驱动管脚都会产生动作。同样,触发异常保护时(比如过流保护),高边放电管和低边放电管都会产生关闭动作。

实际应用中,用高边驱动时,要将低边驱动屏蔽掉;用低边驱动时,要将高边驱动屏蔽掉,以避免不必要的 I/O 翻转动作所带来的功耗。

屏蔽高边驱动方法:配置寄存器位 R85. HSFM,置 0表示允许高边 NFET 驱动输出;置 1表示屏蔽高边 NFET 驱动输出:

屏蔽低边驱动方法: 只要将 GPn 工作模式寄存器(地址 0x74)配置为 CHG/DSG/PCHG/PDSG 以外的其他模式即可。

实际上,芯片上电的缺省配置是启用高边驱动,并禁用低边驱动。

29. 芯片触发保护后能否自动恢复?

芯片触发保护后(如 CUV、COV、SCD、OCC、OCD 等故障),会自动置位相应的状态寄存器位,并触发 FET 驱动的保护动作,比如 COV/OCC 保护时将强制关闭 CHG 输出、CUV/OCD/SCD 保护时将强制关闭 DSG 输出等等。

当外部故障条件消失后,芯片并不会自动从保护状态中恢复过来。用户必须通过软件指令清除对应的故障位后才能退出保护状态。并且,如果在退出保护后,若故障条件仍然存在,则芯片会在一个保护延迟后重新进入保护状态。

30. 如何做串数兼容?

- ▶ 硬件上, C5 以上任意短接不需要的串数;
- ➤ 软件上,屏蔽 C5~C24 中不需要的串数。具体软件配置方法:配置电芯屏蔽功能寄存器 (0x6A~0x6C),将目标电芯通道对应的 BIT 位写 1,即实现电芯屏蔽功能。被屏蔽电芯的任意测量值都不会触发电池欠压或过压保护。并且,在默认情况下(屏蔽电池电压测量控制位 CMM 为 0),VADC 会跳过被屏蔽的电压采集通,即屏蔽电芯的电压采样寄存器读数为 0。要注意的是,最低 4 串电芯(电压采集通道)中的任何一串都不允许被屏蔽。

31. DVC1124 改 20 串应用时为什么将高 4 串短接了还会有欠压警报?

使用 DVC1124 做兼容串设计时,除了要将不用的高串进行短接以外,还需要在软件上进行寄存器配置,将所有短接的串所对应的电压采集通道进行屏蔽;否则这些短接的电压采集通道会触发欠压警报。

32. DVC1117 满串使用时为什么在电压正常情况下仍会触发欠压警报?

DVC1117 芯片的内部寄存器相对 DVC1124 做了软件兼容性设计,仍保留 24 个电压采样通道。因此在 MCU 软件初始化时,必须通过寄存器配置将不用的 7 个电压采集通道进行屏蔽,否则会触发欠压警报。

33. 芯片上电后必须进行初始化配置?

芯片上电后的寄存器默认值会相对比较保守(比如,电芯过压阈值上电默认 500mV、欠压阈值默认 0V),这肯定不能满足实际应用场景。因此,用户须按照实际应用需求重新写入初始化配置。并且在初始化全部寄存器(R81~R121)时,建议使用最新上位机生成初始化数组,或者可参考示例代码中的寄存器推荐默认值。因为有一些只读的、暂未公开的未说明

的寄存器,不是以复位值为准,而是以推荐的默认值为准。

PS: 判断芯片是否被重启过的一个小技巧: 检查当前寄存器中设定的过压或欠压阈值,如果等于数据手册上定义的上电默认值,就表示芯片已重启过,并未重新写入用户配置。

34. 关机状态下有哪几种唤醒方式?

DVC11XX 芯片在关机(Shutdown)状态下如下三种唤醒方式:

① 充电器唤醒

关机或休眠状态下,在 PACK 端口施加高于 VTOP 端口 2V 以上的电压并维持 1ms 以上触发唤醒。其注意事项如下:

- ▶ 充电器唤醒跟 FET 驱动输出状态无关,芯片只判断 PACK 管脚电平状态;
- ▶ 电池包在满电状态时,可能存在某些充电器输出电压跟电池包压差不足 2V,而导致休眠状态下充电器唤醒不可用的问题,此时须考虑其他唤醒方式。

② LOAD 唤醒

关机状态下,在 LOAD 管脚施加 2V 以上的电压,并维持 50us 以上。其他注意事项如下:

- ▶ LOAD 唤醒跟 FET 驱动输出状态无关,芯片只判断 LOAD 管脚电平状态;
- ▶ LOAD 唤醒功能仅在关机状态下有效,不支持休眠状态下唤醒:
- ▶ LOAD 唤醒和负载检测是两个完全不同的功能,唯一的联系是两者复用同一个 LOAD 管脚。在芯片关机状态下,负载检测功能禁用,LOAD 唤醒功能启用。

③ I2C 唤醒

关机或休眠状态下,通过按键(双刀双掷)给 SCL/SDA 提供一个压差脉冲。只要保证 SCL 高于 SDA 电平+2V 以上,并维持 50us 以上,即可触发 I2C 唤醒。

注: 充电器唤醒和 I2C 唤醒可支持休眠和关机状态下唤醒,而 LOAD 唤醒只支持关机状态下唤醒。

35. 开/关机时管脚电平状态说明

- ◆ 关机状态下, DSG、GPn 管脚呈高阻态, LOAD 和 PACK 则是下拉到 VSS;
- ◆ LOAD 和 PACK 不要接常电,否则关机时会造成 200uA 左右漏电流;
- ◆ 上电唤醒后, GPn 默认工作在禁用模式, 同样呈高阻态;
- ◆ 当 GPn 管脚配置为输出模式时,比如复用作低边 FET 驱动或者中断输出模式时,I/0 工作模式为推挽输出,低电平输出 0V,高电平输出 5V。因此,在接 3. 3V 的 MCU 时需要加电平转换电路。
- ◆ 上电/开机前, DSG/CHG 驱动输出呈关闭状态。待 MCU 上电启动并配置好阈值参数后才 会开启 MOS 驱动。

36. 关机注意事项,为什么会出现关不了机的情况?

当 DVC11XX 芯片收到关机命令后,会立即关闭 V3P3 及充放电 MOS 管,同时在 LOAD 和 PACK 引脚施加 100uA~200uA 下拉电流,并等待 LOAD 管脚电压降低到 2V 以下,且 PACK 管脚电压降低到 (VTOP+2V)以下才会关机。注意,V1P8 会等待 LOAD 低于 2V 后才会关闭而 V3P3 是收到关机指令后直接关闭的。

但如果在关机的过程中有充电器或负载连接,使得LOAD管脚上的电压超过了 2V 或 PACK 管脚电压超过 VTOP+2V,就会导致 DVC11XX 芯片无法关机。如果实际操作时,AFE 无法关机,请检查 LOAD 和 PACK 管脚的电压,是否满足关机条件。

另外注意,当芯片收到关机命令后,在进入关机准备阶段期间,直至完成关机之前,无法被 LOAD 唤醒(对 LOAD 管脚上拉到 2V 以上不响应)。

37. 看门狗定时器的作用?

DVC11XX 的看门狗定时器专用于监测 I2C 通信超时。如果芯片在设定的时间内没有接收到有效的 I2C 读写指令,就会触发看门狗超时警报(置位相应的状态警报位),只有在上位机主动清除的情况下才会复位为 0。看门狗超时后,默认不会影响 CHG、DSG、PDSG、PCHG、V3P3管脚的输出状态。但是,可以通过修改配置寄存器来改变这一响应动作,如下表所示。

寄存器位	功能描述
PDWM	I2C 超时,是否关闭 PDSG 驱动输出,默认值 1 表示不关闭
PCWM	I2C 超时,是否关闭 PCHG 驱动输出,默认值 1 表示不关闭
DWM	I2C 超时,是否关闭 DSG 驱动输出,默认值1表示不关闭
CWM	I2C 超时,是否关闭 CHG 驱动输出,默认值1表示不关闭
V3P3M	I2C 超时,是否重启 V3P3,默认值 0表示不重启

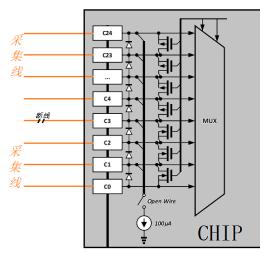
上电默认看门狗定时器处于关闭状态,可通过配置寄存器位 IWT[2:0]位来启动或配置 此定时器的超时时间设置。注意 DVC11XX 跟 DVC10XX 的一个区别: DVC10XX 的看门狗在上电 时默认开启,而 DVC11XX 的看门狗在上电默认关闭。

38. 电压采集线上串联的滤波电阻能否用 1KΩ阻值?

为更好地抵御外部静电/浪涌,可以将电压采集线上串联的 RC 网络中的电阻增大到 1K Ω ,这没有问题。但这会增加约 2mV 的采集电压误差,而 2mV 的误差可以通过增加一道软件校准工序来消除。

39. 断线检测功能的使用方法

DVC11XX 支持断线检测功能(Cell Open Wire Detector)。在芯片的每一个电压采样管脚(Cl^CCn)上都各自集成了一个小的下拉电流源(100 μ A)。在使能断线检测功能时,所有这些电流源都会各自同时下拉到芯片地,MCU 可以根据各节电芯的电压测量值来判断在电池采样端口上是否存在断线故障。断线检测功能使能后,芯片会在 1 秒钟倒计时结束后自动关闭所有下拉电流源,以规避软件不能及时关闭的情况发生。



【MCU配置断线检测步骤】

- ① 将 COW (断线检测控制寄存器位) 置 1,以打开下拉电流源;
- ② 在1秒钟的时间内读取所有电芯采样电压值。若某节电芯电压值为0,则判定对应端口存在断线故障;
 - ③ 将 COW (断线检测控制寄存器位)置 0,以关闭下拉电流源。即使不主动关闭,也

会在 1s 倒计时结束后自动关闭;

补充说明:

- (1)在使能断线检测的 1 秒时间内,采集端的下拉电流源并不会避开 VADC 的采样时隙, 因而在此期间读到的电压值误差较大,仅用作判断是否断线,不能当作电芯的精确电压值;
- (2) 若存在采集线断线,则断线处相邻两节电池的电压读数通常有一个特点:其中一节电压读数偏高,相邻另一节电压读数偏低,但是两者加起来的值又是对的;
- (3) 若存在采集线断线,则启动断线检测后,内部下拉电流源会逐渐地释放该断线的 Floating 端口上的板极电容的驻留电荷,致使该端口电压不断下降,并最终不可避免触发 欠压保护,同时相邻高串必会触发过压保护。

40. 能否支持 CO 管脚断线检测

断线检测只支持检测 C1⁻⁻Cn 管脚,不支持 C0 管脚的断线检测。因为 C0 正常为地电平,下拉电流源不起作用,所以没有内置下拉电流源,不支持断线检测。并且,芯片设计时考虑到 C0 和 GND 之间有电阻串联,即使 C0 断线,也无法通过上拉电流源检测。

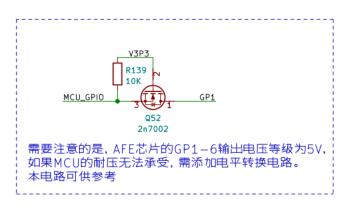
41. GPn 用作中断输出管脚(ALERT 功能)时注意事项?

DVC11XX 没有专门的 ALERT 管脚,但是可以将 GP2、GP3、GP5、GP6 这 4 个 GPn 中的 1 个或多个通过寄存器配置为 ALERT 管脚(即中断信号输出脚)。当触发下表中的定义事件时就会让 ALERT 脚输出一个 1ms 低电平脉冲。

触发事件	屏蔽寄存器		
芯片从休眠模式转换为正常模式	IWM		
VADC 完成 1 个测量周期	IVOM		
CADC CC2 完成 1 个测量周期	ICCM		
触发电池过压警报	ICOM		
触发电池欠压警报	ICUM		
触发第1级过流警报	IOC1M		
触发第2级过流警报	IOC2M		
触发放电短路警报	ISCDM		

通过修改屏蔽寄存器,可以选择1个或多个触发事件。默认所有事件都不加屏蔽。注意,这里的屏蔽寄存器只能屏蔽中断管脚输出低电平脉冲,但不能屏蔽警报状态位的置位。

GPn 管脚配置为 ALERT (中断输出)模式时,为推挽输出结构。平时输出 5V 高电平,当有中断输出时为 1ms 的低电平 0V 脉冲。



若 MCU 的 VDD 为 3. 3V 或其他非匹配电平,则 GPn 管脚与其相连时需加电平转化电路。 否则,如果 GPn 管脚直接连接 3. 3V 的 MCU 管脚,那么 GPn 的 5V 高电平会通过 MCU 的管脚的体二极管串到 MCU 的 3. 3V,从而拉高 MCU 的 3. 3V 电源电压,进而导致 AFE 功耗增大。

42. GPn 用作测温时能否用 100K 的 NTC? 并联电容能否用 100nF? 是否需外加静电防护?

- NTC 型号不能用 100K, 只能用 10K。因为芯片内部是使用 10K 电阻上拉;
- 并联电容不能用 100nF 及以上,因为 GPn 引脚电压是采用轮询方式的,轮到采集它的电压时,才会使能内部上拉,如果电容过大,就有可能会在 GPn 电压尚未稳定时就去采集电压,导致采集到的数据不对,所以要使用推荐的 10nF;
- 如果温度 NTC 是对外的、可被人触摸到的,需要加静电防护,因为 GPn 引脚本身的静电等级是 2KV、容易被静电损坏。

43. GPn 管脚未使用时的处理方式

GPn 管脚在未使用时,可以悬空或者通过 10K 以上电阻接地,但不推荐接地,主要是考虑系统错误复位或遇到异常干扰时,GPn 输出高电平造成短路。

44. 充放电驱动的硬线控制如何使用?

硬线控制,即 FET 快速关断控制,是通过给 GP1 和 GP4 管脚提供不同的输入电平来控制 FET 驱动的输出状态。并且这个快速关断控制,对高边驱动和低边驱动均有效。具体管脚配置和功能描述如下表所示:

复用功能	复用管脚	寄存器配置	功能描述
DON (DSG_OFF_N)	GP4	CD4M+002	GP4 输入低电平时关闭放电 FET 驱动输出,高电
放电 FET 快速关断	GP4	GP4M:0x03	平时不影响充放电驱动输出状态
CON (DSG_OFF_N)	CD1		GP1 输入低电平时关闭充电 FET 驱动输出,高电
充电 FET 快速关断	GP1	GP1M:0x01	平时不影响充放电驱动输出状态

DON (DSG_OFF_N), 复用 GP4 管脚, 默认用作放电 FET 驱动的快速关断控制端,实际上可以配置为同时关断 DSG、CHG、PDSG、PCHG 中的一个或多个:

PDDM ・・・・・・・・・・ DON 关闭 PDSG 驱动输出	PCDM ・・・・・・・・・・・ DON 关闭 PCHG 驱动输出屏	
屏蔽位,默认值 0	蔽位,默认值 1	
0 · · · · · · · DON 输入	0・・・・・ DON 输入为	
为 0 时关闭 PDSG 驱动输出	0 时关闭 PCHG 驱动输出	
1 · · · · · · · DON 输入	1・・・・・ DON 输入不	
不影响 PDSG 驱动输出状态	影响 PCHG 驱动输出状态	
DDM ・・・・・・・・・・・・ DON 关闭 DSG 驱动	CDM ・・・・・・・・・・・・・・・ DON 关闭 CHG 驱动输	
输出屏蔽位,默认值 0	出屏蔽位,默认值 1	
0 · · · · · · · · DON 输入	0 · · · · · · DON 输入	
为 0 时关闭 DSG 驱动输出	为 0 时关闭 CHG 驱动输出	
1 · · · · · · · DON 输入	1 ・・・・・ DON 输入	
不影响 DSG 驱动输出状态	不影响 CHG 驱动输出状态	

CON (DSG_OFF_N), 复用 GP1 管脚, 默认用作充电 FET 驱动的快速关断控制端,实际上可以配置同时关断 CHG/PCHG 中的一个或多个:

PCCM ・・・・・・・・・・・・・ CON 关闭 PCHG 驱动输	CCM ・・・・・・・・・・・・・・・・・ CON 关闭 CHG 驱动输	
出屏蔽位,默认值 0	出屏蔽位,默认值 0	
0 · · · · · · · · · · · · · · · · · · ·	0 · · · · · · · · · · · · · · · · · · ·	

入为 0 时关闭 PCHG 驱动输出	为 0 时关闭 CHG 驱动输出
1 · · · · · · · · · · · · · · · · · · ·	1 · · · · · · · · · · · · · · · · · · ·
入不影响 PCHG 驱动输出状态	不影响 CHG 驱动输出状态

45. FET 驱动在不同事件下的默认保护动作

DVC11XX 的 FET 驱动在不同事件下的默认保护动作如下表所示:

事件	CHG FET	DSG FET	PCHG FET	PDSG FET
电池欠压 CUV	不影响	关闭	不影响	不影响
电池过压 COV	关闭	不影响	不影响	不影响
放电短路 SCD	不影响 /可选关闭	关闭	不影响	不影响
放电过流 0CD1	不影响 /可选关闭	关闭	不影响	不影响
放电过流 0CD2	不影响 /可选关闭	关闭	不影响	不影响
充电过流 0CC1	关闭	不影响	不影响	不影响
充电过流 0CC2	关闭	不影响	不影响	不影响
I2C 看门狗超时	不影响 /可选关闭	不影响 /可选关闭	不影响 /可选关闭	不影响 /可选关闭

根据上表所示,SCD/OCD1/OCD2 事件下 CHG FET 的输出动作可配置(默认不影响,也可通过修改寄存器选择关闭);在 I2C 看门狗超时事件下,所有 FET 驱动管脚的保护动作都是默认不影响并可选配关闭;除此之外,其他情形下的各 FET 驱动在各种事件下都有其固有的保护动作。

46. 源随模式的使用场景及用法?

源随模式的定义? 源随模式 (Source Follower Mode)是专为放电 MOS 驱动提供一个特殊选项,与其相对的是电荷泵模式。也就是说,DSG 输出高电平时,有 VTOP/VCP 两种规格的高电平可选:

- 寄存器位 DSGM=0 时, DSG 为电荷泵驱动模式, DSG 输出的高电平为 VCP;
- 寄存器位 DSGM=1 时, DSG 为源随驱动模式, DSG 输出的高电平为 VTOP;

源随模式的应用场景? 源随模式专用于电池静置状态(无明显充放电电流)这种场景下,通过设置源随模式来降低放电管栅压,从而降低放电管的漏电流功耗。并且,源随模式通常都会配合休眠模式使用,以进一步降低功耗。

MCU 判断进退源随模式的方法:

【进入源随模式】当 MCU 判定 AFE 处于静置状态(无明显充放电电流)时,配置 DSGM=1,将 DSG 从电荷泵模式切换到源随模式,接着再发送休眠指令,让 AFE 进入休眠模式;

【退出源随模式】当 AFE 芯片检测到明显的充放电电流时,会自动从休眠状态下唤醒。 当 MCU 收到 ALERT 唤醒中断后,须立即配置 DSGM=0 来关闭 DSG 的源随模式(即切换到电荷 泵模式),如果不及时切换到电荷泵模式会导致 MOSFET 过热甚至损坏。

注意:源随模式下 MOS 管处于半导通状态,用户须谨慎使用,以防充放电损坏 MOSFET。

47. 电荷泵能否单独关闭?

关闭电荷泵后,不论使用低边或高边 FET 驱动,都会导致最高 1^2 串电压采集异常(读数偏低),这是芯片的一个内部机制。

另一方面,DSG 在源随驱动模式下,推荐保持电荷泵保持开启状态。因为 DSG 驱动管在源随模式下工作在亚阈值区,一旦出现明显的沟道电流,就会呈现一个较大的漏源电压,如果不及时切换到电荷泵模式会导致 MOSFET 过热甚至损坏。如果进入源随模式时关闭了电荷泵,那么一旦 MCU 监测到明显充放电电流,就需先通过 MCU 发送 I2C 指令来开启电荷泵,这

就需要额外 100ms 左右的时间, 风险程度大大增加。

因此,绝大部分应用场景下都不要关闭电荷泵。除非在无需采集电池电压,不使用源随 模式,且高边充放电驱动关闭时,才可以关闭电荷泵以降低漏电流。

48. 充放电 FET 体二极管保护功能应用场景?

充放电 FET 体二极管续流保护功能,适用于充放电同口电路中(分口电路中用不到)。

【充电体二极管保护功能】当 CHG FET 关闭,并且 DSG 或 PDSG FET 开启时,如果检测到放电电流大于预先设定的 CHG 体二极管保护阈值时,就会自动打开 CHG FET,从而避免流经 CHG FET 体二极管的电流过大而造成过热损坏。当放电电流再次回落到设定的体二极管保护阈值以下时,CHG FET 会恢复到之前的关闭状态。

使能充电体二极管保护功能,是通过配置充电驱动管脚的输出模式来实现(对应寄存器位 CHGC):

- ① CHGC=00/01, 关闭 CHG 驱动输出;
- ② CHGC=10, 关闭 CHG 驱动输出, 但允许在放电电流大于设定的体二极管续流阈值时, 开启 CHG 驱动输出;
 - ③ CHGC=11, 开启 CHG 驱动输出;

MCU 开启 CHG 体二极管保护的方法:

▶ 始终将 CHGC 设置为 10,当放电电流足够大(大于设定的体二极管续流阈值)时就会自动开启 CHG 驱动输出;

【放电体二极管保护功能】当 DSG FET 关闭,并且 CHG 或 PCHG FET 开启时,如果检测到充电电流大于预先设定的 DSG 体二极管保护阈值时,就会自动打开 DSG FET,从而避免流经 DSG FET 体二极管的电流过大而造成过热损坏。当充电电流再次回落到设定的体二极管保护阈值以下时,DSG FET 会恢复到之前的关闭状态。

使能放电体二极管保护功能,是通过配置放电驱动管脚的输出模式来实现(对应配置寄存器位 DSGC):

- ① DSGC=00/01, 关闭 DSG 驱动输出;
- ② DSGC=10, 关闭 DSG 驱动输出, 允许在充电电流大于设定的体二极管续流阈值时, 开启 DSG 驱动输出;
 - ③ DSGC=11, 开启 DSG 驱动输出;

MCU 开启 DSG 体二极管保护的方法:

▶ 始终将 DSGC 设置为 10,当充电电流足够大(大于设定的体二极管续流阈值)时就会自动开启 DSG 驱动输出;

49. 芯片电荷泵损坏有哪些可能原因?

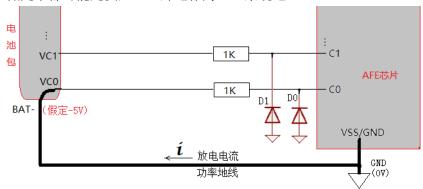
- (1) 静电: 芯片应用过程中, 注意静电防护。
- (2) 浪涌: 芯片上电后,电荷泵默认打开为 10V,引脚 VCP 是芯片上的最高电压引脚,是最 先到 132V 极限电压而被损坏的引脚。注意浪涌防护,须选 Vrmw≤100V 的防护 TVS。
- (3) 在不接总负 B-的情况下插拔采集线,有小概率损坏芯片。
- (4) 在 VREG 有电的情况下, VTOP 供电不稳定导致的 VCP 不稳。
- (5) VREG、VTOP 的上电顺序:要求 VTOP 先上电,之后再经过一定的延时后再 VREG 上电。

50. VTOP 跟最高串电压采集输入电压的要求

VTOP 管脚输入电压必须大于最高串电压采集输入电压-1.2V,才能保证最高串电压读数稳定。比如,DVC1124 要求 VTOP>C24-1.2; DVC1117 要求 VTOP>C17-1.2,依次类推。

51. 低串采集端负压问题如何防护

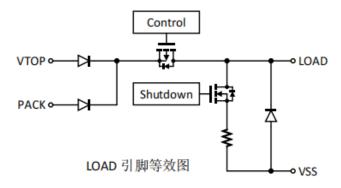
功率地线上不可避免存在一定的线阻,当放电短路或放电过流时,只要电流足够大或功率地线足够长,必然会在功率地线上产生一个显著的压降(比如 2V~5V)。由于这个放电电流是从芯片地(VSS)沿着功率地线流向电池地(BAT-)的,那么电池地(BAT-)就相对芯片地(VSS)就是一个负压。这样一来,电压采集端 VCO 就是负压(等于 BAT-电压),如果电流足够大,甚至低几串都可能是负压(芯片地作为 BMS 系统地)。



上图示例中,大电流导致功率地线上产生 5V 压降,那么 BAT-和 VCO 的电压就变成-5V。假定电芯电压为 3V,那么 VC1 就是-2V。由于芯片电压采集管脚(Cn)的耐负压能力有限,必须增加外围防护来消除这个过大的负压。

应对处理方法:如图所示,在低串的 C0 及 C1 端口,各自对地跨接一个开关二极管 (D0 和 D1)来钳位负压。此处不建议使用肖特基二极管,因为肖特基二极管在高温下漏电流较大,会影响 CELL 电压采集精度。

52. 通过 3. 3V 串连 10K 电阻给 LOAD 引脚, 为何唤醒不了关机状态下的 AFE?



上图为芯片 LOAD 引脚的等效图。在关机状态下,Shutdown 为"1",NMOS 导通,从而 Shutdown 电压+NMOS 导通电压+下方的下拉电阻 (10K),构成了一个 160uA 左右的下拉电流源,导致串接的 10K 电阻有约 1.65V 的电压降,而 LOAD 引脚约得到 1.65V 的电压,不满足 LOAD 唤醒 AFE 条件 (LOAD) 2V 电压才能唤醒 AFE),所以唤醒不了关机状态下的 AFE。

53. 有客户反馈: 开启均衡状态下发生过压/欠压保护会导致均衡周期延长?

问题分析:当开启电池均衡时,即使是在 VADC 同步模式下,电池过/欠压延时内,VADC 都会自动切换为连续测量模式(芯片内部机制),并在保护延时结束后自动切换回同步模式。由于保护延时阶段 VADC 处于连续测量模式,无法均衡,须等到保护延时结束时,恢复同步测量模式,才能有效开启均衡,从而表现为均衡周期变长。

54. 有客户反馈: 关闭 VADC 后无法打开均衡的问题?

问题现象:关闭 VADC (将寄存器位 VAE 置 0)后,无法打开均衡(测不到均衡波形)。问题分析: VADC 关闭后,其实是可以打开均衡的,但是失去了奇偶串均衡自动切换功能,只能通过软件手动控制均衡开关,来实现奇偶均衡切换。如果关闭 VADC 后,再将某相邻两串均衡同时打开时,会随机地在奇数串或偶数串打开均衡,打开后直到均衡 60 秒倒计时结束都不会奇偶均衡动态切换。这个过程中,如果用户用示波器测量 60 秒内始终轮不到的那个已启动均衡的串,就会误以为打不开均衡。

55. 有客户反馈: AFE 采集到的第一节电压偏低,怎么解决?

- (1) 无放电电流时电压偏低的情形。可能原因:软件上,可能开启了断线检测或者第一节的电池均衡:硬件上,可能 AFE 外围的采集电路有损坏。
- (2) 无放电电流时电压正常,有放电电流时电压偏低的情形。可能原因: PCB 布局上,芯片 GND 并没有单点接 B-: 硬件上,AFE 外围的采集电路有损坏。

56. 有客户反馈: AFE 上电后所有单节电池电压读数都比实际电压偏差 20mV 怎么解决?

问题分析:如果 AFE 上电时存在外部电压不稳或者其他强干扰因素,芯片内部就会有一定概率读取 efuse 异常,从而使得 VADC 自动校零不准确,并最终导致所有单节电池的电压读数出现整体一致性的偏差。

解决方法: MCU 在上电初始化时, 先复位 AFE 寄存器(将芯片状态寄存器的 CST[3:0]写入 1101), 然后延时 300ms 以上, 再写入全部 AFE 配置寄存器(R81 \sim R121)。

57. 有客户反馈: 持续运行 48 小时后, AFE 芯片的 I2C 接口损坏怎么解决?

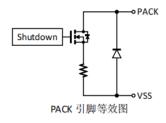
经沟通,客户对于 I2C 的处理是这样的:正常工作时 MCU 的 I2C 接口是配置为开漏输出,当 I2C 总线通信超时后, MCU 将 I2C 配置为推挽输出后重新初始化 I2C。

从规格书中可知,AFE 的 I2C 引脚电流最大是 1mA。在总线异常,AFE 的 I2C 输出低电平时,若 MCU 推挽输出高电平,则 AFE 将被灌入几十毫安电流 (I2C 电路有 100R 限流电阻),从而损坏 AFE 的 I2C 接口。

解决方法:修改代码,不要将 MCU 的 I2C 接口配置为推挽输出。重新刷机后,板子连续运行 7 天, I2C 通信无异常,问题解决。

58. 有客户反馈: 发命令让 AFE 关机后,芯片仍有近 200uA 的电流,为什么?

检查客户原理图,发现 PACK 引脚通过 10K 电阻接到 CD+(高边充放电 MOS 管的中间的 D 极连接处),即关机后 CD+是有电压的,该电压约等于 VBAT-0.7V,0.7V 为充电 MOS 管体二极管的导通压降。而关机状态下,PACK 引脚是下拉到 VSS,如下图:



关机状态下,Shutdown 为"1",NMOS 导通,Shutdown 电压+NMOS 导通电压+下方的下拉电阻,构成了一个 160uA 左右的下拉电流源。

解决:把 10K 电阻断开,关机功耗接近 0 电流。

结论: PACK 引脚不能接常电,否则导致关机会有多余的功耗。