KAUNO TECHNOLOGIJOS UNIVERSITETAS INFORMATIKOS FAKULTETAS

Modulio P175B125 "Kompiuterių architektūra"

Laboratorinio darbo aprašas (ataskaita) Pirmas laboratorinis darbas (tema 1.3. Procesorius. Valdymo ir operacinis įtaisai)

> **Dėstytojas** Stasys Maciulevičius

Studentas

Nedas Liaudanskis

TURINYS

1. Užduoties analizė	3
2. Algoritmo medis	
3. simuliacijos rezultatai	11
4. Rezultatu analizė	13

1. UŽDUOTIES ANALIZĖ

Užduotis: Naudojant paprasto procesoriaus funkcijas, apskaičiuoti duotą lygtį.

Duota lygtis:

_		- J B					
	224	Liaudanskis Nedas	IFF-1/9	N	Т	$\frac{N1-N2}{N3^2}$	-/-/+

Lygties analizė:

- Visi skaičiavimai vyks naudojant naturalią adresaciją.
- Įvedami ir išvedami duomenys bus tiesioginiame kode.

Formulė, kurią reikia apskaičiuoti:
$$\frac{N_1 - N_2}{N_3^2}$$
.

- N1 įvedamas skaičius visada bus neigiamas;
- N2 įvedamas skaičius visada bus neigiamas;
- N3 įvedamas skaičius visada bus teigiamas;
- Visi atsakymai turi būti pateikti tiesioginiu kodu.
- Sandauga visada bus teigiama.
- Atimtis(sudėtis) gali būti ir neigiama ir teigiama.

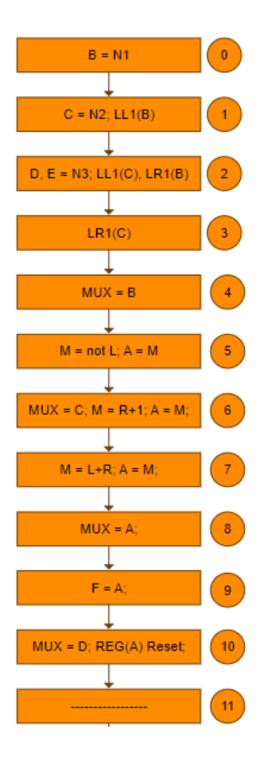
Darbo tikslai:

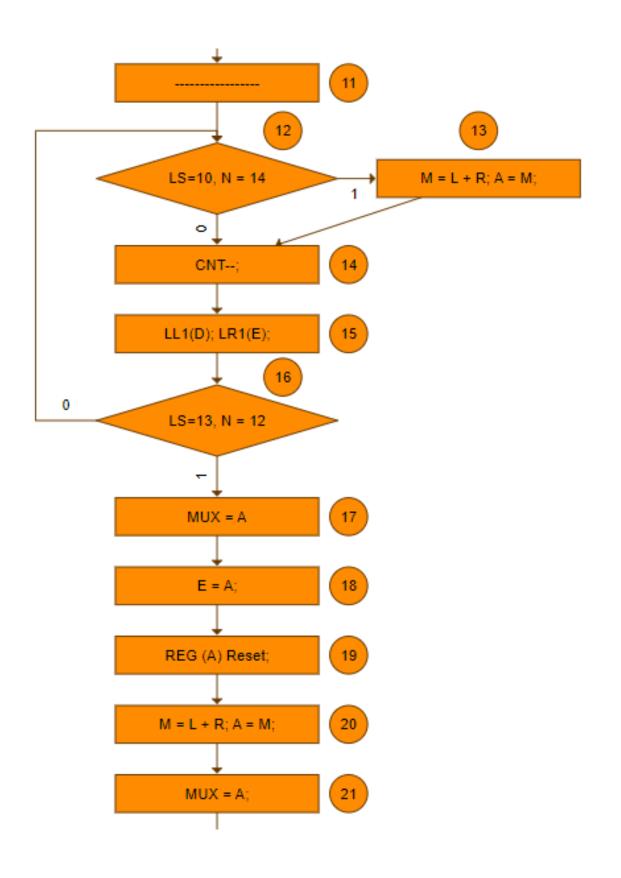
- Suprasti skaitmeninę informaciją apdorojančių įrenginių struktūrą.
- Informacijos perdavimo būdus tarp irenginių ar jų komponentų.
- Skaitmeninės informacijos apdorojimo algoritmų kūrimo realizacijos mikroprogramavimo pagrindu principus.
- Mikrokomandų adresavimo būdus.

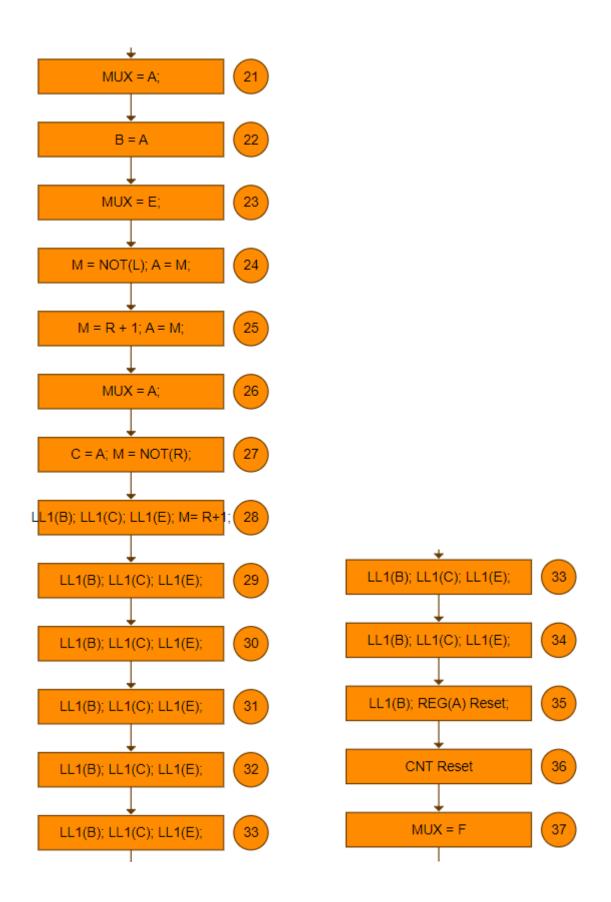
Darbo procesas:

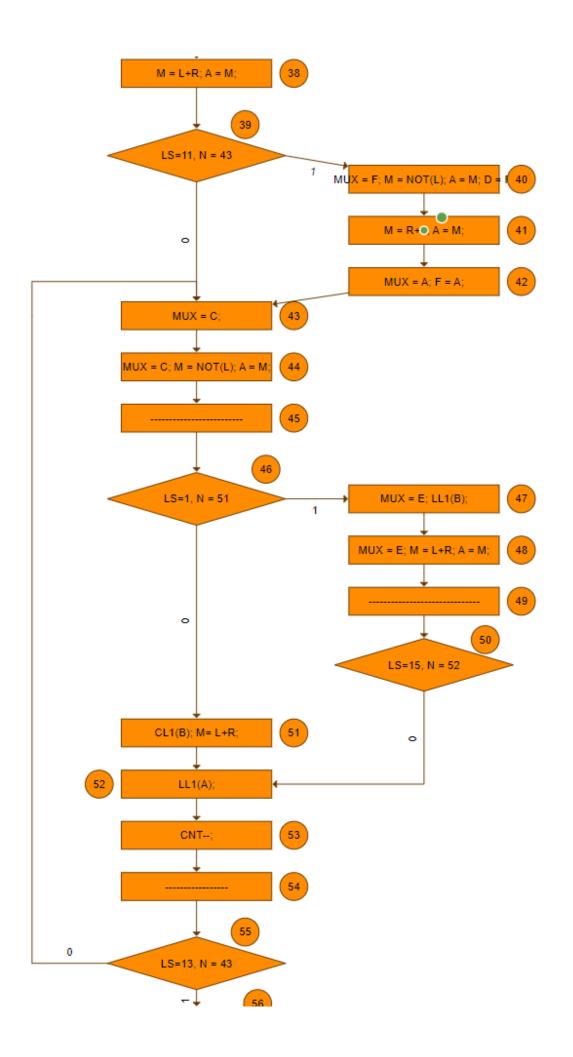
- Pirmiausia išsiaiškinama procesoriaus struktūra ir perskaitoma duota medžiaga apie jo mikrokomandas.
- Tada pradedame braižyti algoritmų medį naudojant "yEd live", kuris reprezentuos komandų seką ir padės susigaudyti komandų grandinėse.
- Visas grandines surašome į "Excel" lentelę, naudojant vienetus ir nulius prie atitinkamų mikrokomandų.
- Visą surašytą kodą testuojame naudojant "Lattice Diamond" programą, ir tikriname ar lygties atsakymas sutampa su gautu atsakymu.

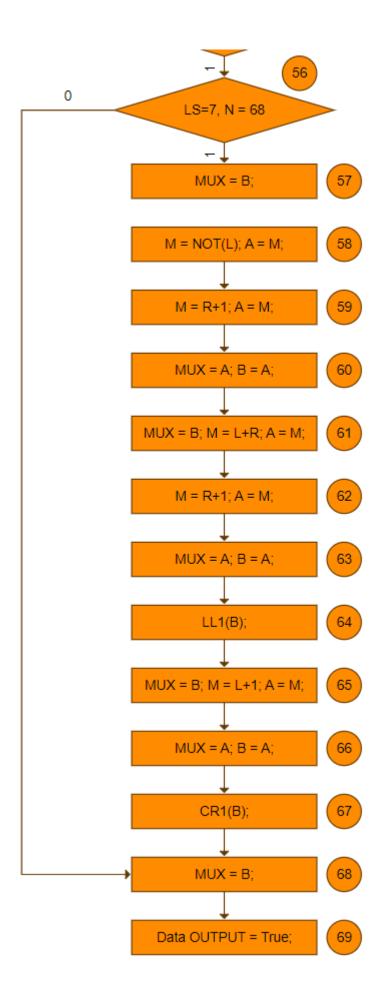
2. ALGORITMO MEDIS











Excel lentelė:

- Duomenų įrašymas ir sudėties informacija N1 N2 (0-9 eilutė).
 - Daugybos operacijos aprašymas (10-18 eilutė).
- Pasiruošimas dalybai (19-42 eilutė).
- Dalybos operacija (43-55 eilutė).
- Gauto neigiamo skaičiaus, atvirkštiniame kode, po dalybos vertimas į tiesioginį kodą. (56-67 eilutė).
 - Atsakymo išvedimas (68-69 eilutė).

Bito indek	reae:								
1		9 10 11 12 13 14 15	16 17 18 19 20 21 22	23 24 25 26 27 28 29	30 31 32 33 34 35 36	37 38 39 40 41 42 43	44 45 46 47 48 49 50	51 52 53 54 55 56 57 58	59 60 61 62 63 64 65 66 67 68 69
P	MUX	REG A	REG B	REG C	REG D	REG E	REG F	ALU	Reset
es as		Ξ						# # # # # # # # # # # # # # # # # # #	l la
MK adr Mikro- komano	Jin	= AUU L1 R1 LN L1 LN L1 L1 C11	= Mux 11. 11. 11. 11. 12. 12.	= Mux 111 111 114 115 111 117	= Mux R1 R1 VL1 VR1 R1 R1	= Mux	:= Mux 111 R1 VL1 VR1 CR1	M = L+R M=not L M=not R M=L+1 M=L-1 M=R+1 M=R+1	REG_B REG_C REG_C REG_E REG_F
		V 3 3 4 4 0 0	V 3 3 4 4 0 0		1 2 2 3 3 3	1 2 2 3 3 3 3			
0 => " 0	1 0 0 0 0 0 0			000000	0 0 0 0 0 0			0 0 0 0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 ", Komentaro vieta
	1 0 0 0 0 0 0	0 0 0 0 0 0 0		0 1 0 0 0 0 0	0 0 0 0 0 0 0		0 0 0 0 0 0 0	0 0 0 0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0
2 => " 0	1 0 0 0 0 0 0	0 0 0 0 0 0 0	0 0 1 0 0 0 0		1 0 0 0 0 0 0	1 0 0 0 0 0 0	0 0 0 0 0 0 0	0 0 0 0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 ", Komentaro vieta
3 => " 0	0 0 0 0 0 0 0		0 0 0 0 0 0 0	0 0 0 0 0 0 0	0 0 0 0 0 0	0 0 0 0 0 0 0	0 0 0 0 0 0 0	0 0 0 0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0
4 => " 0 5 => " 0	0 0 0 0 0 0	1 0 0 0 0 0 0	0 0 0 0 0 0 0	0 0 0 0 0 0 0	0 0 0 0 0 0		0 0 0 0 0 0 0	0 1 0 0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0
6 => " 0	0 0 0 1 0 0 0	1 0 0 0 0 0 0	0 0 0 0 0 0 0	0 0 0 0 0 0 0	0000000	0 0 0 0 0 0 0	0 0 0 0 0 0 0	0 0 0 0 0 0 0 0	o o o o o o o o o o o o o o o o o o o
7 => " 0	0 0 0 0 0 0	1 0 0 0 0 0 0	0 0 0 0 0 0 0	0 0 0 0 0 0	0 0 0 0 0 0 0		0 0 0 0 0 0 0	1 0 0 0 0 0 0 0	
8 => " 0	0 1 0 0 0 0 0		0 0 0 0 0 0 0	0 0 0 0 0 0	0 0 0 0 0 0 0	0 0 0 0 0 0 0	0 0 0 0 0 0 0	0 0 0 0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0
9 => " 0	0 0 0 0 0 0		0 0 0 0 0 0 0	0 0 0 0 0 0	0 0 0 0 0 0 0	0 0 0 0 0 0 0	1 0 0 0 0 0 0	0 0 0 0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0
10 => " 0	0 0 0 0 0 0		0 0 0 0 0 0 0	0 0 0 0 0 0	0 0 0 0 0 0 0	0 0 0 0 0 0 0	0 0 0 0 0 0 0	0 0 0 0 0 0 0 0	1 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0
11 => " 0	0 0 0 0 0 0		0 0 0 0 0 0 0	0 0 0 0 0 0 0	0 0 0 0 0 0	0 0 0 0 0 0 0	0 0 0 0 0 0 0	0 0 0 0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0
12 => " 1	1 0 1 0 0 0		0 0 0 0 0 0						0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0
13 => " 0	0 0 0 0 0 0	1 0 0 0 0 0 0	0 0 0 0 0 0 0		0 0 0 0 0 0 0			1 0 0 0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0
14 => " 0	0 0 0 0 0 0		0 0 0 0 0 0 0	0 0 0 0 0 0 0	0 0 0 0 0 0	0 0 0 0 0 0 0	0 0 0 0 0 0 0	0 0 0 0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 1" Komentaro vieta
15 => " 0	0 0 0 0 0 0		0 0 0 0 0 0 0	0 0 0 0 0 0	0 1 0 0 0 0 0	0 0 1 0 0 0 0		0 0 0 0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0
16 => " 1	1 1 0 1 0 0 0				0 0 0 0 0 0		0 0 0 0 0 0 0		0 0 0 0 0 0 0 0 0 0 0 0" Komentaro vieta
17 => " 0	0 1 0 0 0 0 0	0 0 0 0 0 0 0		0 0 0 0 0 0	0 0 0 0 0 0	0 0 0 0 0 0	0 0 0 0 0 0 0	0 0 0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0" Komentaro vieta
18 => " 0	0 0 0 0 0 0		0 0 0 0 0 0	0 0 0 0 0 0	0 0 0 0 0 0	1 0 0 0 0 0	0 0 0 0 0 0	0 0 0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0
20 .				0 0 0 0 0 0	0 10 10 10 10 10		0 ,0 0 ,0 0		10 0 10 0 10 10 10 10 10 10 10
Discount of the state of the st									
Bito indek		9 10 11 12 13 14 15	16 17 18 19 20 21 22	23 24 25 26 27 28 29	30 31 32 33 34 35 36	37 38 39 40 41 42 43	44 45 46 47 48 49 50	51 52 53 54 55 56 57 58	59 60 61 62 63 64 65 66 67 68 69
Bito indek		9 10 11 12 13 14 15 REG A	16 17 18 19 20 21 22 REG B	23 24 25 26 27 28 29 REG C	30 31 32 33 34 35 36 REG D	37 38 39 40 41 42 43 REG E	44 45 46 47 48 49 50 REG F	51 52 53 54 55 56 57 58 ALU	59 60 61 62 63 64 65 66 67 68 69
1	2 3 4 5 6 7 8	REG A						ALU	Reset
P Sesa Sop	2 3 4 5 6 7 8 MUX	REG A	REG B	REG C	REG D	REG E	REG F	ALU	Reset
MK adresas Mikro- c o	2 3 4 5 6 7 8 MUX 8 8 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	<= ALU[M] LL1 LR1 B 538 A AL1 A AR1 CL1 CR1	<= MLK (L1 (R1 A11 AR1 AR1 CL1 CR1	c= Mux A11 AR1 CILI CILI CILI CR1	<= Mux C= Mux D 933 A11 C11 C11 CR1	<= Muk 11.1 18.1 18.1 19.3 19.3 19.3 19.3 19.3 19.3 19.3 19	4= Muk 11.1 18.1 19.3 19.3 19.3 19.3 19.3 19.3 19.3 19	M = L+R M= not L M=not L M=not L M=1.1 M=1.1 M=R+1 M=R+1 M=R+1 M=R+1	Reset Reset Rec_D NOTE
MM See See See See See See See See See S	2 3 4 5 6 7 8 MUX 8 0 0 0 0 0 0 0 0 0	REG A	## B B B B B B B B B B B B B B B B B B	REG C	REG D	### ##################################	REG F	M = L+R	
1 PMK adressas 19 PMK adressas 19 PMK adressas 19 PMK O	MUX	A ALI (M)	## B B B B B B B B B B B B B B B B B B	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	D SBA C H1 H1 H1 H1 H1 H1 H1	### ##################################	4 DBB 4 DBB 4 DBB 4 DBB 4 DBB 4 DBB 6 DBB	M = L+R M m not R M m not R M m l + 1 M M l + 1 M M R + 1 M M L x or R	
1 P Seesal O Sopue LL S S S S S S S S S S S S S S S S S S	2 3 4 5 6 7 8 MUX 98 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	A ALI MI A A	## B B B B B B B B B B B B B B B B B B	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	D SBA C H1 H1 H1 H1 H1 H1 H1	### ##################################	REG F	M = L+R	
1 PMK ad resass 19 => * 0 20 => * 0	MUX	REG A	REG B	REG C C	REG D	REG E	4 DBB 4 DBB 4 DBB 4 DBB 4 DBB 4 DBB 6 DBB	U	Reset
1 P SESSION OF SESSION	88 00 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	REG A	REG B 1	REG C C	REG D	REG E	REG F	U	Reset
1 P P Season 1 P P 1 P P P P P P P P P P P P P P	2 3 4 5 6 7 8 MUX 980 990 0 0 0 0 0 0 0 0 0 1 0 0 0 0 0 0 0 0 0 1 0 0 0 0		REG B	REG C 110	REG D N	REG E 1	REG F	UN W W W I I I I I I I I I I I I I I I I	Reset
20 => 0 21 => 0 22 => 0 23 => 0	2 3 4 5 6 7 8 MUX 80 U	REG A	REG B C P P P P P P P P P P P P P P P P P P	REG C C C C C C C C C C C C C C C C C C C	REG D	REG E 1 11 12 12 12 12 12 12 12 12 12 12 12 12	REG F 1 1 1 1 1 1 1 1 1	U	
1 P P SECULATION OF THE P P P P P P P P P P P P P P P P P P P	2 3 4 5 6 7 8 MUX 98 U V 00 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	FEG A 11 11 11 11 11 11 11	NEG B N N N N N N N N N	REG C 1114 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	REG D	REG E 1100 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	REG F 1	U U U U U U U U U U	
1 P P SEBURGE AND	2 3 4 5 6 7 8 MUX 90 10 10 10 10 10 10 10 10 10 10 10 10 10			REG C 11 11 11 11 11 11 11	REG D 1	REG E 1	REG F 11 12 12 12 12 12 12 12 12 12 12 12 12	U	Reset
1 P P SEBURGE AND	98 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0			REG C 1	REG D 1	REG E 1	REG F 1	U	Reset
1 P P P P P P P P P	9 4 5 6 7 8 MUX 9 9 9 9 9 9 9 9 9 9 9 9 9 9 9 9 9 9 9			REG C 11 11 11 11 11 11 11	REG D 1	REG E 1	REG F 1		
1 P P Separation of the separa	2 3 4 5 6 7 8 MUX 98 01 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	REG A		REG C	REG D 1	REG E 1 11 12 12 12 12 12 12 12 12 12 12 12 12	REG F	UA	Reset
1 P	2 3 4 5 6 7 8 MUX 9 0 V 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	FREGA 11 12 13 13 13 13 13 13	NEG B NEG	REG C 1	REG D 1	REG E 11 11 12 12 14 14 15 15 15 15 15 15 15 15 15 15 15 15 15	REG F 1 11 11 11 11 11 11 11 11 11 11 11 11	UAL STATE OF THE S	
1 P P	2 3 4 5 6 7 8 MUX 90 10 10 10 10 10 10 10 10 10 10 10 10 10	FREGA 11 12 13 13 13 13 13 13	NEG B NEG	NEG C NEG	Temporary Temp	REG E 11 12 13 13 13 13 13 13	REG F 1	U	
1 P See Supple See Supple	98 H	FREGA 11 12 13 13 13 13 13 13	NEG B NEG	REG C 1	New York New York	REG E 1	REG F 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1	U	
1 P P	9			REG C 1		REG E 1	REG F 1	U	
1 P P S S S S S S S S	2 3 4 5 6 7 8 MUX 98 01 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	REG A	NEG B NEG	REG C 10 1 1 1 1 1 1 1 1 1		REG E 11 12 17 18 17 18 17 18 18 18	REG F	UA	
1 P P P P P P P P P	9	FREG A	NEG B NEG	REG C 10		REG E 1	REG F	UAL	
1 P Seguine 1 S	2 3 4 5 6 7 8 MUX 98 01 93 93 93 93 93 93 93 93 93 93 93 93 93	FREG A	NEG B NEG	REG C 10	NEG D	REG E 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1	REG F	UA	

	to indeks																																												
	1 1	2 3	4 5	6 7	8 9 1	0 11 :	2 13	14 1	5 16	17 1	8 19	20 2	21 22	23 2	4 25	26 2	7 28	29 3	30 31	32 3	3 34	35 36	37 3	38 39	40 41	1 42 4	43 44	45 4	6 47	48 49	50 5	51 52	53 5	54 55	56 5	7 58	59 60	61 6	62 63	64 6	5 66 6	67 68	69		
	Р		MUX			REG A					EG B				REG					REG D				REG					G F				ALU						eset						
MK adresas	Mikro- komandos tinas	Din REG A	REG B REG C	REG D REG E	<= ALU[M]	1 5 1	AR1	E E	= Mux	LE1	AL1	AR1	CR1	<= Mux	1 18	AL1 AR1	CL1	CR1	<= INIUK LL1	LR1	AR1	13 G1	<= Mux	1 1	AL1 AR1	8 8	CR1	1111	AL1	AR1 CL1	CRI	M = L+R M= not L	M=not R	M=L+1 M=L-1	M=R+1	M=LxorR	REG_A REG_B	REG_C	REG_E	REG_F	ROM	FLAG Data OUTPUT	CNT		
39 => "	1	1 0	1 1	0 0	1 0	1 0	1 1	0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0 0	0	0 0	0 0	0	0 0	0	0 0	0 0	0	0 0	0	0 0	0	0 0	0 0	0	0 0	0	0 0	0 0	0 ",	Ко	omentaro v
40 => "	0	0 0	0 0	0 0	1 1	0 0	0 0	0	0 0	0 (0 0	0	0 0	0	0 0	0	0 0	0	1 0	0	0 0	0 0	0	0 0	0 0	0 0	0 0	0	0 0	0 0	0	0 1	0	0 0	0	0 0	0 0	0	0 0	0	0 0	0 0	0 ",	Ko	omentaro v
41 => "	0	0 0	0 0	0 0	0 1	0 0	0 0	0	0 0	0 (0 0	0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0 0	0	0 0	0 0	0 0	0 0	0	0 0	0 0	0	0 0	0	0 0	1	0 0	0 0	0	0 0	0	0 0	0 0	0 ",	Ко	omentaro v
42 => "	0	0 1	0 0	0 0	0 0	0 0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0 0	0	0 0	0 0	0 0	0 1	0	0 0	0 0	0	0 0	0	0 0	0	0 0	0 0	0	0 0	0	0 0	0 0	0 ",	Ko	omentaro v
43 => "	0	0 0	0 1	0 0	0 0	0 0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0 0	0	0 0	0 0	0 0	0 0	0	0 0	0 0	0	0 0	0	0 0	0	0 0	0 0	0	0 0	0	0 0	0 0	0 ",	Ko	omentaro v
44 => "	0	0 0	0 1	0 0	0 1	0 0	0 0	0	0 0	0 (0 0	0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0 0	0	0 0	0 0	0 0	0 0	0	0 0	0 0	0	1 (0	0 0	0	0 0	0 0	0	0 0	0	0 0	0 0	0 ",	Ко	omentaro v
45 => "	0	0 0	0 0	0 0	0 0	0 0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0 0	0	0 0	0 0	0 0	0 0	0	0 0	0 0	0	0 0	0	0 0	0	0 0	0 0	0	0 0	0	0 0	0 0	0 ",	Ko	omentaro v
46 => "	1	0 0	0 1	0 0	1 1	0 0	1 1	0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0 0	0	0 0	0 0	0 0	0 0	0	0 0	0 0	0	0 0	0	0 0	0	0 0	0 0	0	0 0	0	0 0	0 0	0 ",	Ко	omentaro v
47 => "	0	0 0	0 0	0 1	0 0	0 0	0 0	0	0 0	1	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0 0	0	0 0	0 0	0 0	0 0	0	0 0	0 0	0	0 0	0	0 0	0	0 0	0 0	0	0 0	0	0 0	0 0	0 "	Ко	omentaro v
48 => "	0	0 0	0 0	0 1	0 1	0 0	0 0	0	0 0	0 1	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0 0	0	0 0	0 0	0 0	0 0	0	0 0	0 0	0	1 (0	0 0	0	0 0	0 0	0	0 0	0	0 0	0 0	0 "	Ко	omentaro v
49 => "	0	0 0	0 0	0 0	0 0	0 0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0 0	0	0 0	0 0	0	0 0	0	0 0	0 0	0	0 0	0	0 0	0	0 0	0 0	0	0 0	0	0 0	0 0	0 ",	Ko	omentaro v
50 => "	1	1 1	1 1	0 0	1 1	0 1	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0 0	0	0 0	0 0	0	0 0	0	0 0	0 0	0	0 0	0	0 0	0	0 0	0 0	0	0 0	0	0 0	0 0	0 ",	Ko	omentaro v
51 => "	0	0 0	0 0	0 0	0 0	0 0	0 0	0	0 0	0 1	0 0	0	1 0	0	0 0	0	0 0	0	0 0	0	0 0	0 0	0	0 0	0 0	0 0	0 0	0	0 0	0 0	0	1 (0	0 0	0	0 0	0 0	0	0 0	0	0 0	0 0	0 "	Ko	omentaro v
52 => "	0	0 0	0 0	0 0	0 0	1 0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0 0	0	0 0	0 0	0	0 0	0	0 0	0 0	0	0 0	0	0 0	0	0 0	0 0	0	0 0	0	0 0	0 0		Ko	omentaro v
53 => "	0	0 0	0 0	0 0	0 0	0 0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0 0	0	0 0	0 0	0 0	0 0	0	0 0	0 0	0	0 0	0	0 0	0	0 0	0 0	0	0 0	0	0 0	0 0	1 .	Ko	omentaro v
54 => "	0	0 0			0 0	0 0	0 0			0	0 0	0	0 0	0	0 0	0	0 0		0 0	,	0 0	0 0		0 0	0	0	0 0	0	0 0	0 0	1	0 0	0	0 0	T ₀	0 0	0 0	0	0 0	1	0 0				omentaro y
55 => "	1	1 1		0 0	,	0 .0	0 ,0	1	0 0		0 0		0 0	-	0 .0	10	0 0		0 0										0 10		-						0 0					10 10	111	, ,,,	omemaio .
		1 1	0 1	0 0	1 0	1 0	1 1	0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0	0 0	0 0	0	0 0	0 0	0	0 0	0	0 0	0 0	0	0 0	0	0 0	0	0 0	0 0	0	0 0	0	0 0	0 0	0 ",	Ko	omentaro v
В	to indeks	2 3	0 1 4 5 MUX	6 7	B 9 10	1 0 11 12 REG A	1 1	0		7 18 REG I	19 20	0 21	22 2		0 0 25 26 REG C	27 2	0 0	30	0 0 31 32 REG		0 0	36 37		0 0 9 40 EG E	0 0	43 44		0 46 47 REG F	0 0	9 50		0 0 53 ALU	54 55	56 5	7 58	0 0	0 0 0 61 6:	0 2 63 set	0 0	66 6	0 0	69	0 0	, Kc	omentaro v
esas	1	2 3	MUX	0 0 0 6 7 6 6 7 6 6 9 6 9 6 9 6 9 6 9 6 9 6 9	(W)OT	REG A	1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1		Aux		19 20 B		22 2		REG C		0 0 0	Aux		i D		0 0 0 36 37 W W		EG E		0 0 43 44 44 44 44 44 44 44 44 44 44 44 44			AR1 88 4 Cl 1				0 0 0 W=L+1	M=R+1	7 58	0 0 0 59 60 59 60 59 60 50 60 60 60 60 60 60 60 60 60 60 60 60 60	Re	set	0 0 0 0 CONI		OUTPUT	0 0 0)	, Ko	omentaro v
MK adresas	P SOP	REG A	MUX	REGE .	(W)OT	REG A	AR1		Aux	REG I	19 20 B	-cu1	CR1	F	C C C C C C C C C C C C C C C C C C C	-AR1	CR1	<= Mux	REG	-All D		Mux	RE THE	AL1		, Me		REG F	AR1	CR1		M=not R	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	M=R+1	M=LxorR	× 8	Reg C	set BEG_E		ROM	OUTPUT	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	Ko	Ko	o vieta
Seesale with a seesal	Mikro- komandos d tipas	0 0 REG A	MUX REG B	REGE .	<= ALU[M]	REG A	O ARI	CR1	<= Mux	REG I	19 20 B	-cu1	CR1	FI	C C C C C C C C C C C C C C C C C C C	-AR1	CR1	<= Mux	REG	-All D	- COL1	CR1	RE THE	AL1	CC1	, Me	110	FEG F	AR1	CR1	M = L+R	M=not R	M=L+1	M=R+1	M=LxorR	REG_A	Reg C	set BEG_E	REG_F	ROM	OUTPUT	0 0 0	[0] ".	mentaro	o vieta
seesay	Mikro komandos d tipas	0 0 0 0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	REGE .	o (== ALU[M]	REG A	O ARI	CR1	0 <= Mux	REG I	19 20 B	-cu1	CR1	D 0	C C C C C C C C C C C C C C C C C C C	-AR1	CR1	<= Mux	REG	-All D	- COL1	CR1	RE	AL1	CC1	, Me	110	FEG F	AR1	CR1	M = L+R	M=not R	M=L+1	M=R+1	M=LxorR	REG_A	Reg C	set BEG_E	REG_F	ROM	OUTPUT	69 O	Ko Ko	mentaro	o vieta o vieta o vieta
seesay	Mikro- o komandos tipas	0 0 0 0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0 0 0	o (== ALU[M]	REG A	O ARI	CR1	0 <= Mux	REG 0 0 0 0 0 0 0 0 0	19 20 B	-cu1	0 CR1	D 0	C C C C C C C C C C C C C C C C C C C	-AR1	CR1	<= Mux	REG	-All D	- COL1	CR1	RE	AL1	CC1	, Me	110	FEG F	AR1	CR1	M = L+R	M=not R	M=L+1	M=R+1	M=LxorR	REG_A	Reg C	set BEG_E	REG_F	ROM	OUTPUT	69 69	Ko Ko Ko	mentaro	o vieta o vieta o vieta o vieta
sessape yw 552 => " 552 => " 553 => " 554 => "	Mikro 0 v komandos tipas	2 3 UIG	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	o (== ALU[M]	REG A	O ARI	CR1	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	REG 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	19 20 B	-cu1	0 CR1	0 0	C C C C C C C C C C C C C C C C C C C	-AR1	CR1	<= Mux	REG	-All D	- COL1	CR1	0 (0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	AL1	CC1	, Me	110	FEG F	-AR1	CR1	M = L+R	M=not R	M=L+1	M=R+1	M=LxorR	REG_A	Reg C	set BEG_E	REG_F	ROM	OUTPUT	69 CMT: 000000000000000000000000000000000000	Ko	mentaro mentaro mentaro mentaro mentaro	o vieta o vieta o vieta o vieta o vieta o vieta
sessape yw 552 => " 552 => " 553 => " 554 => "	D P P P P P P P P P P P P P P P P P P P	2 3 u G G G G G G G G G G G G G G G G G G G	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	o (== ALU[M]	REG A	O ARI	CR1	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	REG 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	19 20 B	-cu1	0 CR1		C C C C C C C C C C C C C C C C C C C	-AR1	CR1	<= Mux	REG	-All D	- COL1	CR1	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	AL1	CC1	, Me	110	FEG F	-AR1	CR1	M = L+R	M=not R	M=L+1	M=R+1	M=LxorR	REG_A	Reg C	set BEG_E	REG_F	ROM	OUTPUT	69 - 1NO - 0 - 0 - 0 - 0 - 0 - 0 - 0 - 0 - 0 -	ко Ко Ко Ко	mentaro mentaro mentaro mentaro mentaro mentaro	o victo o vieta
sessape yw 552 => " 552 => " 553 => " 554 => "	D P P P P P P P P P P P P P P P P P P P	2 3 u G G G G G G G G G G G G G G G G G G G	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0 0 0	o (== ALU[M]	REG A	O ARI	CR1	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	REG 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	19 20 B	-cu1	0 CR1		C C C C C C C C C C C C C C C C C C C	-AR1	CR1	<= Mux	REG	-All D	- COL1	CR1	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	AL1	CC1	, Me	110	FEG F	AR1	CR1	M = L+R	M=not R	M=L+1	M=R+1	M=LxorR	REG_A	Reg C	set BEG_E	REG_F	ROM	OUTPUT	69 - 1N) - 1 - 1 - 1 - 1 - 1 - 1 - 1 - 1 - 1 -	Ko Ko Ko Ko Ko Ko	mentaro mentaro mentaro mentaro mentaro mentaro mentaro	o victo o vieta
sessape yw 552 => " 552 => " 553 => " 554 => "	1 P Sopremon 1 Company of the second of the	2 3 u G G G G G G G G G G G G G G G G G G G	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0 0 0	o (== ALU[M]	REG A	O ARI	CR1	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	REG 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	19 20 B	-cu1	0 CR1		C C C C C C C C C C C C C C C C C C C	-AR1	CR1	<= Mux	REG	-All D	- COL1	CR1	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	AL1	CC1	, Me	110	FEG F	AR1	CR1	M = L+R	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	M=L+1	0 0 0 0 0 0 0 0 0	M=LxorR	REG_A	Reg C	set BEG_E	REG_F	ROM	OUTPUT	00000000000000000000000000000000000000	KO	mentare mentare mentare mentare mentare mentare mentare	o vieta
52 => " 53 => "	1 P O O O O O O O O O O O O O O O O O O	2 3 u G G G G G G G G G G G G G G G G G G G	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0 0 0	o (== ALU[M]	REG A	O ARI	CR1	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	REG 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	19 20 B	-cu1	0 0 0 CR1		AL1 Dan	-AR1	CR1	<= Mux	REG	-All D	- COL1	CR1	0 (0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	AL1	AR1	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	110	FEG F	AR1	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	M = L+R M = Dot D M = Dot D	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	M=L+1	M=R+1	M=LxorR	REG_A	Reg C	set BEG_E	REG_F	ROM	OUTPUT		Ko Ko Ko Ko Ko Ko Ko Ko	mentare mentar	o vieta
See Say by See Say See	1 P Sopremore of the second of	2 3 V V S S V V V V V V V V V V V V V V V	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0 0 0	o (== ALU[M]	REG A	O ARI	CR1	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	REG 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	19 20 B	-cu1	0 0 0 CR1		AL1 Dan	-AR1	CR1	<= Mux	REG	-All D	- COL1	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0 (0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	AL1	AR1	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0		FEG F	0 0 0 0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	H = W = W = W = W = W = W = W = W = W =	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	M=L+1	0 0 0 0 0 0 0 0 0	M=LxorR	REG_A	Reg C	set BEG_E	REG_F	ROM	OUTPUT	69 CMT::		mentare mentar	o vieta
See Say by See Say See	1 P Sopremore of the second of	2 3 V V S V V V V V V V V V V V V V V V V	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0 0 0	o (== ALU[M]	REG A	O ARI	CR1	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	REG 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	19 20 B	-cu1	0 0 CR1		AL1 Dan	-AR1	CR1	0 0 0 0 0	REG	0 0 0 0	- COL1	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	RE	AL1	AR1	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0		FEG F	0 0 0 0 0 0 0 0		H = W = W = W = W = W = W = W = W = W =	WHO 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0 0 0 0 0 0 0 0 0	M=LxorR	REG_A	Reg C	set BEG_E	REG_F	ROM	OUTPUT			mentaro	o vieta
sesape XW -> 51 => " 52 => " 53 => " 55 => " 55 => " 56 => " 57 => " 56 => " 56 => " 56 => " 57 => " 57 => " 57 => " 58 => " 59 => " 5	P Sopuework of the state of the	2 3	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0 0 0	o (== ALU[M]	REG A	O ARI	CR1	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	REG 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	19 20 B	-cu1	0 0 CR1		C C C C C C C C C C C C C C C C C C C	-AR1	CR1	0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0 0 0 0	- COL1	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	RE	AL1	AR1	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0		FEG F	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0		1 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	WHO 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	M=LxorR	REG_A	Reg C	set BEG_E	REG_F	ROM	OUTPUT		Ko	mentare	o vieta
sesape XW -> 51 => " 52 => " 53 => " 55 => " 55 => " 56 => " 57 => " 56 => " 56 => " 56 => " 57 => " 57 => " 57 => " 58 => " 59 => " 5	P SODUE WOOD O O O O O O O O O O O O O O O O O	2 3	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0 0 0	o (== ALU[M]	REG A	O ARI	CR1	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	REG 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	19 20 B	-cu1	0 0 0 CR1		C C C C C C C C C C C C C C C C C C C	-AR1	CR1	0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0 0 0 0	- COL1	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	RE	AL1	AR1	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0		FEG F	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0		1 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	WHO 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	M=LxorR	REG_A	Reg C	set BEG_E	REG_F	ROM	OUTPUT	69 CNL		mentare mentar	o victo o vict
Sesape Will	1 P Sopremon Seedin See	2 3 4 93H 4 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	MUX 80 99 99 99 99 99 99 99 99 99 99 99 99 99	0 0 1 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	o (== ALU[M]	REG A	O ARI	CR1	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	REG 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	19 20 B	-cu1	0 0 0 CR1		C C C C C C C C C C C C C C C C C C C	-AR1	CR1	0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	O O O O O O O O O O O O O O O O O O O	- COL1	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	RE	AL1	AR1	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0		FEG F	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0		1 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	WHO 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	M=LxorR	REG_A	Reg C	set BEG_E	REG_F	ROM	OUTPUT			mentare	o vieta
\$885 appe x y y y y y y y y y y y y y y y y y y	1 P Sopuration		MUX B 9 29 24 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2	0 0 1 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	o (== ALU[M]	REG A	O ARI	CR1	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	REG 1 1 1 1 1 1 1 1 1	19 20 B		0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0		C C C C C C C C C C C C C C C C C C C	-AR1	CR1	0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0 0 0 0	- COL1	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	RE	3 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	CC1	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0		FEG F	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0		1 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	ALU 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	REG_A	Reg C	00000000000000000000000000000000000000	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	ROM	OUTPUT			mentare mentar	o victo o vieto o viet
see and see an	Depte many at a contract of the contract of th		MUX B 9 29 24 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2 2		o (== ALU[M]	REG A	O ARI	CR1	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	REG 1 1 1 1 1 1 1 1 1	19 20 B		0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0		C C C C C C C C C C C C C C C C C C C	-AR1	CR1	0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0 0 0 0		0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	RE	3 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0		FEG F	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0		1 0 0 0 0 0 0 1 0 0 0 0 0 0 0 0 0 0 0 0	ALU 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0 0 0 0 0 0 0	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	REG_A	Reg C	00000000000000000000000000000000000000	0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	B B B B B B B B B B B B B B B B B B B	OUTPUT		10 10 10 10 10 10 10 10	mentare mentar	ovieta

3. SIMULIACIJOS REZULTATAI

Simuliacijos direktyvos:

restart -f

force -freeze sim:/top/RST 1 0, 0 {5 ps}

force -freeze sim:/top/CLK 0 0, 1 {10 ps} -r 20

force -freeze sim:/top/Din 100000001100100 0

force -freeze sim:/top/Din 100000000001010 30

force -freeze sim:/top/Din 000000000000011 50

Pirmoji Simuliacija:

Pateikti skaičiai:

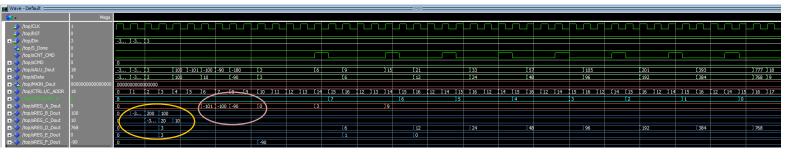
N1 = -100;

N2 = -10;

N3 = 3;

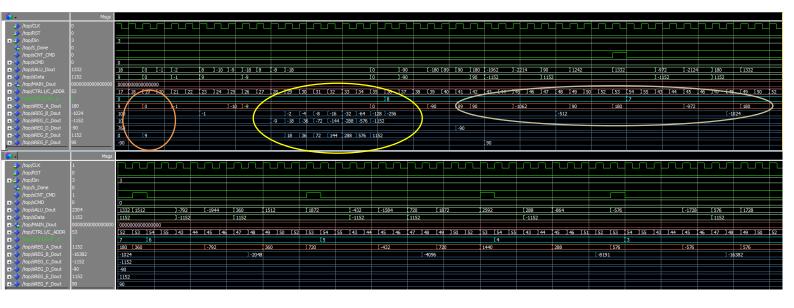
Pirmoji simuliacijos dalis:

- Dalyje pažymėtoje geltonu apskritimu, vyksta įrašymas. Pirmiausia įrašomas N1 tiesioginiu kodu į registrą B, tada N2 į registrą C ir N3 į registrus D ir E. Kol vyksta įrašymo procesas N1 ir N2 yra paverčiami į teigiamą skaičių iš tiesioginio kodo, kuriame jie buvo kai buvo įvesti duomenys. Tai daroma atliekant poslinkio funkcijas LL1 ir LR1.
- Dalyje pažymėtoje rožiniu apskritimu, vyksta atimtis(sudėtis) N1-N2. Kadangi N2 yra neigiamas, jis visada padarys pliusą, todėl N2 nereikia versti į atvirkštinį kodą. Tuo tarpu N1 turi būti neigiamas, todėl jis yra įrašomas į registrą A kaip neigiamas skaičius. Tada vyksta sudėtis -100 + 10 = -90. Atsakymas yra įrašomas į registrą F.
- Toliau einančiose simuliacijos dalyse vyksta daugybos ciklas, kuriame dalyvauja N3 narys, esantis D ir E registruose. Kai E esantys skaičiaus mažiausias bitas yra vienas, reikia D pridėti prie A registro. Kiekvieną ciklo iteraciją D yra pastumiamas LL1, o E LR1, kad būtų padidinama dvigubai D registre esama reikšmė.



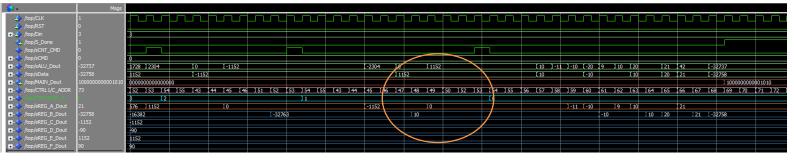
Antroji simuliacijos dalis:

- Dalyje pažymėtoje oranžiniu apskritimu baigiasi daugyba ir gautas atsakymas 9, yra įrašomas į registrą E.
- Dalyje pažymėtoje geltonu apskritimu vyksta pasiruošimas dalybai. Registre B bus saugoma r reikšmė, registre C bus saugoma -v reikšmė, o registre E bus saugoma v reikšmė. A registre bus saugoma reikšmė s = s v, po šio veiksmo patikriname liekanos ženklą, jeigu teigiamas tada atliekame CL1 rezultatui r esančiam B registre, jeigu neigiama atliekame LL1 ir atstatome liekaną prie liekanos pridėdami v.
- Taip kartojame kol pasibaigia dalybos procesas ir gautas atsakymas yra B registre.



Trečioji simuliacijos dalis:

Dalyje pažymėtoje oranžiniu apskritimu baigiasi dalyba, po to esančioje dalyje vyksta gauto atsakymo -10 pavertimas į tiesioginį kodą ir jo išvedimas iš sistemos.



4. REZULTATŲ ANALIZĖ

- Norint atlikti sudėtį N1-N2(sudėtis), teko vieną iš skaičių laikyti kaip teigiamą, tai yra N2, nes -(-) išsiprastina ir tampa pliusu. O kitą skaičių laikyti minusą ir tada daryti sudėti su ALU pagalba. Gautą rezultatą įrašyti į A registrą, vėliau perrašyti į kitą registrą, kad netrukdytu daugybai.
- Norit atlikti daugybą, reikėjo turėti N3 skaičių išsisaugotą dviejose registruose, D ir E. Tada naudojant daugybos algoritmą daugyba ėjo sklandžiai. Gavus atsakymą, jį reikėjo įrašyti į registrą ir Resetint A registrą, kuris buvo naudojamas skaičiavimams, kad būtu galima pasiruošti dalybai.
- Norint įgyvendint dalybos procesą, reikėjo gan neblogai įsigilinti. Prie dalinamojo reikėjo pridėti neigiamą daliklį, tada tikrinti gauto atsakymo paskutinį bitą. Jeigu atsakymas teigiamas, reikėjo atlikti CL1 dalmeniui ir dalinamąjį pastumti LL1, o jeigu atsakymas buvo neigiamas, prie atsakymo buvo pridedamas daliklis ir dalmuo buvo pastumiamas LL1, dalinamasis pastumiamas per LL1. Po šito ciklo buvo gautas galinis lygties rezultatas, kurį puvo gan paprasta išvesti kaip atsakymą.