

## Examen 2017/18-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	16/06/2018	18:30

75.562 16 06 18 EX  
75.562 16 06 18 EX

Espacio para la etiqueta identificativa con el código  
personal del **estudiante**.  
Examen

**Este enunciado corresponde también a las siguientes asignaturas:**

- 81.518 - Fundamentos de computadores

### Ficha técnica del examen

- Comprueba que el código y el nombre de la asignatura corresponden a la asignatura matriculada.
- Debes pegar una sola etiqueta de estudiante en el espacio correspondiente de esta hoja.
- No se puede añadir hojas adicionales, ni realizar el examen en lápiz o rotulador grueso.
- Tiempo total: **2 horas** Valor de cada pregunta: **Prob. 1: 20%; Prob. 2: 35%; Prob. 3: 35%; Prob. 4: 10%.**
- En el caso de que los estudiantes puedan consultar algún material durante el examen, ¿cuáles son?: **No se puede consultar ningún tipo de material.**
- En el caso de poder usar calculadora, de que tipo? **NINGUNA**
- En el caso de que haya preguntas tipo test: ¿descuentan las respuestas erróneas? **NO** ¿Cuánto?

Indicaciones específicas

– **Razonad las respuestas en cada ejercicio. Las respuestas sin justificar no obtendrán puntuación.**

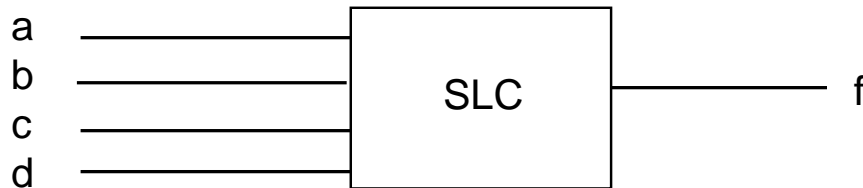


## Examen 2017/18-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	16/06/2018	18:30

### PROBLEMA 2 [35%]

- a) **[10%]** Se quiere implementar el circuito de la figura, que dependiendo de las entradas  $a$  y  $b$  realiza una función u otra con las entradas  $c$  y  $d$ . Todas las entradas son de 1 bit.



$a$	$b$	$f$
0	0	$c \text{ OR } d$
0	1	$c \text{ NAND } d$
1	0	$c \text{ XOR } d$
1	1	No se da nunca

Obtened la tabla de verdad de este circuito.

$a$	$b$	$c$	$d$	$f$
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

Calcularemos la función  $f$  dependiendo de las entradas  $a$  y  $b$ :

- Si  $[a,b]=00$ ,  $f = c \text{ OR } d$ . Por lo tanto,  $f$  valdrá 0 si  $[c,d]=00$  y 1 en el resto de casos.
- Si  $[a,b]=01$ ,  $f = c \text{ NAND } d$ . Por lo tanto,  $f$  valdrá 0 si  $[c,d]=11$  y 1 en el resto de casos.

## Examen 2017/18-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	16/06/2018	18:30

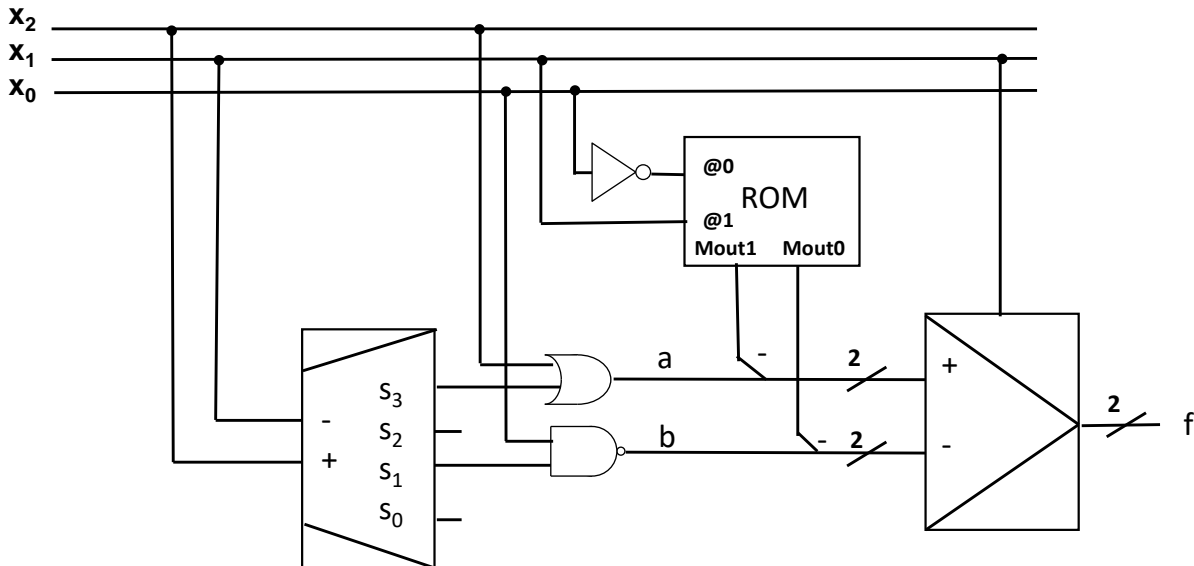
- Si  $[a,b]=10$ ,  $f = c \text{ XOR } d$ . Por lo tanto,  $f$  valdrá 1 si  $[c,d]=01$  o si  $[c,d]=10$ . Valdrá 0 en el resto de casos.
- Si  $[a,b]=11$ ,  $f$  tendrá valor don't care (no importa) y valdrá x, ya que este caso no se puede dar.

$a$	$b$	$c$	$d$	$f$
0	0	0	0	0
0	0	0	1	1
0	0	1	0	1
0	0	1	1	1
0	1	0	0	1
0	1	0	1	1
0	1	1	0	1
0	1	1	1	0
1	0	0	0	0
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	X
1	1	0	1	X
1	1	1	0	X
1	1	1	1	X

## Examen 2017/18-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	16/06/2018	18:30

b) [15%] Dado el siguiente circuito lógico combinacional:



donde el contenido de la memoria ROM es:

@	M[@]
0	11
1	00
2	01
3	10

Completad la siguiente tabla de verdad del sistema incluyendo los valores de las señales intermedias (salida deco,  $a$ ,  $b$ , salida ROM):

			Salida deco				Salida ROM					
$x_2$	$x_1$	$x_0$	$s_3$	$s_2$	$s_1$	$s_0$	$a$	$b$	$Mout1$	$Mout0$	$f_1$	$f_0$
0	0	0										
0	0	1										
0	1	0										
0	1	1										
1	0	0										
1	0	1										
1	1	0										
1	1	1										

Primero calcularemos las salidas del decodificador. En un decodificador se pone a 1 la salida que representa el valor que está codificado en su entrada. Por lo tanto, la salida que valdrá 1 dependerá del valor de la entrada  $[x_2, x_1]$ .

- Si  $[x_2, x_1]=00$  valdrá 1 la salida  $s_0$ .
- Si  $[x_2, x_1]=01$  valdrá 1 la salida  $s_1$ .
- Si  $[x_2, x_1]=10$  valdrá 1 la salida  $s_2$ .
- Si  $[x_2, x_1]=11$  valdrá 1 la salida  $s_3$ .

## Examen 2017/18-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	16/06/2018	18:30

A continuación, calcularemos  $a$  y  $b$ .

- $a = x_2 \text{ OR } s_3$ . Por lo tanto, será 0 cuando  $x_2=0$  y  $s_3=0$ , en cualquier otro caso valdrá 1.
- $b = x_0 \text{ NAND } s_1$ . Por lo tanto, valdrá 0 cuando  $x_0=1$  y  $s_1=1$ , en cualquier otro caso valdrá 1.

Las columnas correspondientes a las salidas de la ROM las podemos rellenar directamente a partir del contenido de la ROM, teniendo en cuenta que a su entrada de direcciones se le ha conectado  $[x_1, x_0]$ .

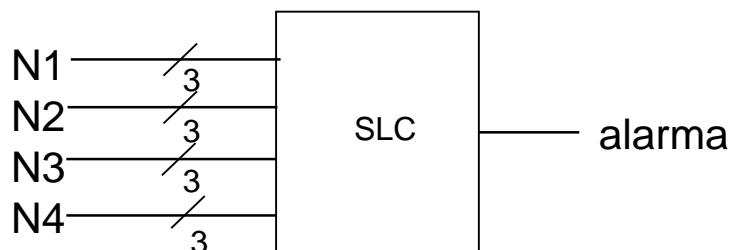
- Si  $[x_1, x_0]=00$ , la entrada de direcciones de la ROM es 01, por lo tanto la salida es 00.
- Si  $[x_1, x_0]=01$ , la entrada de direcciones de la ROM es 00, por lo tanto la salida es 11.
- Si  $[x_1, x_0]=10$ , la entrada de direcciones de la ROM es 11, por lo tanto la salida es 10.
- Si  $[x_1, x_0]=11$ , la entrada de direcciones de la ROM es 10, por lo tanto la salida es 01.

Finalmente, calcularemos la salida  $[f_1, f_0]$  del circuito, que dependerá de la entrada  $x_1$  que está conectada a la entrada de selección del multiplexor.

- Si  $x_1=0$  el valor de  $[f_1, f_0]$  será el del bus de dos bits  $[b, Mout0]$ .
- Si  $x_1=1$  el valor de  $[f_1, f_0]$  será el del bus de dos bits  $[a, Mout1]$ .

			Salida deco						Salida ROM			
$x_2$	$x_1$	$x_0$	$s_3$	$s_2$	$s_1$	$s_0$	$a$	$b$	$Mout1$	$Mout0$	$f_1$	$f_0$
0	0	0	0	0	0	1	0	1	0	0	1	0
0	0	1	0	0	0	1	0	1	1	1	1	1
0	1	0	0	0	1	0	0	1	1	0	0	1
0	1	1	0	0	1	0	0	0	0	1	0	0
1	0	0	0	1	0	0	1	1	0	0	1	0
1	0	1	0	1	0	0	1	1	1	1	1	1
1	1	0	1	0	0	0	1	1	1	0	1	1
1	1	1	1	0	0	0	1	1	0	1	1	0

- c) [10%] Un sistema tiene cuatro entradas de tres bits que representan valores codificados en binario natural. Si la media de las cuatro entradas es igual o mayor que 5, se debe activar la salida *alarma* a 1.



Diseñad el circuito que implementa el sistema indicando el ancho de todos los buses.

El circuito ha de calcular la media de las 4 entradas y mirar si ésta es mayor o igual que 5.

Para calcular la media se ha de realizar la operación  $(N1+N2+N3+N4)/4$ . Como que los sumadores solamente tienen dos buses de entrada haremos  $((N1+N2) + (N3+N4))/4$ .

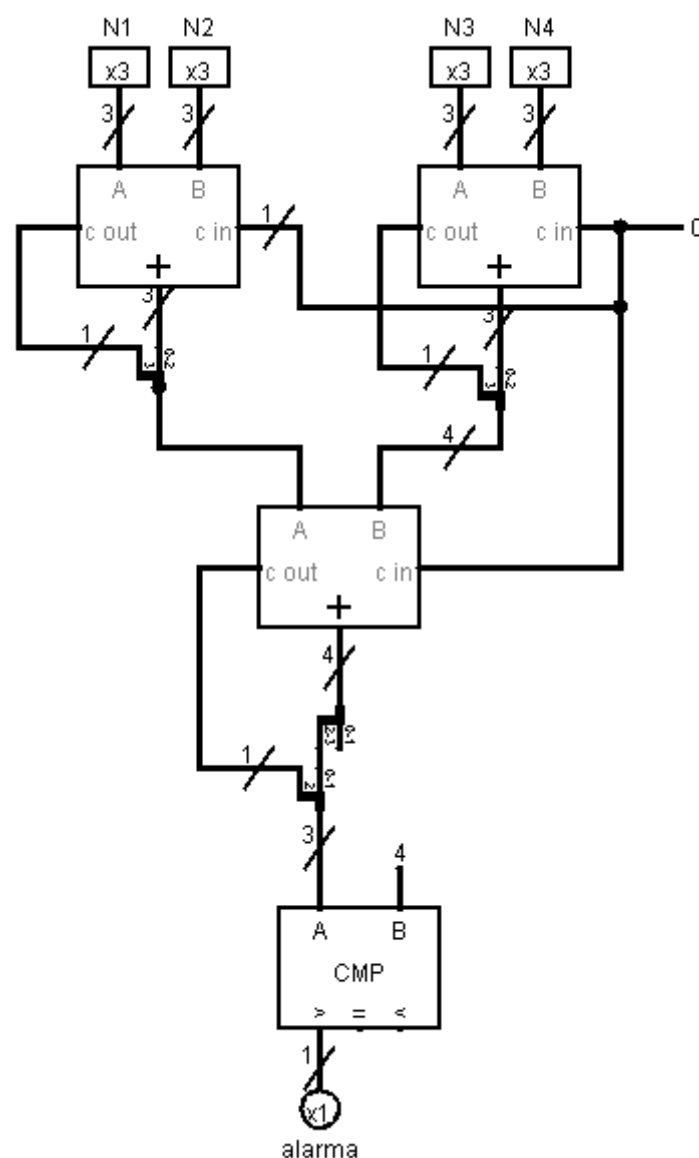
Para sumar  $(N1+N2)$  y  $(N2+N3)$  usaremos sumadores de 3 bits, pero como necesitamos 1 bit más para la suma agregamos a la salida del sumador el *Cout* como bit de más peso.

## Examen 2017/18-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	16/06/2018	18:30

Las salidas de los dos sumadores anteriores con el bit Cout agregado serán las entradas de un sumador de 4 bits. A la salida de este sumador, igual que a los anteriores, también añadiremos como bit de más peso el *Cout* del sumador. Al mismo tiempo, como hemos de dividir por 4 para calcular la media eliminamos los dos bits de menor peso. Para dividir por 4, también se puede utilizar un desplazador lógico de 2 bits a la derecha.

Una vez calculada la media usaremos un comparador para ver si la media es mayor o igual a 5. Para ahorrar una puerta OR, en vez de verificar si es mayor o igual a 5, verificamos si es mayor que 4.



## Examen 2017/18-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	16/06/2018	18:30

### PROBLEMA 3 [35%]

- a) **[15%]** Diseñad el grafo de estados de un circuito secuencial, con dos entradas,  $E1$  y  $E2$  de un bit cada una, y una salida  $S$  de dos bits. El circuito lee por cada entrada en secuencia (los primeros bits son los de mayor peso) un número natural de dos bits y los compara. Una vez leídos los dos números, la salida tiene que tomar durante un ciclo los valores siguientes:

- 01, si  $E1 > E2$ , o bien
- 10, si  $E2 > E1$ , o bien
- 11, si  $E1 = E2$ .

Y vuelve a leer los dos números siguientes. En cualquiera otro caso, la salida tiene que ser 00.

Ejemplo de funcionamiento:

Entrada $E1$	1	1	0	0	0	1	0	1	1	0	0
Entrada $E2$	1	0	1	1	1	0	0	0	1	0	1
Salida $S$	00	00	01	00	10	00	10	00	01	00	11

Los estados que tiene que tener el circuito son los siguientes:

- **Z0**: Estado inicial del circuito. No se ha leído ninguno de los dos bits de los números.
- **Z1**: Se ha leído el primer bit tal que  $E1=1$  y  $E2=0$ .
- **Z2**: Se ha leído el primer bit tal que  $E1=0$  y  $E2=1$ .
- **Z3**: Se ha leído el primer bit tal que  $E1=E2$ .
- **Z4**: Se han leído los dos bits de los números y  $E1 > E2$ . La salida es 01.
- **Z5**: Se han leído los dos bits de los números y  $E2 > E1$ . La salida es 10.
- **Z6**: Se han leído los dos bits de los números y  $E1 = E2$ . La salida es 11.

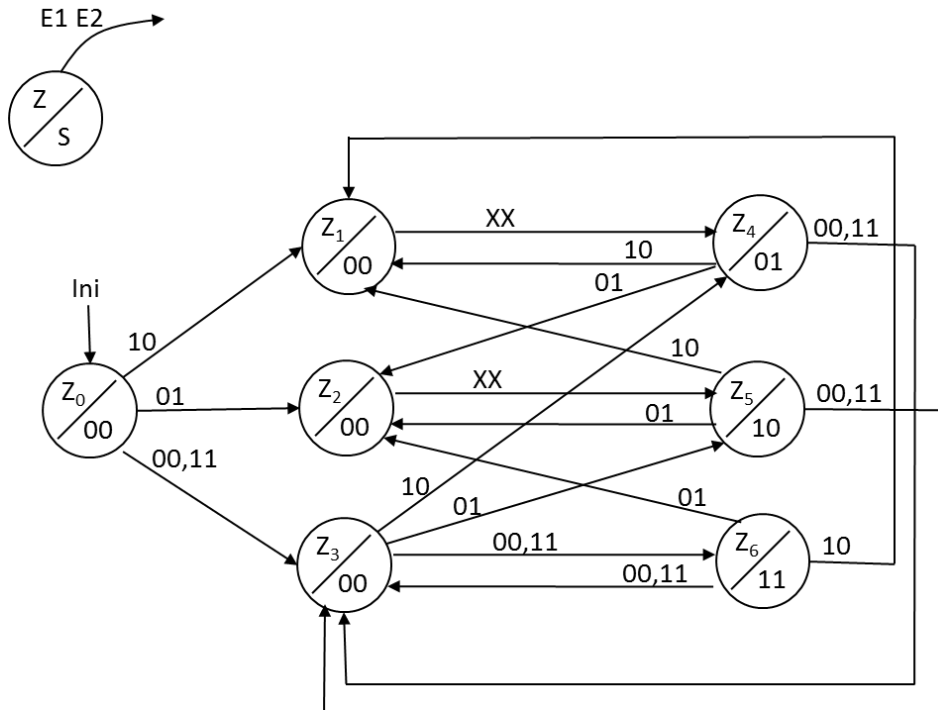
Del estado **Z0** al **Z3** la salida es 00.

A partir de estos estados y determinando el valor numérico de los números que se leen en la entrada podemos hacer el grafo de estados. A continuación, se muestra el grafo resultante:

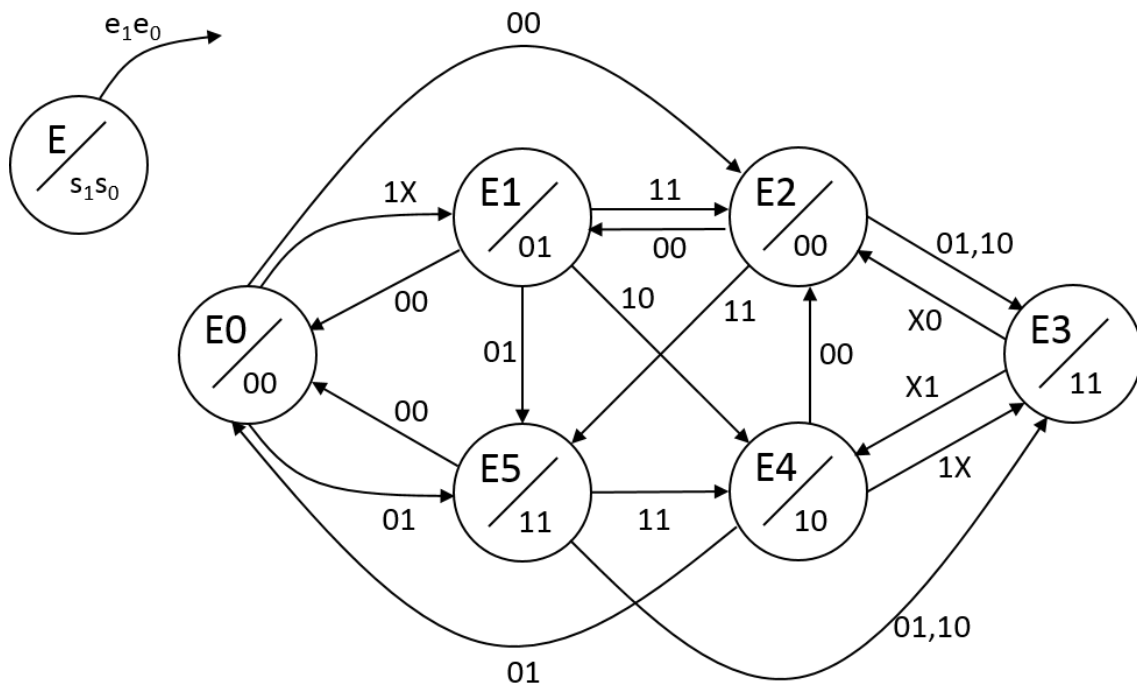


## Examen 2017/18-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	16/06/2018	18:30



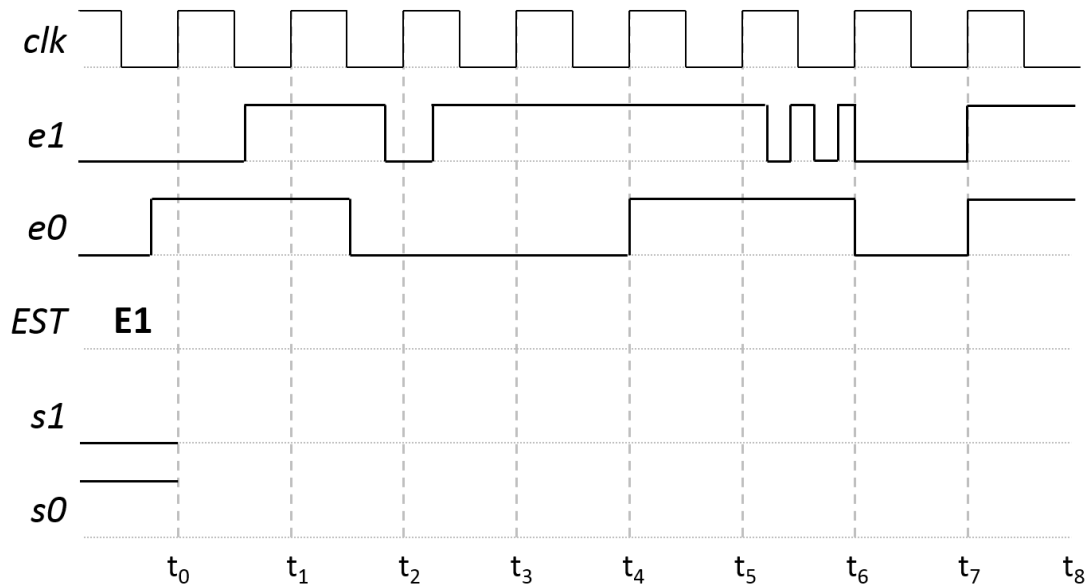
b) [20%] Dado el grafo de estados siguiente:



## Examen 2017/18-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	16/06/2018	18:30

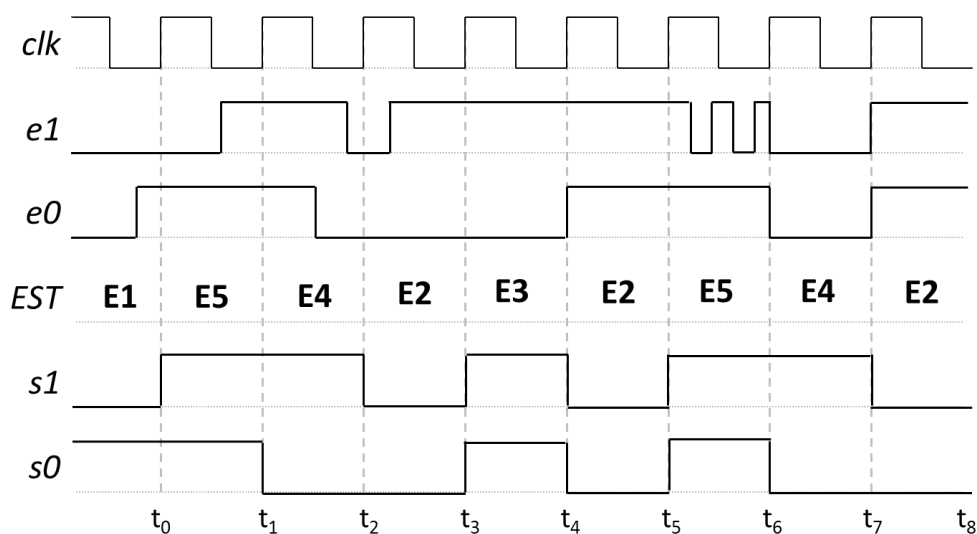
Completad el cronograma siguiente:



Para determinar el estado futuro miramos en los flancos ascendentes de la señal de reloj el valor que hay en las variables de entrada. En función del estado actual y de estos valores determinamos, según indique el grafo de estados dado, cuál tiene que ser el nuevo estado. Si hay alguna señal de entrada que varía justamente en el flanco consideramos siempre el valor que hay justo antes del flanco.

Las salidas se determinan en función del estado y el valor que tienen que tener estos bits los determina el grafo de estados dado.

El cronograma resultante es:



## Examen 2017/18-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	16/06/2018	18:30

### PROBLEMA 4 [10%]

a) [5%] La memoria principal está constituida por...

RAM.

b) [5%] ¿Qué es la arquitectura de Harvard?

Una manera de construir máquinas que tienen una memoria para las instrucciones y una para los datos.