

Asignatura	Código	Fecha	Hora inicio	
Fundamentos de computadores	75.562	18/6/2022	12:30	

seria "las salidas"

Este enunciado también corresponde a las siguientes asignaturas:

• 81.518 - Fundamentos de computadores

Ficha técnica del examen

- No es necesario que escribas tu nombre. Una vez resuelta la prueba final, solo se aceptan documentos en formato .doc, .docx (Word) y .pdf.
- Comprueba que el código y el nombre de la asignatura corresponden a la asignatura de la que te has matriculado.
- Tiempo total: 2 horas Valor de cada pregunta: P1:20%; P2:35%; P3:35%; P4:10%
- ¿Puede consultarse algún material durante el examen? No ¿Qué materiales están permitidos?
 Ninguno.
- ¿Puede utilizarse calculadora? No ¿De qué tipo? De ningún tipo.
- Si hay preguntas tipo test, ¿descuentan las respuestas erróneas? No ¿Cuánto?
- Indicaciones específicas para la realización de este examen: Razonad todas las respuestas. Las respuestas sin justificar no serán puntuadas.



Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	18/6/2022	12:30

Ejemplos de soluciones

PROBLEMA 1 [20%]

a) [5%] Dados los números en las bases indicadas A=-73₍₁₆ y B=115_{(8. ¿}Cómo se representan los números A y B en binario con 8 bits utilizando la representación de Signo y Magnitud?

Para representar -73₍₁₆₎, como es negativo, partiremos primero de representar 73₍₁₆₎ y después aplicaremos el bit de signo para obtener -73₍₁₆₎. Para el caso de base 16, cada dígito se transforma en cuatro bits.

$$73_{(16} \rightarrow 0111\ 0011_{(SM2)}$$

Teniendo en cuenta que el primer bit (más significativo) es el bit de signo, en el caso de un número negativo tiene que ser 1.

$-73_{(16} \rightarrow 1111\ 0011_{(SM2)}$

Para representar 115₍₈₎, como es base 8, cada dígito se transforma en tres bits. No obstante, el dígito más significativo en este caso se puede representar con un único bit (1) para hacer la representación del 115₍₈₎ en Signo y Magnitud (SM2) con 8 bits.

115₍₈ → 01 001 101_(Ca2)

Teniendo en cuenta que el primer bit (más significativo) es 0 porque es el bit de signo y estamos representando un número positivo.

b) [10%] Dados los números binarios A = 10001101 y B = 01001101. ¿Cuál es el resultado de la operación B - A, operando en Signo y Magnitud? ¿Se produce desbordamiento?

Para restar dos números en Signo y Magnitud (SM2) primero podemos plantear la operación B+(-A), cambiando el signo del sustraendo.

Para cambiar el signo de A, solo hay que cambiar el bit de signo.

$$A = 10001101_{(SM2)} \rightarrow (cambio de signo en SM2) \rightarrow 00001101_{(SM2)} = -A$$

A continuación, sumamos B + (-A), como tienen el mismo signo podemos realizar la suma tal cual de las magnitudes:

La suma de dos números positivos tiene que ser positiva, por lo tanto, el resultado es 01011010_{(SM2}. No hay desbordamiento porque no hay bit de acarreo en la última etapa.



Asignatura	Código	Fecha	Hora inicio	
Fundamentos de computadores	75.562	18/6/2022	12:30	

c) [5%] Dada la secuencia de bits 10110110 que representa un número real en formato de coma fija, con 4 bits para la parte entera y 4 bits para la parte fraccionaria, indicad cuál es el valor de este número en decimal.

Según el formato dado, si separamos la parte entera y la parte decimal tenemos:

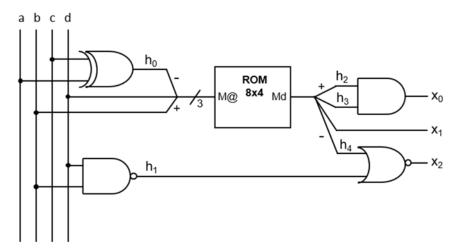
Parte entera
$$\rightarrow 1011_{(2} = 1.2^{3} + 0.2^{2} + 1.2^{1} + 1.2^{0} = 11_{(10)}$$

Parte decimal
$$\rightarrow 0.110_{(2)} = 0.2^{-1} + 1.2^{-2} + 1.2^{-2} + 0.2^{-3} = 0.375_{(10)}$$

Por lo tanto, el valor en decimal es 11,375(10

PROBLEMA 2 [35%]

a) [10%] Dado el circuito lógico combinacional siguiente:



Donde el contenido de la memoria ROM, especificado en hexadecimal, es:

M@	[Md]
0	0
1 2 3 4 5 6 7	0 6
2	9 E
3	
4	1 E C B
5	Е
6	С
7	В

Completad la tabla de verdad que especifica las salidas x_0 , x_1 , x_2 en función de las entradas a, b, c y d. Calculad previamente los valores intermedios (h_0 , h_1 , h_2 , h_3 y h_4) indicados en el circuito y añadidlos a la tabla de verdad siguiente:

а	b	С	d	h ₀	h ₁	h ₂	hз	h ₄	X 0	X 1	X 2
0	0	0	0	-	•	•	•				



Asignatura	Código	Fecha	Hora inicio	
Fundamentos de computadores	75.562	18/6/2022	12:30	

0	0	0	1	1
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
,	,	1	4	
1	-1	1	ı.	

Para obtener la salida, empezaremos obteniendo la entrada a la memoria ROM. La entrada que indica la dirección de memoria viene directamente dada por los valores de abh_0 . Para obtener h_0 del circuito vemos que corresponde a $h_0 = a \oplus c$. En la salida de la ROM tendremos $h_2 h_3 x_1 h_4$. Por lo tanto, cuándo $abyh_0$ valen 0, apuntarán a la primera dirección de memoria ROM que tiene el valor 0 o "0000" y entonces $h_2=0$, $h_3=0$, $x_1=0$ y $h_4=0$. Y así podemos hacer con todos los valores de la ROM.

Para obtener x_0 vemos que $x_0 = h_2 \cdot h_3$, valores que obtenemos directamente de la salida de la ROM.

Por último, para obtener x_2 del circuito podemos extraer de $x_2 = (h_4 + h_1)'$ dónde $h_1 = (b \cdot d)'$ y h_4 la obtenemos directamente de la salida de la ROM.

Por lo tanto, la tabla queda de la siguiente manera:

а	b	С	d	h₀	h₁	h ₂	h ₃	h ₄	X 0	X 1	X 2
0	0	0	0	0	1	0	0	0	0	0	0
0	0	0	1	0	1	1	0	1	0	0	0
0	0	1	0	1	1	0	1	0	0	1	0
0	0	1	1	1	1	1	1	0	1	1	0
0	1	0	0	0	1	0	0	1	0	0	0
0	1	0	1	0	0	1	1	0	1	0	1
0	1	1	0	1	1	1	1	0	1	1	0
0	1	1	1	1	0	1	0	1	0	1	0
1	0	0	0	1	1	0	1	0	0	1	0
1	0	0	1	1	1	1	1	0	1	1	0
1	0	1	0	0	1	0	0	0	0	0	0
1	0	1	1	0	1	1	0	1	0	0	0
1	1	0	0	1	1	1	1	0	1	1	0
1	1	0	1	1	0	1	0	1	0	1	0
1	1	1	0	0	1	0	0	1	0	0	0
1	1	1	1	0	0	1	1	0	1	0	1

b) [10%] Dada la tabla de verdad siguiente:

а	b	С	d	f
0	0	0	0	1

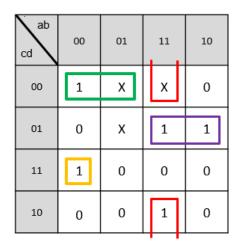


Asignatura	Código	Fecha	Hora inicio	
Fundamentos de computadores	75.562	18/6/2022	12:30	

0	0	0	1	0
0	0	1	0	0
0	0	1	1	1
0 0 0 0 0 0 0 1 1 1 1 1	1	0 0 1 1 0 0 1 1 0 0	1 0 1 0 1 0 1 0 1 0 1 0 1	0 0 1 X 0 0 0 1 0 0 X 1 1
0	1	0	1	Х
0	1	1	0	0
0	1 1	1	1	0
1	0	0	0	0
1	0	0	1	1
1	0	1	0	0
1	0 0 0 0	1	1	0
1	1	0	0	Χ
1	1 1	0	1	1
1	1	1	0	1
1	1	1	1	0

Sintetizad de manera mínima a dos niveles la función *f* mediante el método de Karnaugh.

El mapa de Karnaugh de la función f es el siguiente



Y obtenemos esta expresión mínima:

f(a, b, c, d) = a'c'd' + abd' + ac'd + a'b'cd

c) [15%] Se quiere diseñar un circuito combinacional llamado SUB con la estructura siguiente:



Asignatura	Código	Fecha	Hora inicio	
Fundamentos de computadores	75.562	18/6/2022	12:30	



Las entradas A y B representan números enteros de 8 bits codificados en Ca2. La salida X, también de 8 bits y codificada en Ca2, tiene que contener el resultado de la resta de A - B, en caso de que esta sea correcta, o 0 en caso de que se produzca desbordamiento.

Se pide que diseñéis el circuito *SUB* utilizando bloques y puertas combinacionales, y especificando claramente la dimensión de todos los buses utilizados.

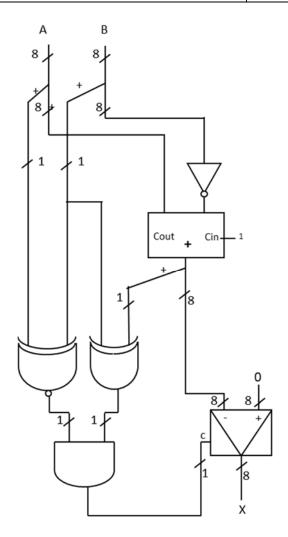
NOTA: Para resolver este ejercicio no podéis usar la salida Cout del bloque sumador.

Para resolver este bloque tenemos que tener en cuenta primero que para obtener *A-B* tendremos que hacer *A+(-B)*, cosa que podemos conseguir con un sumador, negando la entrada *B* y poniendo a 1 la entrada *Cin* del sumador.

Por otro lado, para saber si se produce desbordamiento (caso en el que la salida tendría que ser 0), sabremos que esto puede pasar si el signo de A y el signo de B coinciden y además es diferente al de la salida del sumador A-B. Por lo tanto, tendremos un bit de control que corresponderá a $(a \oplus b)' \cdot (a \oplus c)$, o bien, abc' + a'b'c (donde a es el signo de A, b es el signo de B y c es el signo del resultado del sumador A-B). Este bit de control, será el bit de control de un multiplexor donde la salida X será 0 si el bit de control es 1, y la salida X será A-B si el bit de control es 0.



Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	18/6/2022	12:30



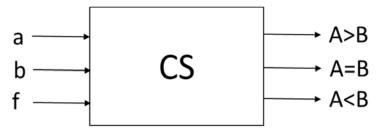


Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	18/6/2022	12:30

PROBLEMA 3 [35%]

a) [15%] Diseñad el grafo de estados de un circuito secuencial que realice la comparación de dos números enteros A y B representados en signo y magnitud, donde los bits de cada número (ai y bi) se van introduciendo en el circuito ciclo a ciclo empezando por el de menor peso.

El circuito tiene también una entrada f que indica cuando se acaban los bits. Cuando esta señal se activa, la salida pasa a indicar si A es más grande, igual, o más pequeño que B. Una vez finalizada la comparación, el circuito deja de funcionar hasta que no se vuelve a inicializar. Mientras que no se llegue al final de los números de la entrada las salidas valen 0. El número mínimo de bits a comparar será 2.



A continuación, se muestra un ejemplo de funcionamiento donde queremos comparar los números de 8 bits *A*=01100001 y *B*=11011110. Las entradas y las salidas tendrían que evolucionar de la siguiente manera, indicando que, en este caso, *A* es más grande que *B*:

Entrada a	1	0	0	0	0	1	1	0	Х	Х	Х	Х
Entrada <i>b</i>	0	1	1	1	1	0	1	1	Х	Х	Х	Х
Entrada f	0	0	0	0	0	0	0	1	Х	Х	Х	Х
Salida A>B	0	0	0	0	0	0	0	0	1	Х	Х	Х
Salida A=B	0	0	0	0	0	0	0	0	0	Х	Х	Х
Salida A <b< td=""><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>Х</td><td>Х</td><td>Х</td></b<>	0	0	0	0	0	0	0	0	0	Х	Х	Х

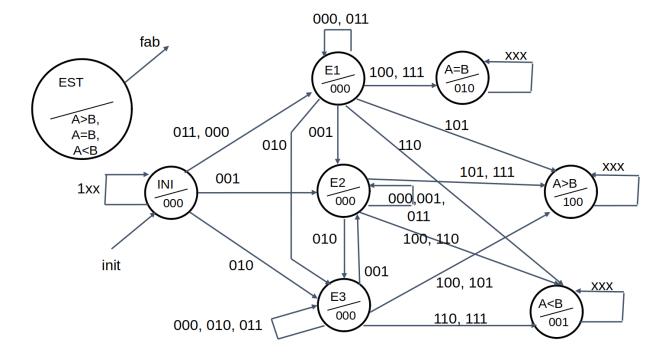
Indicad claramente la funcionalidad de cada estado que tenga vuestro grafo y la salida que tiene que tener. No hace falta que expliquéis las transiciones del grafo, solo que estén claramente especificadas.



Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	18/6/2022	12:30

Para conseguir el funcionamiento deseado, el circuito tiene que tener los siguientes estados:

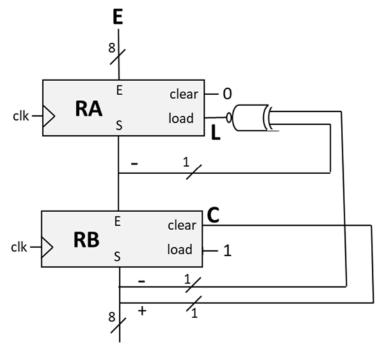
Estado	Descripción	Salida
INI	Estado inicial, no se ha recibido ningún bit.	000
E1	La parte introducida de A como natural es igual que la parte introducida como natural de B.	000
E2	La parte introducida de A como natural es menor que la parte introducida como natural de B.	000
E3	La parte introducida de A como natural es mayor que la parte introducida como natural de B.	000
A=B	A=B.	010
A>B	A>B.	100
A <b< td=""><td>A<b.< td=""><td>001</td></b.<></td></b<>	A <b.< td=""><td>001</td></b.<>	001



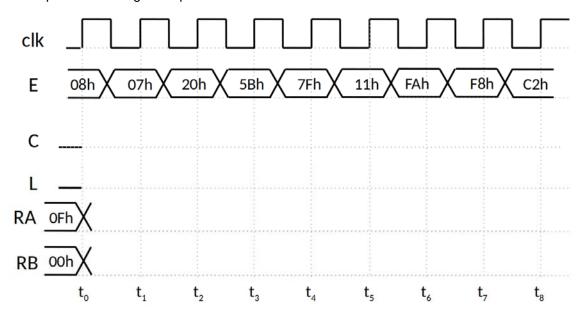


Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	18/6/2022	12:30

a) [20%] A partir del siguiente circuito secuencial



Completad el cronograma que se muestra a continuación:



No es necesario explicar el cronograma ni el procedimiento seguido para completarlo



Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	18/6/2022	12:30

Registro RA: Su valor depende de la entrada *E* y de la señal *L*, que controla la entrada load.

Registro RB: Con load=1, el registro carga en el flanco ascendente del reloj el valor del registro RA si *C*=0.

Señal C: Corresponde a RB7.

Señal L: Corresponde a RA₀ XNOR RB₀.

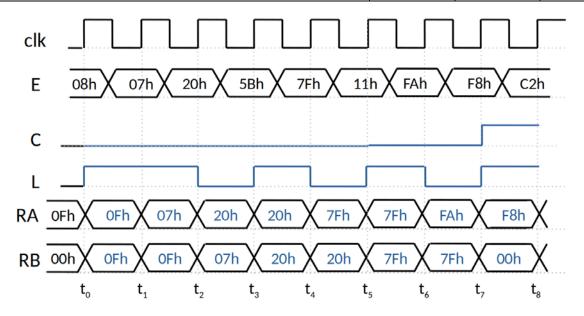
La entrada asíncrona clear tiene prioridad sobre la entrada load (cuando clear=1 pone el registro a 0 independientemente del valor de load).

intervalo	RA	RB	L	С
t _o -t ₁	0000 111 1	0 000 111 1	1	0
t ₁ -t ₂	0000 011 1	0 000 111 1	1	0
t ₂ -t ₃	0010 000 0	0 000 011 1	0	0
t ₃ -t ₄	0010 000 0	0 010 000 0	1	0
t 4- t 5	0111 111 1	0 010 000 0	0	0
t ₅ -t ₆	0111 111 1	0 111 111 1	1	0
t ₆ -t ₇	1111 101 0	0 111 111 1	0	0
t ₇ -t ₈	1111 100 0	0000 0000	1	0

En el instante t_7 el registro RB se carga con el valor que tiene RA en aquel momento, que es FAh. Como el bit RB_7 =1 provoca el clear del mismo registro, inmediatamente, el registro RB pasa a tener el contenido 00h. Como este efecto es instantáneo, en el cronograma ya solo ponemos el valor estable que hay a partir de este momento, que es 00h.



Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	18/6/2022	12:30



PROBLEMA 4 [10%]

- a) [5%] ¿Qué describe la microarquitectura?
 - Cómo se organiza un procesador para implementar un determinado repertorio de instrucciones.
- b) [5%] ¿Para qué se usa la memoria caché?

Para proporcionar a la CPU un acceso más rápido a la información de la memoria principal.