

Examen 2019/20-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	13/06/2020	18:30

Este enunciado corresponde también a las siguientes asignaturas:

- 81.518 - Fundamentos de computadores

Ficha técnica del examen

- Comprueba que el código y el nombre de la asignatura corresponden a la asignatura matriculada.
- Tiempo total: **2 horas** Valor de cada pregunta: **P1: 20%, P2: 35%, P3: 35% y P4: 10%.**
- En el caso de que los estudiantes no puedan consultar algún material durante el examen, ¿cuáles son?:
 - Se puede utilizar calculadora? **NO** De que tipo? **NINGUNO**
 - En el caso de que haya preguntas tipo test: ¿descuentan las respuestas erróneas? **NO** ¿Cuánto?
- Indicaciones específicas para la realización de este examen
 - **Razonad las respuestas en cada ejercicio.**
 - **Las respuestas sin justificar no recibirán puntuación.**

Examen 2019/20-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	13/06/2020	18:30

Enunciados

PROBLEMA 1 [20%]

- a) [10%] Dados los valores $A = 01110$ y $B = 11100$, que representan dos números naturales expresados en binario con 5 bits, calculad $A + B$ usando el mismo formato. ¿Se produce desbordamiento?

Realizamos la suma de las dos cantidades:

$$\begin{array}{r}
 1100 \\
 01110 \\
 + 11100 \\
 \hline
 101010
 \end{array}$$

←
acarreo

Hay desbordamiento, puesto que se ha producido acarreo en el bit de más peso.

- b) [10%] Dado el formato de coma flotante siguiente:

S	Exponente	Mantisa
11	10 7	6 0

Donde:

- El bit de signo, S, vale 0 para cantidades positivas y 1 para negativas.
- El exponente se representa en exceso a 8.
- Hay bit implícito.
- La mantisa está normalizada en la forma 1,X.

Representad el número $28,75_{(10)}$ en este formato de coma flotante.

Convertimos la parte entera a binario, aplicando el método de la división entera:

$$\begin{array}{rclcl}
 28 & = & 14 \cdot 2 & & 0 \\
 14 & = & 7 \cdot 2 & & 0 \\
 7 & = & 3 \cdot 2 & & 1 \\
 3 & = & 1 \cdot 2 & & 1 \\
 1 & = & 0 \cdot 2 & & 1
 \end{array}$$

↑

$28_{(10)}$ en binario es $11100_{(2)}$.

Para la parte fraccionaria aplicamos el método correspondiente:

$$\begin{array}{rclcl}
 0,75 & \cdot 2 = & 1,5 & & \\
 0,5 & \cdot 2 = & 1,0 & & \\
 & & & & \downarrow
 \end{array}$$

$0,75_{(10)}$ en binario es $0,11_{(2)}$.

Juntamos la parte entera y fraccionaria: $11100,11_{(2)}$

Examen 2019/20-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	13/06/2020	18:30

La mantisa tiene que tener 7 bits más el bit implícito, siendo el número total de 8.

Para normalizar la mantisa hay que mover la coma 4 posiciones hacia la izquierda:

$$11100,11_2 = 1,110011_2 \cdot 2^4.$$

Identificamos cada campo:

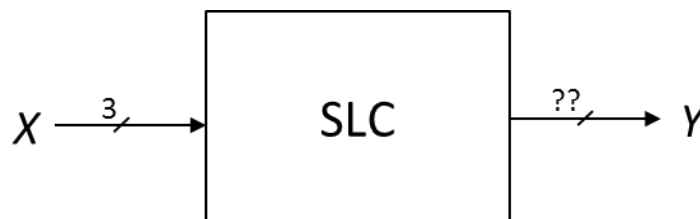
- El signo es positivo: $S = 0$.
- Exponente: 4. Hay que sumarle 8 (porque lo tenemos que representar en exceso a 8): $4 + 8 = 12$, que en base 2 es 1100_2 .
- Mantisa: $1,110011_2$. Como lo tenemos que representar con bit implícito eliminamos el primero 1, que es la parte entera. Así pues, la mantisa es 1100110 usando 7 bits.

El número en el formato solicitado es:

S	Exponente	Mantisa
0	1100	1100110

PROBLEMA 2 [35%]

a) [25%] Un sistema combinacional SLC responde al siguiente esquema:



donde X e Y son números enteros codificados en signo y magnitud. La entrada X tiene 3 bits. La salida Y calcula la siguiente función matemática:

$$Y = f(X) = -X^2 + 2$$

Se pide que respondáis los siguientes apartados:

- i. [5%] ¿Cuántos bits debe tener como mínimo la salida Y para que no se pueda producir nunca desbordamiento?

Como $X \in [-3, +3] \rightarrow X^2 \in [0, +9] \rightarrow -X^2 + 2 \in [-7, +2]$. Para representar -7 en SiM necesitamos 4 bits, lo cual implica que Y tiene que tener como mínimo 4 bits para que no se produzca nunca desbordamiento.

- ii. [10%] Implementad la salida Y con una memoria ROM y las puertas lógicas que consideréis necesarias. Indicad en hexadecimal el contenido de todas las posiciones de la memoria ROM.

Examen 2019/20-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	13/06/2020	18:30

Calculamos el valor de la función para cada uno de los posibles valores de Y , así:

X	Y
000	0010
001	0001
010	1010
011	1111
100	0010
101	0001
110	1010
111	1111

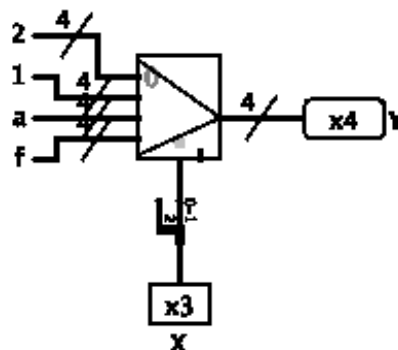
Podemos ver que los valores de Y son los mismos con independencia del signo de X . En consecuencia, es suficiente usar los dos bits menos significativos de X para direccionar una memoria ROM de 4 celdas de 4 bits e implementar la salida Y .



- iii. **[10%]** Implementad la salida Y usando un multiplexor y las puertas lógicas que consideréis necesarias.

Usamos los valores calculados para la función Y en el apartado anterior y los ponemos como entradas de un multiplexor que tiene como señales de control los dos bits menos significativos de la variable X (recordamos que los valores de la función son los mismos con independencia del signo de X).

El circuito resultante es el siguiente:



- b) **[10%]** Minimizad la siguiente función mediante Karnaugh y expresad algebraicamente la función resultante:

Examen 2019/20-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	13/06/2020	18:30

a	b	c	d	h
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	X
0	1	1	0	0
0	1	1	1	X
1	0	0	0	X
1	0	0	1	0
1	0	1	0	X
1	0	1	1	1
1	1	0	0	X
1	1	0	1	X
1	1	1	0	0
1	1	1	1	0

El mapa de Karnaugh de la función h es el siguiente:

ab \ cd	00	01	11	10
00	1	0	x	x
01	0	x	x	0
11	1	x	0	1
10	1	0	0	x

Y obtenemos esta expresión mínima:

$$h = b' \cdot c + b' \cdot d'$$

PROBLEMA 3 [35%]

Examen 2019/20-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	13/06/2020	18:30

- a) **[15%]** Dibujad el grafo de estados de un circuito secuencial con una entrada E de un bit y una salida S de dos bits. El circuito leerá bits por la entrada de forma secuencial y debe detectar un inicio de serie 00. Una vez detectado el inicio de serie leerá los dos bits que vengan a continuación y, en el siguiente ciclo, debe mostrar por la salida el número de unos que hay en esta serie.

Ejemplo de funcionamiento:

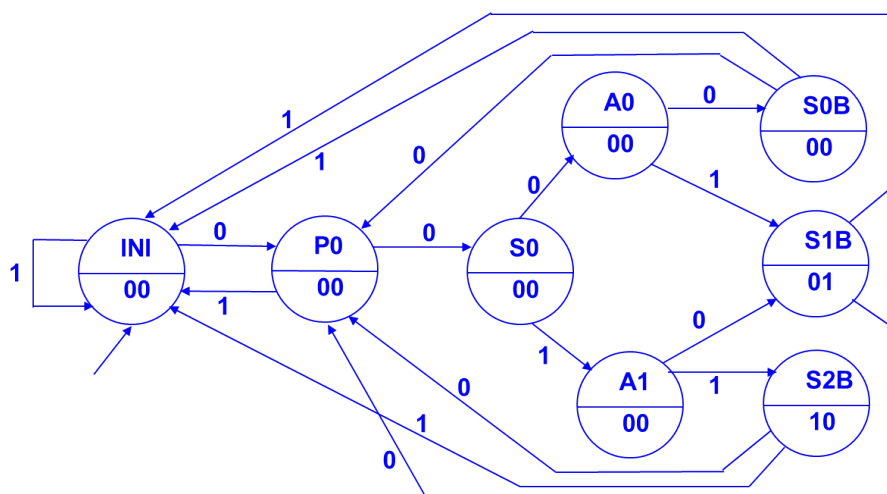
Entrada E	0	1	0	0	1	0	0	0	1	1	0	1	1	0	0	0	0	1
Salida S	00	00	00	00	00	00	01	00	00	00	10	00	00	00	00	00	00	00

Donde las flechas corresponden a un inicio de serie (dos ceros consecutivos) y los valores en negrita corresponden a la salida de las series detectadas.

Para conseguir el funcionamiento deseado el circuito debe tener los siguientes estados:

Estado	Descripción	Salida
INI	Estado inicial, no se ha reconocido nada de la secuencia	00
$P0$	Se ha reconocido el primer 0	00
$S0$	Se ha reconocido el segundo 0	00
$A0$	Se ha reconocido 00 y ha entrado e con valor 0	00
$A1$	Se ha reconocido 00 y ha entrado e con valor 1	00
$S0B$	Se ha recibido la secuencia completa y el número de unos en la serie es 0, mostramos en la salida 00	00
$S1B$	Se ha recibido la secuencia completa y el número de unos en la serie 1, mostramos en la salida 01	01
$S2B$	Se ha recibido la secuencia completa y el número de unos en la serie 2, mostramos en la salida 10	10

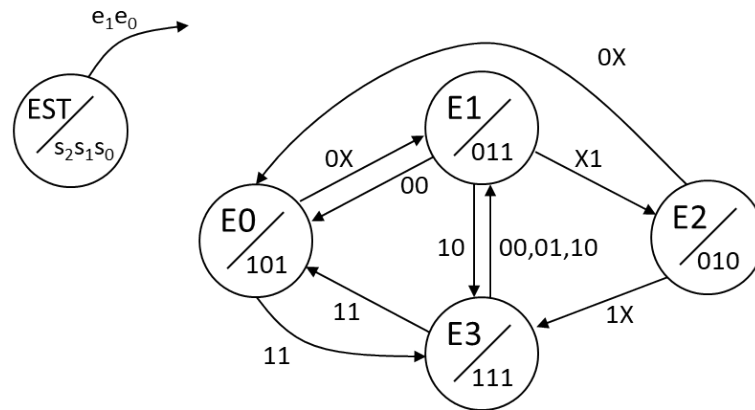
El siguiente grafo representa el comportamiento deseado:



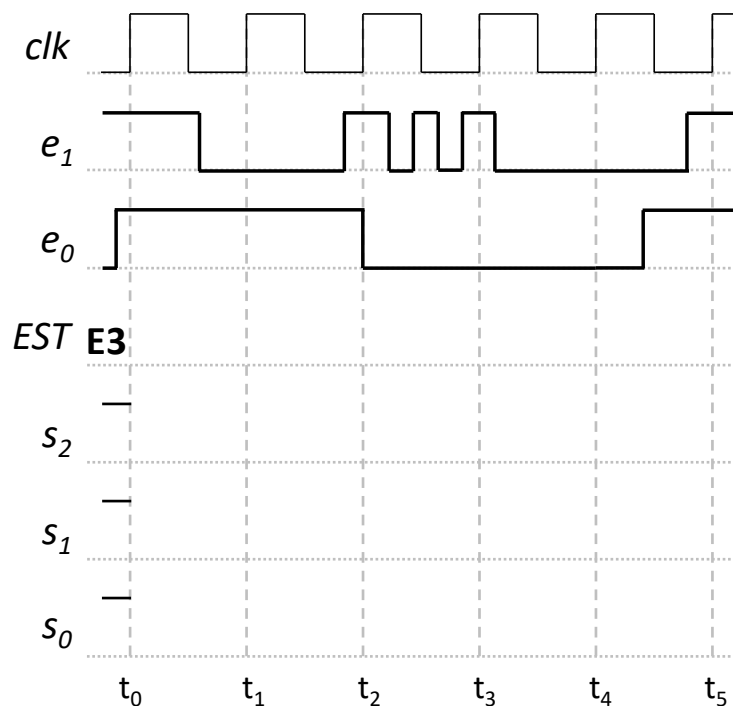
- b) **[20%]** Dado el grafo de estados siguiente:

Examen 2019/20-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	13/06/2020	18:30



Completad el cronograma siguiente:



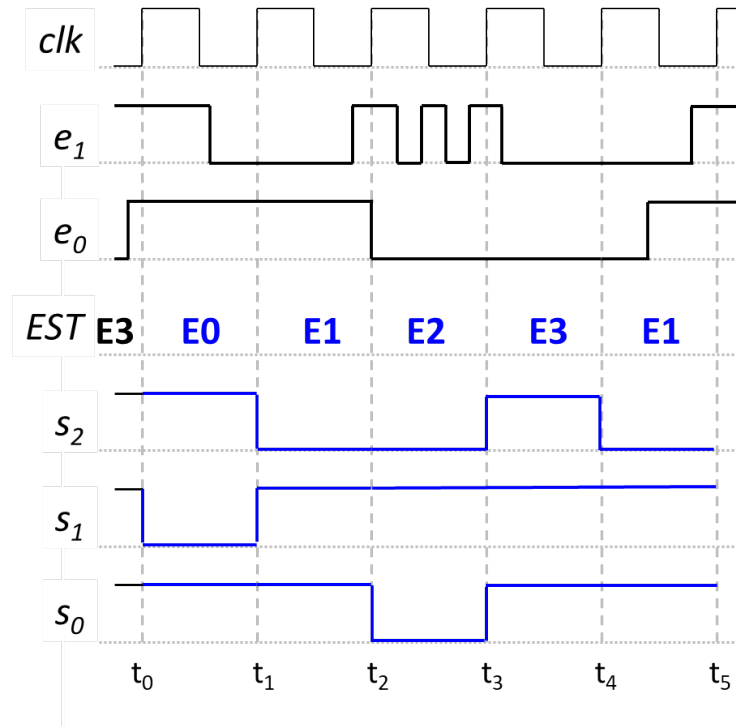
Para determinar el estado futuro miramos en los flancos ascendentes de la señal de reloj el valor que hay en las variables de entrada. En función del estado actual y de estos valores determinamos, según indique el grafo de estados dado, cuál debe ser el nuevo estado. Si hay alguna señal de entrada que varía justamente en el flanco consideramos siempre el valor que hay justo antes del flanco.

Las salidas se determinan en función del estado y el valor que deben tener estos bits los determina el grafo de estados dado.

El cronograma resultante es:

Examen 2019/20-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	13/06/2020	18:30



PROBLEMA 4 [10%]

a) [5%] Qué es el lenguaje de máquina?

El lenguaje en el que se codifican los programas que interpreta la máquina correspondiente.

b) [5%] ¿Qué es una microinstrucción?

Un conjunto de operaciones que se hacen en la unidad de procesamiento de un procesador en un ciclo de reloj.