

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	15/06/2019	18:30

Espacio para la etiqueta identificativa con el código personal del **estudiante**. Examen

### Este enunciado corresponde también a las siguientes asignaturas:

81.518 - Fundamentos de computadores

### Ficha técnica del examen

- Comprueba que el código y el nombre de la asignatura corresponden a la asignatura matriculada.
- Debes pegar una sola etiqueta de estudiante en el espacio correspondiente de esta hoja.
- No se puede añadir hojas adicionales, ni realizar el examen en lápiz o rotulador grueso.
  - Tiempo total: 2 horas Valor de cada pregunta: Prob. 1: 20%; Prob. 2: 35%; Prob. 3: 35%, y Prob. 4: 10%.
- En el caso de que los estudiantes puedan consultar algún material durante el examen, ¿cuáles son?: No se puede consultar ningún tipo de material.
- En el caso de poder usar calculadora, de que tipo? NINGUNA
- En el caso de que haya preguntas tipo test: ¿descuentan las respuestas erróneas? NO ¿Cuánto?

Indicaciones específicas

Razonad las respuestas en cada ejercicio. Las respuestas sin justificación no recibirán puntuación.



Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	15/06/2019	18:30

#### **Enunciados**

### **PROBLEMA 1 [20%]**

a) [4%] Dado el valor A = 111111101, que representa un número entero binario codificado en el formato de Complemento a 2 de 9 bits, ¿qué número decimal representa?

El número es negativo porque el primer bit es 1. Para saber su valor, hacemos un cambio de signo y calculamos su magnitud.

111111101<sub>(2</sub>  $\rightarrow$  (cambio de signo en Ca2)  $\rightarrow$  000000011<sub>(2)</sub>

Al aplicar el TFN al número 00000011(2 obtenemos el resultado siguiente:

$$00000011_{(2)} = 0.2^7 + 0.2^6 + 0.2^5 + 0.2^4 + 0.2^3 + 0.2^2 + 1.2^1 + 1.2^0 = 3_{(10)}$$

Por lo tanto, el número representado es 111111101 $_{(2)} = -3_{(10)}$ .

b) [8%] Dados los valores  $A = 110110_{(2)}$  y  $B = 011001_{(2)}$ . Si A y B representan dos números enteros que están expresados en signo y magnitud con 6 bits, calculad A + B. ¿Se produce desbordamiento?

En los números con signo y magnitud el primer dígito codifica el signo. Por este motivo podemos comprobar que los dos números son de signo diferente. Por lo tanto, para realizar la operación de suma hay que eliminar el bit de signo y restar el número de módulo más pequeño del otro (en el ejemplo el número de módulo más grande es el segundo) y finalmente asignar el signo del número de módulo más grande al resultado de la resta.

	1	1	0	0	1	
		1	1			← acarreo
	1	0	1	1	0	
	0	0	0	1	1	
0	0	0	0	1	1	

No hay desbordamiento puesto que se han sumado números de signo diferente y, por lo tanto, el resultado de la operación es siempre correcto.

c) [8%] Dado el formato de coma flotante siguiente:

S Exponente			Mantisa			
13	12		8	7		0

#### Donde:

- El bit de signo, S, vale 0 para cantidades positivas y 1 para negativas.
- El exponente se representa en exceso a 16.
- Hay bit implícito.
- La mantisa está normalizada en la forma 1,X.

Representad el número 42,625(10 en este formato.



Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	15/06/2019	18:30

En primer lugar, hay que codificar en base 2 el módulo del número. Para hacerlo, codificaremos primero la parte entera y posteriormente la parte fraccionaria.

$$42 = 21*2 + 0$$

$$21 = 10*2 + 1$$

$$10 = 5*2 + 0$$

$$5 = 2*2 + 1$$

$$2 = 1*2 + 0$$

$$1 = 0*2 + 1$$

Por lo tanto 42<sub>(10</sub>=101010<sub>(2</sub>

Por lo tanto 0,625<sub>(10</sub>=0,101<sub>(2</sub>

Combinando las dos partes obtenemos que:

 $42,625_{(10} = 101010,101_{(2)}$ 

Para codificar el número en el formato deseado hace falta primeramente normalizar el número en el formato empleado en la representación:

$$101010,101_{(2} = 1,01010101_{(2} \cdot 2^5)$$

La mantisa a codificar es 01010101. Dado que ocupa 8 bits y que el tamaño que tenemos para su representación es también 8 bits se puede representar correctamente.

El exponente es 5, hay que codificarlo en exceso a 16. Así pues, el número a codificar es 5+16=21 y dado que 21<sub>(10</sub>=10101<sub>(2)</sub> el exponente a incluir en la representación es 10101.

Finalmente, el número 42,625<sub>(10</sub> codificado en el formato indicado en el enunciado es:

S	Exponente	Mantisa
0	10101	01010101



Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	15/06/2019	18:30

#### **PROBLEMA 2 [35%]**

a) [25%] Un sistema combinacional SLC tiene las entradas y salidas siguientes:



donde *A* y *B* son números enteros de 4 bits codificados en complemento a 2. La salida *X* también es un entero en complemento a 2, el valor del cual viene determinado por la tabla siguiente:

<b>C</b> <sub>1</sub>	C <sub>0</sub>	Х
0	0	8 · (A–B)
0	1	B · B / 4
1	0	A · 5
1	1	max(A+3, B+2)

i. **[5%]** ¿Cuántos bits debe tener como mínimo la salida X para que no se pueda producir nunca desbordamiento?

A y  $B \in [-8, +7]$  puesto que, con 4 bits, el rango de representación en Ca2 es  $[-2^{n-1}, 2^{n-1}-1]$ . Por tanto:

- $8 \cdot (A B) \in [-120, +120]$  porque  $(A B) \in [-15, +15]$  y  $15 \cdot 8 = 120$ . Para representar este rango en Ca2 necesitamos 8 bits ([-128, +127]).
- $B \cdot B/4 \in [0, +16]$  porque  $B \cdot B \in [0, +64]$  y 64/4 = 16. En cualquier caso, necesitamos 6 bits para representar este rango en Ca2.
- $A.5 \in [-40, +35]$ , lo cual implica que necesitamos 7 bits para representar este rango en Ca2.
- $max(A+3, B+2) \in [-5, +10]$  porque  $A+3 \in [-5, +10]$  y  $B+2 \in [-6, +9]$ . Lo cual implica que necesitamos 5 bits para representar este rango en Ca2.

Así pues, la salida X debe ser como mínimo de 8 bits.

ii. **[10%]** Implementad el cálculo  $B \cdot B / 4$  con una memoria ROM y las puertas lógicas que consideréis necesarias. Debéis indicar en hexadecimal el contenido de todas las posiciones de la memoria ROM.

Para hacer este circuito con una memoria ROM necesitaremos almacenar 16 valores (el resultado de todas las divisiones de un número de 4 bits al cuadrado entre 4).

La entrada de direcciones de la memoria serán los valores de *B* (4 bits) y el contenido de cada posición (6 bits) será el resultado de la multiplicación *B*·*B*/4.

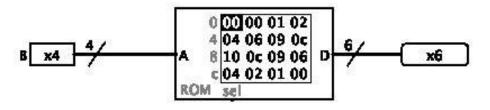


Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	15/06/2019	18:30

La tabla siguiente muestra las 16 operaciones:

<b>b</b> <sub>3</sub>	<b>b</b> <sub>2</sub>	b <sub>1</sub>	<b>b</b> <sub>0</sub>	B-B/4	Hex
0	0	0	0	0	0
0	0	0	1	0	0
0	0	1	0	1	1
0	0	1	1	2	2
0	1	0	0	4	4
0	1	0	1	6	6
0	1	1	0	9	9
0	1	1	1	12	С
1	0	0	0	16	10
1	0	0	1	12	С
1	0	1	0	9	9
1	0	1	1	6	6
1	1	0	0	4	4
1	1	0	1	2	2
1	1	1	0	1	1
1	1	1	1	0	0

Y el circuito resultante es el siguiente:



iii. **[10%]** Implementad el cálculo  $8 \cdot (A - B)$  con bloques combinacionales (excepto memoria ROM) y las puertas lógicas que consideréis necesarias.

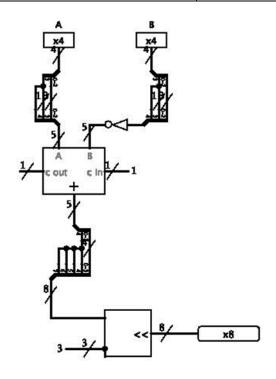
Este ejercicio puede tener múltiples respuestas correctas, nosotros os proponemos una.

Para implementar este circuito sumamos *A* con el Ca2 de *B* (haciendo la extensión a 5 bits de los dos números para evitar desbordamiento).

Extendemos el signo del resultado a 8 bits (de nuevo para evitar desbordamiento) y, finalmente, multiplicamos por 8 con un desplazador aritmético, haciendo un desplazamiento de 3 bits a la izquierda.



Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	15/06/2019	18:30



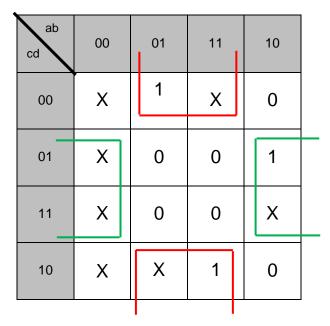
b) [10%] Minimizad la función siguiente por Karnaugh y haced la síntesis del circuito a dos niveles:

а	b	С	d	h
0	0	0	0	Χ
0	0	0 0 1	1	Χ
0	0	1	0	Χ
0	0	1	1	Χ
0	1	0	0	1
0	1	0	1	0
0	1	0 0 1	0	Χ
0	1	1	1	0
1	0	0	0	0
1	0	0	1	1
1	0	1	0	0
1	0	1	1	Χ
1	1	0	0	Χ
0 0 0 0 0 0 0 0 1 1 1 1 1 1	1	1 0 0	0 1 0 1 0 1 0 1 0 1 0 1 0 1 0 1 0 1	X X X 1 0 X 0 0 1 0 X 0 1 0 X
1	1	1	0	1
1	1	1	1	0



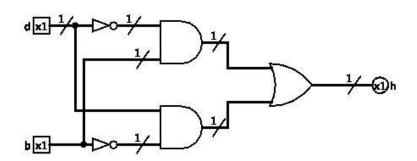
Asignatura	Código	Fecha	Hora inicio	
Fundamentos de computadores	75.562	15/06/2019	18:30	

### El mapa de Karnaugh correspondiente es el siguiente:



Del cual se obtiene la expresión mínima: b'·d + b·d'

### El circuito correspondiente es:

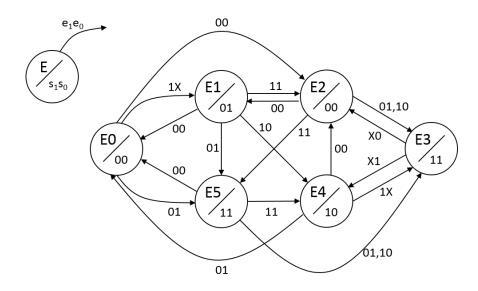




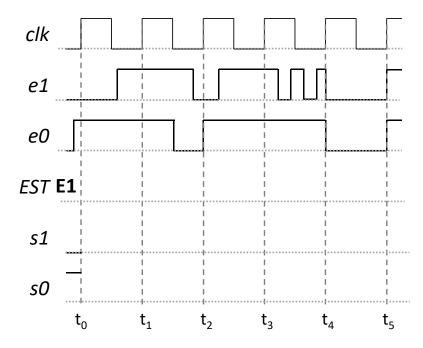
Asignatura	Código	Fecha	Hora inicio	
Fundamentos de computadores	75.562	15/06/2019	18:30	

### **PROBLEMA 3 [35%]**

### a) [15%] Dado el grafo de estados siguiente:



### Completad el cronograma siguiente:



Nota: No hace falta que expliquéis las transiciones en el cronograma. Sólo hay que rellenarlo.

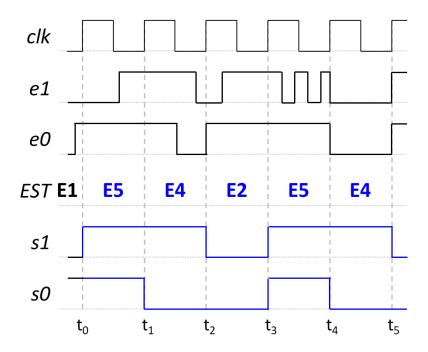
Para determinar el estado futuro miramos en los flancos ascendentes de la señal de reloj el valor que hay en las variables de entrada. En función del estado actual y de estos valores determinamos, según indique el grafo de estados dado, cuál debe ser el nuevo estado. Si hay alguna señal de entrada que varía justamente en el flanco consideramos siempre el valor que hay justo antes del flanco.



Asignatura	Código	Fecha	Hora inicio	
Fundamentos de computadores	75.562	15/06/2019	18:30	

Las salidas se determinan en función del estado y el valor que deben tener estos bits los determina el grafo de estados dado.

El cronograma resultante es:



- b) [20%] Dibujad el grafo de estados de un circuito secuencial, con dos entradas, *E*1 y E2 de un bit cada una, y una salida *S* de dos bits. El circuito lee por cada entrada en secuencia (los bits iniciales son de más peso) un número natural de dos bits y los compara. Una vez leídos los dos números, la salida debe tomar durante un ciclo los valores siguientes:
  - 01, si *E*1 > *E*2, o bien
  - 10, si *E*2 > *E*1, o bien
  - 11, si *E*1 = *E*2.

Y vuelve a leer los dos números siguientes. En cualquier otro caso, la salida tiene que ser 00.

Ejemplo de funcionamiento:

Entrada E1	1	1	0	0	0	1	0	1	1	0	0
Entrada E2	1	0	1	1	1	0	0	0	1	0	1
Salida S	00	00	01	00	10	00	10	00	10	00	11

Los estados que debe tener el circuito son los siguientes:

- Z0: Estado inicial del circuito. No se ha leído ninguno de los dos bits de los números.
- Z1: Se ha leído el primer bit tal que E1=1 y E2=0.
- Z2: Se ha leído el primer bit tal que E1=0 y E2=1.
- Z3: Se ha leído el primer bit tal que *E*1=*E*2.

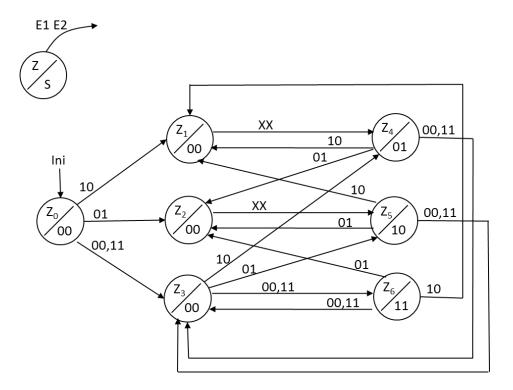


Asignatura	Código	Fecha	Hora inicio	
Fundamentos de computadores	75.562	15/06/2019	18:30	

- Z4: Se han leído los dos bits de los números y E1 > E2. La salida es 01.
- Z5: Se han leído los dos bits de los números y E2 > E1. La salida es 10.
- Z6: Se han leído los dos bits de los números y E1 = E2. La salida es 11.

Del estado Z0 al Z3 la salida es 00.

A partir de estos estados y determinando el valor numérico de los números que se leen a la entrada podemos hacer el grafo de estados. A continuación, se muestra el grafo resultante:



### **PROBLEMA 4 [10%]**

- a) [5%] ¿Para qué se usa el PC (program counter)?
   Para guardar la posición de memoria de la instrucción a ejecutar.
- b) [5%] ¿Qué describe la microarquitectura?Cómo se organiza un procesador para implementar un determinado repertorio de instrucciones.