

Assignatura	Codi	Data	Hora inici	
Fonaments de computadors	05.562	18/6/2022	12:30	

### Aquest enunciat també correspon a les assignatures següents:

• 11.518 - Fonaments de computadors

#### Fitxa tècnica de l'examen

- No és necessari que escriguis el teu nom. Un cop resolta la prova final, només s'accepten documents en format .doc, .docx (Word) i .pdf.
- Comprova que el codi i el nom de l'assignatura corresponen a l'assignatura de què t'has matriculat.
- Temps total: 2 hores Valor de cada pregunta: P1: 20%; P2: 35%; P3: 35%; P4: 10%
- Es pot consultar cap material durant l'examen? No Quins materials estan permesos? Cap.
- Es pot fer servir calculadora? **No** De quin tipus? **Cap.**
- Si hi ha preguntes tipus test, descompten les respostes errònies? **No** Quant?
- Indicacions específiques per a la realització d'aquest examen: Raoneu totes les respostes. Les respostes sense justificar no seran puntuades.



Assignatura	Codi	Data	Hora inici
Fonaments de computadors	05.562	18/6/2022	12:30

### **Exemples de solucions**

#### **PROBLEMA 1 [20%]**

a) [5%] Donats els nombre en les bases indicades  $A=-73_{(16)}$  i  $B=115_{(8)}$ . Com es representen els nombres A i B en binari amb 8 bits fent servir la representació de signe i magnitud?

Per representar –73<sub>(16)</sub> com és negatiu, partirem primer en representar el 73<sub>(16)</sub> i després aplicarem el bit de signe per obtenir—73<sub>(16)</sub>. En el cas de base 16 cada dígit es transforma en quatre bits.

$$73_{(16} \rightarrow 0111\ 0011_{(SM2)}$$

Tenint en compte que el primer bit (més significatiu) és el bit de signe, en el cas d'un nombre negatiu ha de ser 1.

```
-73_{(16} \rightarrow 1111\ 0011_{(SM2)}
```

Per representar 115<sub>(8)</sub>, com és base 8, cada dígit es transforma en tres bits. No obstant, el dígit més significatiu en aquest cas es pot representar amb un únic bit (1) per fer la representació del 115<sub>(8)</sub> en signe i magnitud (SM2) amb 8 bits,

```
115<sub>(8</sub> → 01 001 101<sub>(Ca2)</sub>
```

Tenint en compte que el primer bit (més significatiu) és 0 perquè és el bit de signe i estem representant un nombre positiu.

b) [10%] Donats els nombres binaris A = 10001101 i B = 01001101. Quin és el resultat de l'operació B - A, operant en signe i magnitud? Es produeix sobreeiximent?

Per restar dos nombres en SM2, primer podem plantejar l'operació B+(-A), canviant el signe del subtrahend.

Per canviar el signe de A, només cal canviar el bit de signe.

```
A = 10001101_{(SM2)} \rightarrow (canvi de signe en SM2) \rightarrow 00001101_{(SM2)} = -A
```

A continuació, sumem B + (-A), com tenen el mateix signe podem plantejar la suma tal qual de les magnituds:

La suma de dos nombres positius ha de ser un nombre positiu, per tant el resultat és 01011010<sub>(SM2</sub>. No hi ha sobreeiximent perquè que no hi ha bit de ròssec en l'última etapa.

c) [5%] Donada la seqüència de bits 10110110 que representa un nombre real en format de coma fixa, amb 4 bits per la part entera i 4 bits per la part fraccionària, indiqueu quin és el valor d'aquest nombre en decimal.

Segons el format donat, si separem part entera i part decimal tenim: Part entera  $\rightarrow$  1011<sub>(2</sub> = 1·2³ +0·2² + 1·2¹ + 1·2⁰=11<sub>(10</sub>

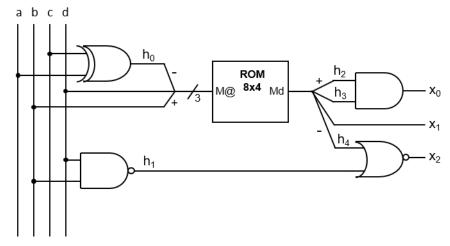


Assignatura	Codi	Data	Hora inici
Fonaments de computadors	05.562	18/6/2022	12:30

Part decimal  $\rightarrow 0110_{(2} = 0.2^{-1} + 1.2^{-2} + 1.2^{-2} + 0.2^{-3} = 0,375_{(10)}$ Per tant el valor en decimal és  $\frac{11,375_{(10)}}{11,375_{(10)}}$ 

#### **PROBLEMA 2 [35%]**

a) [10%] Donat el circuit lògic combinacional següent:



On el contingut de la memòria ROM, especificat en hexadecimal, és:

M @	[Md]
0	0
1	6
2	0 6 9 E
3	E
4	1
5	Е
2 3 4 5 6 7	1 E C B
7	В

Ompliu la taula de veritat que especifica les sortides  $x_0$ ,  $x_1$ ,  $x_2$  en funció de les entrades a, b, c i d. Calculeu prèviament els valors intermedis ( $h_0$ ,  $h_1$ ,  $h_2$ ,  $h_3$  i  $h_4$ ) indicats en el circuit i afegits a la taula de veritat següent:

а	b	С	d	h <sub>0</sub>	h₁	h <sub>2</sub>	h <sub>3</sub>	h <sub>4</sub>	X <sub>0</sub>	<b>X</b> <sub>1</sub>	X <sub>2</sub>
0	0	0	0								
0	0	0	1								
0	0	1	0								
0	0	1	1								
0	1	0	0								
0	1	0	1								
0	1	1	0								
0	1	1	1								
1	0	0	0								
1	0	0	1								
1	0	1	0								
1	0	1	1								
1	1	0	0								
1	1	0	1								



Assignatura	Codi	Data	Hora inici
Fonaments de computadors	05.562	18/6/2022	12:30

1 1 1 0 1 1 1 1

Per obtenir la sortida, començarem obtenint l'entrada a la memòria ROM. L'entrada que indica la direcció de memòria ve directament donada pels valors de  $abh_0$ . Per obtenir  $h_0$  del circuit veiem que correspon a  $h_0 = a \oplus c$ . A la sortida de la ROM tindrem  $h_2 h_3 x_1 h_4$ . Per tant, quan  $abih_0$  valen 0, apuntaran a la primera direcció de memòria ROM que té el valor 0 o "0000" i llavors  $h_2$ =0,  $h_3$ =0,  $x_1$ =0 i  $h_4$ =0. I així podem fer amb tots els valors de la ROM.

Per obtenir  $x_0$  veiem que  $x_0 = h_2 \cdot h_3$  valors que obtenim directament de la sortida de la ROM.

Per últim, per obtenir  $x_2$  del circuit podem extreure de  $x_2 = (h_4 + h_1)'$  on  $h_1 = (b \cdot d)'$  i  $h_4$  la obtenim directament de la sortida de la ROM.

Per tant, la taula queda de la manera següent:

а	b	С	d	h <sub>0</sub>	h₁	h <sub>2</sub>	h <sub>3</sub>	h <sub>4</sub>	X <sub>0</sub>	<b>X</b> 1	X <sub>2</sub>
0	0	0	0	0	1	0	0	0	0	0	0
0	0	0	1	0	1	1	0	1	0	0	0
0	0	1	0	1	1	0	1	0	0	1	0
0	0	1	1	1	1	1	1	0	1	1	0
0	1	0	0	0	1	0	0	1	0	0	0
0	1	0	1	0	0	1	1	0	1	0	1
0	1	1	0	1	1	1	1	0	1	1	0
0	1	1	1	1	0	1	0	1	0	1	0
1	0	0	0	1	1	0	1	0	0	1	0
1	0	0	1	1	1	1	1	0	1	1	0
1	0	1	0	0	1	0	0	0	0	0	0
1	0	1	1	0	1	1	0	1	0	0	0
1	1	0	0	1	1	1	1	0	1	1	0
1	1	0	1	1	0	1	0	1	0	1	0
1	1	1	0	0	1	0	0	1	0	0	0
1	1	1	1	0	0	1	1	0	1	0	1

#### b) [10%] Donada la taula de veritat següent:

а	b	С	d	f
0	0	0	0	1
0	0	0	1	0
0	0	1	0	0
0 0 0 0 0 0 0 1 1 1	0 0 0 0	0 0 1 1	1	1
0	1	0	0	Χ
0	1 1 1	0	1	Χ
0	1	1	0	0
0	1	0 0 1 1 0 0 1 1	1	0
1	1 0 0 0 0	0	0	0
1	0	0	1	1
1	0	1	0	0
1	0		1	0
1	1	0	0	Χ
1	1	0	1	1
1 1 1 1	1	0 0 1 1	0 1 0 1 0 1 0 1 0 1 0 1 0 1	1 0 0 1 X X 0 0 0 1 0 0 X 1 1 0 0 0 1
1	1	1	1	0

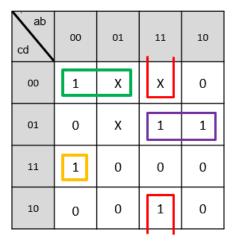
Pàgina 4 de 10



Assignatura	Codi	Data	Hora inici	
Fonaments de computadors	05.562	18/6/2022	12:30	

Sintetitzeu de manera mínima a dos nivells la funció f mitjançant el mètode de Karnaugh.

El mapa de Karnaugh de la funció f és el següent



I n'obtenim aquesta expressió mínima:

f(a, b, c, d) = a'c'd' + abd' + ac'd + a'b'cd

c) [15%] Es vol dissenyar un circuit combinacional anomenat SUB amb l'estructura següent:



Les entrades *A* i *B* representen nombres enters de 8 bits codificats en Ca2. La sortida *X*, també de 8 bits i codificada en Ca2, ha de valer la resta *A* - *B* en cas de que aquesta sigui correcta, o 0 en cas de que es produeixi sobreeiximent.

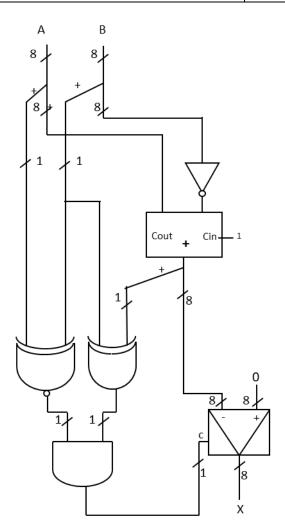
Es demana que dissenyeu el circuit *SUB* usant blocs i portes combinacionals, i especificant clarament l'amplada de tots els busos utilitzats.

NOTA: Per resoldre aquest exercici no podeu fer servir la sortida Cout del bloc sumador

Per resoldre aquest bloc hem de tenir en compte primer que per obtenir A-B haurem de fer A+(-B), cosa que podem aconseguir amb un sumador, negant l'entrada B i posant a 1 l'entrada Cin del sumador. Per altra banda, per saber si es produeix sobreeiximent (cas en el que la sortida hauria de ser 0), sabrem que això pot passar si el signe de A i el signe de B coincideixen i a més és diferent al de la sortida del sumador A-B. Per tant, tindrem un bit de control que correspondrà a  $(a \oplus b)$ '  $(a \oplus c)$ , o bé abc'+a'b'c (on a és el signe de A, b és el signe de B i c és el signe del resultat del sumador A-B). Aquest bit de control, serà el bit de control d'un multiplexor on la sortida X serà 0 si el bit de control és 1, i la sortida X serà A-B si el bit de control és 0.



Assignatura	Codi	Data	Hora inici
Fonaments de computadors	05.562	18/6/2022	12:30

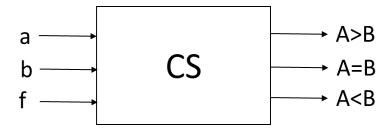


#### **PROBLEMA 3 [35%]**

- a) [15%] Dissenyeu el graf d'estats d'un circuit seqüencial que faci la comparació de dos nombres enters A i B representats en signe i magnitud, on els bits de cada nombre (a<sub>i</sub> i b<sub>i</sub>) es van introduint al circuit cicle a cicle començant pel de menys pes.
  - El circuit té també una entrada f que indica quan s'acaben els bits. Quan aquest senyal s'activa la sortida passa a indicar si *A* és més gran, igual o més petit que *B*. Un cop finalitzada la comparació el circuit deixa de funcionar fins que no es torni a inicialitzar. Mentre no s'arriba a la fi dels nombres d'entrada les sortides valen 0. El nombre mínim de bits a comparar és 2.



Assignatura	Codi	Data	Hora inici
Fonaments de computadors	05.562	18/6/2022	12:30



A continuació es mostra un exemple de funcionament on volem comparar els nombres de 8 bits A=01100001 i B=11011110. Les entrades i les sortides haurien d'evolucionar de la manera següent, indicant que, en aquest cas, A és més gran que B:

Entrada a	1	0	0	0	0	1	1	0	Χ	Χ	Χ	Χ
Entrada b	0	1	1	1	1	0	1	1	Х	Х	Х	Х
Entrada f	0	0	0	0	0	0	0	1	Χ	Х	Х	Х
Sortida A>B	0	0	0	0	0	0	0	0	1	X	X	Х
Sortida A=B	0	0	0	0	0	0	0	0	0	Х	Х	Х
Sortida A <b< td=""><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>Х</td><td>Х</td><td>Х</td></b<>	0	0	0	0	0	0	0	0	0	Х	Х	Х

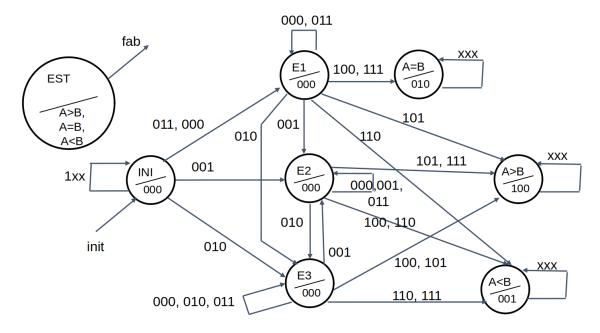
Indiqueu clarament la funcionalitat de cada estat que tingui el vostre graf i la sortida que ha de tenir. No cal que expliqueu les transicions del graf. Només cal que estiguin clarament especificades.

Per aconseguir el funcionament desitjat, el circuit ha de tenir els estats següents:

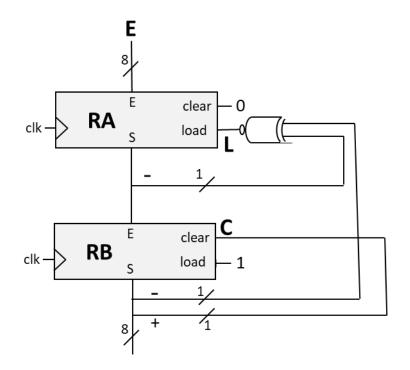
Estat	Descripció	Sortid
		а
INI	Estat inicial, no s'ha rebut cap bit.	000
E1	La part introduïda d'A com a natural és igual que la part introduïda com a natural de B.	000
E2	La part introduïda d'A com a natural és menor que la part introduïda com a natural de B.	000
E3	La part introduïda d'A com a natural és major que la part introduïda com a natural de B.	000
A=B	A=B.	010
A>B	A>B.	100
A <b< td=""><td>A<b.< td=""><td>001</td></b.<></td></b<>	A <b.< td=""><td>001</td></b.<>	001



Assignatura	Codi	Data	Hora inici
Fonaments de computadors	05.562	18/6/2022	12:30



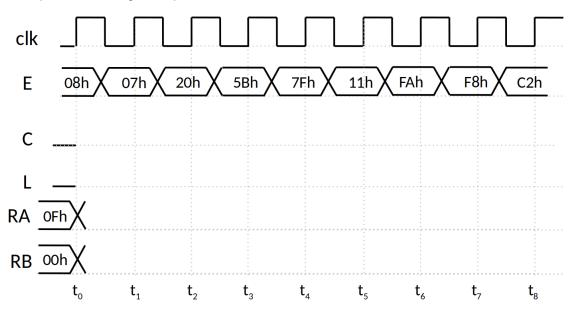
b) [20%] A partir del circuit seqüencial següent:





Assignatura	Codi	Data	Hora inici
Fonaments de computadors	05.562	18/6/2022	12:30

Completeu el cronograma que es mostra a continuació:



No és necessari explicar el cronograma ni el procediment seguit per completar-ho.

Registre RA: El seu valor depèn de l'entrada *E* i del senyal *L*, que controla l'entrada *load*.

Registre RB: Amb *load*=1, el registre carrega en el flanc ascendent del rellotge el valor del registre RA si C=0.

Senyal C: Correspon a RB7.

Senyal L: Correspon a RA<sub>0</sub> XNOR RB<sub>0</sub>.

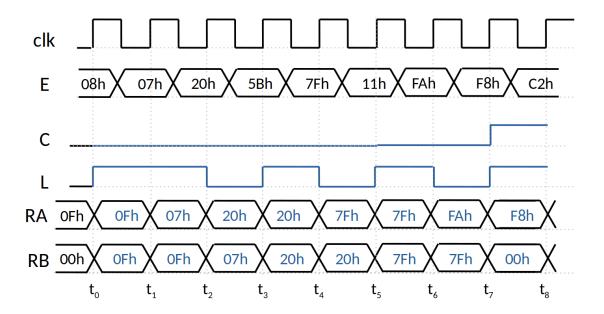
L'entrada asíncrona clear té prioritat sobre l'entrada *load* (quan *clear*=1 posa el registre a 0 independentment del valor de *load*).

interval	RA	RB	L	С
t <sub>o</sub> -t <sub>1</sub>	0000 111 <b>1</b>	<b>0</b> 000 111 <b>1</b>	1	0
t <sub>1</sub> -t <sub>2</sub>	0000 011 <b>1</b>	<b>0</b> 000 111 <b>1</b>	1	0
t <sub>2</sub> -t <sub>3</sub>	0010 000 <b>0</b>	<b>0</b> 000 011 <b>1</b>	0	0
t <sub>3</sub> -t <sub>4</sub>	0010 000 <b>0</b>	<b>0</b> 010 000 <b>0</b>	1	0
t <sub>4</sub> -t <sub>5</sub>	0111 111 <b>1</b>	<b>0</b> 010 000 <b>0</b>	0	0
t <sub>5</sub> -t <sub>6</sub>	0111 111 <b>1</b>	<b>0</b> 111 111 <b>1</b>	1	0
t <sub>6</sub> -t <sub>7</sub>	1111 101 <b>0</b>	<b>0</b> 111 111 <b>1</b>	0	0
t <sub>7</sub> -t <sub>8</sub>	1111 100 <b>0</b>	0000 0000	1	0



Assignatura	Codi	Data	Hora inici
Fonaments de computadors	05.562	18/6/2022	12:30

En l'instant  $t_7$  el registre RB es carrega amb el valor que té RA en aquell moment, que és FAh. Com que el bit  $RB_7$ =1 provoca el clear del mateix registre, immediatament, el registre RB passa a tenir el contingut 00h. Com que aquest efecte és instantani, al cronograma ja només posem el valor estable que hi ha a partir d'aquest moment, que és 00h.



#### **PROBLEMA 4 [10%]**

a) [5%] Què descriu la microarquitectura?

Com s'organitza un processador per a implementar un determinat repertori d'instruccions.

b) [5%] Per a què es fa servir la memòria cau o caché?

Per proporcionar, a la CPU, un accés més ràpid a la informació de la memòria principal.