

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	12/01/2019	18:30

Espacio para la etiqueta identificativa con el código personal del **estudiante**.

Examen

Este enunciado corresponde también a las siguientes asignaturas:

• 81.518 - Fundamentos de computadores

Ficha técnica del examen

- Comprueba que el código y el nombre de la asignatura corresponden a la asignatura matriculada.
- Debes pegar una sola etiqueta de estudiante en el espacio correspondiente de esta hoja.
- No se puede añadir hojas adicionales, ni realizar el examen en lápiz o rotulador grueso.
- Tiempo total: 2 horas Valor de cada pregunta: Prob. 1: 10%; Prob. 2: 35%; Prob.3: 35%; Prob. 4: 10%.
- En el caso de que los estudiantes puedan consultar algún material durante el examen, ¿cuáles son?: No se puede consultar ningún tipo de material.
- En el caso de poder usar calculadora, de que tipo? NINGUNA
- En el caso de que haya preguntas tipo test: ¿descuentan las respuestas erróneas? NO ¿Cuánto?

Indicaciones específicas

 Razonad las respuestas en cada ejercicio (excepto cuando se indique lo contrario). las respuestas sin justificar no obtendrán puntuación.



Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	12/01/2019	18:30

Enunciados

PROBLEMA 1 [20%]

Suponed las secuencias de bits A=10101010 y B=01100110

a) [5%] En el caso de que B corresponda a un número entero representado en complemento a 2, indicad su valor en decimal.

Al aplicar el Teorema Fundamental de la Numeración (TFN) tenemos que:

$$B = 01100110_{(Ca2} = -0.2^{7} + 1.2^{6} + 1.2^{5} + 0.2^{4} + 0.2^{3} + 1.2^{2} + 1.2^{1} + 0.2^{0} = 64 + 32 + 4 + 2 = \frac{102_{(10)}}{100}$$

b) [8%] Realizad la operación A - B en binario suponiendo que A y B representasen números enteros codificados en complemento a 2. ¿Se produce desbordamiento?

En primer lugar, aplicamos un cambio de signo al segundo operando:

0110 0110 → intercambiamos unos y ceros → 1001 1001 → sumamos 1 al resultado →1001 1010

Por tanto, sabemos que -B = 1001 1010 $_{(Ca2)}$. Acto seguido, realizamos la suma A+ (-B) = A-B:

Se produce desbordamiento ya que la suma de dos números negativos (A=- $86_{(10)}$ i $-B=-102_{(10)}$) da un número positivo ($68_{(10)}$).

c) [7%] Suponed la secuencia de bits A = 11001100 que corresponde a un número representado en el formato de coma flotante siguiente:

S		Exponente	Mantisa			
7	6		4	3		0

donde:

- el bit de signo S vale 0 para los positivos y 1 para los negativos,
- el exponente se codifica en exceso a 4, y
- la mantisa está normalizada de la forma 1, M y con bit implícito.

Indicad el valor de A en decimal.

Obtenemos el valor de cada uno de los campos:

- El bit de signo vale 1, por lo que se trata de un número negativo.
- El exponente en exceso a 4 es 100. Si interpretamos estos bits en base 2 obtenemos que representa el valor decimal 4₍₁₀₎. Restándole 4 obtenemos que el exponente es 0.
- Añadimos el bit implícito a la mantisa: 1,1100.



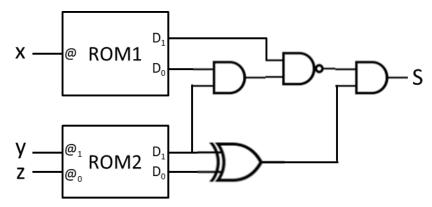
Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	12/01/2019	18:30

Aplicándole el exponente obtenemos 1,1100 \cdot 20 = 1,1100. Aplicamos el TFN para obtener su valor en decimal: $1 \cdot 2^0 + 1 \cdot 2^{-1} + 1 \cdot 2^{-2} = 1 + 0,5 + 0,25 = 1,75$

Por lo tanto, A = -1,75.

PROBLEMA 2 [35%]

a) [10%] Dado el circuito lógico combinacional siguiente:



donde el contenido de la memoria ROM1, especificado en binario, es:

@	M[@]
0	01
1	11

y el contenido de la memoria ROM2, especificado también en binario, es:

@	M[@]
0	10
1	11
2	01
3	10

Se pide que rellenéis la tabla de verdad siguiente, que especifica la salida *S* en función de las entradas *x*, *y* y z. Hay que calcular previamente los valores intermedios indicados en la tabla.

			RO	M1	RC)M2				
x	У	Z	D1	D0	D1	D0	AND	NAND	XOR	S
0	0	0								
0	0	1								
0	1	0								
0	1	1	·							
1	0	0								



Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	12/01/2019	18:30

1	0	1				
1	1	0				
1	1	1				

Nota: No hace falta que expliquéis textualmente como obtenéis los valores de cada señal.

			RO	M1	RC)M2				
x	у	Z	D1	D0	D1	D0	AND	NAND	XOR	S
0	0	0	0	1	1	0	1	1	1	1
0	0	1	0	1	1	1	1	1	0	0
0	1	0	0	1	0	1	0	1	1	1
0	1	1	0	1	1	0	1	1	1	1
1	0	0	1	1	1	0	1	0	1	0
1	0	1	1	1	1	1	1	0	0	0
1	1	0	1	1	0	1	0	1	1	1
1	1	1	1	1	1	0	1	0	1	0

b) [10%] Dada la tabla de verdad siguiente:

а	b	С	d	f
0	0	0	0	0
0	0	0	1	1 0 0 0 0 0 1
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	х
1	0	0	1	Х
1	0	1	0	1
1	0	1	1	1 x
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0 0 1
1	1	1	1	0

Sintetizad de manera mínima a dos niveles la función f mediante el método de Karnaugh.

El mapa de Karnaugh para la función f es el siguiente:



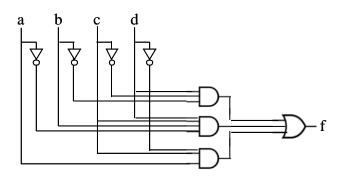
Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	12/01/2019	18:30

ab cd	00	01	11	10
00	0	0	0	×
01	1	0	o	x
11	0	1	0	х
10	0	0	1	1

Y obtenemos esta expresión mínima:

$$f = b'c'd + a'bcd + acd'$$

El circuito que la implementa con puertas lógicas es el siguiente:



c) [15%] Se quiere diseñar un circuito lógico combinacional, denominado maxXY3, con la estructura siguiente:



Tanto las entradas X e Y como la salida Z representan números naturales de 8 bits. La salida Z corresponde al cálculo de la expresión siguiente:

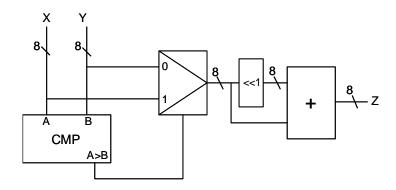
$$Z = max(X, Y) \cdot 3$$

Se pide que diseñéis el circuito *maxXY3* usando **un máximo de un bloque sumador** y los bloques y puertas combinacionales que creáis necesarios y usando sólo bloques y buses de 8 bits. Dada esta condición, ¿para qué valores de *X* e *Y* se producirá desbordamiento?



Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	12/01/2019	18:30

Para obtener $\max(X,Y)$ escogeremos entre las dos entradas mediante un multiplexor controlado por la comparación de estas dos entradas. Denominamos M a este valor máximo. Para obtener $3 \cdot M$ recurriremos a la igualdad $3 \cdot M = 2 \cdot M + M$, y para obtener $2 \cdot M$ desplazaremos el número un bit hacia la izquierda.



Se producirá desbordamiento si $3 \cdot M > 255$, que es el máximo valor natural que se puede representar con 8 bits. Es decir, si M > 85. En otras palabras, se producirá desbordamiento si X > 85 o Y > 85.



Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	12/01/2019	18:30

PROBLEMA 3 [35%]

a) [15%] Considerad un circuito secuencial que tiene una señal de entrada de 1 bit (x) y una señal de salida (y) de 1 bit también.



A este circuito llegan paquetes de 3 bits por la señal x, a razón de un bit a cada ciclo de reloj. Denominamos estos bits a, b y c, siendo a el primero a llegar y c el último. El circuito tiene que calcular a la salida la función lógica siguiente:

$$y = f(a,b,c) = a.c + b + a.c'$$

La salida y tiene que valer el resultado de la expresión lógica en todo momento, en función de los valores que hayan llegado hasta el momento. Inicialmente tiene que valer 0.

Ejemplo de funcionamiento:

Entrada x	0	1	0	0	0	1	1	1	0	Х
Salida v	0	0	1	1	0	0	0	1	1	1

Dibujad el grafo de estados siguiendo el modelo de Moore que realice esta especificación. Hay que especificar textualmente cuál es el significado de cada uno de los estados que forman este grafo.

Simplificando la función f, tenemos que f(a,b,c) = a + b

Los estados son los siguientes

E0: Estado inicial o han llegado a = 0 y b = 0 y c tiene cualquier valor. La salida final es 0.

E1: ha llegado a = 0.

E2: ha llegado a = 1. La salida ya vale 1 a partir de este momento.

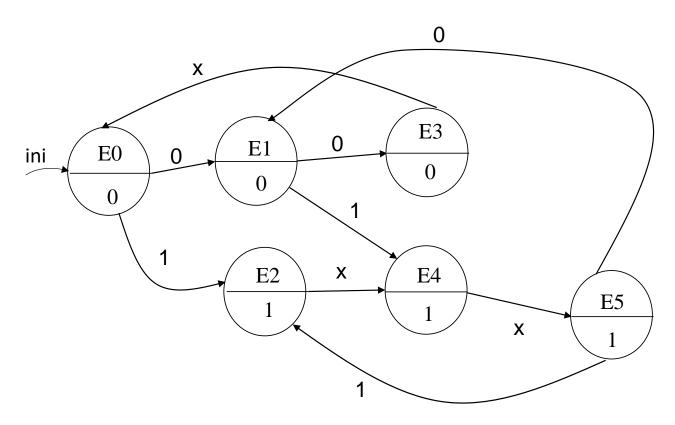
E3: han llegado a = 0 y b = 0.

E4: han llegado a = 1 o b = 1. La salida ya vale 1 a partir de este momento.

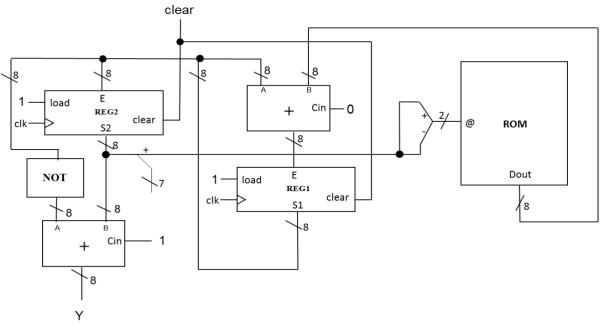
E5: E5: han llegado a = 1 o b = 1 y c tiene cualquier valor. En este caso la salida final es 1.



Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	12/01/2019	18:30



b) [20%] Considerad el siguiente circuito secuencial.



donde el contenido de las 4 posiciones de la memoria ROM (en hexadecimal) es el siguiente:

M[0] = 73h

M[1] = B9hM[2] = 37h



Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	12/01/2019	18:30

$$M[3] = 9Ah$$

i) [12,5%] Si en un momento dado los valores que hay en las señales *clear*, S1 y S2 son

Indicad de forma numérica (en hexadecimal) cuál será el nuevo valor de la señal S2, S1 e Y en el momento en que se produzca el próximo flanco ascendente de la señal de reloj. Explicad razonadamente todo lo que habéis hecho para calcularlo.

El registro REG2 tiene un 1 en la entrada *load*, y por lo tanto se carga a cada flanco con lo que le llega por la entrada *E*, que es *S1*. Por lo tanto,

Lo que llega a la entrada E de REG1, y se carga en el registro a cada flanco, es la suma de REG1 más la salida de la ROM. A la entrada de direcciones de la ROM llega el bit de más peso de S2, duplicado. El bit más significativo de S2 es 0 (3h = **0**011₍₂). Por lo tanto,

$$S1^+ = S1 + M[0] = CCh + 73h = 3Fh$$

La señal Y es la suma de S1 negado más S2 más 1 (si S1 y S2 representasen números enteros codificados en complemento a 2, podríamos decir que Y = S2-S1)). Por lo tanto,

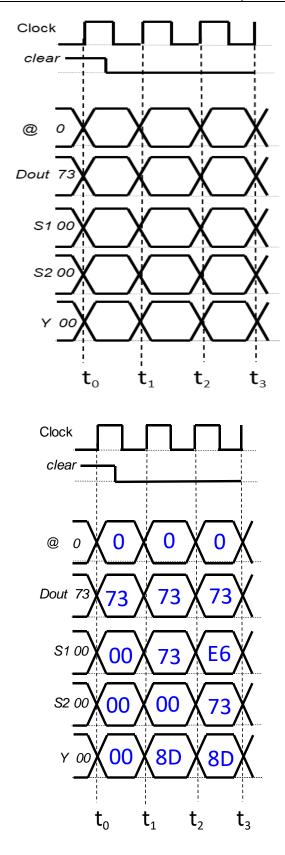
$$Y = S1' + 1 + S2$$

 $Y = 33h + 1 + 3Eh = 72h$

ii) [7,5%] Completad el siguiente cronograma. No hace falta que expliquéis cómo obtenéis los resultados.



Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	12/01/2019	18:30



Página 10 de 11



Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	12/01/2019	18:30

PROBLEMA 4 [10%]

- a) [5%] ¿Para qué se usa la memoria caché? Para proporcionar, a la CPU, un acceso más rápido a la información de la memoria principal.
- b) [5%] ¿Qué es un módulo de entrada/salida?
 Un dispositivo que hace de puente entre el procesador y los otros componentes de un computador.