

## Examen 2022/23-1

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	25/1/2023	16:30

**Este enunciado también corresponde a las siguientes asignaturas:**

---

- 81.518 - Fundamentos de computadores

### Ficha técnica del examen

---

- No es necesario que escribas tu nombre. Una vez resuelta la prueba final, solo se aceptan documentos en formato .doc, .docx (Word) y .pdf.
  - Comprueba que el código y el nombre de la asignatura corresponden a la asignatura de la que te has matriculado.
  - Tiempo total: **2 horas** Valor de cada pregunta: **P1:20%; P2:35%; P3:35%; P4:10%**
  - ¿Puede consultarse algún material durante el examen? **NO** ¿Qué materiales están permitidos?  
**Ninguno**
  - ¿Puede utilizarse calculadora? **NO** ¿De qué tipo? **NINGUNO**
  - Si hay preguntas tipo test, ¿descuentan las respuestas erróneas? **NO** ¿Cuánto?
  - Indicaciones específicas para la realización de este examen: **Razonad todas las respuestas. Las respuestas sin justificar no serán puntuadas.**
-

## Examen 2022/23-1

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	25/1/2023	16:30

### Enunciados

#### PROBLEMA 1 [20 %]


- a) [2,5 %] Dado el valor decimal  $A = -35$ , ¿cómo se expresa codificado en complemento a 2 con 8 bits?

La codificación de un número negativo  $-X$  en Ca2 es el resultado en binario de la operación  $2^n - |X|$  donde  $|X|$  es el valor absoluto de  $-X$  y  $n$  el número de bits del formato de representación. En este caso:

$$2^8 - |-35|_{(10)} = 256_{(10)} - 35_{(10)} = 221_{(10)}$$

Aplicando el método de la división entera:

221	=	110 · 2	+	1
110	=	55 · 2	+	0
55	=	27 · 2	+	1
27	=	13 · 2	+	1
13	=	6 · 2	+	1
6	=	3 · 2	+	0
3	=	1 · 2	+	1
1	=	0 · 2	+	1




$$221_{(10)} = 11011101_{(Ca2)}$$

- b) [2,5 %] Representa el mismo valor  $A$  del apartado anterior pero en formato de signo y magnitud con 8 bits

Convertimos 35 a binario aplicando el método de la división entera:

35	=	17 · 2	+	1
17	=	8 · 2	+	1
8	=	4 · 2	+	0
4	=	2 · 2	+	0
2	=	1 · 2	+	0
1	=	0 · 2	+	1



Como  $A$  está representado en formato de signo y magnitud de 8 bits, tendremos un bit de signo y 7 bits para la magnitud. Así pues, añadimos un 0 para tener la magnitud de 7 bits, 0100011, y como el número es negativo añadimos el bit de signo (1) a la izquierda

:

$$-35_{(10)} = 10100011_{(SM2)}$$



## Examen 2022/23-1

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	25/1/2023	16:30

### PROBLEMA 2 [35 %]

a) [20 %] Dada la tabla de verdad siguiente:

a	b	c	d	f	g
0	0	0	0	0	1
0	0	0	1	1	0
0	0	1	0	0	0
0	0	1	1	X	1
0	1	0	0	1	1
0	1	0	1	0	1
0	1	1	0	X	0
0	1	1	1	0	0
1	0	0	0	X	0
1	0	0	1	X	0
1	0	1	0	0	0
1	0	1	1	X	1
1	1	0	0	0	0
1	1	0	1	1	1
1	1	1	0	X	1
1	1	1	1	1	1

- i. [10 %] Sintetizad la función  $f$  de manera mínima a dos niveles mediante el método de Karnaugh y dibujad el circuito resultante.

El mapa de Karnaugh de la función  $f$  es el siguiente:

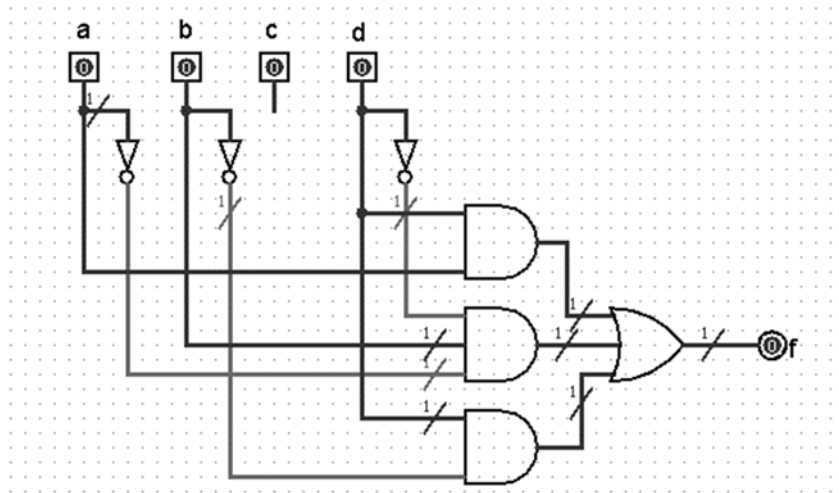
ab \ cd	00	01	11	10
00	0	1	0	X
01	1	0	1	X
11	X	0	1	X
10	0	X	X	0

## Examen 2022/23-1

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	25/1/2023	16:30

Y obtenemos esta expresión mínima con el correspondiente circuito:

$$f = a \cdot d + b' \cdot d + a' \cdot b \cdot d'$$



- ii. **[10 %]** Implementad la función  $g$  con un multiplexor 8-1 conectando las señales  $b$ ,  $c$  y  $d$  a las 3 entradas de control ( $b$  a la entrada de control más significativa y  $d$  a la entrada menos significativa) y las puertas lógicas que consideréis necesarias.

Cada combinación de las señales  $b$ ,  $c$  y  $d$ , que están conectadas a las señales de control del multiplexor, corresponde a dos combinaciones de la tabla de verdad de la función  $g$  (cada una con un valor diferente de la variable  $a$ ). De este modo, dada una combinación de  $b$ ,  $c$  y  $d$ , se conectará a la entrada de datos correspondiente (indicada en la tabla adjunta) el valor de  $g$  para estas dos combinaciones, que será función de la variable  $a$  (o bien 0 o 1, si  $g$  tiene este valor para ambas combinaciones).

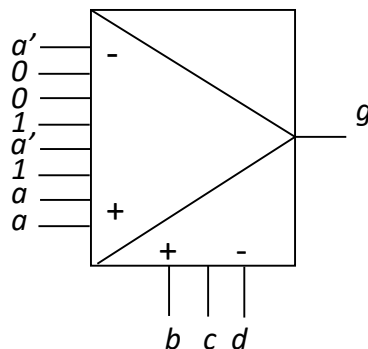
$a$	$b$	$c$	$d$	Entrada de datos del multiplexor seleccionada	$g$	$g$ en función de la entrada $a$
0	0	0	0	e0	1	$a'$
0	0	0	1	e1	0	0
0	0	1	0	e2	0	0
0	0	1	1	e3	1	1
0	1	0	0	e4	1	$a'$
0	1	0	1	e5	1	1
0	1	1	0	e6	0	$a$
0	1	1	1	e7	0	$a$
1	0	0	0	e0	0	$a'$
1	0	0	1	e1	0	0
1	0	1	0	e2	0	0

## Examen 2022/23-1

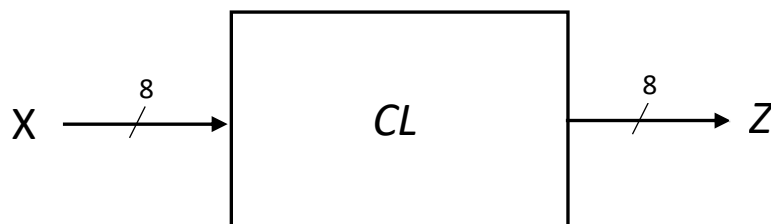
Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	25/1/2023	16:30

1 0 1 1	e3	1	1
1 1 0 0	e4	0	a'
1 1 0 1	e5	1	1
1 1 1 0	e6	1	a
1 1 1 1	e7	1	a

Por lo tanto, el circuito resultante es:



b) [15 %] Diseñad un circuito lógico combinacional, denominado *CL*, con la estructura siguiente:



La entrada *X* representa un número entero de 8 bits, codificado **en signo y magnitud**. La salida *Z* (que tendrá el mismo formato en signo y magnitud que *X*), también de 8 bits, debe valer  $8 \cdot X$  si  $-16 < X < 16$  o  $X/8$  (división entera) si  $X \geq 16$  o  $X \leq -16$ .

Se pide que diseñéis el circuito *CL* usando bloques y puertas combinacionales, y especificando claramente la dimensión de los buses utilizados.

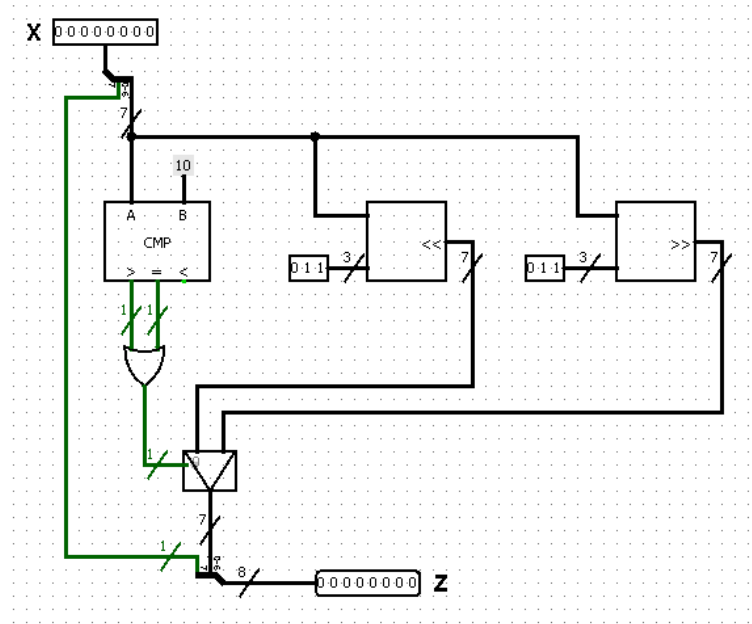
Para hacer la comparación obtenemos la magnitud del número de entrada *X*. Por este motivo, trabajamos con los siete bits menos significativos (magnitud de *X*). A continuación, comparamos la magnitud de *X* con 16 (10h).

- Si es mayor o igual, implica que  $X \geq 16$  o  $X \leq -16$ . En este caso se propaga a la salida el resultado de hacer un desplazamiento hacia la derecha de tres bits (división entera por 8) de la magnitud de *X* y añadimos el bit de signo original de *X*.

## Examen 2022/23-1

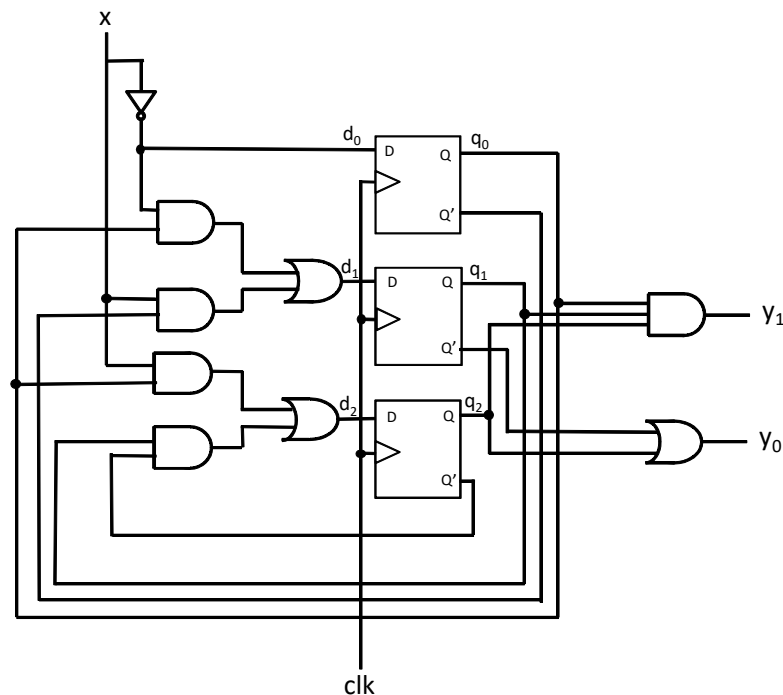
Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	25/1/2023	16:30

- Si es menor, implica que  $-16 < X < 16$ . Por lo tanto, se propaga a la salida el valor  $8 \cdot X$  (desplazamiento hacia la izquierda de tres bits) y también añadimos el bit de signo original de  $X$



### PROBLEMA 3 [35 %]

a) [17,5 %] Dado el circuito siguiente:



## Examen 2022/23-1

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	25/1/2023	16:30

Se pide que analicéis el circuito y construyáis la tabla de transiciones y la tabla de salidas correspondientes. Al escribir la tabla de transiciones, poned en primer lugar las variables que codifican el estado y a continuación las variables de entrada.

Mirando el circuito obtenemos las expresiones siguientes para las señales  $d_i$ :

$$d_0 = x'$$

$$d_1 = x'q_0 + xq_0' = x \text{ XOR } q_0$$

$$d_2 = xq_0 + q_1q_2'$$

Los valores de estas señales son los que se escribirán en los respectivos biestables cuando se produzca el próximo flanco de reloj, y por tanto determinan cuál es el estado futuro. Así, evaluando las expresiones podemos rellenar la tabla de transiciones:

$q_2$	$q_1$	$q_0$	$x$	$d_2 = q_2^+$	$d_1 = q_1^+$	$d_0 = q_0^+$
0	0	0	0	0	0	1
0	0	0	1	0	1	0
0	0	1	0	0	1	1
0	0	1	1	1	0	0
0	1	0	0	1	0	1
0	1	0	1	1	1	0
0	1	1	0	1	1	1
0	1	1	1	1	0	0
1	0	0	0	0	0	1
1	0	0	1	0	1	0
1	0	1	0	0	1	1
1	0	1	1	1	0	0
1	1	0	0	0	0	1
1	1	0	1	0	1	0
1	1	1	0	0	1	1
1	1	1	1	1	0	0

Por otro lado, del circuito también obtenemos las expresiones siguientes para las señales  $y_1$  e  $y_0$ , que son las variables de salida del circuito:

$$y_1 = q_0q_1q_2$$

$$y_0 = q_1' + q_2$$

Evaluando estas expresiones obtenemos la tabla de salidas:

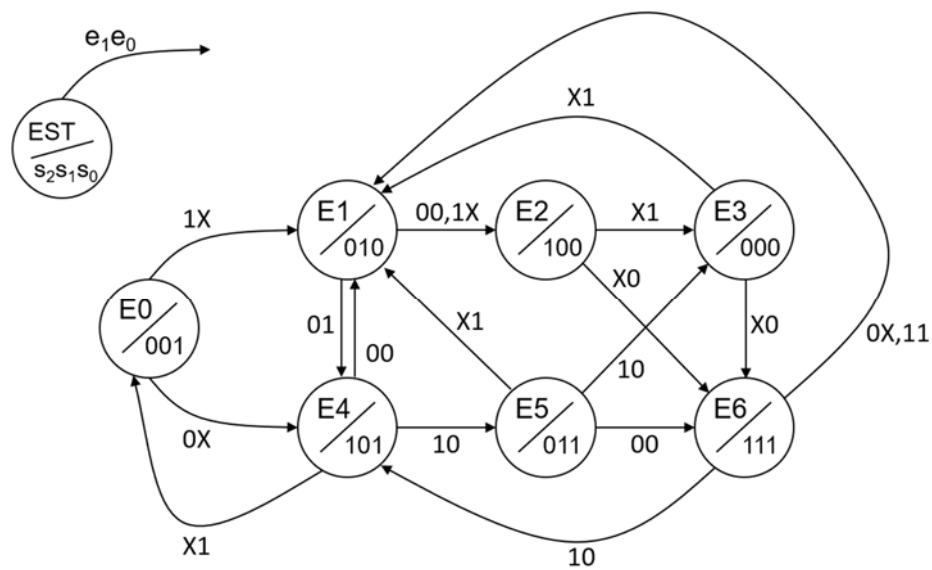


## Examen 2022/23-1

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	25/1/2023	16:30

q <sub>2</sub>	q <sub>1</sub>	q <sub>0</sub>	y <sub>1</sub>	y <sub>0</sub>
0	0	0	0	1
0	0	1	0	1
0	1	0	0	0
0	1	1	0	0
1	0	0	0	1
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

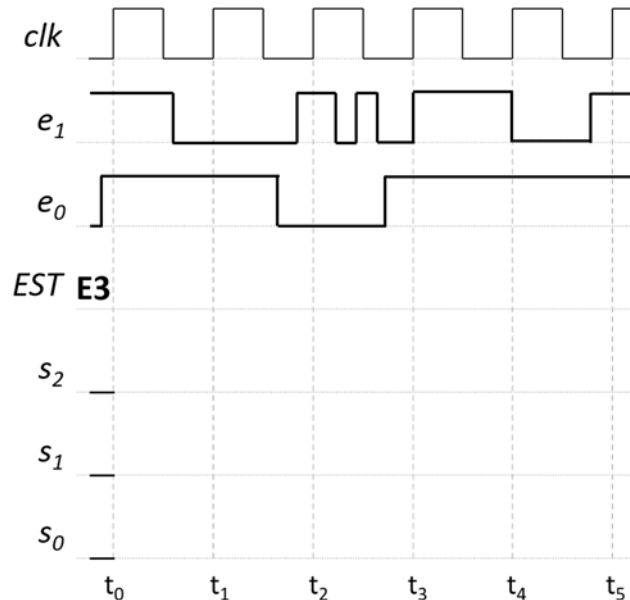
b) [17,5 %] Dado el grafo de estados siguiente, que implementa un circuito lógico secuencial:



## Examen 2022/23-1

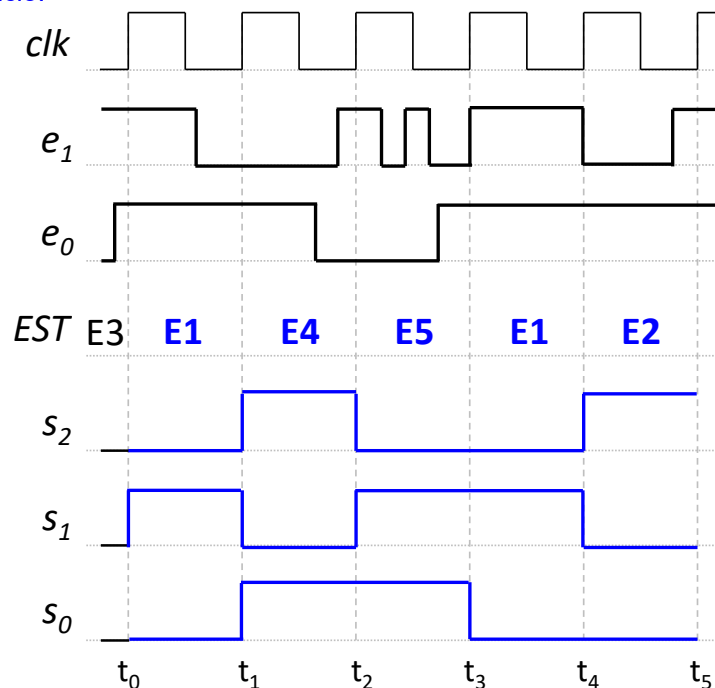
Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	25/1/2023	16:30

Completad el cronograma siguiente. No hace falta que justificuéis el resultado.



En el instante  $t_0$  las variables de entrada valen  $[e_1 e_0] = [1 1]$ . Como al llegar a ese instante nos hallamos en el estado E3, mirando el grafo de estados vemos que después del flanco iremos al estado E1. En el instante  $t_1$  las entradas valen  $[0 1]$ , y el grafo nos dice que el estado futuro será E4. Razonando del mismo modo obtenemos todos los estados por los que pasaremos sucesivamente.

El grafo nos indica cuánto valen las señales de salida  $[s_2 s_1 s_0]$  en cada uno de los estados, y por lo tanto podemos rellenar las líneas correspondientes del cronograma, de acuerdo con el estado en el que nos encontramos a cada ciclo.



## Examen 2022/23-1

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	25/1/2023	16:30

### PROBLEMA 4 [10%]

a) [5%] ¿Qué es una ALU?

Un recurso de cálculo programable.

b) [5%] ¿Para qué se usan los módulos de acceso directo a memoria (DMA)?

Para liberar a las CPU de las transferencias de información entre periféricos y memoria principal.

## Examen 2022/23-1

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	25/1/2023	16:30