

Examen 2021/22-2

| Assignatura | Codi | Data | Hora inici |
|--------------------------|--------|-----------|------------|
| Fonaments de computadors | 05.562 | 11/6/2022 | 12:30 |

Aquest enunciat també correspon a les assignatures següents:

- 11.518 - Fonaments de computadors

Fitxa tècnica de l'examen

- No és necessari que escriguis el teu nom. Un cop resolta la prova final, només s'accepten documents en format .doc, .docx (Word) i .pdf.
 - Comprova que el codi i el nom de l'assignatura corresponen a l'assignatura de què t'has matriculat.
 - Temps total: **2 hores** Valor de cada pregunta: **P1: 20%; P2: 35%; P3: 35%; P4: 10%**
 - Es pot consultar cap material durant l'examen? **No** Quins materials estan permesos? **Cap.**
 - Es pot fer servir calculadora? **No** De quin tipus? **Cap.**
 - Si hi ha preguntes tipus test, descompten les respostes errònies? **No** Quant?
 - Indicacions específiques per a la realització d'aquest examen: **Raoneu totes les respostes. Les respostes sense justificar no seran puntuades.**
-

Examen 2021/22-2

| Assignatura | Codi | Data | Hora inici |
|--------------------------|--------|-----------|------------|
| Fonaments de computadors | 05.562 | 11/6/2022 | 12:30 |


Exemples de solucions

PROBLEMA 1 [20%]

- a) **[5%]** Donats els nombres en les bases indicades $A = -93_{(10)}$ i $B = -115_{(8)}$. Com es representen A i B en binari amb 8 bits fent servir la representació de complement a 2?

Per passar $-93_{(10)}$ a complement a 2 (Ca2) partirem primer en representar el $93_{(10)}$ aplicant el mètode de la divisió entera per 2 a la mantissa (7 primers bits):

$93_{(10)}$:

$$\begin{array}{rcl}
 93 & = & 46 \cdot 2 + 1 \\
 46 & = & 23 \cdot 2 + 0 \\
 23 & = & 11 \cdot 2 + 1 \\
 11 & = & 5 \cdot 2 + 1 \\
 5 & = & 2 \cdot 2 + 1 \\
 2 & = & 1 \cdot 2 + 0 \\
 1 & = & 0 \cdot 2 + 1
 \end{array}$$


Apliquem el signe (0) al bit més significatiu dels 8 bits: $93_{(10)} = 01011101_{(Ca2)}$

Per obtenir $-93_{(10)}$ cal canviar el signe fent l'operació Ca2 a $93_{(10)}$, per això recorrem el nombre de dreta a esquerra, deixant el nombre igual fins al primer 1 que trobem (inclòs) i complementant-lo bit a bit a partir d'aquell punt.

$93_{(10)} = 01011101_{(Ca2)} \rightarrow$ (canvi de signe en Ca2) $\rightarrow 10100011_{(Ca2)} = -93_{(10)}$

Per representar $-115_{(8)}$, com és negatiu, partirem primer en representar el $115_{(8)}$ i després farem l'operació Ca2 per obtenir el $-115_{(8)}$. En el cas de base 8 cada dígit és transforma en tres bits. El dígit més significatiu en aquest cas es representa amb un únic bit (1) per fer la representació del $115_{(8)}$ en Ca2 en 8 bits,

$115_{(8)} \rightarrow 01001101_{(Ca2)}$

Tenint en compte que el primer bit (més significatiu) és 0 perquè és el bit de signe i estem representant un nombre positiu.

Per fer l'operació Ca2, recorrem el nombre de dreta a esquerra, deixant el nombre igual fins al primer 1 que trobem (inclòs) i complementant-lo bit a bit a partir d'aquell punt.

$115_{(8)} \rightarrow 01001101_{(Ca2)} \rightarrow$ (canvi de signe en Ca2) $\rightarrow 10110011_{(Ca2)} = -115_{(8)}$

Examen 2021/22-2

| Assignatura | Codi | Data | Hora inici |
|--------------------------|--------|-----------|------------|
| Fonaments de computadors | 05.562 | 11/6/2022 | 12:30 |

- b) **[10%]** Donats els nombres binaris $A = 01011101$ i $B = 01001101$. Quin és el resultat de l'operació $A - B$, operant en complement a 2? Es produeix sobreeximent?

Per restar dos nombres en Ca2, podem plantejar l'operació $A + (-B)$, canviant el signe del subtrahend. Per canviar el signe de B , cal fer l'operació Ca2, per això recorrem el nombre de dreta a esquerra, deixant el nombre igual fins al primer 1 que trobem (inclòs) i complementant-lo bit a bit a partir d'aquell punt.

$$B = 01001101_{(Ca2)} \rightarrow (\text{canvi de signe en Ca2}) \rightarrow 10110011_{(Ca2)} = -B$$

A continuació, sumem $A + (-B)$:

$$\begin{array}{r}
 1 \ 1 \ 1 \ 1 \ 1 \ 1 \ 1 \ 1 \quad \leftarrow \text{ròssec} \\
 0 \ 1 \ 0 \ 1 \ 1 \ 1 \ 0 \ 1 \quad \leftarrow A \\
 + 1 \ 0 \ 1 \ 1 \ 0 \ 0 \ 1 \ 1 \quad \leftarrow -B \\
 \hline
 1 \ 0 \ 0 \ 0 \ 1 \ 0 \ 0 \ 0 \ 0
 \end{array}$$

El resultat és $00010000_{(Ca2)}$. El ròssec s'ha de descartar. No hi ha sobreeximent perquè estem sumant un nombre positiu amb un de negatiu.

- c) **[5%]** Donada la seqüència de bits 10111011 que representa un nombre real en format de coma fixa, amb 6 bits per la part entera i 2 bits per la part fraccionària, indiqueu quin és el valor d'aquest nombre en decimal.

Segons el format donat, si separem part entera i part decimal tenim:

$$\text{Part entera} \rightarrow 101110_2 = 1 \cdot 2^5 + 0 \cdot 2^4 + 1 \cdot 2^3 + 1 \cdot 2^2 + 1 \cdot 2^1 + 0 \cdot 2^0 = 46_{(10)}$$

$$\text{Part decimal} \rightarrow 11_2 = 1 \cdot 2^{-1} + 1 \cdot 2^{-2} = 0,75_{(10)}$$

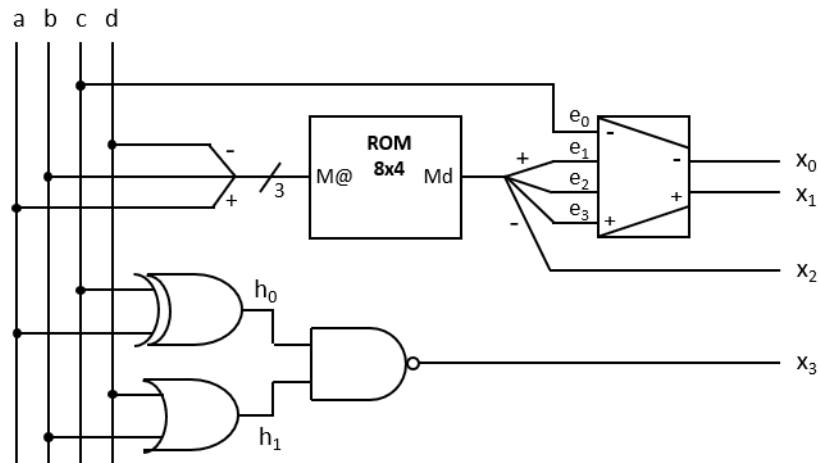
Per tant el valor en decimal és $46,75_{(10)}$

Examen 2021/22-2

| Assignatura | Codi | Data | Hora inici |
|--------------------------|--------|-----------|------------|
| Fonaments de computadors | 05.562 | 11/6/2022 | 12:30 |

PROBLEMA 2 [35%]

a) [10%] Donat el circuit lògic combinacional següent:



On el contingut de la memòria ROM, especificat en hexadecimal, és:

| M@ | [Md] |
|----|------|
| 0 | 6 |
| 1 | C |
| 2 | 9 |
| 3 | 1 |
| 4 | E |
| 5 | 5 |
| 6 | 9 |
| 7 | 0 |

Ompliu la taula de veritat que especifica les sortides x_0 , x_1 , x_2 , x_3 en funció de les entrades a , b , c i d . Calculeu prèviament els valors intermedis (e_0 , e_1 , e_2 , e_3 , h_0 i h_1) indicats en el circuit i afegits a la taula de veritat següent:

| a | b | c | d | e_0 | e_1 | e_2 | e_3 | h_0 | h_1 | x_0 | x_1 | x_2 | x_3 |
|---|---|---|---|-------|-------|-------|-------|-------|-------|-------|-------|-------|-------|
| 0 | 0 | 0 | 0 | | | | | | | | | | |
| 0 | 0 | 0 | 1 | | | | | | | | | | |
| 0 | 0 | 1 | 0 | | | | | | | | | | |
| 0 | 0 | 1 | 1 | | | | | | | | | | |
| 0 | 1 | 0 | 0 | | | | | | | | | | |
| 0 | 1 | 0 | 1 | | | | | | | | | | |
| 0 | 1 | 1 | 0 | | | | | | | | | | |
| 0 | 1 | 1 | 1 | | | | | | | | | | |
| 1 | 0 | 0 | 0 | | | | | | | | | | |
| 1 | 0 | 0 | 1 | | | | | | | | | | |
| 1 | 0 | 1 | 0 | | | | | | | | | | |
| 1 | 0 | 1 | 1 | | | | | | | | | | |
| 1 | 1 | 0 | 0 | | | | | | | | | | |
| 1 | 1 | 0 | 1 | | | | | | | | | | |
| 1 | 1 | 1 | 0 | | | | | | | | | | |
| 1 | 1 | 1 | 1 | | | | | | | | | | |

Examen 2021/22-2

| Assignatura | Codi | Data | Hora inici |
|--------------------------|--------|-----------|------------|
| Fonaments de computadors | 05.562 | 11/6/2022 | 12:30 |

Per a obtenir la sortida, començarem obtenint l'entrada a la memòria ROM. L'entrada que indica la direcció de memòria ve directament donada pels valors dels senyals d'entrada abd . A la sortida de la ROM tindrem $e_1 e_2 e_3 x_2$. Per tant, quan a i d valen 0, apuntaran a la primera direcció de memòria ROM que té el valor 6 o "0110" i llavors $e_1=0$, $e_2=1$, $e_3=1$ i $x_2=0$. I així podem fer amb tots els valors de la ROM.

Per obtenir x_0 i x_1 mirem la sortida del codificador amb entrades $e_0 e_1 e_2 e_3$, on $e_0=c$ i la resta les obtenim de la sortida de la ROM.

Per últim per obtenir x_3 del circuit podem extreure les expressions següents:

$$h_0 = a \oplus c$$

$$h_1 = b + d$$

$$x_3 = (h_0 \cdot h_1)'$$

Per tant, la taula queda de la manera següent:

| a | b | c | d | e_0 | e_1 | e_2 | e_3 | h_0 | h_1 | x_0 | x_1 | x_2 | x_3 |
|---|---|---|---|-------|-------|-------|-------|-------|-------|-------|-------|-------|-------|
| 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 1 |
| 0 | 0 | 0 | 1 | 0 | 1 | 1 | 0 | 0 | 1 | 0 | 1 | 0 | 1 |
| 0 | 0 | 1 | 0 | 1 | 0 | 1 | 1 | 1 | 0 | 1 | 1 | 0 | 1 |
| 0 | 0 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 0 | 1 | 0 | 0 |
| 0 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 1 |
| 0 | 1 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 1 |
| 0 | 1 | 1 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 1 | 0 | 1 | 0 |
| 0 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 0 |
| 1 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 0 | 1 |
| 1 | 0 | 0 | 1 | 0 | 0 | 1 | 0 | 1 | 1 | 0 | 1 | 1 | 0 |
| 1 | 0 | 1 | 0 | 1 | 1 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 1 |
| 1 | 0 | 1 | 1 | 1 | 0 | 1 | 0 | 0 | 1 | 0 | 1 | 1 | 1 |
| 1 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 1 | 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 1 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 0 |
| 1 | 1 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 1 |
| 1 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 1 |

Examen 2021/22-2

| Assignatura | Codi | Data | Hora inici |
|--------------------------|--------|-----------|------------|
| Fonaments de computadors | 05.562 | 11/6/2022 | 12:30 |

b) [10%] Donada la taula de veritat següent:

| a | b | c | d | f |
|---|---|---|---|---|
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 1 | 1 |
| 0 | 0 | 1 | 0 | X |
| 0 | 0 | 1 | 1 | 1 |
| 0 | 1 | 0 | 0 | X |
| 0 | 1 | 0 | 1 | 0 |
| 0 | 1 | 1 | 0 | X |
| 0 | 1 | 1 | 1 | X |
| 1 | 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 1 | X |
| 1 | 0 | 1 | 0 | X |
| 1 | 0 | 1 | 1 | 1 |
| 1 | 1 | 0 | 0 | 1 |
| 1 | 1 | 0 | 1 | X |
| 1 | 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 1 | 1 |

Sintetitzeu de manera mínima a dos nivells la funció f mitjançant el mètode de Karnaugh.

El mapa de Karnaugh de la funció f és el següent

| ab \ cd | 00 | 01 | 11 | 10 |
|---------|----|----|----|----|
| 00 | 0 | X | 1 | 0 |
| 01 | 1 | 0 | X | X |
| 11 | 1 | X | 1 | 1 |
| 10 | X | X | 1 | X |

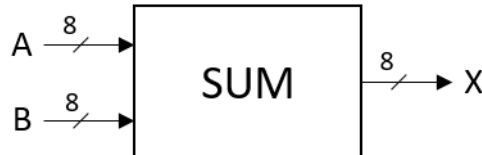
I n'obtenim aquesta expressió mínima:

$$f(a, b, c, d) = b'd + ab$$

Examen 2021/22-2

| Assignatura | Codi | Data | Hora inici |
|--------------------------|--------|-----------|------------|
| Fonaments de computadors | 05.562 | 11/6/2022 | 12:30 |

c) [15%] Es vol dissenyar un circuit combinacional anomenat *SUM* amb l'estructura següent:



Les entrades *A* i *B* representen nombres enters de 8 bits codificats en SM2. La sortida *X*, també de 8 bits i codificada en SM2, ha de valer la suma entre els nombres *A* i *B*.

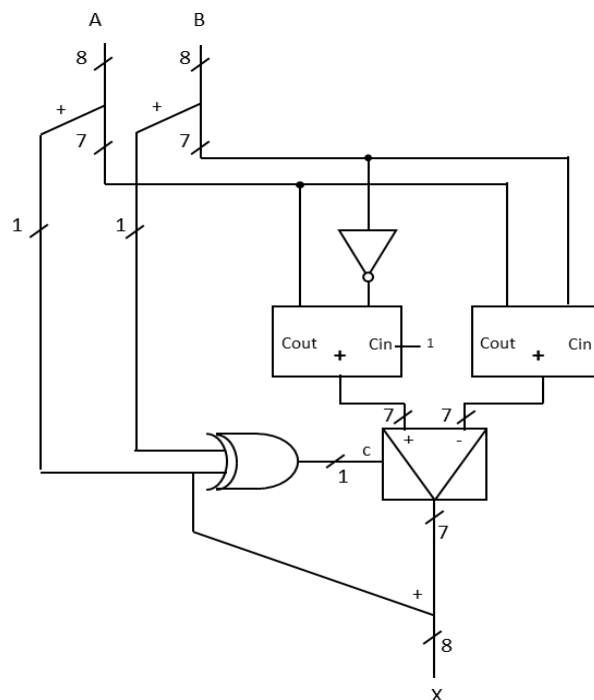
Es demana que dissenyeu el circuit *SUM* usant blocs i portes combinacionals, i especificant clarament l'amplada de tots els busos utilitzats.

NOTA: Per simplificar el circuit, podeu assumir que la magnitud del nombre *A* és sempre més gran que la del nombre *B*. També podeu considerar que mai no es produirà sobreeximent.

Per resoldre aquest bloc hem de diferenciar si *A* i *B* tenen al mateix signe o signe diferent.

- En el cas de que *A* i *B* tinguin el mateix signe (valor que obtindrem amb una porta XOR amb els dos bits de signe), *X* valdrà directament la magnitud de $A+B$ (magnituds sense signe) i afegint el signe d'*A* (el bit més significatiu de *A* serà el bit més significatiu d'*X*).
- En el cas de que *A* i *B* tinguin signe diferent, obtindrem *X* fent $A+(-B) = A-B$ (magnituds sense signe), i afegint el signe d'*A*.

Per fer això, tenim que la sortida de la XOR serà el bit de control del multiplexor, i les entrades del multiplexor seran dos sumadors: un que farà la magnitud d'*A* (els 7 bits menys significatius d'*A*) més la magnitud de *B* (els 7 bits menys significatius de *B*), i l'altra que farà la magnitud d'*A* (els 7 bits menys significatius d'*A*) menys la magnitud de *B* (els 7 bits menys significatius de *B*).



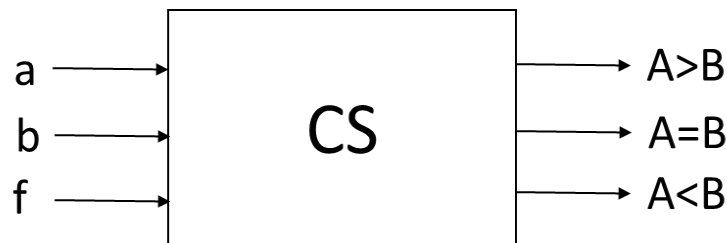
Examen 2021/22-2

| Assignatura | Codi | Data | Hora inici |
|--------------------------|--------|-----------|------------|
| Fonaments de computadors | 05.562 | 11/6/2022 | 12:30 |

PROBLEMA 3 [35%]

- a) **[15%]** Dissenyeu el graf d'estats d'un circuit seqüencial que faci la comparació de dos nombres enters A i B representats en complement a 2 on els bits de cada nombre (a_i i b_i) es van introduint al circuit cicle a cicle començant pel de menys pes.

El circuit té també una entrada f que indica quan s'acaben els bits. Quan aquest senyal s'activa la sortida passa a indicar si A és més gran, igual o més petit que B . Un cop finalitzada la comparació el circuit deixa de funcionar fins que no es torni a inicialitzar. Mentre no s'arriba a la fi dels nombres d'entrada les sortides valen 0. El nombre mínim de bits a comparar és 2.



A continuació es mostra un exemple de funcionament on volem comparar els nombres de 8 bits $A=01100001$ i $B=11011110$. Les entrades i les sortides haurien d'evolucionar de la següent manera, indicant que, en aquest cas, A és més gran que B :

| | | | | | | | | | | | | |
|---------------|---|---|---|---|---|---|---|---|---|---|---|---|
| Entrada a | 1 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | X | X | X | X |
| Entrada b | 0 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | X | X | X | X |
| Entrada f | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | X | X | X | X |
| Sortida $A>B$ | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | X | X | X |
| Sortida $A=B$ | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | X | X | X |
| Sortida $A<B$ | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | X | X | X |

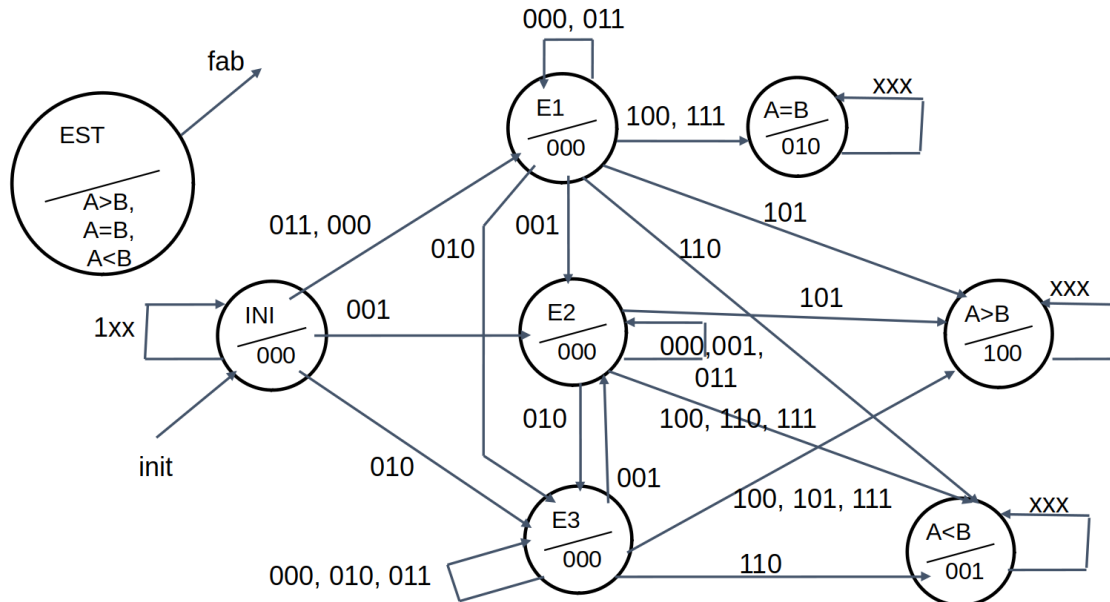
Indiqueu clarament la funcionalitat de cada estat que tingui el vostre graf i la sortida que ha de tenir. No cal que expliqueu les transicions del graf. Només cal que estiguin clarament especificades.

Per aconseguir el funcionament desitjat, el circuit ha de tenir els estats següents:

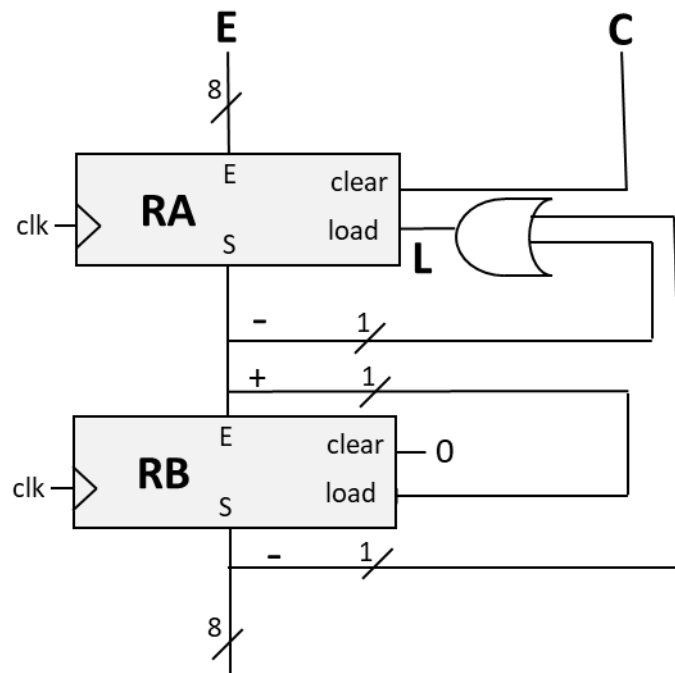
| Estat | Descripció | Sortida |
|-------|---|---------|
| INI | Estat inicial, no s'ha rebut cap bit. | 000 |
| $E1$ | El nombre A rebut fins al moment és igual al nombre B . | 000 |
| $E2$ | El nombre A rebut fins al moment és menor que el nombre B . | 000 |
| $E3$ | El nombre A rebut fins al moment és major que el nombre B . | 000 |
| $A=B$ | $A=B$. | 010 |
| $A>B$ | $A>B$. | 100 |
| $A<B$ | $A<B$. | 001 |

Examen 2021/22-2

| Assignatura | Codi | Data | Hora inici |
|--------------------------|--------|-----------|------------|
| Fonaments de computadors | 05.562 | 11/6/2022 | 12:30 |



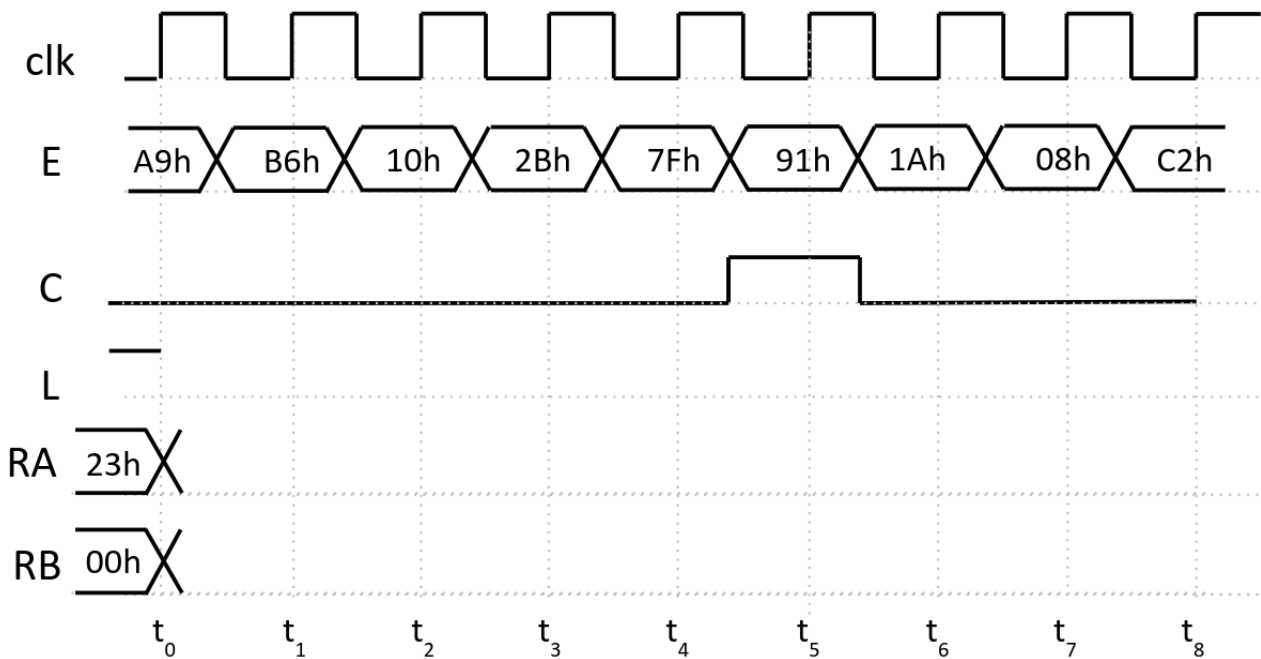
b) [20%] A partir del circuit seqüencial següent:



Completeu el cronograma que es mostra a continuació:

Examen 2021/22-2

| Assignatura | Codi | Data | Hora inici |
|--------------------------|--------|-----------|------------|
| Fonaments de computadors | 05.562 | 11/6/2022 | 12:30 |



No és necessari explicar el cronograma ni el procediment seguit per completar-ho.

Registre RA: El seu valor depèn de l'entrada *E*, del senyal *C* (que controla l'entrada asíncrona clear i del senyal *L*, que controla l'entrada *load*).

Registre RB: Amb *clear*=0, quan *load*=1 carrega en flanc ascendent del rellotge el valor del registre RA. L'entrada *load* rep el senyal *RA*₇.

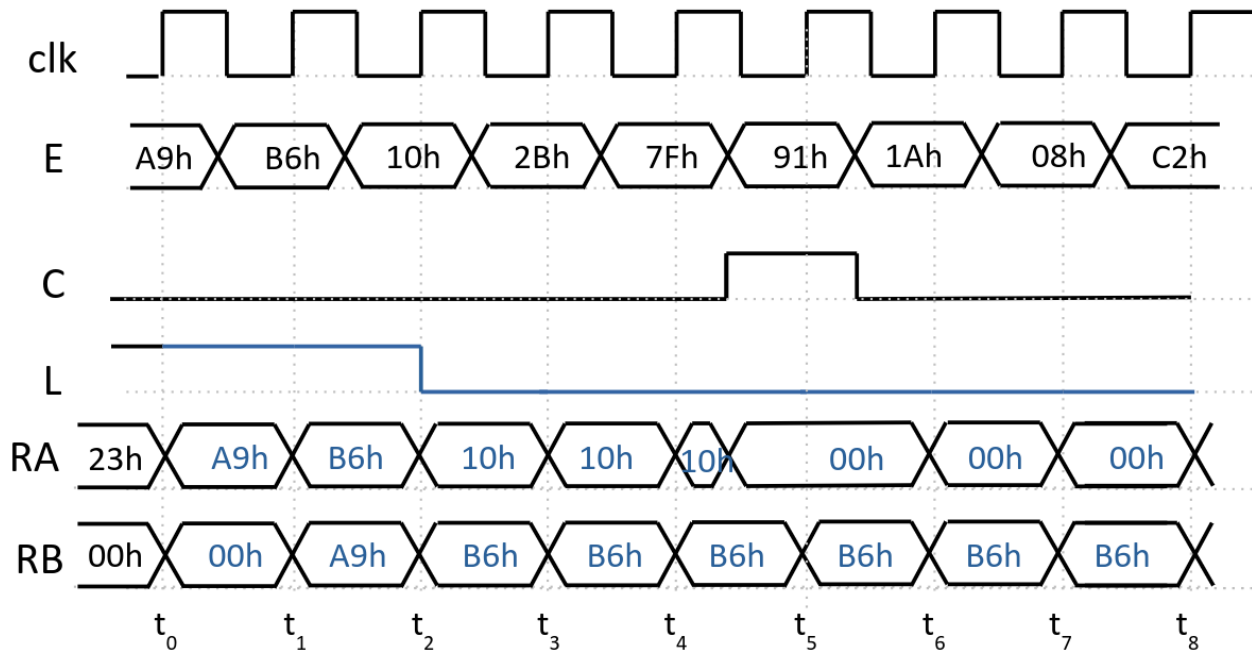
Senyal L: Correspon a *RA*₀ OR *RB*₀.

L'entrada asíncrona *clear* té prioritat sobre l'entrada *load* (quan *clear*=1 posa el registre a 0 independentment del valor de *load*).

| interval | RA | RB | L |
|---------------|--------------------------|-----------|---|
| t_0 - t_1 | 1010 1001 | 0000 0000 | 1 |
| t_1 - t_2 | 1011 0110 | 1010 1001 | 1 |
| t_2 - t_3 | 0001 0000 | 1011 0110 | 0 |
| t_3 - t_4 | 0001 0000 | 1011 0110 | 0 |
| t_4 - t_5 | 0001 0000 / 0000 0000 | 1011 0110 | 0 |
| t_5 - t_6 | 0000 0000 | 1011 0110 | 0 |
| t_6 - t_7 | 0000 0000 | 1011 0110 | 0 |
| t_7 - t_8 | 0000 0000 | 1011 0110 | 0 |

Examen 2021/22-2

| Assignatura | Codi | Data | Hora inici |
|--------------------------|--------|-----------|------------|
| Fonaments de computadors | 05.562 | 11/6/2022 | 12:30 |



PROBLEMA 4 [10%]

a) [5%] Quins són els elements en què s'organitza l'arquitectura bàsica d'un computador?

Perifèrics d'entrada, perifèrics de sortida, perifèrics d'entrada/sortida i processador.

b) [5%] Per a què es fa servir el PC (*program counter*)?

Per a guardar la posició de memòria de la instrucció a executar.