

Examen 2020/21-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	19/6/2021	12:30

Este enunciado también corresponde a las siguientes asignaturas:

- 81.518 - Fundamentos de computadores

Ficha técnica del examen

- Comprueba que el código y el nombre de la asignatura corresponden a la asignatura de la que te has matriculado.
 - Tiempo total: **2 horas** Valor de cada pregunta: **P1:20%; P2: 35%; P3: 35%; P4:10%**
 - ¿Puede consultarse algún material durante el examen? ¿Qué materiales están permitidos?
 - ¿Puede utilizarse calculadora? ¿De qué tipo?
 - Si hay preguntas tipo test, ¿descuentan las respuestas erróneas? ¿Cuánto?
 - Indicaciones específicas para la realización de este examen: **Razonad todas las respuestas. Las respuestas sin justificar no serán puntuadas**
-

Examen 2020/21-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	19/6/2021	12:30

Enunciados

PROBLEMA 1 [20%]

Dada la secuencia binaria 11000110, a qué número decimal equivale según las interpretaciones siguientes:

a) [5%] Si se trata de un número natural.

Para calcular la representación decimal del número natural 11000110_2 basta con aplicar el TFN (multiplicar cada dígito por el peso de su posición y hacer la suma). Obtenemos el resultado siguiente:

$$11000110_2 = 1 \cdot 2^7 + 1 \cdot 2^6 + 0 \cdot 2^5 + 0 \cdot 2^4 + 0 \cdot 2^3 + 1 \cdot 2^2 + 1 \cdot 2^1 + 0 \cdot 2^0 = 128 + 64 + 4 + 2 = \mathbf{198}_{(10)}$$

b) [5%] Si se trata de un número real en el formato de coma flotante siguiente:

S	Exponente		Mantisa	
7	6	5	4	0

donde:

- El bit de signo, S, vale 0 para los números positivos y 1 para los negativos.
- El exponente se representa en exceso a 2.
- La mantisa está normalizada en la forma $1,X$ con bit implícito.

Identificamos todos y cada uno de los campos de la representación en coma flotante: 1 10 00110

- El signo es negativo: $S = 1$.
- El exponente es $10_2 = 2$ y, dado que está codificado en exceso a 2, el valor entero representado resulta ser $E = 2 - 2 = 0$.
- La mantisa, añadiendo el bit implícito, es: 1,00110

Por lo tanto, el número codificado es:

$$-1,0011_2 \cdot 2^0 = -1,0011_2 = -(2^0 + 2^{-3} + 2^{-4}) = -(1 + 0,125 + 0,0625) = \mathbf{-1,1875}_{(10)}$$

c) [10%] Dados los números $A = 01010010$ y $B = 10011110$, que son enteros codificados en signo y magnitud, realizad la suma $A + B$ con el mismo número de bits. ¿Se produce desbordamiento? Si no se produce, indicad el resultado en decimal.

Como los dos operandos tienen signo diferente la operación de suma se convierte en una resta de magnitudes. Hay que identificar la magnitud mayor, y hacer la resta de esta magnitud menos la otra más pequeña. El signo del resultado será el que tenía la magnitud mayor.

La magnitud mayor es la del número A, que tiene signo positivo. Haremos la resta de las magnitudes de la forma:

$$\begin{array}{r}
 1 \ 0 \ 1 \ 0 \ 0 \ 1 \ 0 \ \leftarrow |A| \\
 1 \ 1 \ 1 \ 1 \ \leftarrow \text{transportes} \\
 - \ 0 \ 0 \ 1 \ 1 \ 1 \ 1 \ 0 \ \leftarrow |B| \\
 \hline
 0 \ 1 \ 1 \ 0 \ 1 \ 0 \ 0
 \end{array}$$

En una resta de magnitudes **NO hay desbordamiento** nunca.

Para obtener el resultado, tenemos que añadir el signo de A al resultado de la resta de magnitudes: 00110100_2 . Para obtener el resultado en decimal aplicamos el TFN a la magnitud:

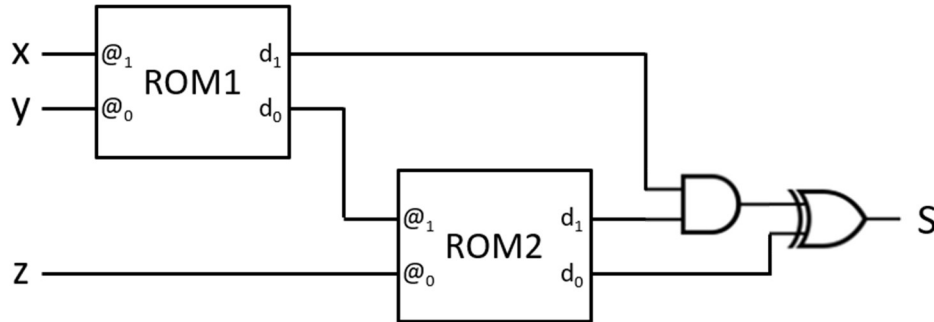
$$0110100_2 = 0 \cdot 2^6 + 1 \cdot 2^5 + 1 \cdot 2^4 + 0 \cdot 2^3 + 1 \cdot 2^2 + 0 \cdot 2^1 + 0 \cdot 2^0 = 32 + 16 + 4 = \mathbf{+52}_{(10)}$$

PROBLEMA 2 [35%]

Examen 2020/21-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	19/6/2021	12:30

a) [15%] Dado el circuito lógico combinacional siguiente:



donde el contenido de la memoria ROM1, especificado en binario, es:

@	M[@]
0	11
1	10
2	01
3	10

y el contenido de la memoria ROM2, especificado también en binario, es:

@	M[@]
0	11
1	10
2	00
3	01

Se pide que rellenéis la tabla de verdad siguiente, que especifica la salida S en función de las entradas x , y y z . Hay que calcular previamente los valores intermedios indicados en la tabla (salida de la memoria ROM1, salida de la memoria ROM2, y salida de la puerta AND, en binario).

			ROM1		ROM2			
x	y	z	d ₁	d ₀	d ₁	d ₀	AND	S
0	0	0						
0	0	1						
0	1	0						
0	1	1						
1	0	0						
1	0	1						
1	1	0						
1	1	1						

Nota: No hace falta que expliquéis textualmente como obtenéis los valores por cada señal.

Examen 2020/21-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	19/6/2021	12:30

			ROM1		ROM2			
x	y	z	d ₁	d ₀	d ₁	d ₀	AND	S
0	0	0	1	1	0	0	0	0
0	0	1	1	1	0	1	0	1
0	1	0	1	0	1	1	1	0
0	1	1	1	0	1	0	1	1
1	0	0	0	1	0	0	0	0
1	0	1	0	1	0	1	0	1
1	1	0	1	0	1	1	1	0
1	1	1	1	0	1	0	1	1

b) [10%] Dada la tabla de verdad siguiente:

a	b	c	d	f
0	0	0	0	0
0	0	0	1	X
0	0	1	0	X
0	0	1	1	0
0	1	0	0	X
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	X
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	X
1	1	1	1	0

Obtened la expresión mínima a dos niveles para la función f mediante el método de Karnaugh.

Examen 2020/21-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	19/6/2021	12:30

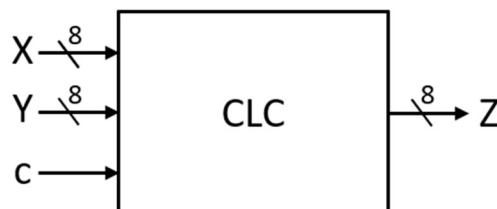
El mapa de Karnaugh de la función f es el siguiente:

ab \ cd	00	01	11	10
00		X		1
01	X		1	X
11		1		1
10	X		X	

Del que obtenemos esta expresión mínima:

$$f = a' \cdot b \cdot c \cdot d + a \cdot c' \cdot d + a \cdot b' \cdot d + a \cdot b' \cdot c'$$

c) [10%] Se quiere diseñar un circuito lógico combinacional, denominado CLC, con la estructura siguiente:



El circuito consta de dos entradas X e Y que representan números enteros de 8 bits, codificados en **complemento a 2**, y de una entrada de control c , de un bit. La salida Z , también en **complemento a 2** de 8 bits, se comporta de la manera siguiente:

- Cuando $c = 0$ entonces $Z = X + Y$
- Cuando $c = 1$ entonces $Z = X - Y$
- Pero, si el resultado de la operación (suma o resta) es mayor o igual que 90, Z debe ser 0.

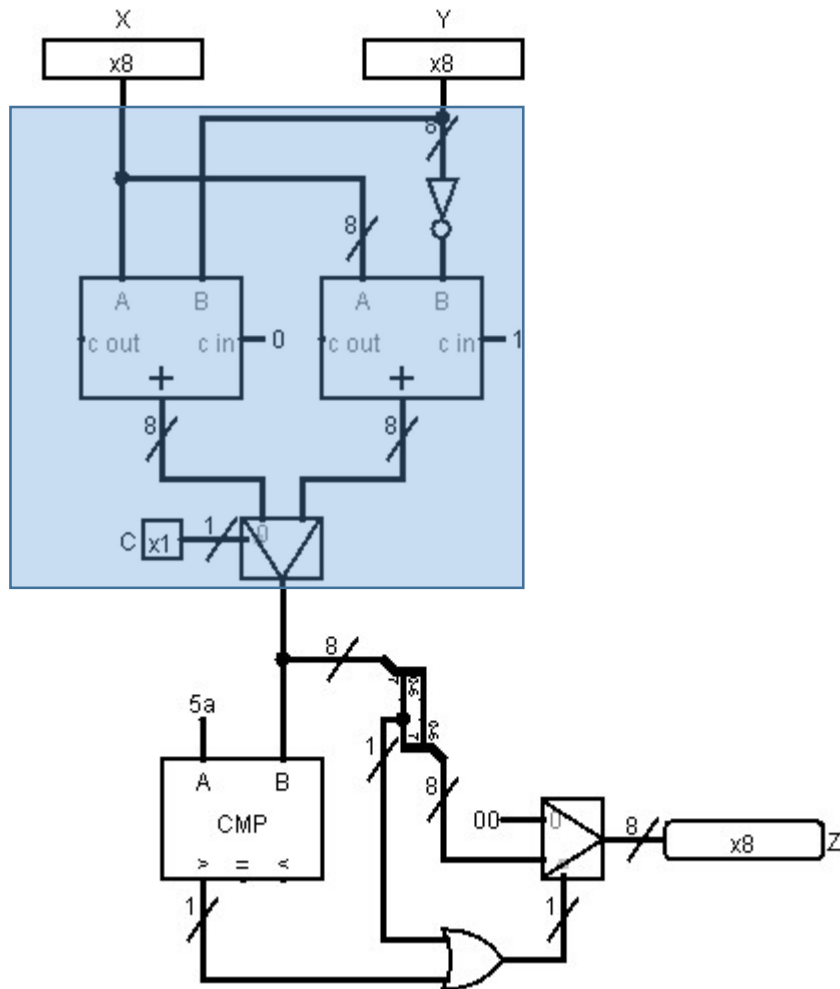
Se pide que diseñéis el circuito CLC usando bloques y puertas combinacionales, y especificando claramente la anchura de los buses utilizados.

Para diseñar este circuito hay que hacer la suma y la resta de X e Y para después seleccionar el resultado adecuado dependiendo del valor de c (bloque sombreado en azul).

Después hay que ver si el resultado obtenido es menor que 90, lo cual ocurre si el resultado es negativo o si es positivo y menor que 90. El cálculo de esta función se usa como selector del valor Z (resultado de la operación aritmética o 0).

Examen 2020/21-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	19/6/2021	12:30



PROBLEMA 3 [35%]

- a) [15%] Diseñad el grafo de estados de un circuito secuencial, con dos entradas, $e1$ y $e2$ de un bit cada una, y una salida S de dos bits.



El circuito lee por cada entrada en secuencia (los primeros bits son los de más peso) un número entero de dos bits representado en signo y magnitud y los compara. Una vez leídos los dos números, denominémoslos $E1$ y $E2$, la salida S tiene que tomar durante un ciclo los valores siguientes:

- 01, si $E1 \geq E2$, o bien
- 10, si $E2 > E1$

Examen 2020/21-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	19/6/2021	12:30

En el primer ciclo cuando aún no se ha acabado de leer los dos números a comparar, representados en signo y magnitud, la salida tiene que valer 00. Este proceso se repite cada dos ciclos. En el estado inicial la salida vale 01.

Ejemplo de funcionamiento:

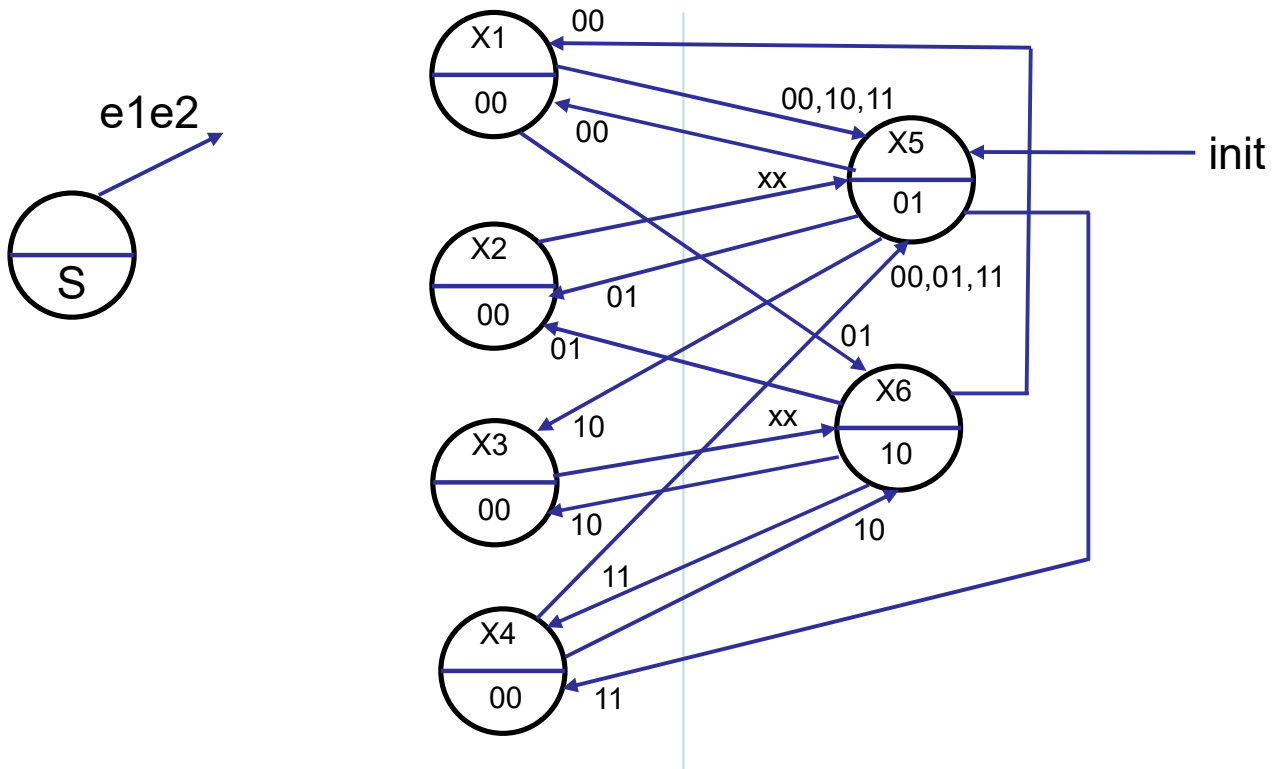
Entrada e1	1	1	0	0	0	1	0	1	1	0	
Entrada e2	1	0	1	1	1	0	0	0	1	0	
Salida S	01	00	10	00	01	00	01	00	01	00	01

Debéis indicar, también, la funcionalidad de cada uno de los estados que conforman el grafo diseñado.

Para conseguir el funcionamiento deseado, el circuito debe tener los siguientes estados:

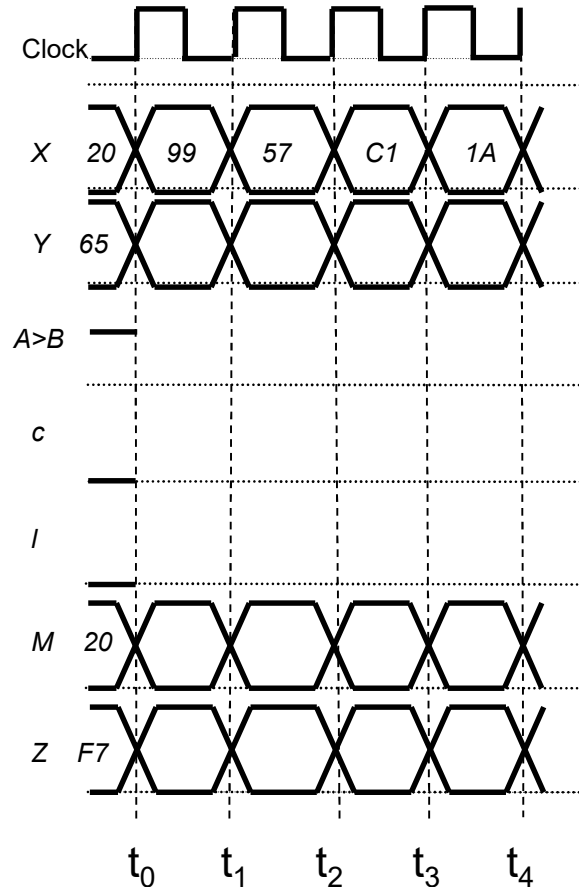
Estado	Descripción	Salida
X1	Se ha visto la entrada 00	00
X2	Se ha visto la entrada 01	00
X3	Se ha visto la entrada 10	00
X4	Se ha visto la entrada 11	00
X5	Estado inicial. Secuencia $E1 \geq E2$	01
X6	Secuencia $E2 > E1$	10

El siguiente grafo representa el comportamiento que se pide:



Examen 2020/21-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	19/6/2021	12:30



Señal A>B: La salida $A>B$ del comparador se activa a 1 cuando la entrada B es menor que el valor 99h, es decir, $X < 99h$.

Señal Y: El nuevo valor de Y será X en cada flanco si $X < 99h$, es decir, $Y^* = X$ si $X < 99h$. En el caso de que no se cumpla la condición el registro no se modifica.

Señal c: La señal c se activa si $X \geq 99h$ y $y_7 = 1$, es decir, $c = (X \geq 99h) \cdot y_7$

Señal I: La señal I se activa si $c = 1$ o si $c = 0$ i $x_0 = 1$, es decir, $I = (X \geq 99h) \cdot y_7 + ((X < 99h) + y_7') \cdot x_0$

Señal M: La señal M depende de la señal c : $M = X$ si $c = 0$ o bien $M = Z$ si $c = 1$

Señal Z: El nuevo valor que tendrá Z en cada flanco se puede especificar como:

$$Z^* = Z \text{ si } X \geq 99h \text{ i } y_7 = 1$$

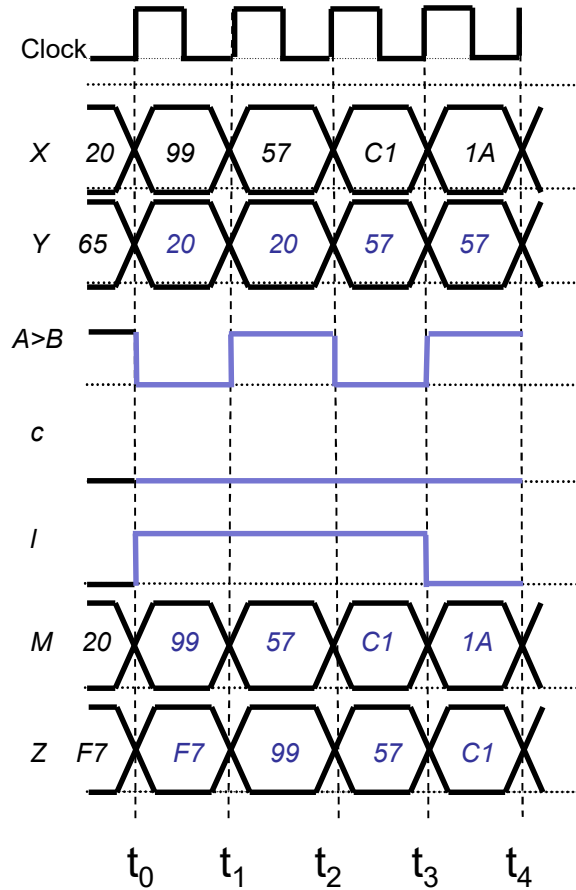
$$Z^* = X \text{ si } (X < 99h \text{ o } y_7 = 0) \text{ i } x_0 = 1$$

En el caso de que no se cumpla ninguna condición el registro no se modifica.

Con estas especificaciones generales el cronograma queda de la forma siguiente:

Examen 2020/21-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	19/6/2021	12:30



PROBLEMA 4 [10%]

a) [5%] ¿Qué arquitectura aprovecha mejor la memoria y cuál puede ser la más rápida?

La de Von Neumann aprovecha mejor la memoria principal pero la de Harvard es más rápida.

b) [5%] ¿Qué es una microinstrucción?

Un conjunto de operaciones que se realizan en la unidad de procesamiento de un procesador en un ciclo de reloj.