

Examen 2017/18-1

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	13/01/2018	18:30



75.562 13 01 18 EX

Espacio para la etiqueta identificativa con el código personal del **estudiante**.
Examen

Este enunciado corresponde también a las siguientes asignaturas:

- 81.518 - Fundamentos de computadores

Ficha técnica del examen

- Comprueba que el código y el nombre de la asignatura corresponden a la asignatura de la cual estás matriculado.
- Debes pegar una sola etiqueta de estudiante en el espacio de esta hoja destinado a ello.
- No se puede añadir hojas adicionales.
- No se puede realizar las pruebas a lápiz o rotulador.
- Tiempo total 2 horas
 - En el caso de que los estudiantes puedan consultar algún material durante el examen, ¿cuál o cuáles pueden consultar?: No se puede consultar ningún tipo de material.
 - Valor de cada pregunta: Prob. 1: 20%; Prob. 2: 35%; Prob. 3: 35%, Prob. 4: 10%.
- En el caso de que haya preguntas tipo test: ¿descuentan las respuestas erróneas? NO ¿Cuánto?
- Indicaciones específicas para la realización de este examen
 - No se puede utilizar ningún tipo de calculadora.
 - Razonad las respuestas en cada ejercicio. Las respuestas sin justificar no obtendrán puntuación.

Enunciados

Examen 2017/18-1

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	13/01/2018	18:30

PROBLEMA 1 [20%]

Dada la secuencia de bits 11110010, a qué número decimal equivale según los tipos de interpretaciones siguientes:

- a) [5%] Si se trata de un número binario con 4 dígitos fraccionarios y codificado en signo y magnitud.

Para calcular la representación decimal del número $1111,0010_2$ codificado en signo y magnitud basta con (1) identificar el signo (1), que deducimos que se trata de un número negativo; y (2) aplicar el TFN (multiplicar cada dígito por el peso de su posición y hacer la suma) a la magnitud: $111,0010_2$. Con todo ello, llegamos al siguiente resultado:

$$1111,0010_2 = -(1 \cdot 2^2 + 1 \cdot 2^1 + 1 \cdot 2^0 + 0 \cdot 2^{-1} + 0 \cdot 2^{-2} + 1 \cdot 2^{-3} + 0 \cdot 2^{-4}) = -(4 + 2 + 1 + 0,125) = -7,125_{(10)}$$

- b) [7,5%] Si se trata de un número binario codificado en el formato de coma flotante siguiente:

S	Exponente		Mantisa		
7	6	4	3		0

Donde:

- El bit de signo, S, vale 0 para los números positivos y 1 para los negativos.
- El exponente se representa en exceso a 4.
- La mantisa está normalizada en la forma 1,X con bit implícito.

Identificamos cada uno de los campos de la representación en coma flotante:

1 111 0010

- El signo es negativo: $S = 1$.
- El exponente es $111_2 = 7$ y, dado que está codificado en exceso a 4, el valor realmente representado resulta ser $E = 7 - 4 = 3$.
- La mantisa una vez deshecha la normalización es: 1,0010

Por lo tanto, el número codificado es:

$$-1,0010_2 \cdot 2^3 = -1001,0_2 = -(2^3 + 2^0) = -(8+1) = -9_{(10)}$$

Examen 2017/18-1

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	13/01/2018	18:30

- c) [7,5%] Dados los números $A = 11111010$ y $B = 10111111$, codificados en complemento a 2 y 8 bits, realizad la resta $A - B$ con el mismo número de bits. ¿Se produce desbordamiento?

Para restar en Ca2, convertimos la operación $A - B$ en $A + (-B)$, cambiando el signo del sustraendo, es decir, complementándolo bit a bit y sumando 1 al resultado:

$$-B = 01000000 + 1 = 01000001$$

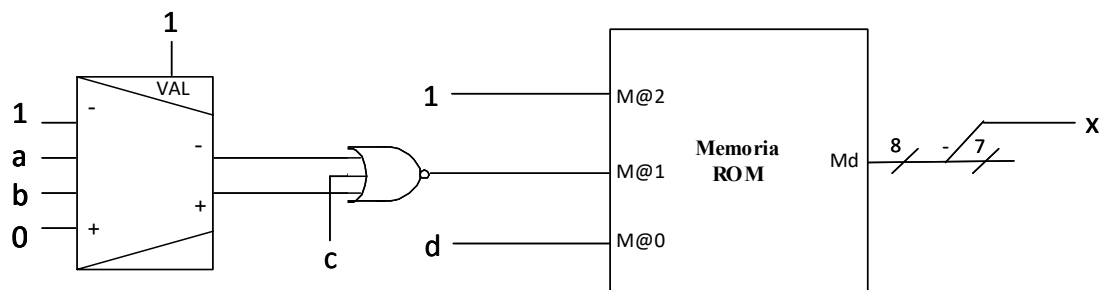
$$\begin{array}{r}
 \begin{array}{cccccccc}
 1 & 1 & & & & & & \\
 & 1 & 1 & 1 & 1 & 1 & 0 & 1 & 0 \\
 + & 0 & 1 & 0 & 0 & 0 & 0 & 0 & 1 \\
 \hline
 1 & 0 & 0 & 1 & 1 & 1 & 0 & 1 & 1
 \end{array}
 \end{array}
 \begin{array}{l}
 \leftarrow \text{acarreo} \\
 \leftarrow A \\
 \leftarrow -B
 \end{array}$$

Como que se trata de una suma de dos números en Ca2 no se considera el acarreo generado por los bits de más peso. Por lo tanto, el resultado es: **00111011₂**

No se puede producir desbordamiento porque los números A y B que estamos restando tienen el mismo signo (ambos son negativos).

PROBLEMA 2 [35%]

- a) [15%] Dado el circuito lógico combinacional siguiente:



donde el contenido de la memoria ROM, especificado en hexadecimal, es:

@	ROM[@]
0	AE
1	8B
2	15
3	FF
4	05
5	CC
6	4A
7	7E

Rellenad la tabla de verdad siguiente, que especifica la salida x en función de las entradas a , b , c , d . Hay que calcular previamente los valores intermedios indicados en la tabla (salida del codificador y dirección de la ROM en binario). **Nota:** No hace falta explicar textualmente como obtenéis el valor de cada señal.

Examen 2017/18-1

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	13/01/2018	18:30

				Sal. COD		@ROM (bin)		
a	b	c	d	+	-	+	-	x
0	0	0	0	0	0	1	1	0
0	0	0	1	0	0	1	1	1
0	0	1	0	0	0	1	0	0
0	0	1	1	0	0	1	0	1
0	1	0	0	1	0	1	0	0
0	1	0	1	1	0	1	0	1
0	1	1	0	1	0	1	0	0
0	1	1	1	1	0	1	0	1
1	0	0	0	0	1	1	0	0
1	0	0	1	0	1	1	0	1
1	0	1	0	0	1	1	0	0
1	0	1	1	0	1	1	0	1
1	1	0	0	1	0	1	0	0
1	1	0	1	1	0	1	0	1
1	1	1	0	1	0	1	0	0
1	1	1	1	1	0	1	0	1

- b) [10%] Dada la tabla de verdad siguiente, escribid la expresión algebraica mínima a dos niveles de la función f mediante el método de Karnaugh:

x	y	z	w	f
0	0	0	0	1
0	0	0	1	x
0	0	1	0	1
0	0	1	1	x
0	1	0	0	1
0	1	0	1	0
0	1	1	0	x
0	1	1	1	0
1	0	0	0	1
1	0	0	1	x
1	0	1	0	1
1	0	1	1	x
1	1	0	0	0
1	1	0	1	1
1	1	1	0	0
1	1	1	1	1

El mapa de Karnaugh para la función f es el siguiente:

Examen 2017/18-1

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	13/01/2018	18:30

xy \ zw	00	01	11	10
00	1	1	0	1
01	x	0	1	x
11	x	0	1	x
10	1	x	0	1

Y obtenemos la siguiente expresión mínima: $f = x \cdot w + x' \cdot w' + y$

- c) **[10%]** La raíz cuadrada entera de un número N es el máximo valor M cuyo cuadrado es menor o igual que N . La tabla de verdad siguiente implementa la raíz cuadrada entera para los números naturales de 4 bits:

$n3$	$n2$	$n1$	$n0$	$m1$	$m0$
0	0	0	0	0	0
0	0	0	1	0	1
0	0	1	0	0	1
0	0	1	1	0	1
0	1	0	0	1	0
0	1	0	1	1	0
0	1	1	0	1	0
0	1	1	1	1	0
1	0	0	0	1	0
1	0	0	1	1	1
1	0	1	0	1	1
1	0	1	1	1	1
1	1	0	0	1	1
1	1	0	1	1	1
1	1	1	0	1	1
1	1	1	1	1	1

Se quiere diseñar un circuito lógico combinacional, denominado *OPERAR*, con la estructura siguiente:



La entrada X representa un número natural de 4 bits, la entrada C contiene una señal de control de 2 bits, y la salida Y de 4 bits tiene que dar la salida siguiente:

Examen 2017/18-1

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	13/01/2018	18:30

- si $C = 0$ entonces $Y = 0$,
- si $C = 1$ entonces $Y = 2 \cdot X$, y
- si $C = 2$ o $C = 3$ entonces $Y =$ raíz cuadrada entera de X .

Se pide:

- i) **[2,5%]** Diseñad un circuito que implemente la raíz cuadrada entera de un número natural de 4 bits usando una memoria ROM. Indicad claramente el tamaño (direcciones y datos) y el contenido de esta memoria. No hace falta que dibujéis el circuito en este apartado.

Podemos conectar N a la entrada de direcciones de la ROM, y entonces la salida de la ROM nos puede dar la raíz cuadrada entera de N , haciendo que $M[i] =$ raíz cuadrada entera de i .

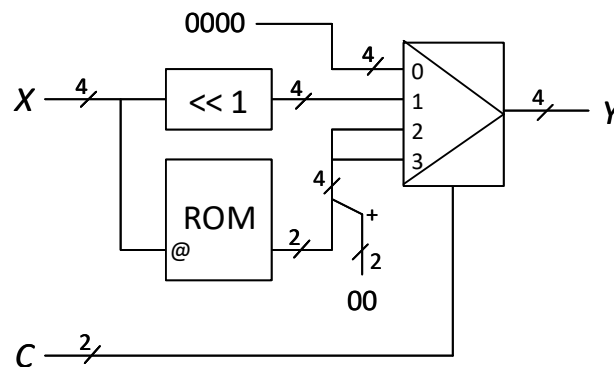
Por lo tanto, la entrada de direcciones de la ROM será de 4 bits, y sus palabras serán de 2 bits.

El contenido de la ROM será el de las columnas m1 y m0 de la tabla de verdad del enunciado.

- ii) **[7,5%]** Diseñad el circuito *OPERAR* usando la memoria ROM del apartado anterior.

Obtendremos la salida Y a partir de un multiplexor controlado por la entrada C .

- En la entrada de datos 0 del multiplexor conectaremos 0.
- En la entrada de datos 1 conectaremos $2 \cdot X$, que obtendremos mediante un desplazador de un bit a la izquierda.
- En las entradas de datos 2 y 3 conectaremos la salida de la ROM, añadiéndole 00 como bits de más peso.

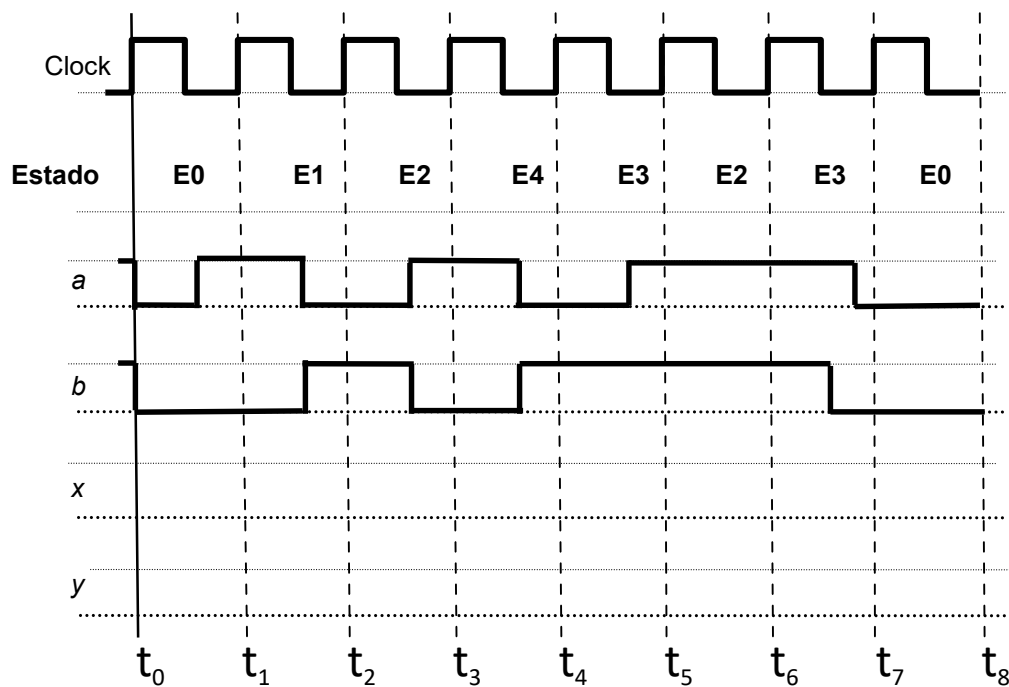
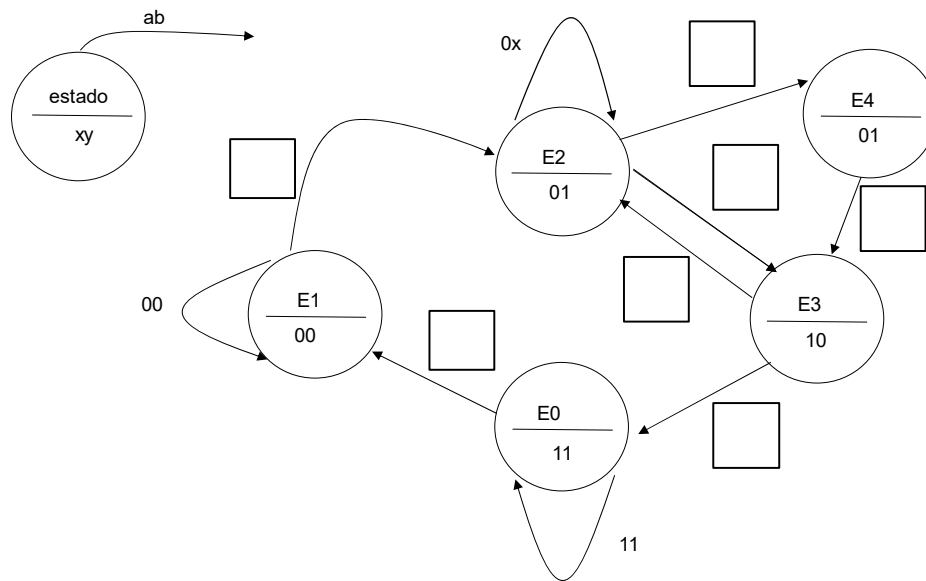


Examen 2017/18-1

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	13/01/2018	18:30

PROBLEMA 3 [35%]

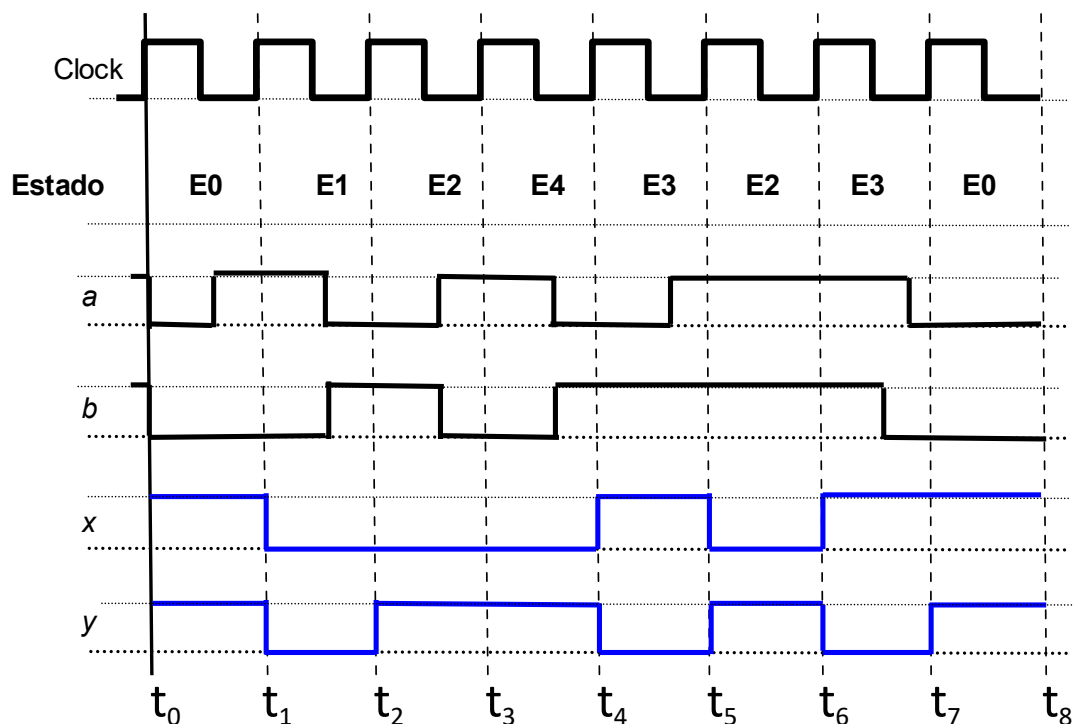
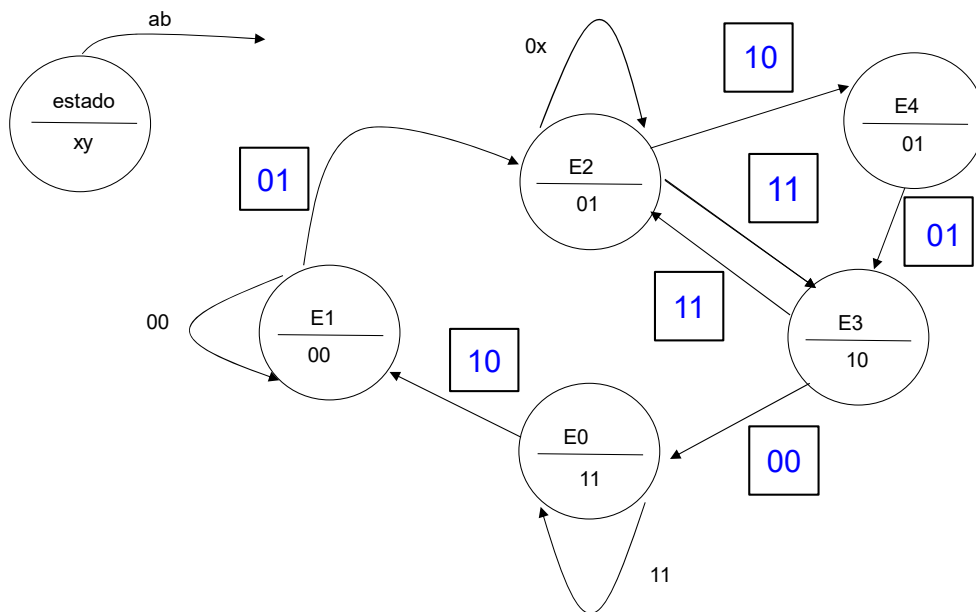
- a) [15%] Dado el cronograma y el grafo de estados siguientes, completad las transiciones en el grafo de estados a partir del cronograma y completad en el cronograma los valores de las señales x e y .



Examen 2017/18-1

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	13/01/2018	18:30

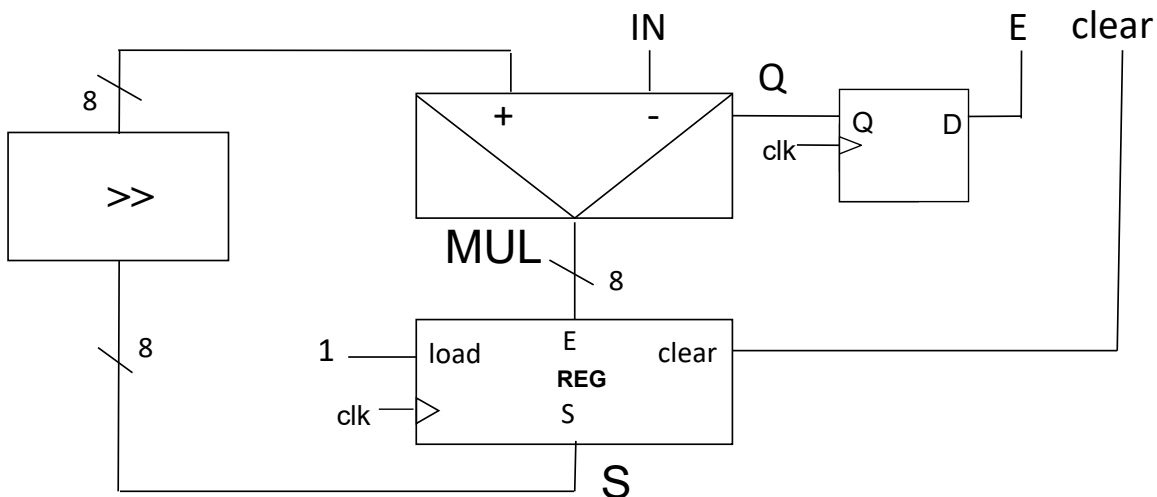
Para completar este ejercicio debemos observar en el cronograma el valor de las entradas en cada flanco de reloj para determinar qué combinación genera cada transición (por ejemplo en el primer flanco la combinación de entrada 10 produce la transición $E0 \rightarrow E1$). Luego, para determinar los valores de las salidas, simplemente debemos consultar en el grafo los valores correspondientes al estado en el que nos encontramos en cada ciclo.



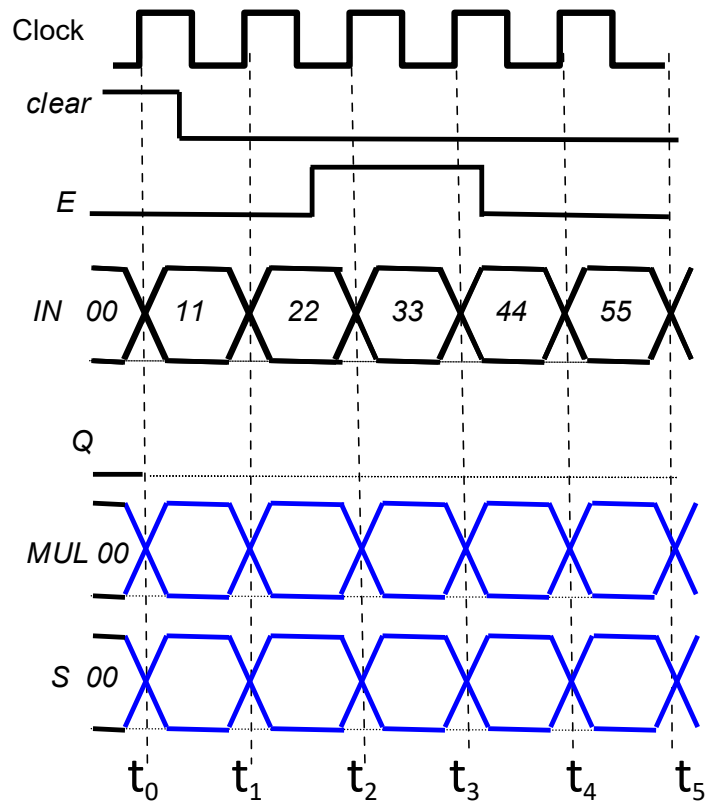
Examen 2017/18-1

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	13/01/2018	18:30

b) [20%] Dado el circuito siguiente:



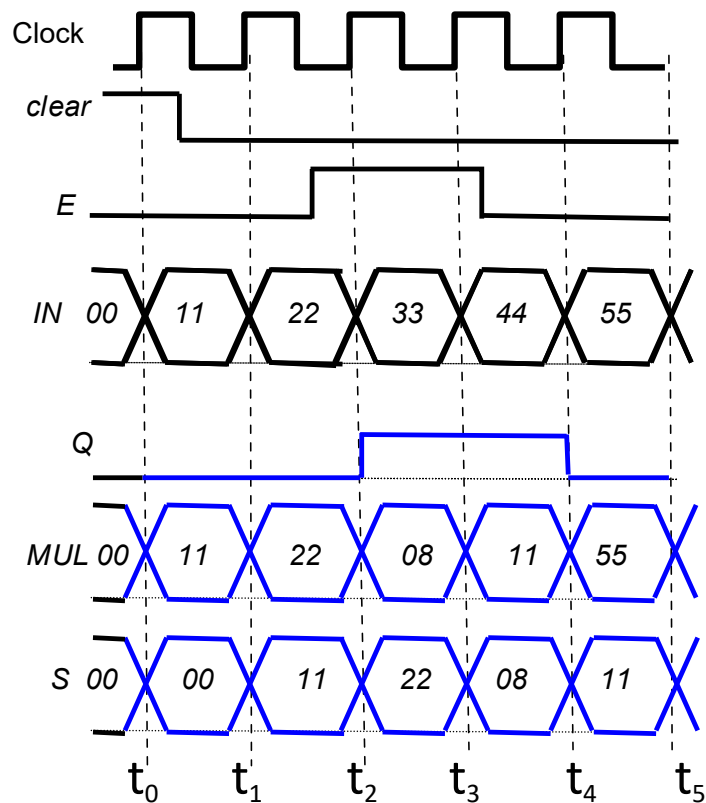
Completad el cronograma siguiente teniendo en cuenta que los valores se representan en hexadecimal y que el desplazador es lógico (es decir, el bit que se añade tiene valor 0):



Examen 2017/18-1

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	13/01/2018	18:30

En este circuito la salida del registro va a un desplazador lógico a la derecha y su entrada será el resultado del desplazamiento o *IN* dependiendo de la salida del biestable, la cual, a su vez, depende de la señal *E*. Así, de acuerdo con el cronograma, la entrada del registro corresponderá a *IN* en los ciclos t_0 - t_1 , t_1 - t_2 y t_4 - t_5 , mientras que será la salida del desplazador en los ciclos t_2 - t_3 y t_3 - t_4 .



Examen 2017/18-1

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	13/01/2018	18:30

PROBLEMA 4 [10%]

a) **[5%]** La memoria de un computador contiene...

Los datos y las instrucciones de los programas

b) **[5%]** ¿Qué es una microinstrucción?

Un conjunto de operaciones que se hacen en la unidad de procesamiento de un procesador en un ciclo de reloj