

Examen 2021/22-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	8/6/2022	19:00

Este enunciado también corresponde a las siguientes asignaturas:

- 81.518 - Fundamentos de computadores

Ficha técnica del examen

- No es necesario que escribas tu nombre. Una vez resuelta la prueba final, solo se aceptan documentos en formato .doc, .docx (Word) y .pdf.
 - Comprueba que el código y el nombre de la asignatura corresponden a la asignatura de la que te has matriculado.
 - Tiempo total: **2 horas** Valor de cada pregunta: **P1:20%; P2:35%; P3:35%; P4:10%**
 - ¿Puede consultarse algún material durante el examen? **No** ¿Qué materiales están permitidos? **Ninguno.**
 - ¿Puede utilizarse calculadora? **No** ¿De qué tipo? **De ningún tipo.**
 - Si hay preguntas tipo test, ¿descuentan las respuestas erróneas? **No** ¿Cuánto?
 - Indicaciones específicas para la realización de este examen: **Razonad todas las respuestas. Las respuestas sin justificar no serán puntuadas.**
-

Examen 2021/22-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	8/6/2022	19:00

- c) **[5%]** Dada la secuencia de bits 10110011 que representa un número real en formato de coma fija, con 5 bits para la parte entera y 3 bits para la parte fraccionaria, indicad cuál es el valor de este número en decimal.

Según el formato dado, si separamos la parte entera y la parte decimal tenemos:

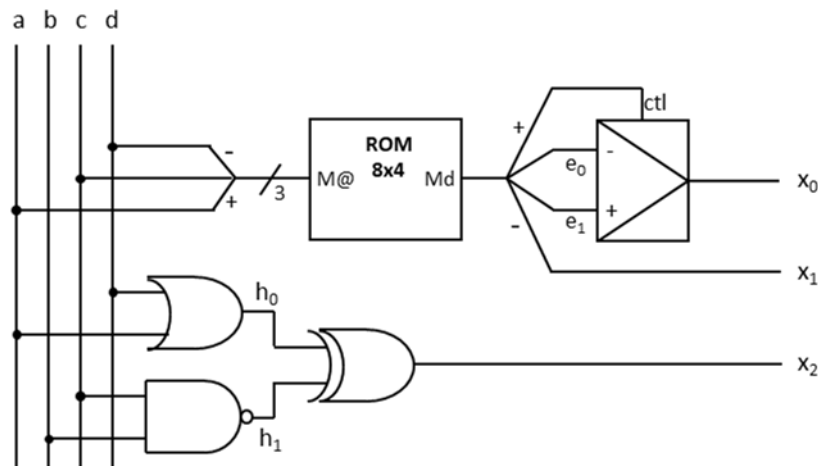
Parte entera $\rightarrow 10110_2 = 1 \cdot 2^4 + 0 \cdot 2^3 + 1 \cdot 2^2 + 1 \cdot 2^1 + 0 \cdot 2^0 = 22_{(10)}$

Parte decimal $\rightarrow 011_2 = 0 \cdot 2^{-1} + 1 \cdot 2^{-2} + 1 \cdot 2^{-3} = 0,375_{(10)}$

Por lo tanto, el valor en decimal es **22,375₍₁₀₎**

PROBLEMA 2 [35%]

- a) **[10%]** Dado el circuito lógico combinacional siguiente:



Donde el contenido de la memoria ROM, especificado en hexadecimal, es:

M@	[Md]
0	5
1	2
2	A
3	D
4	2
5	B
6	4
7	D

Completad la tabla de verdad que especifica las salidas x_0 , x_1 , x_2 en función de las entradas a , b , c y d . Calculad previamente los valores intermedios (ctl , e_0 , e_1 , h_0 y h_1) indicados en el circuito y añadidos a la tabla de verdad siguiente:

a	b	c	d	ctl	e ₀	e ₁	h ₀	h ₁	x ₀	x ₁	x ₂
0	0	0	0								

Examen 2021/22-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	8/6/2022	19:00

0	0	0	1		
0	0	1	0		
0	0	1	1		
0	1	0	0		
0	1	0	1		
0	1	1	0		
0	1	1	1		
1	0	0	0		
1	0	0	1		
1	0	1	0		
1	0	1	1		
1	1	0	0		
1	1	0	1		
1	1	1	0		
1	1	1	1		

Para obtener la salida, empezaremos obteniendo la entrada de la memoria ROM. La entrada que indica la dirección de memoria viene directamente dada por los valores de las señales de entrada acd . En la salida de la ROM tendremos $ctl\ e_0\ e_1\ x_1$. Por lo tanto, cuando $a\ c$ y d valen 0, apuntarán a la primera dirección de memoria ROM que tiene el valor 5 o "0101" y entonces $ctl=0$, $e_0=1$, $e_1=0$ y $x_1=1$. Podemos repetir este procedimiento con todos los valores de la ROM.

Para obtener x_0 miramos la salida del multiplexor controlado por la entrada de control ctl , salida de la ROM, que escogerá entre los dos valores e_0 y e_1 , también salidas de la ROM.

Por último, para obtener x_2 del circuito podemos extraer las siguientes expresiones:

$$h_0 = a + d$$

$$h_1 = (b \cdot c)'$$

$$x_2 = h_0 \oplus h_1$$

Por lo tanto, la tabla queda de la siguiente manera:

a	b	c	d	ctl	e ₀	e ₁	h ₀	h ₁	x ₀	x ₁	x ₂
0	0	0	0	0	1	0	0	1	1	1	1
0	0	0	1	0	0	1	1	1	0	0	0
0	0	1	0	1	0	1	0	1	1	0	1
0	0	1	1	1	1	0	1	1	0	1	0
0	1	0	0	0	1	0	0	1	1	1	1
0	1	0	1	0	0	1	1	1	0	0	0
0	1	1	0	1	0	1	0	0	1	0	0
0	1	1	1	1	1	0	1	0	0	1	1
1	0	0	0	0	0	1	1	1	0	0	0
1	0	0	1	1	0	1	1	1	1	1	0
1	0	1	0	0	1	0	1	1	1	0	0
1	0	1	1	1	1	0	1	1	0	1	0
1	1	0	0	0	0	1	1	1	0	0	0
1	1	0	1	1	0	1	1	1	1	1	0
1	1	1	0	0	1	0	1	0	1	0	1
1	1	1	1	1	1	0	1	0	0	1	1

b) [10%] Dada la tabla de verdad siguiente:

a	b	c	d	f
0	0	0	0	0

Examen 2021/22-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	8/6/2022	19:00

0	0	0	1	0
0	0	1	0	1
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	X
1	0	1	1	X
1	1	0	0	0
1	1	0	1	X
1	1	1	0	X
1	1	1	1	1

Sintetizad de manera mínima a dos niveles la función f mediante el método de Karnaugh.

El mapa de Karnaugh de la función f es el siguiente:

ab \ cd	00	01	11	10
00	0	0	0	1
01	0	0	X	0
11	0	1	1	X
10	1	0	X	X

Y obtenemos esta expresión mínima:

$$f(a, b, c, d) = b'cd' + ab'd' + bcd$$

- c) [15%] Se quiere diseñar un circuito combinacional llamado *DIST* con la estructura siguiente:



Las entradas A y B representan números naturales de 8 bits. La salida X , también de 8 bits, tiene que valer la distancia entre los números A y B , teniendo en cuenta que la distancia entre dos números siempre es un valor positivo.

Se pide que diseñéis el circuito *DIST* usando bloques y puertas combinacionales, y especificando claramente la dimensión de todos los buses utilizados.

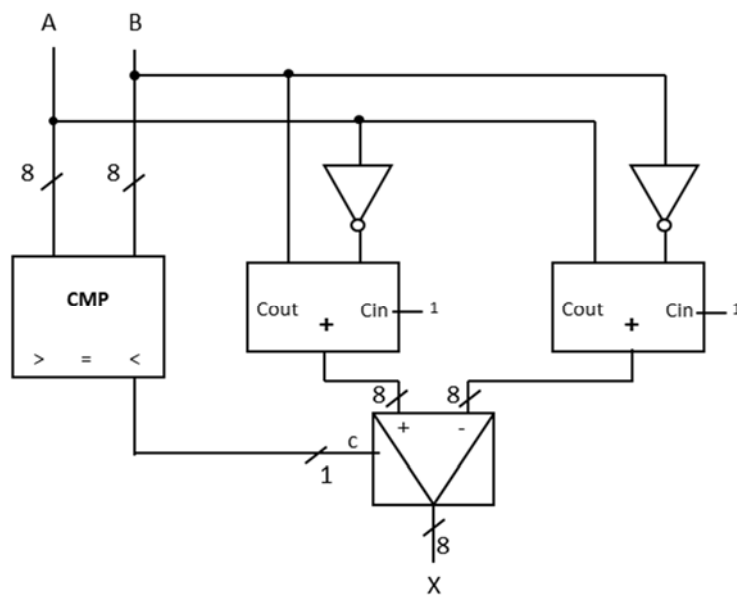
NOTA: La distancia entre dos números se define como el valor absoluto de la diferencia de esos números: $d(a, b) = |b - a|$.

Examen 2021/22-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	8/6/2022	19:00

Este bloque lo que hará es dar la distancia entre dos números naturales, teniendo en cuenta que siempre tiene que ser un valor positivo. Esto quiere decir que si A es más grande que B , X corresponderá a $A-B$, y si B es más grande que A , X corresponderá a $B-A$.

Una manera de solucionarlo es calcular $A-B$ y $B-A$ mediante un sumador haciendo $A+(-B)$, y otro sumador haciendo $B+(-A)$. A continuación, estos dos resultados se envían a un MUX, el cual tendrá una entrada de control que vendrá dada por un comparador entre A y B . De tal manera que si A es más grande que B , la entrada de control será 0 y tendremos que la salida X es directamente $A-B$, y si B es más grande que A , la entrada de control del MUX valdrá 1 y la salida X valdrá $B-A$.

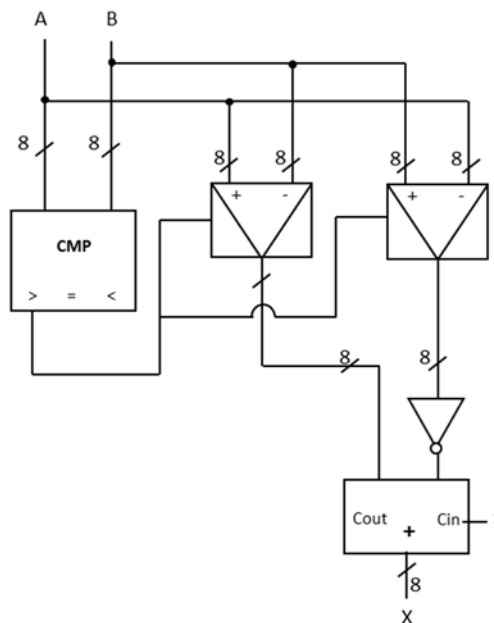


Solución alternativa:

También se puede resolver, comparando A y B con un comparador y que la salida del comparador sea las entradas de control de dos multiplexores con entradas A y B , y B y A . De tal manera que controlarán las entradas del sumador, para controlar si hacemos $A-B$ o $B-A$.

Examen 2021/22-2

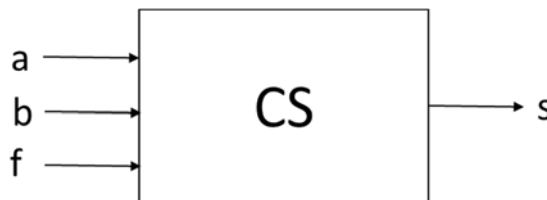
Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	8/6/2022	19:00



PROBLEMA 3 [35%]

- a) **[15%]** Diseñad el grafo de estados de un circuito secuencial que calcule la suma binaria de dos números naturales $A+B$ donde los bits de cada número (a_i y b_i) se van obteniendo ciclo a ciclo empezando por los de menor peso.

El circuito tiene también una entrada f que indica cuando se acaban los bits. La salida siempre se da con $n+1$ bits, siendo n el número de bits que tengan las entradas. Una vez finalizada una suma, el circuito deja de funcionar hasta que no se vuelve a inicializar. Durante el ciclo de inicialización la salida se mantiene indeterminada. Si se activa la entrada f en el estado inicial se deberá poner en la salida el acarreo inicial, que es 0.



A continuación, se muestra un ejemplo de funcionamiento donde queremos sumar los números de 8 bits $A=01100001$ y $B=11011110$ donde la suma en 9 bits es 10011111 . Las entradas y la salida tendrían que evolucionar de la siguiente manera una vez inicializado el circuito:

Entrada a	1	0	0	0	0	1	1	0	X	X	X	X
Entrada b	0	1	1	1	1	0	1	1	X	X	X	X
Entrada f	0	0	0	0	0	0	0	0	1	X	X	X

Examen 2021/22-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	8/6/2022	19:00

Salida s	X	1	1	1	1	1	1	0	0	1	X	X
----------	---	---	---	---	---	---	---	---	---	---	---	---

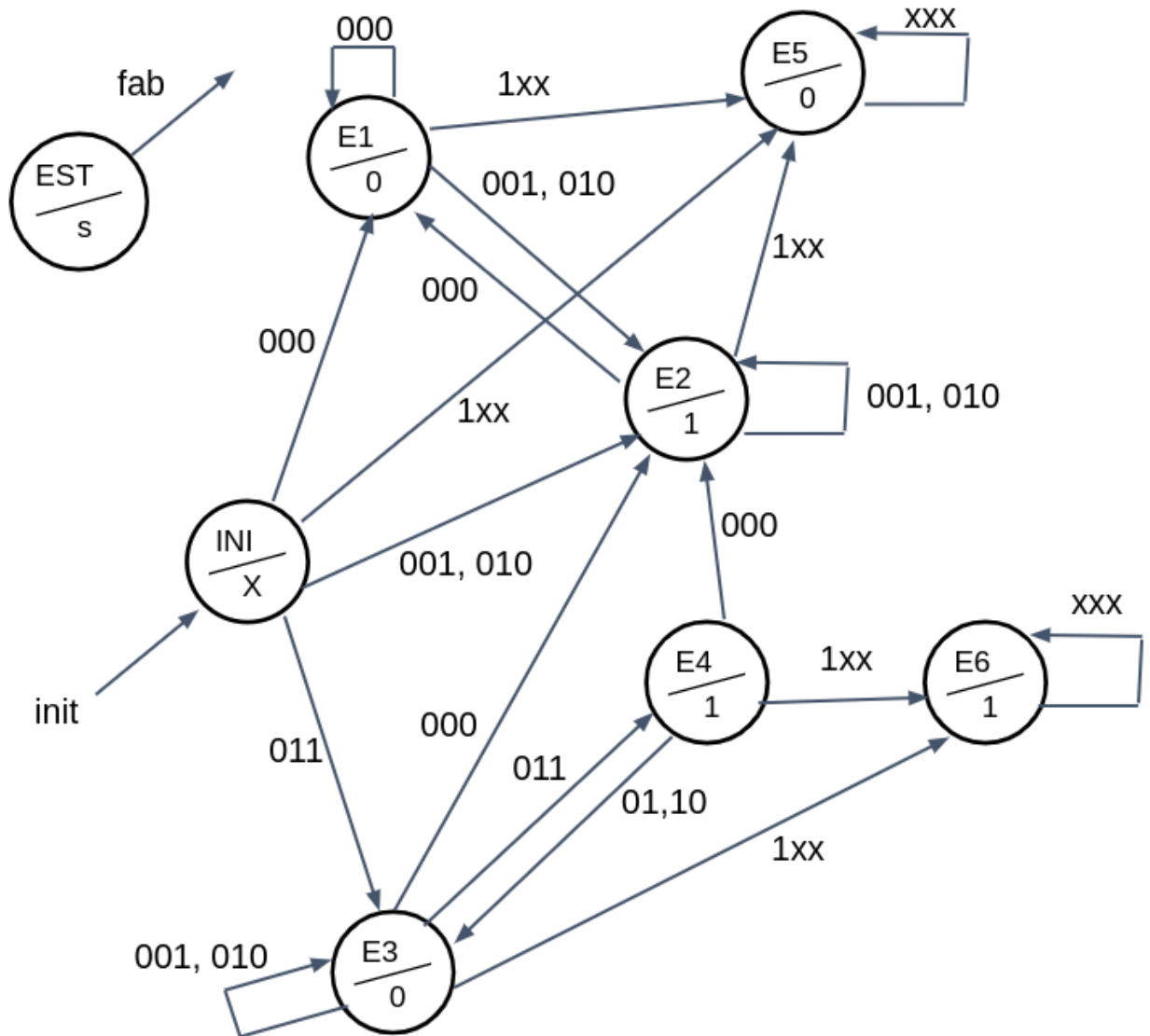
Indicad claramente la funcionalidad de cada estado que tenga vuestro grafo y la salida que tiene que tener. No hace falta que expliquéis las transiciones del grafo, solo que estén claramente especificadas.

Para conseguir el funcionamiento deseado, el circuito tiene que tener los siguientes estados:

Estado	Descripción	Salida
<i>INI</i>	Estado inicial, no se ha recibido ningún bit.	X
<i>E1</i>	La suma de los dos bits de la entrada y el acarreo de la anterior etapa dan 0.	0
<i>E2</i>	La suma de los dos bits de la entrada y el acarreo de la anterior etapa dan 1.	1
<i>E3</i>	La suma de los dos bits de la entrada y el acarreo de la anterior etapa dan 2.	0
<i>E4</i>	La suma de los dos bits de la entrada y el acarreo de la anterior etapa dan 3.	1
<i>E5</i>	El acarreo de la suma anterior es 0.	0
<i>E6</i>	El acarreo de la suma anterior es 1.	1

Examen 2021/22-2

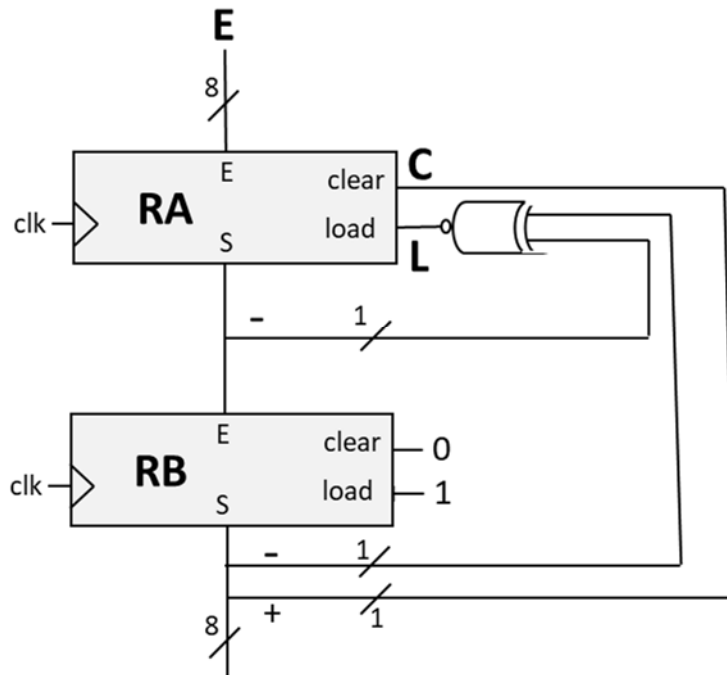
Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	8/6/2022	19:00



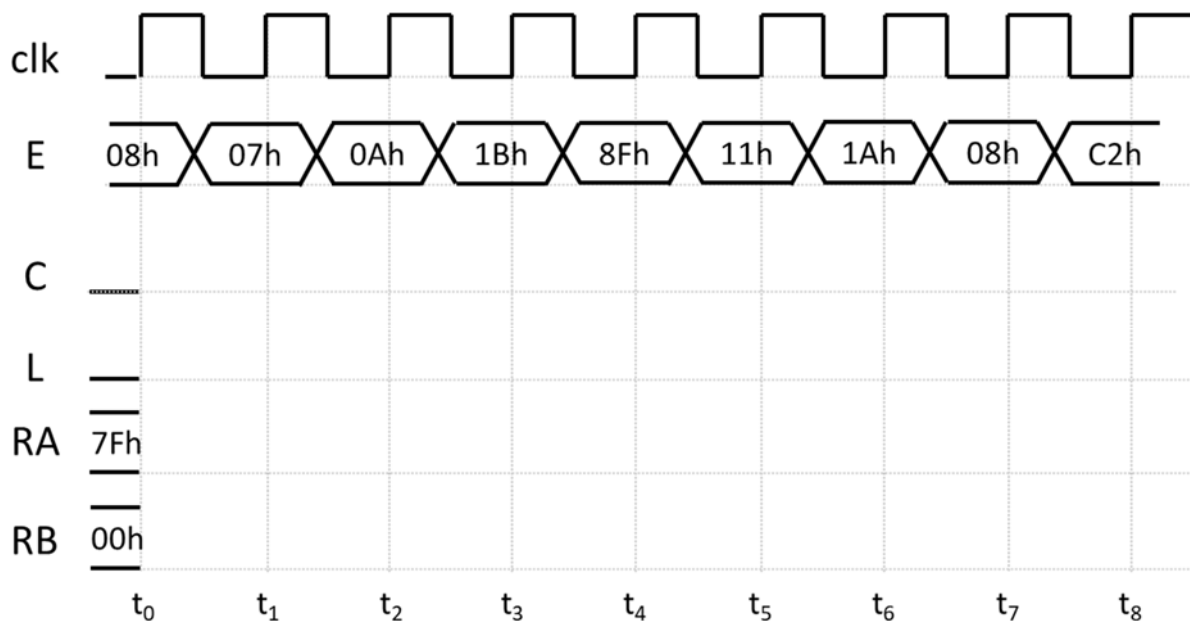
Examen 2021/22-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	8/6/2022	19:00

b) [20%] A partir del siguiente circuito secuencial:



Completad el cronograma que se muestra a continuación:



No es necesario explicar el cronograma ni el procedimiento seguido para completarlo

Examen 2021/22-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	8/6/2022	19:00

Registro RA: Su valor depende de la entrada E , de la señal C que controla la entrada asíncrona clear y de la señal L , que controla la entrada load.

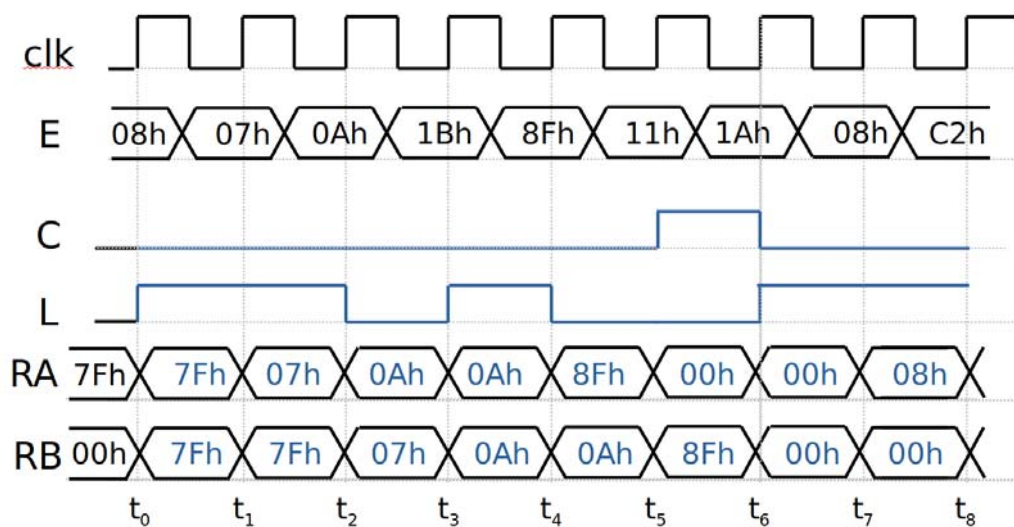
Registro RB: Con $\text{load}=1$ y $\text{clear}=0$, carga en el flanco ascendente del reloj el valor del registro RA.

Señal C : Corresponde a RB_7 .

Señal L : Corresponde a RA_0 XNOR RB_0 .

La entrada asíncrona clear tiene prioridad sobre la entrada load (cuando $\text{clear}=1$ pone el registro a 0 independientemente del valor de load).

intervalo	RA	RB	L	C
t_0-t_1	0111 1111	0111 1111	1	0
t_1-t_2	0000 0111	0111 1111	1	0
t_2-t_3	0000 1010	0000 0111	0	0
t_3-t_4	0000 1010	0000 1010	1	0
t_4-t_5	1000 1111	0000 1010	0	0
t_5-t_6	0000 0000	1000 1111	0	1
t_6-t_7	0000 0000	0000 0000	1	0
t_7-t_8	0000 1000	0000 0000	1	0



Examen 2021/22-2

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	8/6/2022	19:00

PROBLEMA 4 [10%]

a) [5%] ¿Qué es la arquitectura de Von Neumann?

Una manera de construir máquinas que tienen una memoria común para las instrucciones y los datos.

b) [5%] ¿Qué es una ALU?

Un recurso de cálculo programable.