

## Examen 2015/16-1

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	16/01/2016	18:30

æHF?FGCÜBGÜABÜBGÜVi Rè11  
75.562 16 01 16 EX

Espacio para la etiqueta identificativa con el código personal del **estudiante**.  
Examen

### Este enunciado corresponde también a las siguientes asignaturas:

- 81.518 - Fundamentos de computadores

### Ficha técnica del examen

- Comprueba que el código y el nombre de la asignatura corresponden a la asignatura de la cual estás matriculado.
- Debes pegar una sola etiqueta de estudiante en el espacio de esta hoja destinado a ello.
- No se puede añadir hojas adicionales.
- No se puede realizar las pruebas a lápiz o rotulador.
- Tiempo total 2 horas
- En el caso de que los estudiantes puedan consultar algún material durante el examen, ¿cuál o cuáles pueden consultar?: No se puede consultar ningún material.
- Valor de cada pregunta: Prob.1 : 20%, Prob. 2: 35%, Prob. 3: 35%, Prob. 4: 10%.
- En el caso de que haya preguntas tipo test: ¿descuentan las respuestas erróneas? NO ¿Cuánto?
- Indicaciones específicas para la realización de este examen
  - No se puede utilizar ningún tipo de calculadora.
  - Razonad las respuestas en cada ejercicio. Las respuestas sin justificar no recibirán puntuación.

### Enunciados

## Examen 2015/16-1

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	16/01/2016	18:30

### PROBLEMA 1 [20%]

- a) [5%] Dado el número entero  $-115_{(10)}$ , indicad cuál es la codificación de este número en un formato de signo y magnitud de 8 bits.

Es un número negativo, y por lo tanto el bit de signo valdrá 1.

Para obtener la representación de la magnitud aplicamos el método de la división entera:

$$\begin{array}{rclcl}
 115 & = & 57 \cdot 2 & + & 1 \\
 57 & = & 28 \cdot 2 & + & 1 \\
 28 & = & 14 \cdot 2 & + & 0 \\
 14 & = & 7 \cdot 2 & + & 0 \\
 7 & = & 3 \cdot 2 & + & 1 \\
 3 & = & 1 \cdot 2 & + & 1 \\
 1 & = & 0 \cdot 2 & + & 1
 \end{array}$$

Añadiendo el bit de signo obtenemos que la respuesta es  $11110011_{(SM2)}$ .

- b) [5%] Dada la secuencia de bits 0101010101, que representa un número real codificado en un formato de signo y magnitud en coma fija con 1 bit para el signo, 5 bits para la parte entera y 4 bits para la parte fraccionaria, indicad cuál es el valor de este número en decimal.

El bit de signo es 0, por lo tanto se trata de un número positivo.

La parte entera es  $10101_2$ . Para pasarla a decimal aplicamos el TFN:

$$1 \cdot 2^4 + 0 \cdot 2^3 + 1 \cdot 2^2 + 0 \cdot 2^1 + 1 \cdot 2^0 = 16 + 4 + 1 = 21_{(10)}.$$

La parte fraccionaria es 0101, y también obtenemos el valor en decimal aplicando el TFN:

$$0 \cdot 2^{-1} + 1 \cdot 2^{-2} + 0 \cdot 2^{-3} + 1 \cdot 2^{-4} = 0,25 + 0,0625 = 0,3125_{(10)}.$$

La respuesta es  $21,3125_{(10)}$ .

- c) [10%] Dados los números  $A = 11110101_{(Ca2)}$  y  $B = 01100111_{(Ca2)}$ , codificados en complemento a 2 y 8 bits, calculad el resultado de la operación aritmética  $A + B$ , indicando si se produce desbordamiento en el cálculo.

En complemento a 2 la suma se hace igual que en los sistemas posicionales.

$$\begin{array}{r}
 \begin{array}{cccccccc}
 1 & 1 & 1 & & 1 & 1 & 1 & \\
 1 & 1 & 1 & 1 & 0 & 1 & 0 & 1 \\
 + & 0 & 1 & 1 & 0 & 0 & 1 & 1 & 1 \\
 \hline
 0 & 1 & 0 & 1 & 1 & 1 & 0 & 0
 \end{array}
 \end{array}$$

acarreo  
A  
B

Hemos sumado un número positivo y otro negativo, representados en  $Ca2$ , y en estos casos nunca se produce desbordamiento.

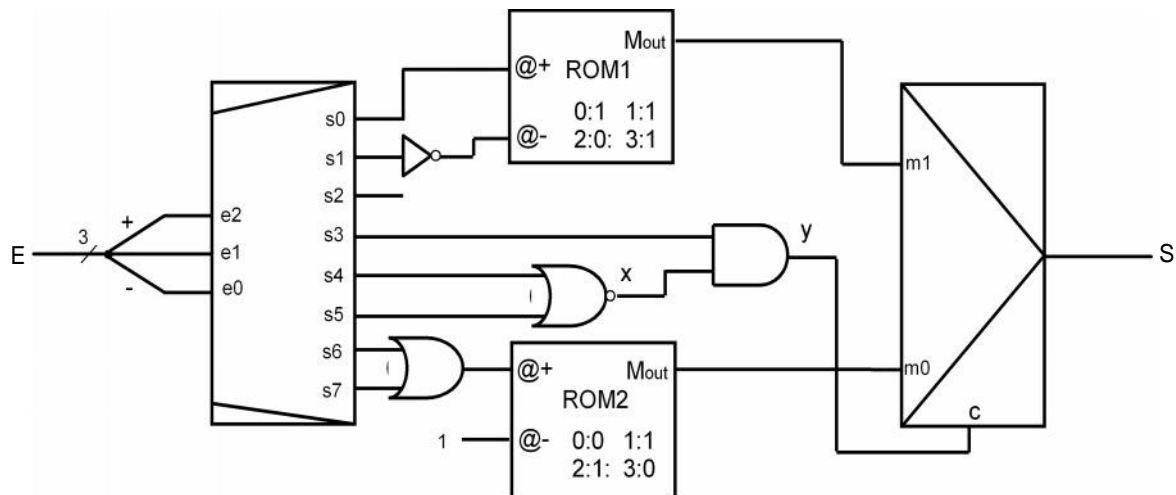
$$A + B = 01011100_{(Ca2)}.$$

## Examen 2015/16-1

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	16/01/2016	18:30

### PROBLEMA 2 [35%]

a) [20%] Dado el circuito lógico combinacional siguiente:



donde el contenido de la memoria ROM viene especificado en el mismo bloque con la forma **dirección:contenido**, donde la dirección se expresa en decimal y el contenido de la memoria se expresa en binario.

Se pide que rellenéis la siguiente tabla que determina los valores de las funciones intermedias especificadas y de las de salida del circuito anterior para unas determinadas combinaciones de las variables de entrada.

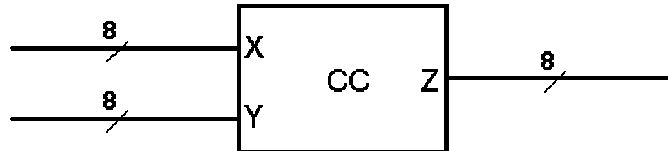
e2	e1	e0	x	y	ROM1 @+	ROM1 @-	ROM2 @+	ROM2 @-	m1	m0	S
0	0	0									
0	1	0									
1	0	1									
1	1	0									

e2	e1	e0	x	y	ROM1 @+	ROM1 @-	ROM2 @+	ROM2 @-	m1	m0	S
0	0	0	1	0	1	1	0	1	1	1	1
0	1	0	1	0	0	1	0	1	1	1	1
1	0	1	0	0	0	1	0	1	1	1	1
1	1	0	1	0	0	1	1	1	1	0	0

## Examen 2015/16-1

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	16/01/2016	18:30

b) **[15%]** Diseñad el siguiente circuito combinacional CC:



Las entradas del circuito X e Y corresponden a números naturales de 8 bits. La salida Z también es un número natural de 8 bits y corresponde a:

$$Z = \text{MIN}(X, Y) * 9$$

No hay que tratar el caso de desbordamiento en el cálculo de la salida. En los casos en que se produzca desbordamiento el valor de la salida será indeterminado.

Podéis usar los bloques y puertas que consideréis necesarios, excepto memorias ROM.

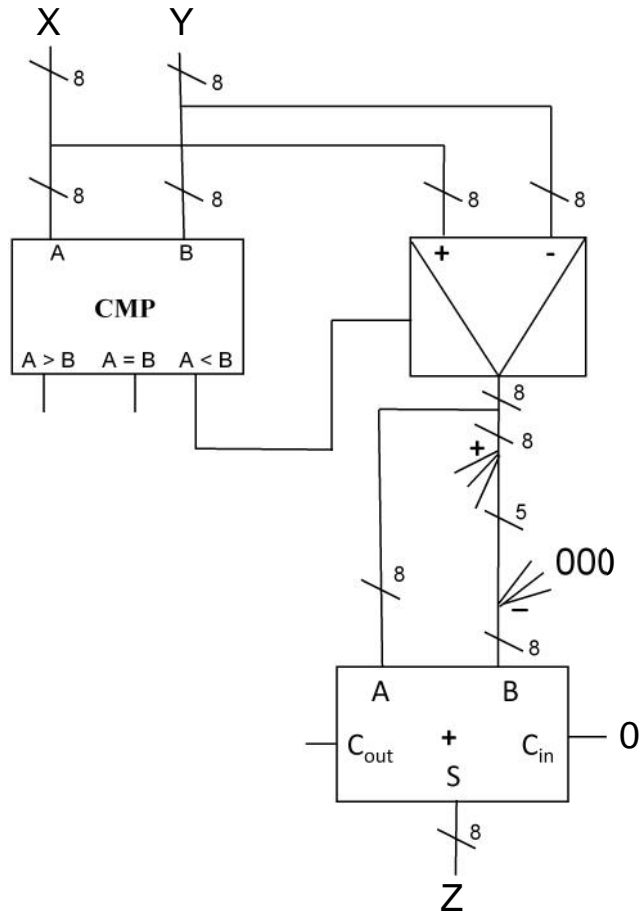
Con un comparador identificamos cuál de las dos entradas X e Y tiene el valor más pequeño. Usamos la salida del comparador para seleccionar con un multiplexor el valor más pequeño entre las dos entradas.

La multiplicación por 9 la realizamos en dos pasos:

- Primero implementamos la multiplicación por 8 de la salida del multiplexor con un desplazamiento de 3 bits hacia la izquierda. Se puede hacer de dos formas:
  - Eliminando los tres bits de más peso y añadiendo tres bits de menor peso con valores 0, o bien,
  - Utilizando un desplazador a la izquierda de 3 bits.
- Sumamos al resultado (que corresponde a la multiplicación por 8) mediante un sumador la salida del multiplexor, y obtenemos la multiplicación  $\text{MIN}(X, Y)$  por 9. La salida del sumador corresponde a la salida Z del circuito combinacional pedido.

## Examen 2015/16-1

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	16/01/2016	18:30

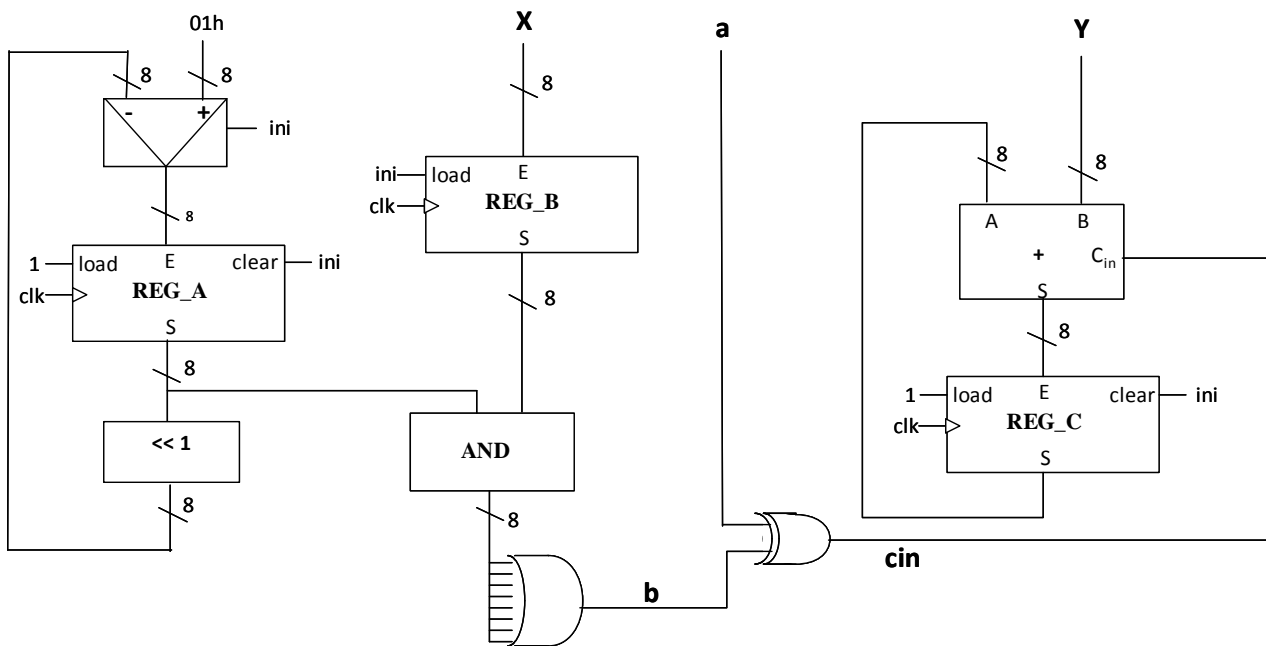


## Examen 2015/16-1

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	16/01/2016	18:30

### PROBLEMA 3 [35%]

Dado el circuito siguiente:

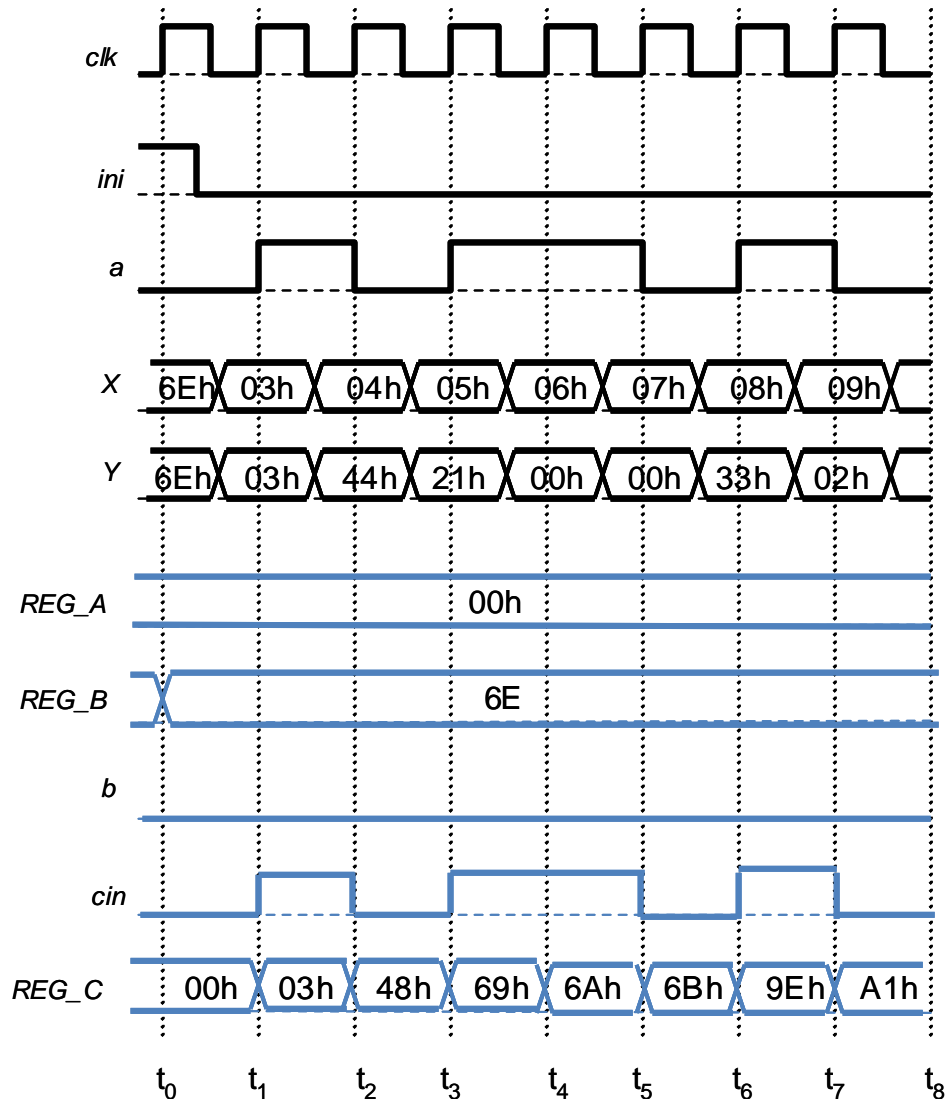


NOTA: La puerta OR que genera la señal *b* recibe a sus entradas cada uno de los bits del bus de salida del bloque AND.

- a) [15%] Completad el cronograma siguiente, expresando los valores de los registros empaquetados en hexadecimal.

## Examen 2015/16-1

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	16/01/2016	18:30



b) [10%] Justificad todos los valores que habéis puesto en el cronograma entre  $t_3$  y  $t_4$ .

**REG\_A:** En el flanco ascendente del instante  $t_3$ , así como durante todo el cronograma, la entrada *load* de **REG\_A** vale 1, y por lo tanto el registro se carga. Y se carga con el mismo valor que tenía pero desplazado un bit a la izquierda, ya que *ini* vale 0 y por lo tanto se selecciona la entrada de datos de menor peso del multiplexor. El valor que había en **REG\_A** viene determinado por el primer ciclo que se muestra en el cronograma. Entre  $t_0$  y  $t_1$  **REG\_A** vale 00h, porque al inicio de este ciclo llega un 1 a su entrada *clear*. A mitad de este ciclo *ini* pasa a 0 y mantiene este valor en todo el cronograma. Por lo tanto, en el instante  $t_1$  a la entrada de datos de **REG\_A** llegará el mismo valor que tenía (00h) pero desplazado un bit a la izquierda, lo cual da el mismo valor (00h). Por lo tanto, a pesar de que **REG\_A** se carga a cada flanco, siempre contendrá el mismo valor, 00h.

**REG\_B:** sólo se carga en el primer flanco ascendente del cronograma, y por lo tanto entre  $t_3$  y  $t_4$  tendrá el mismo valor que ha tomado en aquel momento, que es 6Eh.

**Señal b:** Dado que la salida de **REG\_A** es 00h durante todo el cronograma, a la salida del bloque AND todos los bits valdrán 0. Por lo tanto, al hacer una OR de todos estos bits el resultado será siempre 0.

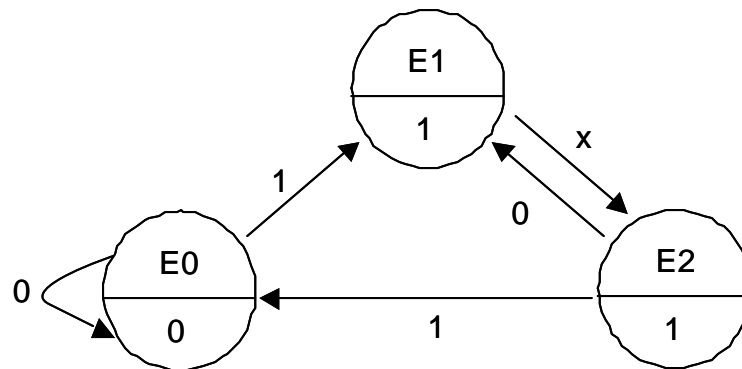
## Examen 2015/16-1

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	16/01/2016	18:30

Señal *cin*: Dado que  $b = 0$  durante todo el cronograma,  $cin = 0 \text{ XOR } a = a$ . Durante este ciclo  $a$  vale 1, y por lo tanto *cin* también.

*REG\_C*: Se carga a cada flanco ascendente con la suma  $REG\_C + Y + cin$ . En el flanco correspondiente al instante  $t_3$ , esta suma es  $48h + 21h + 0$ , y da  $69h$ .

- c) [10%] El grafo siguiente describe el comportamiento de un circuito secuencial (no dibujamos su leyenda porque no es necesario, para este ejercicio). Suponiendo que este circuito se implementa de la forma habitual, con una memoria ROM y biestables, indicad cuántas palabras tiene que tener la memoria ROM y de cuántos bits tiene que ser cada uno, escribiendo el razonamiento que seguís para llegar a la respuesta.



El grafo de estados tiene 3 estados, por lo tanto se necesitan 2 bits para codificarlos; por lo tanto en el circuito habrá dos biestables. Vemos en el grafo que el sistema tiene una señal de entrada y una señal de salida. A la entrada de direcciones de la ROM se conectan las salidas de los dos biestables y la señal de entrada, por lo tanto esta entrada es de 3 bits. Y por lo tanto hay  $2^3 = 8$  palabras en la ROM. Cada palabra es de 3 bits: 2 bits corresponden a las entradas de los biestables y un bit a la señal de salida del sistema.

### PROBLEMA 4 [10%]

- a) [5%] ¿Qué es una ALU?.

Un recurso de cálculo programable.

- b) [5%] ¿Qué es un módulo de entrada/salida?

Un dispositivo que hace de puente entre el procesador y los otros componentes de un computador.