

Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	09/01/2019	09:00

Espacio para la etiqueta identificativa con el código personal del **estudiante**.

Examen

Este enunciado corresponde también a las siguientes asignaturas:

81.518 - Fundamentos de computadores

Ficha técnica del examen

- Comprueba que el código y el nombre de la asignatura corresponden a la asignatura matriculada.
- Debes pegar una sola etiqueta de estudiante en el espacio correspondiente de esta hoja.
- No se puede añadir hojas adicionales, ni realizar el examen en lápiz o rotulador grueso.
- Tiempo total: 2 horas Valor de cada pregunta: Prob. 1: 20%; Prob. 2: 35%; Prob. 3: 35%, Prob. 4: 10%.
- En el caso de que los estudiantes puedan consultar algún material durante el examen, ¿cuáles son?: No se puede consultar ningún tipo de material.
- En el caso de poder usar calculadora, de que tipo? NINGUNA
- En el caso de que haya preguntas tipo test: ¿descuentan las respuestas erróneas? NO ¿Cuánto?

Indicaciones específicas

 Razonad las respuestas en cada ejercicio (excepto cuando se indique lo contrario). Las respuestas sin justificar no obtendrán puntuación.



Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	09/01/2019	09:00

Enunciados

PROBLEMA 1 [20%]

Suponed la secuencia de bits siguiente: A = 10101010

a) [6%] En el caso de corresponder a un número entero representado en complemento a 2, indicad su valor en decimal.

El bit de mayor peso es 1, por lo tanto se trata de un número negativo. Para conocer su valor cambiamos su signo, complementando todos los bits y sumando 1 al resultado:

$$10101010 \rightarrow 01010101 + 1 \rightarrow 01010110 = -A$$

Aplicamos el TFN para obtener el valor de -A en decimal:

$$1.2^6 + 1.2^4 + 1.2^2 + 1.2^1 = 64 + 16 + 4 + 2 = 86$$
.

Por lo tanto, $A = -86_{(10)}$

b) [8%] Realizad la operación A + A suponiendo que A representa un número en complemento a 2. ¿Se produce desbordamiento?

Hemos sumado dos números negativos y nos ha dado un resultado positivo, lo que nos indica que se ha producido desbordamiento (el acarreo final no se debe tener en cuenta, trabajando en complemento a 2).

c) [6%] En el caso de corresponder a un número fraccionario representado en signo y magnitud en coma fija, con 3 bits para la parte entera y 4 bits para la parte fraccionaria, indicad su valor en decimal.

El bit de signo es 1, así que se trata de un número negativo. La magnitud es 010,1010. Aplicamos el TFN para obtener su valor en decimal:

$$1 \cdot 2^{1} + 1 \cdot 2^{-1} + 1 \cdot 2^{-3} = 2 + 0.5 + 0.125 = 2.625.$$

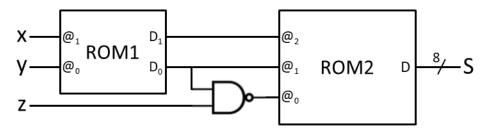
Por lo tanto, A = -2,625



Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	09/01/2019	09:00

PROBLEMA 2 [35%]

a) [10%] Dado el circuito lógico combinacional siguiente:



donde el contenido de la memoria ROM1, especificado en binario, es:

@	M[@]
0	11
1	01
2	00
3	10

y el contenido de la memoria ROM2, especificado en hexadecimal, es:

@	M[@]
0	19
1	2E
2	3D
3	4C
4	55
5	6F
6	7B
7	8A

Se pide que rellenéis la tabla de verdad siguiente, que especifica la salida S en función de las entradas x, y y z. Expresad los valores de S en hexadecimal. Hay que calcular previamente los valores intermedios indicados en la tabla.

x	у	Z	D1	D0	NAND	S
0	0	0				
0	0	1				
0	1	0				
0	1	1				
1	0	0				
1	0	1				
1	1	0				
1	1	1				



Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	09/01/2019	09:00

Nota: No hace falta que expliquéis textualmente como obtenéis los valores de cada señal.

x	У	Z	D1	D0	NAND	S
0	0	0	1	1	1	8A
0	0	1	1	1	0	7B
0	1	0	0	1	1	4C
0	1	1	0	1	0	3D
1	0	0	0	0	1	2E
1	0	1	0	0	1	2E
1	1	0	1	0	1	6F
1	1	1	1	0	1	6F

b) [10%] Dada la tabla de verdad siguiente:

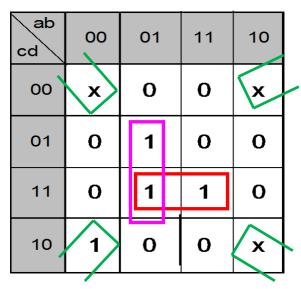
а	b	С	d	f
0	0	0	0	Х
0	0	0	1	0
0	0	1	0	1
0	0	1	1	1 0
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	1
1	0	0	0	х
1	0	0	1	х 0
1	0	1	0	Х
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0 0 0 1
1	1	1	1	1

Sintetizad de manera mínima a dos niveles la función f mediante el método de Karnaugh.

El mapa de Karnaugh para la función f es el siguiente:



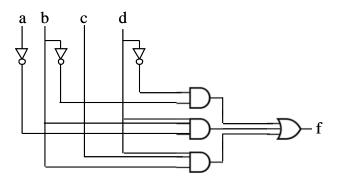
Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	09/01/2019	09:00



Y obtenemos esta expresión mínima:

$$f = b'd + a'bd + bcd$$

El circuito que la implementa con puertas lógicas es este:



c) [15%] Se quiere diseñar un circuito lógico combinacional, denominado 5XY, con la estructura siguiente:



Las entradas X e Y son números naturales codificados en binario, y la salida Z es un número entero codificado en complemento a 2. La salida Z corresponde al cálculo de la expresión siguiente:

$$Z = 5 \cdot X - Y$$

Se pide que diseñéis el circuito *5XY* usando **un máximo de dos bloques sumadores** y los bloques y puertas combinacionales que creáis necesario y justificando la dimensión de los buses utilizados. La dimensión tiene que ser la mínima necesaria para que nunca se produzca desbordamiento.

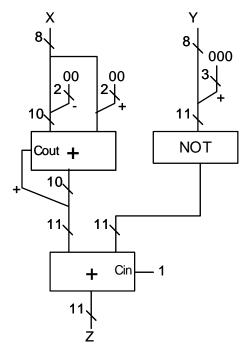


Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	09/01/2019	09:00

Para multiplicar por 5 aplicaremos la igualdad $5 \cdot X = 4 \cdot X + X$. En binario, multiplicar por 4 consiste en desplazar dos bits hacia la izquierda. Por lo tanto, añadiremos 00 a X como bits de menor peso, y obtendremos un número de 10 bits. Para sumarlo con X tenemos que expresar X también con 10 bits, y por lo tanto le tenemos que añadir 00 como bits de más peso.

El acarreo de salida de esta suma puede valer 1, y por lo tanto lo tenemos que añadir como bit de más peso del resultado para que no se produzca desbordamiento. Obtendremos así el valor de $5 \cdot X$ representado en 11 bits.

Para calcular la resta, la convertiremos en una suma, para lo cual cambiaremos el signo de Y, invirtiendo todos sus bits y sumando 1 al resultado. Previamente habremos expresado Y en 11 bits, para que tenga el mismo número de bits que 5-X.





Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	09/01/2019	09:00

PROBLEMA 3 [35%]

a) [15%] Considerad un circuito secuencial que tiene una señal de entrada de 1 bit (x) y una señal de salida (y) de 1 bit también.



A este circuito llegan paquetes de 3 bits por la señal x, a razón de un bit a cada ciclo de reloj. El circuito tiene que determinar si esta secuencia de 3 bits es CAPICUA o no. Si es capicúa, activa la salida y (y=1). En caso contrario, la salida y tiene que valer 0 y mientras no hayan acabado de llegar los 3 bits la salida del circuito es 0.

Un ejemplo de funcionamiento se puede ver en la tabla siguiente:

Entrada x	1	0	1	0	0	1	0	1	0	Х
Salida y	0	0	0	1	0	0	0	0	0	1

Dibujad el grafo de estados siguiendo el modelo de Moore que realice esta especificación. Hay que especificar textualmente cuál es el significado de cada uno de los estados que forman este grafo.

Los estados son los siguientes

E0: Estado inicial o han llegado los 3 bits pero no son capicúa (salida y = 0)

E1: Ha llegado el primer bit y es un 0

E2: Ha llegado el primer bit y es un 1

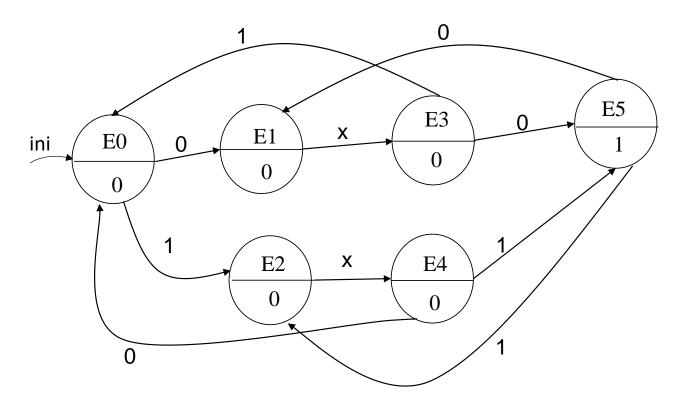
E3: Han llegado 2 bits y el primero es un 0

E4: Han llegado 2 bits y el primero es un 1

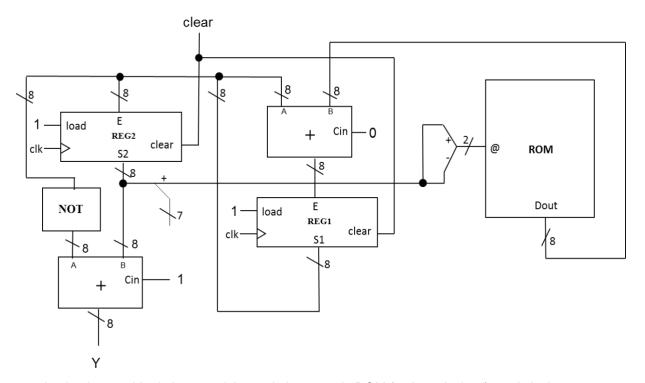
E5: Han llegado los 3 bits y son capicúa (salida y = 1)



Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	09/01/2019	09:00



b) [20%] Considerad el siguiente circuito secuencial.



donde el contenido de las 4 posiciones de la memoria ROM (en hexadecimal) es el siguiente:



Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	09/01/2019	09:00

M[0] = 84h M[1] = CAh M[2] = 48hM[3] = ABh

i) [12,5%] Si en un momento dado los valores que hay en las señales clear, S1 y S2 son

clear = 0 S1 = DDhS2 = 4Fh

Indicad de forma numérica (en hexadecimal) cuál será el nuevo valor de la señal S2, S1 e Y en el momento en que se produzca el próximo flanco ascendente de la señal de reloj. Explicad razonadamente todo lo que habéis hecho para calcularlo.

El registro REG2 tiene un 1 en la entrada *load*, y por lo tanto se carga a cada flanco con lo que le llega por la entrada *E*, que es *S1*. Por lo tanto,

Lo que llega a la entrada *E* de REG1, y se carga en el registro a cada flanco, es la suma de REG1 más la salida de la ROM. A la entrada de direcciones de la ROM llega el bit de más peso de *S*2, duplicado. Por lo tanto,

$$S1^+ = S1 + M[0] = DDh + 84h = 61h$$

La señal Y es la suma de S1 negado más S2 más 1 (si S1 y S2 representasen números enteros codificados en complemento a 2, podríamos decir que Y = S2-S1)). Por lo tanto,

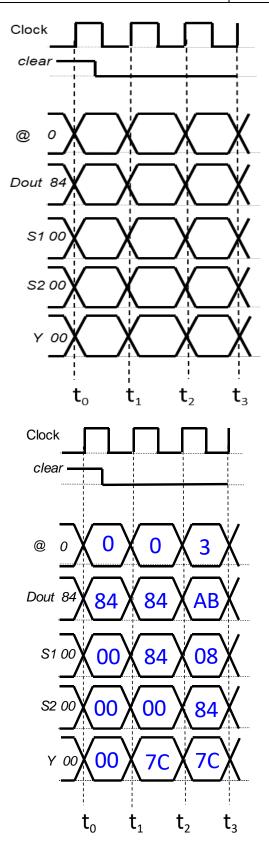
$$Y = S1' + 1 + S2$$

 $Y = 22h + 1 + 4Fh = 72h$

ii) [7,5%] Completad el siguiente cronograma (en hexadecimal). No hace falta que expliquéis cómo obtenéis los resultados.



Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	09/01/2019	09:00



Página 10 de 11



Asignatura	Código	Fecha	Hora inicio
Fundamentos de computadores	75.562	09/01/2019	09:00

PROBLEMA 4 [10%]

- a) [5%] ¿Qué es una ALU? Un recurso de cálculo programable.
- b) [5%] ¿Qué hace una máquina algorítmica general? Interpreta las instrucciones de un programa almacenado en una memoria.