

Organização e Arquitetura de Computadores - Trabalho 1 - ULA de 8 bits

Alberto Pinalli
Gabriel da Veiga
Henrique Braz
Thomas Pozzer

Faculdade de Informática (FACIN), PUCRS
90619-900, Porto Alegre/RS, Brasil

26 de março de 2019

Resumo

Este relatório tem como objetivo descrever uma alternativa para um problema proposto na disciplina de Organização e Arquitetura de Computadores do terceiro semestre do curso de Engenharia de Software, que se trata de uma simulação à ULA (Unidade Lógica e Aritmética) de 8 bits.

Apresentaremos a nossa ideia para a solução deste trabalho, considerando que a nossa última solução resolve o problema com êxito. Assim iremos detalhar mais profundamente a ULA exibindo os resultados obtidos.

1 Introdução:

Este relatório tem como proposta detalhar e mostrar os processos utilizados para a construção de uma ULA sequencial com largura de 8 bits, contendo em si cinco operações (AND, OR, NOT, ADD e SUB).

Além disso, poderá ser encontrado neste documento uma descrição do circuito e como ele foi configurado para realizar cada operação.

2 Descrição do circuito:

O circuito combinacional foi construído no software Logisim e seu objetivo é representar uma ULA de 8 bits de largura que execute cinco operações lógicas (AND, OR, NOT, ADD e SUB), porém foi especificado na atividade que não poderia ser feito uso de multiplexadores e somadores prontos, sendo o único componente pronto a ser utilizado o flip-flop tipo D para a parte sequencial.

Na parte combinacional foi utilizado um inversor de 8 bits nomeados de A e B, com suas numerações variando entre 0 e 7, nossa ula é composta por 2 multiplexadores uma de 2 entradas outra de 4 entradas, que somente 3 estão sendo utilizadas,

uma AND e uma OR, além disso para fazermos a lógica do subtrator utilizamos um multiplexador extra de duas entradas, já falando sobre a NOT, ela se aproveita da inversão de bits do subtrator, por isso esta funcionando para o registrador B somente. Acrescentamos também um flipflop para o carry e 3 registradores. Vale ressaltar também que nossa ULA está configurada da maneira em que foi pedida pelo professor no enunciado em questão. Observação: nossa equipe optou por não colocar imagens pois na nossa interpretação, descrevendo o circuito e podendo o abrir seria mais entendível, pois se colocarmos uma imagem do mesmo irá ficar muito reduzido.

3 Casos de testes e resultados das operações:

Abaixo encontraremos uma tabela contendo os valores de A, B e os resultados das cinco operações:

VALOR A	VALOR B	AND	OR	NOT	ADD	SUB
01001010	10101010	00001010	11101010	01010101	11110100	10100000
01010101	01100110	01000100	01110111	10011001	10111011	explode
11001100	00110011	00000000	11111111	11001100	11111111	10011001
11111111	11111111	11111111	11111111	00000000	explode	00000000
01111110	00001000	00001000	01111110	11110111	10000110	01110110

Figura 1: Casos de Teste, na operação SUB da segunda linha há a expressão "explode", pois o resultado desta excede o tamanho máximo suportado pela ULA assim como na operação add no 4 exemplo onde o resultado também é maior que o suportado pela ULA.