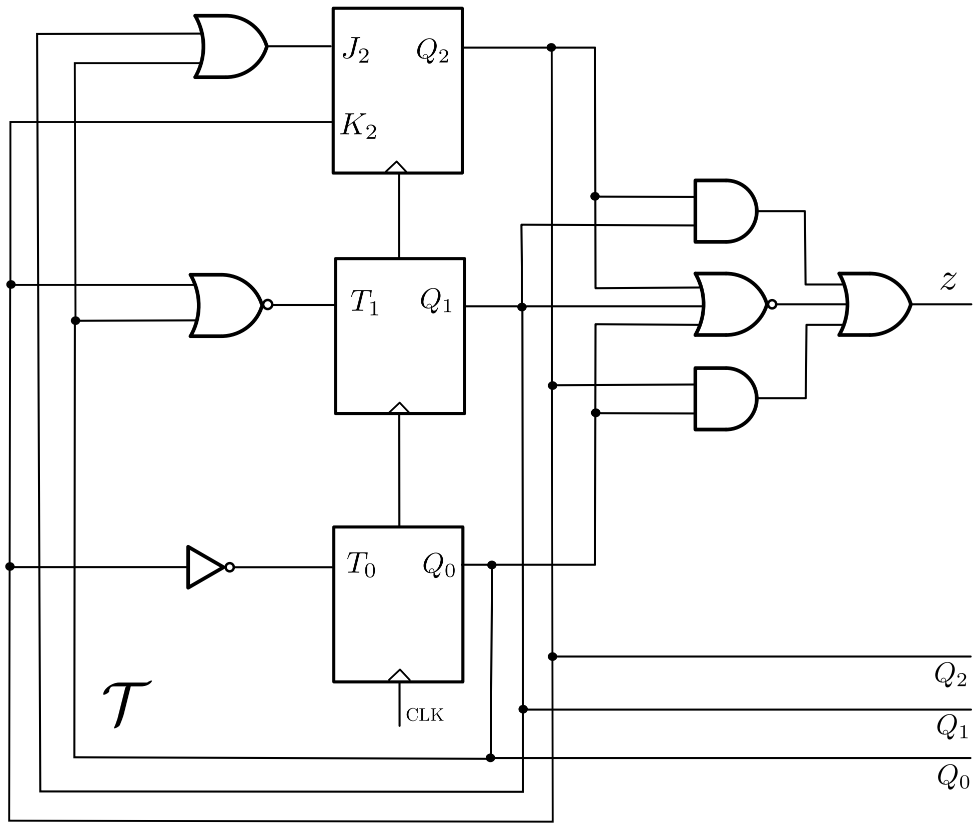
Corso di Laurea in Ingegneria Informatica

Calcolatori — a.a. 2025–2026

Prova in itinere $\boxed{\text{T4}}$ del 30 ottobre 2025

Cognome e Nome dello studente: ______________________________



I/ La macchina $\mathcal{T}$ in figura è autonoma, cioè priva di ingressi, e ha quattro bit d'uscita: z, e i tre bit di stato (Q_2, Q_1, Q_0). Darne la rappresentazione algebrica, tabellare e grafica.

II/ Ridisegnare $\mathcal{T}$ come $\mathcal{T}_{\text{std}}$ nella forma a blocchi standard **f**M**g**, con M registro di stato, usando porte elementari per la funzione di transizione di stato **f**.

III/ Aggiungere alla $\mathcal{T}_{\text{std}}$ gli ingressi necessari a dotarla della possibilità di caricare dall'esterno la parola (P_2, P_1, P_0). Chiamare $\mathcal{M}_1$ la macchina non autonoma risultante, e disegnarla.

IV/ Affiancare a $\mathcal{M}_1$ la macchina non autonoma $\mathcal{M}_2$ in modo che essa riceva in ingresso lo stato di $\mathcal{M}_1$ e che la macchina composta $\mathcal{A} \doteq \mathcal{M}_1 \circlearrowleft \mathcal{M}_2$ torni ad essere autonoma. Disegnare $\mathcal{A}$ specificando nel dettaglio i collegamenti tra le due macchine.

V/ Determinare il minimo numero di stati per $\mathcal{M}_2$ affinché $\mathcal{A}$ possa produrre in uscita la sequenza di periodo 11 $z(t) = 1, 0, 1, 0, 1, 0, 1, 0, 1, 1, 1, \ldots$, e disegnare il diagramma degli stati di $\mathcal{M}_2$, spiegando con chiarezza il metodo usato per ottenerlo.

VI/ Progettare la $\mathcal{M}_2$ del punto precedente con la tecnica di sintesi "monoblocco", impiegando registro di stato e multiplexer.

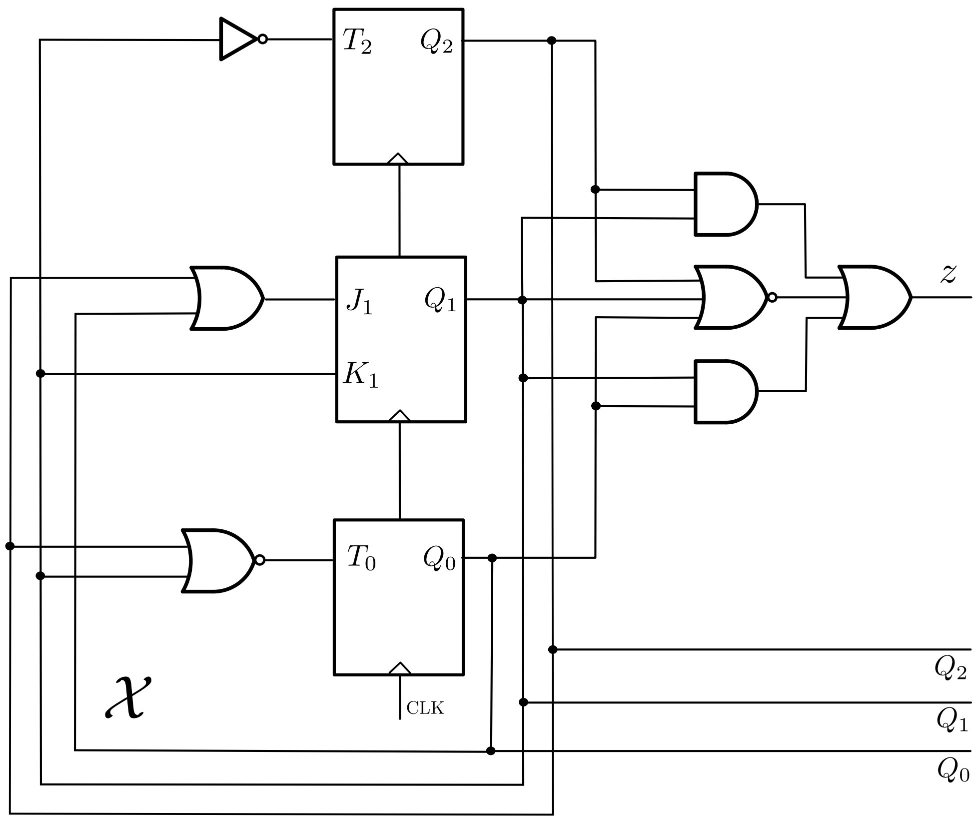
VII/ Simulare il comportamento di $\mathcal{A}$ durante la produzione di un intero periodo della sequenza, evidenziando il valore delle variabili di ingresso, stato e uscita delle macchine $\mathcal{M}_1$ e $\mathcal{M}_2$.

Corso di Laurea in Ingegneria Informatica

Calcolatori — a.a. 2025–2026

Prova in itinere $\boxed{\text{X4}}$ del 30 ottobre 2025

Cognome e Nome dello studente: ____________________



I/ La macchina $\mathcal{X}$ in figura è autonoma, cioè priva di ingressi, e ha quattro bit d'uscita: z, e i tre bit di stato (Q_2, Q_1, Q_0). Darne la rappresentazione algebrica, tabellare e grafica.

II/ Ridisegnare $\mathcal{X}$ come $\mathcal{X}_{\text{std}}$ nella forma a blocchi standard **fMg**, con M registro di stato, usando porte elementari per la funzione di transizione di stato **f**.

III/ Aggiungere alla $\mathcal{X}_{\text{std}}$ gli ingressi necessari a dotarla della possibilità di caricare dall'esterno la parola (P_2, P_1, P_0). Chiamare $\mathcal{M}_1$ la macchina non autonoma risultante, e disegnarla.

IV/ Affiancare a $\mathcal{M}_1$ la macchina non autonoma $\mathcal{M}_2$ in modo che essa riceva in ingresso lo stato di $\mathcal{M}_1$ e che la macchina composta $\mathcal{A} \doteq \mathcal{M}_1 \circlearrowleft \mathcal{M}_2$ torni ad essere autonoma. Disegnare $\mathcal{A}$ specificando nel dettaglio i collegamenti tra le due macchine.

V/ Determinare il minimo numero di stati per $\mathcal{M}_2$ affinché $\mathcal{A}$ possa produrre in uscita la sequenza di periodo 11 $z(t) = 1, 0, 1, 0, 1, 0, 1, 0, 1, 1, 1, \ldots$, e disegnare il diagramma degli stati di $\mathcal{M}_2$, spiegando con chiarezza il metodo usato per ottenerlo.

VI/ Progettare la $\mathcal{M}_2$ del punto precedente con la tecnica di sintesi "monoblocco", impiegando registro di stato e multiplexer.

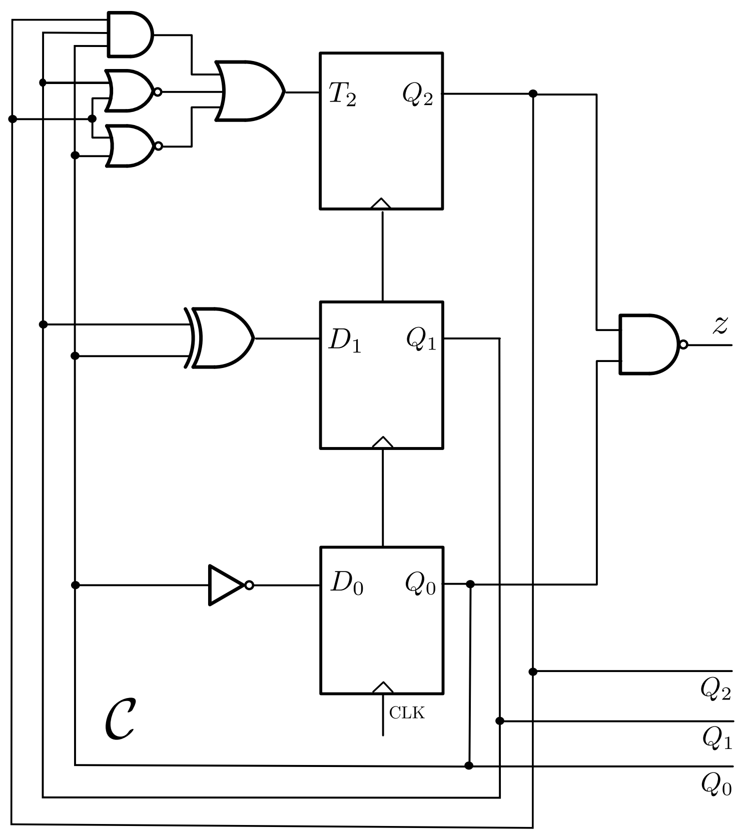
VII/ Simulare il comportamento di $\mathcal{A}$ durante la produzione di un intero periodo della sequenza, evidenziando il valore delle variabili di ingresso, stato e uscita delle macchine $\mathcal{M}_1$ e $\mathcal{M}_2$.

Corso di Laurea in Ingegneria Informatica

Calcolatori — a.a. 2025–2026

Prova in itinere $\boxed{\text{C4}}$ del 30 ottobre 2025

Cognome e Nome dello studente: ______________________________



I/ La macchina $\mathcal{C}$ in figura è autonoma, cioè priva di ingressi, e ha quattro bit d'uscita: z, e i tre bit di stato (Q_2, Q_1, Q_0). Darne la rappresentazione algebrica, tabellare e grafica.

II/ Ridisegnare $\mathcal{C}$ come $\mathcal{C}_{\text{std}}$ nella forma a blocchi standard **f**M**g**, con M registro di stato, usando porte elementari per la funzione di transizione di stato **f**.

III/ Aggiungere alla $\mathcal{C}_{\text{std}}$ gli ingressi necessari a dotarla della possibilità di caricare dall'esterno la parola (P_2, P_1, P_0). Chiamare $\mathcal{M}_1$ la macchina non autonoma risultante, e disegnarla.

IV/ Affiancare a $\mathcal{M}_1$ la macchina non autonoma $\mathcal{M}_2$ in modo che essa riceva in ingresso lo stato di $\mathcal{M}_1$ e che la macchina composta $\mathcal{A} \doteq \mathcal{M}_1 \circlearrowleft \mathcal{M}_2$ torni ad essere autonoma. Disegnare $\mathcal{A}$ specificando nel dettaglio i collegamenti tra le due macchine.

V/ Determinare il minimo numero di stati per $\mathcal{M}_2$ affinché $\mathcal{A}$ possa produrre in uscita la sequenza di periodo 11 $z(t) = 1, 0, 1, 0, 1, 0, 1, 0, 1, 1, 1, \ldots$, e disegnare il diagramma degli stati di $\mathcal{M}_2$, spiegando con chiarezza il metodo usato per ottenerlo.

VI/ Progettare la $\mathcal{M}_2$ del punto precedente con la tecnica di sintesi "monoblocco", impiegando registro di stato e multiplexer.

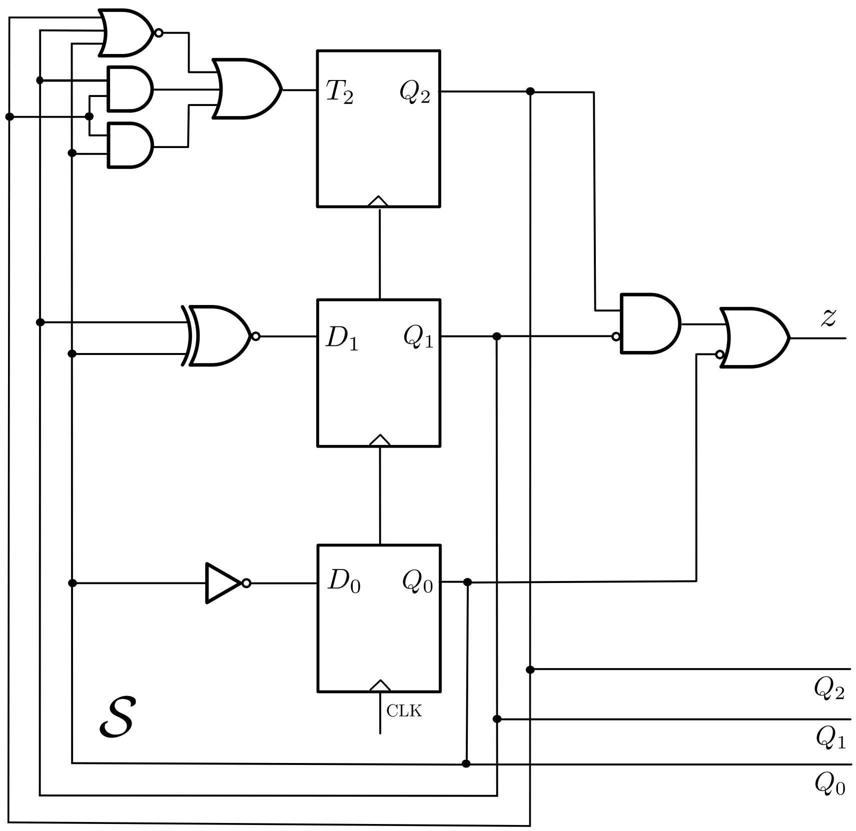
VII/ Simulare il comportamento di $\mathcal{A}$ durante la produzione di un intero periodo della sequenza, evidenziando il valore delle variabili di ingresso, stato e uscita delle macchine $\mathcal{M}_1$ e $\mathcal{M}_2$.

Corso di Laurea in Ingegneria Informatica

Calcolatori — a.a. 2025–2026

Prova in itinere $\boxed{\text{S4}}$ del 30 ottobre 2025

Cognome e Nome dello studente: ______________________________



I/ La macchina $\mathcal{S}$ in figura è autonoma, cioè priva di ingressi, e ha quattro bit d'uscita: z, e i tre bit di stato (Q_2, Q_1, Q_0). Darne la rappresentazione algebrica, tabellare e grafica.

II/ Ridisegnare $\mathcal{S}$ come $\mathcal{S}_{\text{std}}$ nella forma a blocchi standard $\mathbf{f}\mathrm{M}\mathbf{g}$, con M registro di stato, usando porte elementari per la funzione di transizione di stato $\mathbf{f}$.

III/ Aggiungere alla $\mathcal{S}_{\text{std}}$ gli ingressi necessari a dotarla della possibilità di caricare dall'esterno la parola (P_2, P_1, P_0). Chiamare $\mathcal{M}_1$ la macchina non autonoma risultante, e disegnarla.

IV/ Affiancare a $\mathcal{M}_1$ la macchina non autonoma $\mathcal{M}_2$ in modo che essa riceva in ingresso lo stato di $\mathcal{M}_1$ e che la macchina composta $\mathcal{A} \doteq \mathcal{M}_1 \circlearrowleft \mathcal{M}_2$ torni ad essere autonoma. Disegnare $\mathcal{A}$ specificando nel dettaglio i collegamenti tra le due macchine.

V/ Determinare il minimo numero di stati per $\mathcal{M}_2$ affinché $\mathcal{A}$ possa produrre in uscita la sequenza di periodo 11 $z(t) = 1, 0, 1, 0, 1, 0, 1, 0, 1, 1, 1, \ldots$, e disegnare il diagramma degli stati di $\mathcal{M}_2$, spiegando con chiarezza il metodo usato per ottenerlo.

VI/ Progettare la $\mathcal{M}_2$ del punto precedente con la tecnica di sintesi "monoblocco", impiegando registro di stato e multiplexer.

VII/ Simulare il comportamento di $\mathcal{A}$ durante la produzione di un intero periodo della sequenza, evidenziando il valore delle variabili di ingresso, stato e uscita delle macchine $\mathcal{M}_1$ e $\mathcal{M}_2$.

I.

Funzione di uscita:

$$Z = g(Q_2, Q_1, Q_0) = \overline{Q}_2\overline{Q}_1\overline{Q}_0 + Q_2 Q_1 + Q_1 Q_0$$

Funzione di transizione di stato:

FF2

$$Q'_2 = T_2\overline{Q}_2 + \overline{T}_2 Q_2 = \overline{Q}_2\overline{Q}_1 + Q_2 Q_1 = \overline{Q_2 \oplus Q_1}$$

FF1

$$Q'_1 = J_1\overline{Q}_1 + \overline{K}_1 Q_1 = (Q_2+Q_0)\overline{Q}_1 + \cancel{\overline{Q}_1 Q_1} =$$

$$= Q_2\overline{Q}_1 + \overline{Q}_1 Q_0$$

FF0

$$Q'_0 = T_0\overline{Q}_0 + \overline{T}_0 Q_0 = \overline{Q}_2\overline{Q}_1\overline{Q}_0 + (Q_2+Q_1)Q_0 =$$

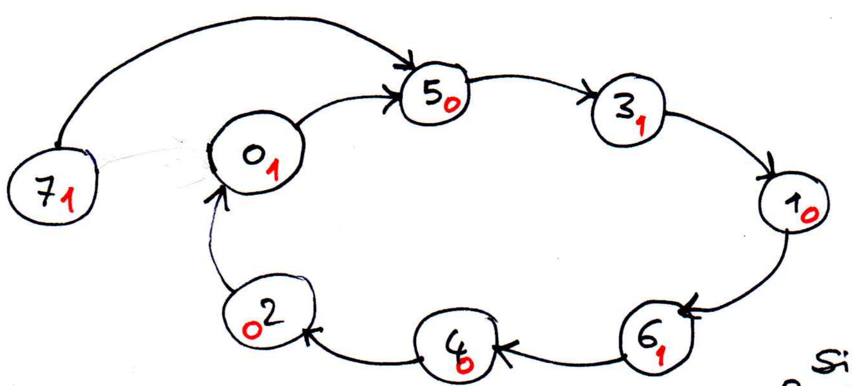
$$= \overline{Q}_2\overline{Q}_1\overline{Q}_0 + Q_2 Q_0 + Q_1 Q_0$$

Tavole di verità

	Q_2	Q_1	Q_0	Q'_2 (f)	Q'_1 (f)	Q'_0 (f)	Z (g)
0	0	0	0	1	0	1	1
1	0	0	1	1	1	0	0
2	0	1	0	0	0	0	0
3	0	1	1	0	0	1	1
4	1	0	0	0	1	0	0
5	1	0	1	0	1	1	0
6	1	1	0	1	0	0	1
7	1	1	1	1	0	1	1

Nota: Z e Q'_0 sono simili, ma non identiche.

Diagramma degli stati (codifica decimale)



0→5
5→3
3→1
1→6
6→4
4→2
2→0
7→5

Si tratta della funzione

$$x' = f(x) = x + 5 \pmod 7$$

[redacted]

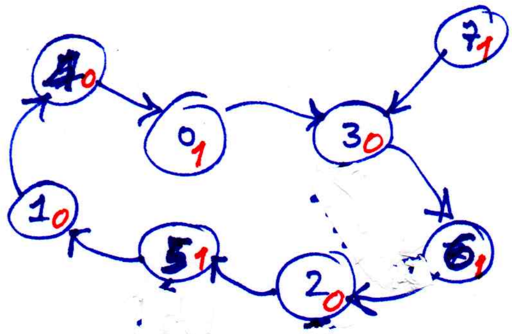
$$Q'_2 = J_2\bar{Q}_2 + \bar{K}_2 Q_2 = (Q_1+Q_0)\bar{Q}_2 + \cancel{\bar{Q}_2 Q_2} = \bar{Q}_2 Q_1 + \bar{Q}_2 Q_0$$

$$Q'_1 = T_1\bar{Q}_1 + \bar{T}_1 Q_1 = \overline{(Q_2+Q_0)}\,\bar{Q}_1 + (Q_2+Q_0)Q_1 =$$

$$= \bar{Q}_2\bar{Q}_1\bar{Q}_0 + Q_2Q_1 + Q_1Q_0$$

$$Q'_0 = T_0\bar{Q}_0 + \bar{T}_0 Q_0 = \bar{Q}_2\bar{Q}_0 + Q_2Q_0 = \overline{Q_2 \oplus Q_0}$$

$Q_2 Q_1 Q_0$	$Q'_2\ Q'_1\ Q'_0$	Z
0 0 0	0 1 1	1
0 0 1	1 0 0	0
0 1 0	1 0 1	0
0 1 1	1 1 0	0
1 0 0	0 0 0	0
1 0 1	0 0 1	1
1 1 0	0 1 0	1
1 1 1	0 1 1	1

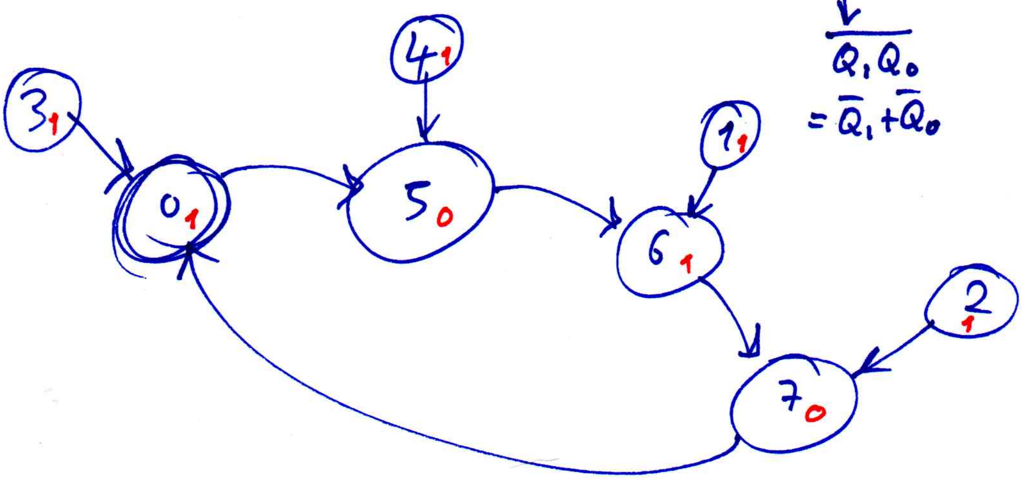


con $Z = \bar{Q}_2\bar{Q}_1\bar{Q}_0 + Q_2Q_1 + Q_2Q_0$

C

Z	$Q_2Q_1Q_0$	T_2	$\bar T_2$	$T_2\bar Q_2$	$\bar T_2 Q_2$	Q'_2	$Q'_1 = Q_1 \oplus Q_0$	$Q'_0 = \bar Q_0$
1	0 0 0	1	0	1	0	1	0	1
1	0 0 1	1	0	1	0	1	1	0
1	0 1 0	1	0	1	0	1	1	1
1	0 1 1	0	1	0	0	0	0	0
1	1 0 0	0	1	0	1	1	0	1
0	1 0 1	0	1	0	1	1	1	0
1	1 1 0	0	1	0	1	1	1	1
0	1 1 1	1	0	0	0	0	0	0

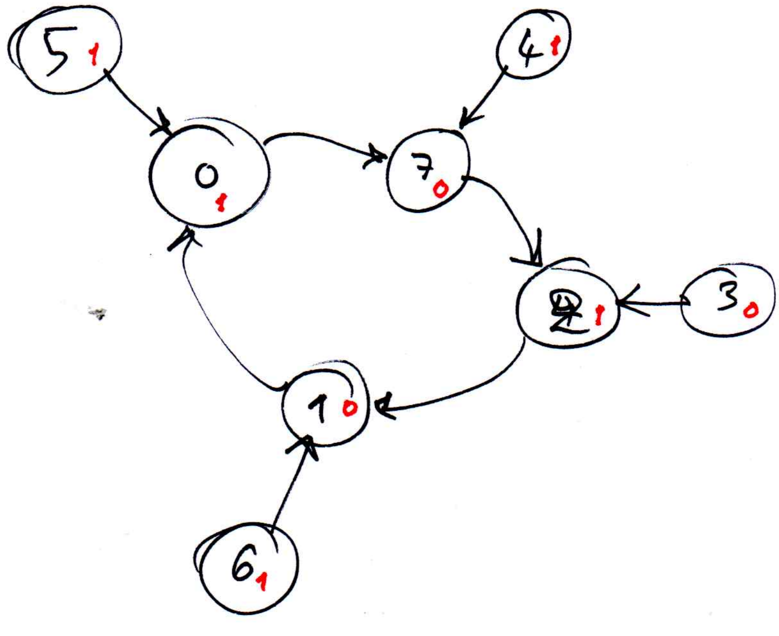
$\overline{Q_1 Q_0}$
$= \bar Q_1 + \bar Q_0$



S

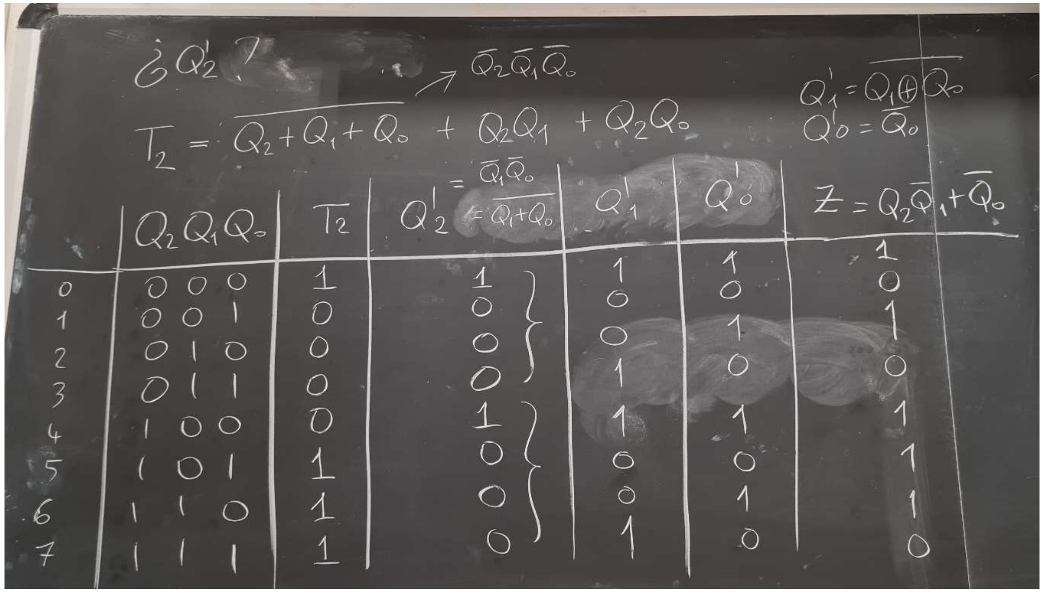
$Q_2Q_1Q_0$	T_2	$\bar Q_2$	$\bar T_2$	$T_2\bar Q_2$	$\bar T_2 Q_2$	Q'_2	$Q'_1 = \overline{Q_1 \oplus Q_0}$	$Q'_0 = \bar Q_0$	$Z = Q_2\bar Q_1 + \bar Q_0$
0 0 0	1	1	0	1	0	1	1	1	1
0 0 1	0	1	1	0	0	0	0	0	0
0 1 0	0	1	1	0	0	0	0	1	1
0 1 1	0	1	1	0	0	0	1	0	0
1 0 0	0	0	1	0	1	1	1	1	1
1 0 1	1	0	0	0	0	0	0	0	1
1 1 0	1	0	0	0	0	0	0	1	1
1 1 1	1	0	0	0		0	1	0	0

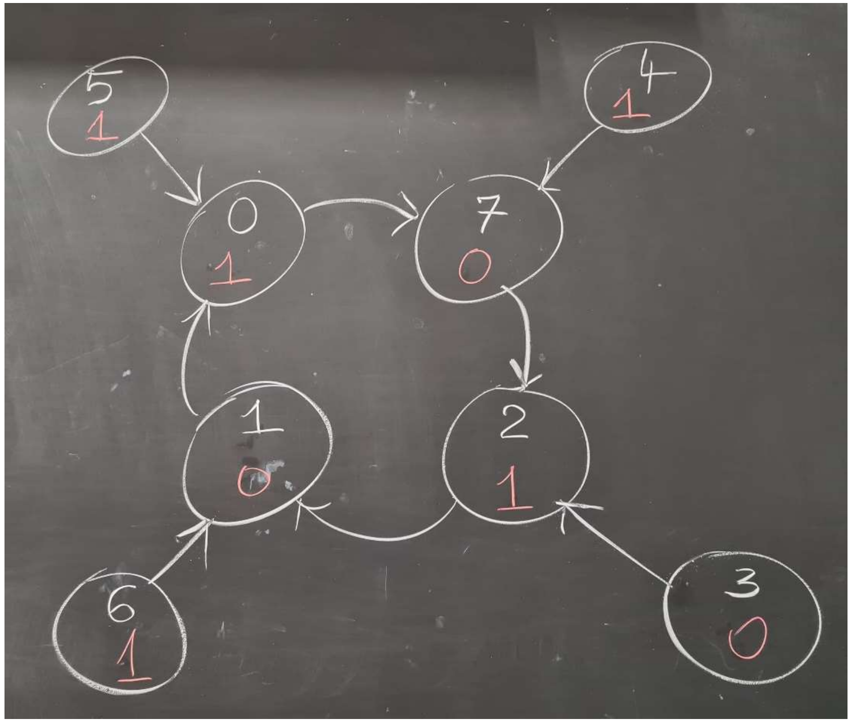
$\overline{Q_1 + Q_0}$
$= \bar Q_1 \bar Q_0$

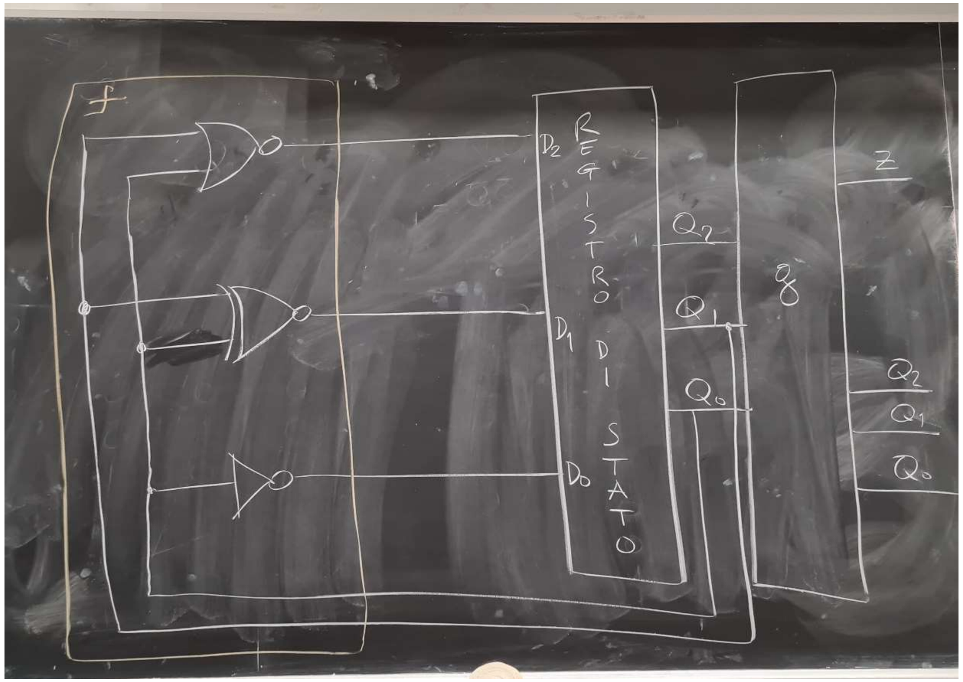


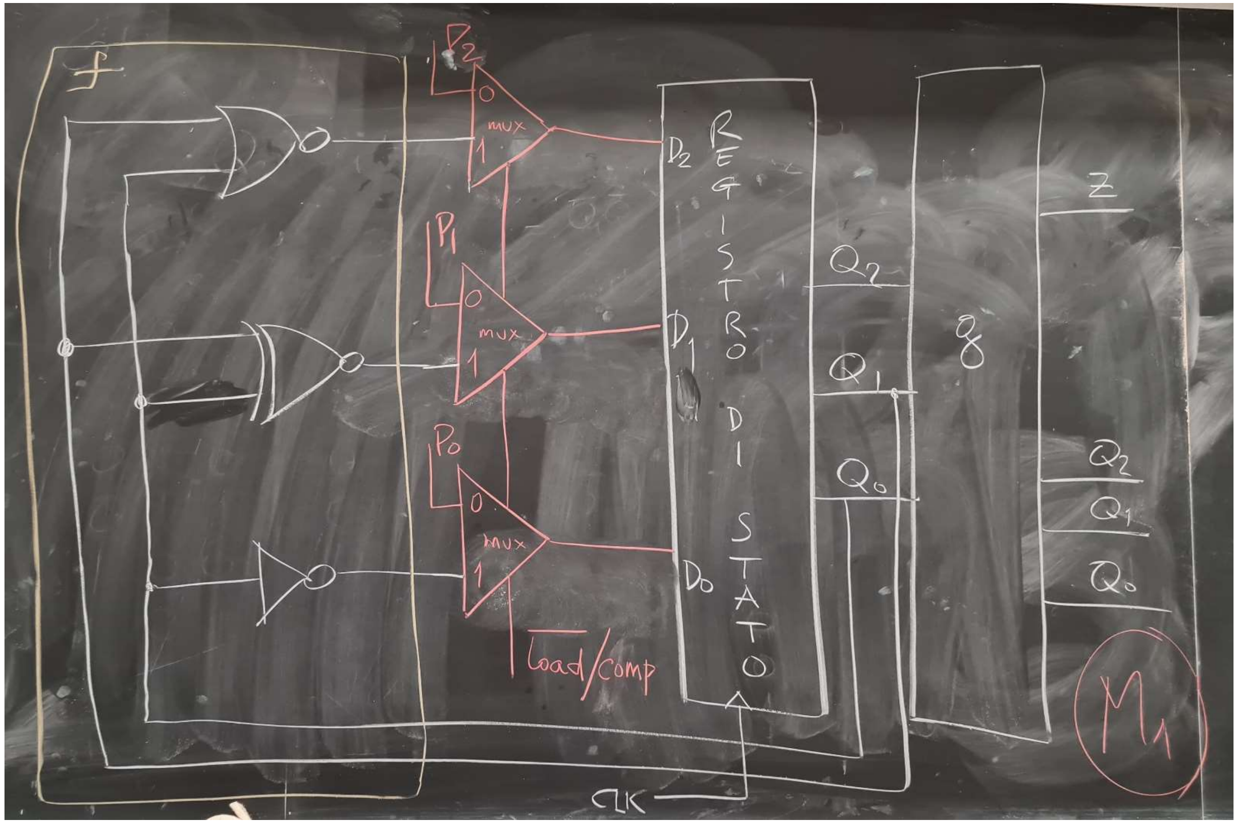
Soluzione compitino 30/10/2025

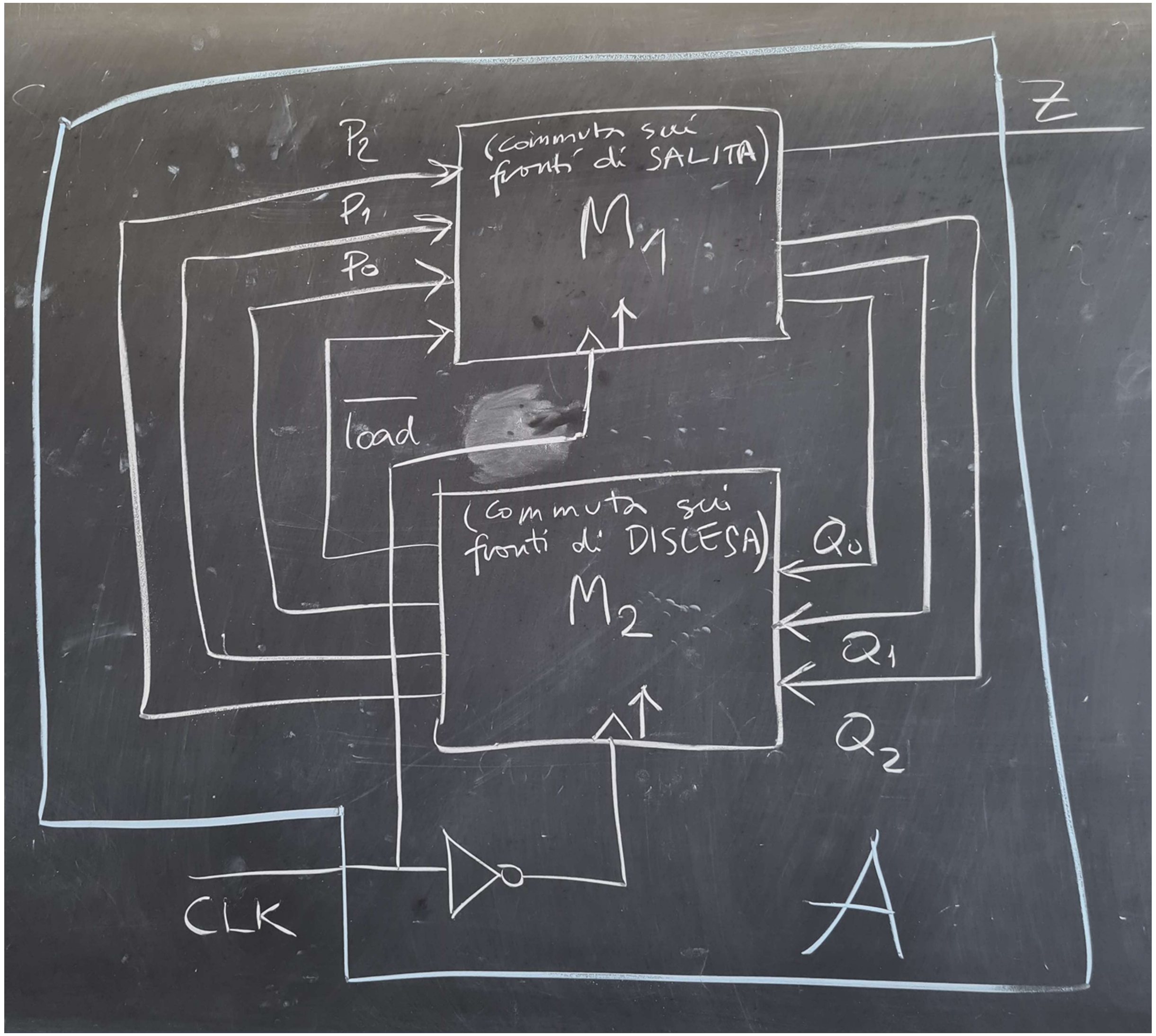
06
11
25



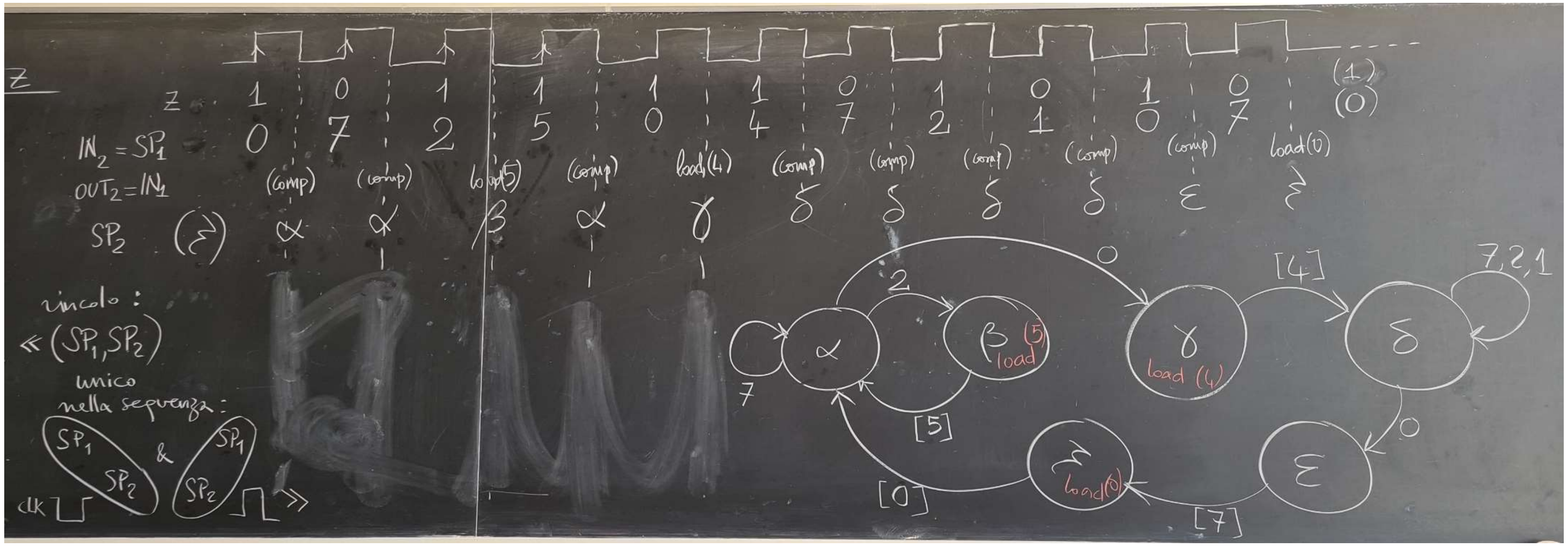
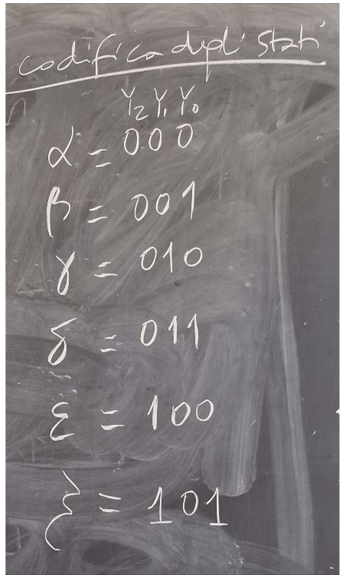
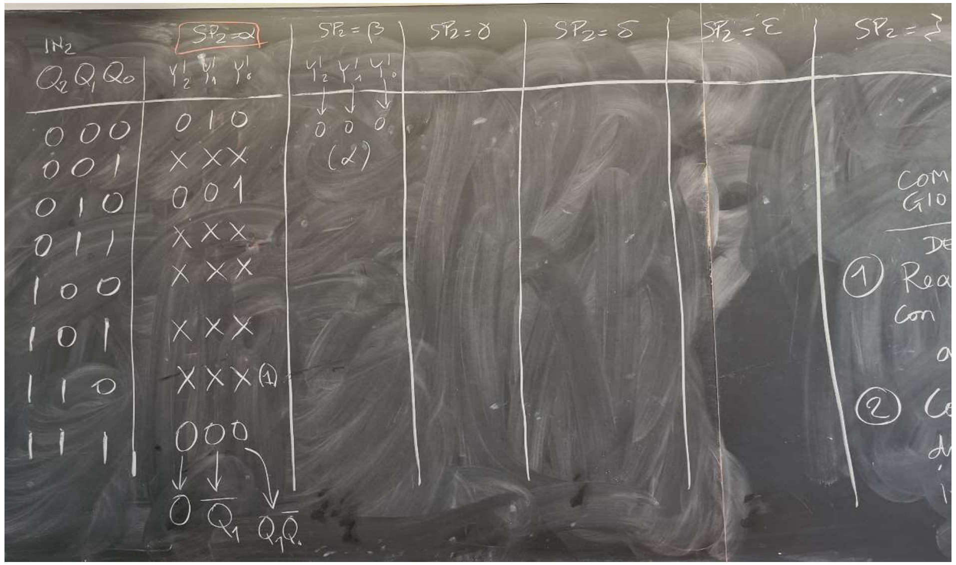
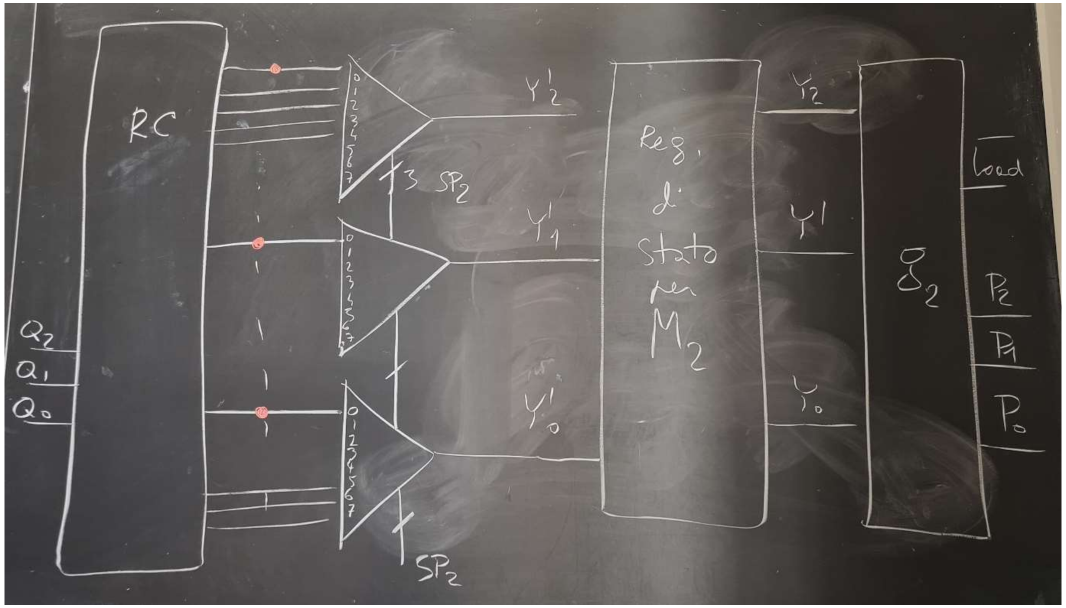


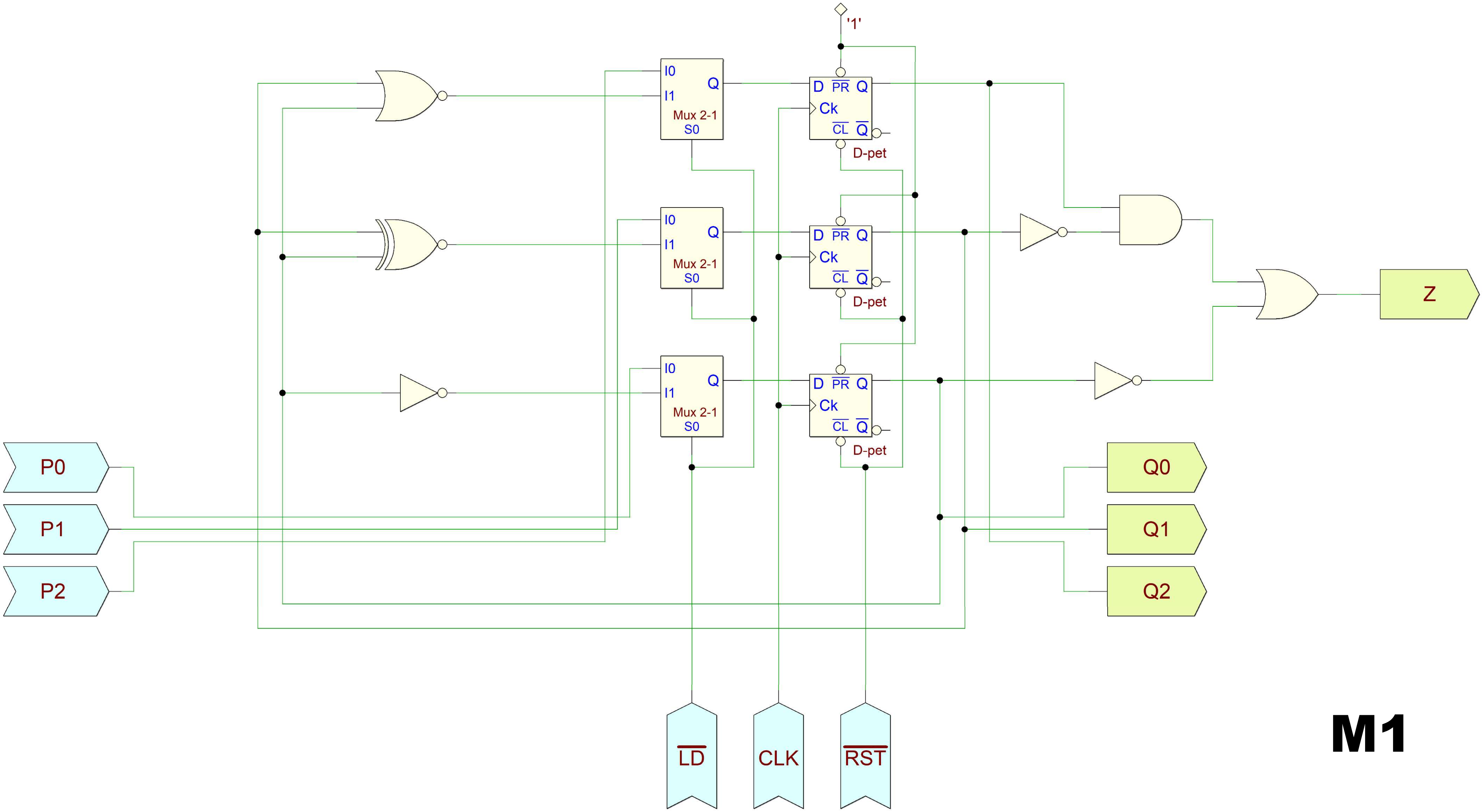

f
D2
D1
D0
REGISTRO DI STATO
Q2
Q1
Q0
g
Z
Q2
Q1
Q0


f
P2
P1
P0
0
mux
1
D2
D1
D0
REGISTRO DI STATO
Q2
Q1
Q0
g
Z
Q2
Q1
Q0
Load/comp
CLK
M1



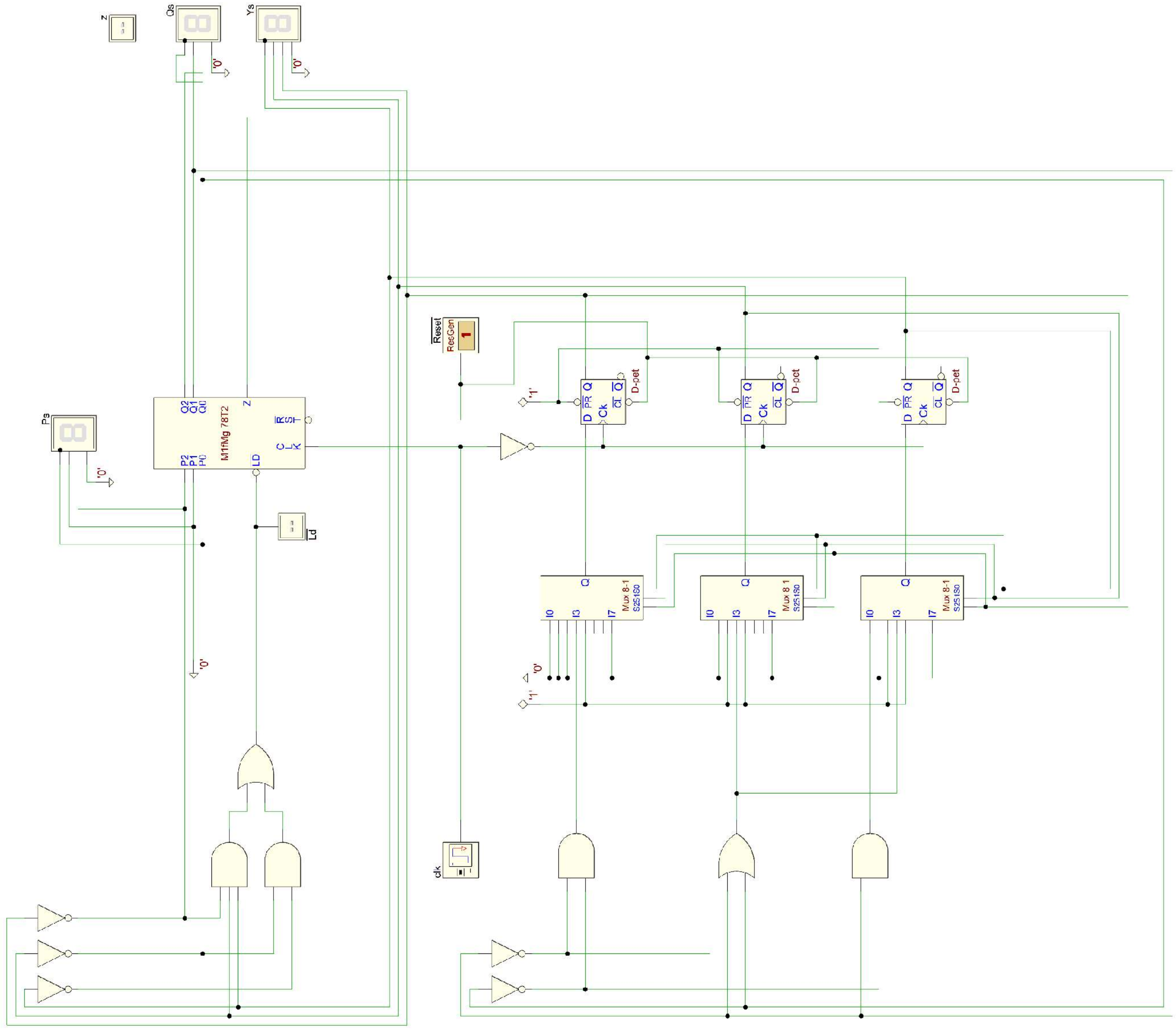
P_2
P_1
P_0
(commuta sui fronti di SALITA)
M_1
Z
$\overline{load}$
(commuta sui fronti di DISCESA)
M_2
Q_0
Q_1
Q_2
CLK
A

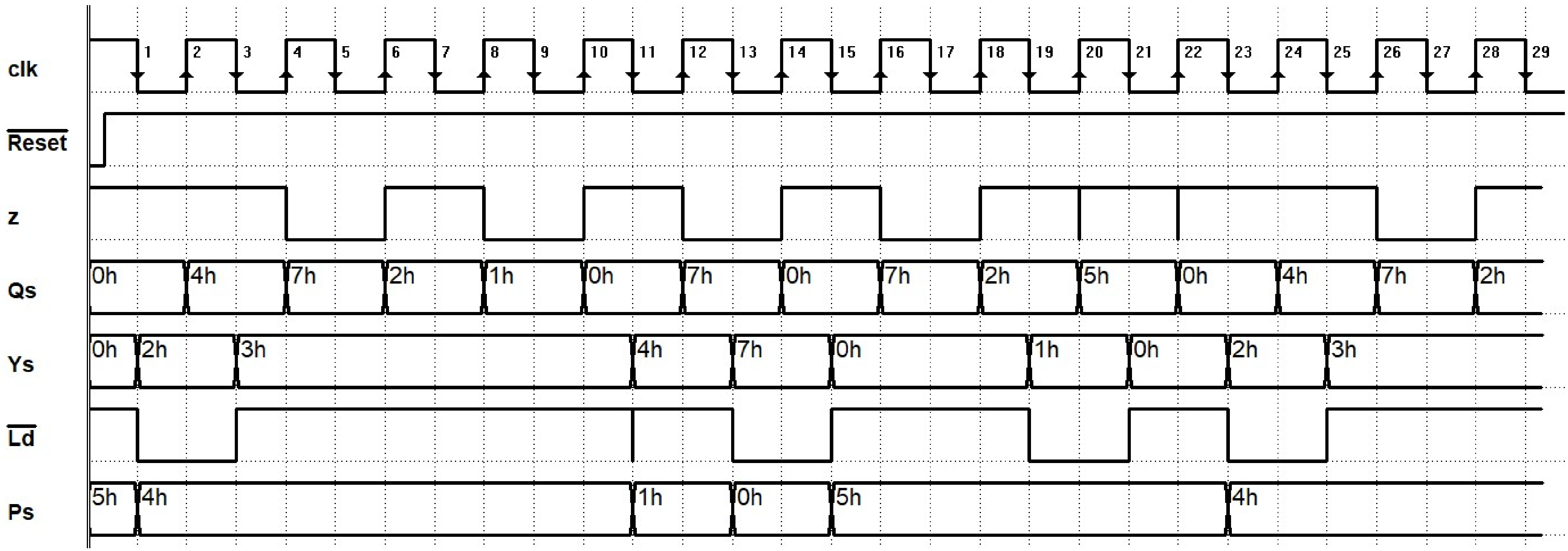

z
IN2 = SP1
OUT2 = IN1
SP2
1 0 1 1 1 1 0 1 0 1 0 (1) (0)
0 7 2 5 0 4 7 2 1 0 7
(comp) (comp) load(5) (comp) load(4) (comp) (comp) (comp) (comp) (comp) load(0)
(ζ) α α β α γ δ δ δ δ ε ζ
vincolo:
« (SP1, SP2)
unico
nella sequenza:
SP1 SP2 & SP1 SP2
clk »
α β γ δ ε ζ
load (5)
load (4)
load (0)
[4] [5] [0] [7]
7,2,1

codifica degli stati
Y2 Y1 Y0
α = 000
β = 001
γ = 010
δ = 011
ε = 100
ζ = 101

IN2
Q2 Q1 Q0
SP2=α
SP2=β
SP2=γ
SP2=δ
SP2=ε
SP2=ζ
000 010
001 XXX
010 001
011 XXX
100 XXX
101 XXX
110 XXX
111 000
0 Q1 Q1Q0
000 (α)

RC
Q2
Q1
Q0
3 SP2
SP2
Y'2
Y'1
Y'0
Reg. di Stato per M2
Y2
Y1
Y0
δ2
load
P2
P1
P0



M1

M1&M2





Timing diagram simulation (F8)