

# FAKULTÄT FÜR PHYSIK Physikalisches Praktikum P1 für Physiker

Versuch P1-63,64,65 Schaltlogik Raum F1-09

Die digitale Elektronik und Schaltlogik ist die Grundlage aller modernen Datenverarbeitungs- und Rechenanlagen. Auch bei der Lösung von Mess- und Regelproblemen spielt sie eine wesentliche Rolle und hat so in großem Maße Eingang in das physikalische Labor gefunden. Es geht bei diesem Versuch also nicht nur darum, den Physikstudenten mit der prinzipiellen Funktionsweise einer modernen Technik bekannt zu machen, sondern auch darum, ihm ein nützliches Laborhilfsmittel vorzustellen.

Der Praktikumsversuch ist so gegliedert, dass die einzelnen Aufgaben eine logische Folge bilden. Auch ohne Vorkenntnisse ist damit ein Einstieg in die Digitaltechnik möglich. Es genügt, wenn etwa zwei Drittel der vorgeschlagenen Aufgaben bearbeitet werden. Die Praktikantengruppen sollten je nach Vorkenntnissen und Interessen ihre Auswahl treffen. Die Aufgaben 3.1 und 3.2, sowie 4, 5.1 und 6.1 sollten darin aber nicht fehlen. Die notwendige gründliche Vorbereitung auf diesen Versuch ist bei fehlenden Vorkenntnissen recht aufwendig. Das wird aber ausgeglichen dadurch, dass es hier die sonst übliche Auswertung zu Hause nicht gibt. Der Versuch kann schon am Versuchstag mit der Abgabe des kommentierten Protokolls abgeschlossen werden. Die bei den Aufgaben geforderten Funktionsüberprüfungen bedeuten jeweils, dass die tatsächliche Wahrheitstabelle experimentell ermittelt und mit der erwarteten verglichen wird. Gruppen mit guten Vorkenntnissen können auch gerne selbstgestellte Aufgaben statt der vorformulierten bearbeiten. Das aber sollte schon eine Woche vor dem Versuchstag mit dem Betreuer abgesprochen werden.

**Achtung:** Die filigranen Verbindungskabel sind empfindlich. Bitte beim Abkabeln nur an den Steckern anfassen. Falls die Stecker schwer zugänglich sind ist die bereitliegende Pinzette zu benutzen:

# Aufgaben:

- 1 Gatter aus diskreten Bauelementen: Sie lernen bei dieser Aufgabe einfachste Grundschaltungen der Schaltlogik kennen.
- **1.1 AND-Gatter:** Bauen Sie ein Dioden-AND-Gatter auf und prüfen Sie seine Funktion.
- **1.2 NOT- und NAND-Gatter:** Bauen Sie zusätzlich zum AND-Gatter ein Transistor-NOT-Gatter auf und bilden Sie durch Hintereinanderschalten ein NAND-Gatter. Prüfen Sie seine Funktion.
- **1.3 OR-Gatter:** Bauen Sie ein Dioden-OR-Gatter auf und prüfen Sie seine Funktion.
- **2** Weitere einfache logische Funktionen (Gatter), realisiert mit ICs (Integrated Circuits) werden mit Hilfe des Lehrgerätes (*Experimentiertafel Fischer TB05*) untersucht. Vergessen Sie nicht, die ICs an die Betriebsspannung (+5V und ⊥) anzuschließen. Bei allen verwendeten IC-Typen wirken freie Eingänge so, als seien sie an das Potential 'logisch 1' angeschlossen (Fachjargon: 'auf 1 gelegt'). Die bei den Teilaufgaben in eckigen Klammern angegebenen Zahlen bezeichnen die vorgeschlagenen IC-Typ-Nummern.
- **2.1 Inverter (NOT-Gatter) aus NAND- oder NOR-Gatter** [7400, 7402]. Realisieren Sie einen digitalen Inverter (NOT-Gatter) aus einem NAND- oder einem NOR-Gatter. Betrachten Sie hierzu die Wahrheitstabellen der Gatter. Es gibt für beide Gatter jeweils zwei verschiedene Möglichkeiten, einen Inverter zu realisieren. Das Invertieren einer Dualziffer (wechselseitiger Austausch von 0 und 1) wird auch als 'Negieren' bezeichnet. Das sollte nicht mit der negativen Zahl (vergl. 3.3) verwechselt werden. Das Invertieren aller Ziffern einer Dualzahl wird auch als 'Komplementieren' bezeichnet.
- **2.2 XOR** [7400, 7408, 7432]. Lesen Sie aus der Wahrheitstabelle der XOR-Funktion (Vorbereitungshilfe S.10) deren disjunktive Normalform ab. Realisieren Sie diese (ohne vorherige Umformung) mit Hilfe von Gattern und überprüfen Sie die Funktion der Schaltung. Sie lernen hiermit ein Verfahren kennen, mit dessen Hilfe Sie ein zunächst nur durch eine Wahrheitstabelle gegebenes Problem durch eine Schaltlogik-Funktion (Boolesche Algebra) beschreiben und schließlich als logische Schaltung realisieren können.
- **2.3 XOR mit NAND-Gattern** [7400]. Versuchen Sie die Umformung der in 2.2 aufgestellten XOR-Funktion in die Form  $f = \overline{aab} \ \overline{bab}$ . Realisieren Sie das XOR in dieser Form und überprüfen Sie seine Funktion.

### 3 Addierer

- **3.1 Halbaddierer** [7408, 7486]. Der Halbaddierer soll zwei einstellige Dualzahlen addieren. Überlegen Sie sich die zugehörige Wahrheitstabelle (Summe und Übertrag). Realisieren Sie den Halbaddierer mit je einem passenden Gatter für Summe und Übertrag und prüfen Sie seine Funktion.
- **3.2 Volladdierer** [7408, 7486, 7432]. Überlegen Sie sich eine 1-Bit-Volladdierer-Schaltung, die aus zwei Halbaddierern und einem OR-Gatter für deren Übertragsausgänge besteht. Bauen Sie die Schaltung auf und prüfen Sie ihre Funktion.
- **3.3 Subtrahierer** [7483, 7400, 7486]. Bauen Sie den vorgeschlagenen 4-Bit-Subtrahierer (Vorbereitungshilfe S.15) auf und untersuchen Sie seine Funktion sowohl für positive als auch für negative Differenzen. Die Schaltung ist trickreich, aber sie ist ein gutes Beispiel dafür, wie man bei geschickter Ausnutzung aller Möglichkeiten den Schaltungsaufwand klein halten kann.
- **4 Speicherelemente:** Eine Reihe von Flip-Flop-Typen wird vorgestellt. Flip-Flops (FF) sind bistabile Kippstufen, die als digitale Speicher dienen. Sie sind auch die Bausteine von Schieberegistern und Zählern.
- **4.1 RS-Flip-Flop** (RS-FF) [7400]. Verbinden Sie zwei NAND-Gatter zu einem Flip-Flop. Ermitteln Sie seine Funktionstabelle. Eine Funktionstabelle beschreibt die Abhängigkeit der Ausgangszustände (hier an O und  $\overline{O}$ ) von den Eingangszuständen (hier an R (Reset) und S (Set)).
- **4.2 Getaktetes RS-Flip-Flop (RST-FF)** [7400]. Bauen Sie ein RST-FF laut Vorbereitungshilfe S.19 auf. Ermitteln Sie seine Funktionstabelle. Finden Sie eine Möglichkeit, den "verbotenen Zustand" zu eliminieren.
- **4.3 JK-Master-Slave-Flip-Flop (JK-MS-FF)** [7400, 7410]. Bauen Sie ein JK-MS-FF nach Vorbereitungshilfe S.23 auf. Ermitteln Sie seine Funktionstabelle, in der sowohl die Master- als auch die Slave-Ausgänge enthalten sein sollen, und die zwischen dem 0-1-Wechsel und dem 1-0-Wechsel des Taktsignals unterscheidet. Beschreiben Sie die Unterschiede und Vorteile dieses FF gegenüber den zuvor untersuchten FF-Typen.

## 5 Schieben, Multiplizieren, Rotieren

- **5.1 4-Bit-Schieberegister** [7400, 7476]. Bauen Sie ein 4-Bit-Schieberegister gemäß Vorbereitungshilfe S.25 auf. Löschen Sie das Register über den C-Eingang. Laden Sie dann das Register durch geeignete Stellungen des Eingangsschalters bei den folgenden vier Taktzyklen (0-1-0) mit einer gewünschten 4-Bit-Dualzahl. Beobachten Sie nach jeder Taktflanke die Ausgänge Q<sub>A</sub>, Q<sub>B</sub>, Q<sub>C</sub>, Q<sub>D</sub>. Machen Sie sich klar, daß Sie seriell (zeitlich nacheinander auf einer Leitung) ankommende Information jetzt parallel, gleichzeitig auf verschiedenen Leitungen, vorliegen haben. Anm.: Da mechanische Schalter beim Ein- und Ausschalten prellen, müssen Sie mit Hilfe eines Flip-Flops ein prellfreies Taktsignal erzeugen (Vorbereitungshilfe S.21).
- **5.2 4-Bit-Rotationsregister (parallele Eingabe)** [7400, 7476]. Benutzen Sie die Preset-Eingänge (P) der JK-MS-FF für parallele Dateneingabe in das Schieberegister. Schließen Sie den Ausgang  $Q_D$  des letzten FFs jetzt an den Eingang  $J_A$  des ersten FFs. Untersuchen Sie die Funktion dieser Schaltung beim Takten. Bekannt ist das Rotieren von Information z.B. bei der Lauflicht-Reklame.
- **6 Zähler:** Elektronische Zähler sind heute vielbenutzte Messinstrumente geworden. Zählt man Ereignisse während einer bestimmten Zeit, so spricht man bei statistischen Ereignissen von Zählratenmessung, bei periodischen von Frequenzmessung. Speist man den Zähler mit einer periodischen Impulsfolge bekannter Frequenz, so hat man eine Uhr. Gibt eine solche Uhr beim Erreichen einer vorgewählten Zeit ein Schaltsignal ab, so nennt man sie Timer (manchmal auch Wecker).
- **6.1 4-Bit-Asynchronzähler** [7476]. Schalten Sie gemäß Vorbereitungshilfe S.27 vier JK-MS-FF hintereinander, löschen Sie den Inhalt und beobachten Sie nach jedem Taktzyklus am Zählereingang T die an  $Q_A$ ,  $Q_B$ ,  $Q_C$ ,  $Q_D$  angezeigte Dualzahl.
- **6.2 Asynchroner Dezimalzähler** [7400, 7476]. Erweitern Sie den Zähler von 6.1 durch ein NAND-Gatter so, dass beim Erreichen von  $Q_DQ_CQ_BQ_A=1010$  (dezimal 10) der Zähler über die C-Eingänge auf Null zurückgesetzt wird.
- **6.3 4-Bit-Synchronzähler** [7408, 7476]. Entwerfen Sie eine Schaltung für einen 4-Bit-Synchronzähler. Bauen Sie diese auf und überprüfen Sie ihre Funktion.

- **6.4 Synchroner Dezimalzähler** [(7400,) 7408, 7476]. Bauen Sie den synchronen Dezimalzähler entsprechend der Vorbereitungshilfe S.30 auf und überprüfen und diskutieren Sie seine Funktion.
- 7 **Digital-Analog-Wandlung.** Schließen Sie ein Drehspulmessinstrument über ein geeignetes Widerstandsnetzwerk so an die Ausgänge  $Q_D$ ,  $Q_C$ ,  $Q_B$ ,  $Q_A$  eines Dezimalzählers an, dass die Ausschläge dem Zählerstand proportional sind und beim Zählerstand 9 gerade 90% des Vollausschlages erreicht werden. Die Kenndaten des Instruments sind  $R_i$ =1 k $\Omega$  und  $I_{max}$ =100 $\mu$ A. Bei den benutzten ICs beträgt das 1-Potential ca. 4V, das 0-Potential ca. 0V.

#### Zubehör:

Lehrgerät "Experimentiertafel Fischer TB05" mit Netzteil (5V)

11 Fassungen für ICs

8 Zustandsanzeigen mit Leuchtdioden

8 Zustandsgeber (Umschalter)

2 Zustandsgeber (Taster)

Taktgenerator (umschaltbar ca. 16Hz)

diskrete Bauelementen aufgebaut auf der Experimentiertafel (3 Ge-Dioden, 2200Ω-Widerstand, 2N2219A-npn-Transistor-Umkehrstufe)

Widerstände für DA-Wandler

Drehspul-Messgerät für DA-Wandler

Verbindungskabel (ca. 150 Stück verschiedener Länge und Farbe)

Logik-Tester mit Tastspitze (rote Leitung an  $\pm 5$ V, schwarze an  $\pm 3$ ; bis  $\approx 1,6$ V wird 'LOW', ab  $\approx 2,4$ V 'HIGH' angezeigt)

Pinzette (groß, zum Ziehen von Steckern an schwer zugänglichen Stellen)

13 TTL-ICs (2x7400, 7402, 7408, 2x7410, 7432, 4x7476, 7483, 7486)

Kappen mit aufgedruckten Anschlüssen für alle ICs mit Ausnahme von SN7486, der anschlussgleich mit SN7400 ist.

### Literatur:

Trotz einer großen Anzahl existierender Bücher zu diesem Thema (Elektrotechnik, Computertechnik, Hobby-Elektronik) ist es wegen der sehr 'variablen' Nomenklatur und der sehr unterschiedlichen Schwerpunkte, die die Autoren setzen, nicht ganz leicht, sich einzulesen. Zur Vorbereitung auf den Versuch reicht die Vorbereitungshilfe in der Literaturmappe völlig aus. Zusätzlich finden Sie diese zusammen mit allen Schaltplänen als Kopiervorlage auch auf der Praktikumsseite im Internet.

# Stichwörter:

Gatter (AND, OR, NOT, NAND, NOR, XOR), Flip-Flop (RS-FF, getaktetes RS-FF, D-FF, JK-Master-Slave-FF), Schieberegister, Zähler (synchron, asynchron, binär, dezimal), Halbaddierer, Volladdierer, Boolesche Algebra, Schaltalgebra, Aussagenlogik, Wahrheitstafel, Normalform (konjunktive, disjunktive), Zahlensysteme (Dual-, Dezimal-, Hexadezimal-), Bit, Komplement.

### **IC-Beschreibungen:**

**SN7400** (4 NAND-Gatter mit je 2 Eingängen)

**SN7402** (4 NOR-Gatter mit je 2 Eingängen)

**SN7408** (4 AND-Gatter mit je 2 Eingängen)

**SN7410** (3 NAND-Gatter mit je 3 Eingängen)

**SN7432** (4 OR-Gatter mit je 2 Eingängen)

**SN7476** (2 JK-MS-FF)

SN7483 (1 4-Bit-Volladdierer)

SN7486 (4 XOR-Gatter mit je 2 Eingängen)

Version: Aug. 09