

西安电子科技大学

硕士学位论文

CMOS低压降线性稳压器（LDO）的稳定性及频率补偿技术

姓名：程春来

申请学位级别：硕士

专业：微电子学与固体电子学

指导教师：柴常春

20080101

摘 要

本文重点研究了 LDO 线性稳压器的系统稳定性问题及其频率补偿方法。在此基础上设计了一款响应速度快, 稳定性好的 LDO 电路并进行了仿真。论文在全面深入剖析了 LDO 线性稳压器产生系统不稳定的各种因素后, 着重讨论了五种不同的解决 LDO 系统稳定性问题的频率补偿方法, 并对它们各自的优缺点进行了充分的分析和对比。本文还特别讨论了一种新型实用的频率补偿方法, 这种方法和以往的频率补偿方法不同, 它不需要电路外接 ESR 电阻进行频率补偿, 而是在芯片内部产生一个随负载电流变化的零点, 从而实现了系统的主、次极点的分离, 增加了系统的相位裕度, 使系统更加稳定。运用这种频率补偿法所设计出的 LDO 具有响应速度快, 稳定性好, 节省空间等优点, 并且具有更高的负载调整率。本文采用此方法进行了实际的 LDO 电路的设计和仿真, 采用标准的 CSMC 0.6 μ m CMOS 工艺, 电路的仿真分析基于 BSIM3V3 Spice 模型, 仿真器为 Hspice。仿真结果表明: 这种新型实用的频率补偿方法实用有效, 很好地解决了由负载电流变化所引起的系统稳定性问题, 使 LDO 线性稳压器受负载电流的影响大为降低, 达到了预期的目标。

关键词: LDO、线性稳压器、稳定性、频率补偿

Abstract

The thesis focuses on the study of the stability characteristics and frequency compensation of LDO linear voltage regulator. The Various kinds of factors of unstability which are generated in LDO linear voltage regulator have been analyzed. Five kinds of frequency compensation techniques are presented. And then, advantages and features of these five frequency compensation technologies have been discussed. At last, a novel and practical frequency compensation method is discussed in detail in this paper to solve the stability of LDO. Compared with conventional methods, the proposed scheme not only succeeds in pole-splitting, but also generates a zero internally without any extra ESR resistors, which indeed helps increase system's phase margin and result in stability. This scheme is an area-saving one and it is capable of maintaining system stability. The whole circuit is simulated with BSIM3V3 Spice model in Hspice based on CSMC 0.6um. Simulation results indicate an improved phase margin and transient response in full load range.

Key words: LDO、Linear Voltage Regulators、Stability、Frequency Compensation

西安电子科技大学 学位论文独创性（或创新性）声明

秉承学校严谨的学风和优良的科学道德，本人声明所呈交的论文是我个人在导师指导下进行的研究工作及取得的研究成果。尽我所知，除了文中特别加以标注和致谢中所罗列的内容以外，论文中不包含其他人已经发表或撰写过的研究成果；也不包含为获得西安电子科技大学或其它教育机构的学位或证书而使用过的材料。与我一同工作的同志对本研究所做的任何贡献均已在论文中做了明确的说明并表示了谢意。

申请学位论文与资料若有不实之处，本人承担一切的法律责任。

本人签名：程春来

日期 2008.1.25

西安电子科技大学 关于论文使用授权的说明

本人完全了解西安电子科技大学有关保留和使用学位论文的规定，即：研究生在校攻读学位期间论文工作的知识产权单位属西安电子科技大学。学校有权保留送交论文的复印件，允许查阅和借阅论文；学校可以公布论文的全部或部分内容，可以允许采用影印、缩印或其它复制手段保存论文。同时本人保证，毕业后结合学位论文研究课题再撰写的文章一律署各单位为西安电子科技大学。

本人签名：程春来

日期 2008.1.25

导师签名：马子明

日期 2008.1.25

第一章 绪论

随着计算机、通信、多媒体技术走向融合的趋势以及集成电路的集成水平按摩尔法则不断提高,越来越多的功能被集成到芯片中。例如,新型的智能手机不仅是蜂窝电话,还兼具 PDA、数码相机、MP3 播放器和 GPS 等功能于一身,使用户可以随时随地方便地进行通信、工作和娱乐活动。尽管器件的体积不断缩小,但包含的功能模块或子系统却不断增多,消耗的功率也在成倍增长,每个模块都需要专门的稳压器供电,因此对电源管理的要求更加复杂和严格,讲究高效率、高性能和小尺寸^[1]。

低压降(LDO)线性稳压器属于电源管理电路的一种,其较低的输入输出压差使电池具有更高的使用效率。LDO 线性稳压器所具有的高效率、高集成度、小巧外形以及设计灵活性等优点,使得众多便携设备的设计者有了更好的设计选择,LDO 也可为使用电池供电的系统提供完整、高效而又经济的电源解决方案。当系统处于关断模式时,超低的静态电流使得 LDO 有了低功耗的特性。宽裕的输入电压范围(2.5V-5.0V)以及稳压器与 LDO 之间相互独立的工作方式为多种应用提供了设计灵活性。

本章首先介绍了电源管理电路的分类、应用以及发展趋势,最后简要介绍了本文的工作和论文编排。

1.1 电源管理电路的分类

当今,电子产品已普及到工作与生活的各个方面,其性能价格比愈来愈高,功能愈来愈强,供电的电源电路在整机电路中是相当重要的。电源电路的性能良好与否直接影响着整个电子产品的精度、稳定性和可靠性。随着电子技术的飞速发展,电源技术也得到了很大的发展,它从过去的不太复杂的电子电路变为今日的具有较强功能的功能模块。电压稳定的方式,由传统的线性稳定发展到今天的非线性稳定,电源电路也由简单变得复杂,电源技术正从过去依附于其他电子设备的状态,逐渐演变成为一个独立学科分支^[2]。

电源管理电路根据结构不同可分为以下几类^[3]:

(1) AC/DC 离线变换器: AC/DC 离线变换器内含低电压控制电路及高电压开关晶体管。

(2) 功率因数校正(PFC)预调器: 这些 IC 提供具有功率因数校正功能的电源输入电路。

(3) 脉宽调制/脉频调制(PWM/PFM)控制器: PWM/PFM 控制器为脉冲宽度

调制/脉冲频率调制控制电路, 用于驱动外部开关。PWM/PFM 控制器与开关变换器之间的区别是: 控制器驱动外部开关 (FET), 而变换器将开关集成到内部。

(4) DC/DC 变换器: 它们包括升压/降压变换器, 以及电荷泵。

(5) 线性稳压器: 线性稳压器包括正向和负向稳压器, 以及低压降 (LDO) 线性稳压器。

(6) 电池充电/管理 IC: 包括电池充电、保护及电量显示 IC, 以及可进行电池数据通讯的“智能”电池 IC。

线性稳压器的主要特点是功率器件工作在放大状态, 具有稳定度高、可靠性好、成本较低等优点, 但有效率低、笨重、体积较大等缺点, 适于中、小功率和对电性能指标要求比较高的场合。例如在科研和教学实验室、计量室作为可调电源或基准电源使用。近年来, 多制成集成稳压模块, 品种规格较多, 便于使用, 价格便宜, 从而受到欢迎。

根据线性稳压器导通元件 (Pass Element) 结构的不同, 线性稳压器可分为三类^[4]:

(1) 标准的 (NPN 达林顿) 线性稳压器;

(2) 低压降 (LDO) 线性稳压器;

(3) 准 LDO 线性稳压器;

上述三类线性稳压器最主要的差别是电压降 (Dropout Voltage) 的不同。所谓电压降是指保持线性稳压器正常工作而在稳压器上所需的输入输出最小电压差。线性稳压器设计的关键之处是在最小的输入电压下, 使稳压器正常工作而消耗在内部电路上的功耗尽可能少、效率更高。在上述三类线性稳压器中, 低压降线性稳压器所需压降最小、效率最高。而标准的 (NPN 达林顿) 线性稳压器所需压降最大, 因而其效率最低。本文所研究的正是在这三类线性稳压器中所需压降最小、效率最高的低压降 (LDO) 线性稳压器, 重点研究其稳定性和频率补偿技术。

1.2 LDO 线性稳压器的典型应用

在几乎所有应用于电子设备的电源中, 线性稳压器是其基本的电路组成单元。集成线性稳压器以其使用简单、价格低廉而成为电子电路中最常用的电子元器件。下面是 LDO 线性稳压器在电源电路中的典型应用电路。

如图 1.1(a) 所示电路是一种最常见的 AC/DC 电源, 交流电源电压经变压器后, 变换成所需要的电压, 该电压经整流后变为直流电压。在该电路中, LDO 线性稳压器的作用是: 在交流电源电压或负载变化时稳定输出电压, 抑制纹波电压, 消除电源产生的交流噪声。

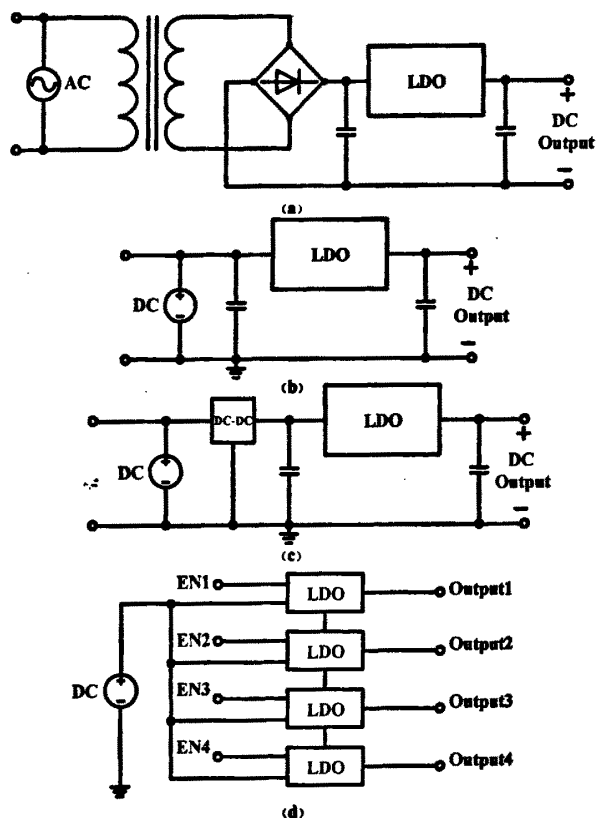


图 1.1 线性稳压器的典型应用电路

各种蓄电池的工作电压都在一定范围内变化。为了保证蓄电池组输出恒定电压，通常都应当在电池组输出端接入 LDO 线性稳压器，如图 1.1(b)所示。LDO 线性稳压器的功率较低，因此可以延长蓄电池的使用寿命。同时，由于 LDO 线性稳压器的输出电压与输入电压接近，因此在蓄电池接近放电完毕时，仍可保证输出电压稳定。

众所周知，开关性稳压电源的效率很高，但输出纹波电压较高，噪声较大，电压调整率等性能也较差，特别是对模拟电路供电时，将产生较大的影响。在开关性稳压器输出端接入 LDO 线性稳压器，如图 1.1(c)所示，就可以实现有源滤波，而且也可大大提高输出电压的稳压精度，同时电源系统的效率也不会明显降低。

在某些应用中，比如无线电通信设备通常只有一支电池供电，但各部分电路常常采用互相隔离的不同电压，因此必须由多只稳压器供电。为了节省电池的电量，通常设备不工作时，都希望 LDO 线性稳压器工作于睡眠状态。为此，要求线性稳压器具有使能控制端。由单组蓄电池供电的多路输出且具有通断控制功能的供电系统如图 1.1(d)所示。

1.3 电源管理电路的发展趋势

(1) 高效率。电源管理从以前的线性设计到当今的开关电源设计, 是高效电源发展的一种集中体现。各国积极倡导节能环保而纷纷制定的高效电源规范, 也是推动实施高效节能电源、低待机能耗产品应用的主要动力。

对于便携式电源管理, 效率尤为重要。因为便携式应用大多由电池驱动, 高效率、低损耗的电源转换与管理就显得相当重要。随着处理器内核的工作电压由 1.8V 降到 0.9V, 需要一个高效率的降压稳压器提供电源支持。提高电源效率还意味着降低睡眠状态电流和工作电流, 由于便携式设备大多数情况下处于待机状态, 如能在轻载时提高效率, 便能延长电池寿命, 更能发挥节电作用。

(2) 低功耗。随着各种整机设备市场规模的不断增长和社会对环保问题的日益重视, 功耗问题逐渐成为关注热点, 电源管理和电源控制 (IC) 市场成为整个半导体产业中最为活跃的领域之一。降低电子产品功耗这一需求, 将推动电源管理器件市场的稳步发展。为了满足在同等芯片尺寸内, 晶体管的尺寸越来越小, 工作电压越来越低, 而工作频率越来越高的需求, 市场对低电压、高精度、低噪声的电源管理芯片的需求不断增加。

(3) 高集成度。便携式应用的板级空间十分有限, 这就迫使电源生产厂商把更多功能集成到更小的封装内, 或者把多路电压转换集成到单芯片封装内。在日益竞争的时代, 提供高效整合且小体积的解决方案势在必行, 且应以整体电源解决方案为用户降低成本, 提升效能与可靠性。

现在, 便携式应用越来越强调系统级效率。由于功能的不断增加, 这些设备中所用到的处理器的结构不断复杂化, 各种专门的应用处理器的数量也在增加。不仅如此, 处理器芯片厂商还为各个功能模块设定了繁多的待机模式或运行模式。尽管这一做法的出发点是为了降低系统功耗, 但在一定程度上使便携式设备, 例如手机和笔记本电脑等的电源管理变得复杂。

(4) 多功能。美国国家半导体公司 (NS) 宣布推出一款可为先进应用及通信处理器提供稳定供电的电源管理产品。它具有可编程的灵活性, 可为采用 ARM 技术的应用及通信处理器提供稳定的供电。它的电源管理单元 FlexPMU 是一个单芯片的解决方案, 设有 12 个集成在一起的供电区。

1.4 本文的工作

LDO 线性稳压器作为一个负反馈系统, 它有两个处在很低频率的极点, 而且这两个极点靠的比较近, 所以要在单位带宽处获得足够的相位裕度是相当困难的, 采用常规的频率补偿方法将起不到作用, 必须使用特定的频率补偿法, 才能使

LDO 的相位裕度满足要求, 达到频率补偿的目的, 使 LDO 线性稳压器安全稳定的工作。

本文的主要工作就是研究 LDO 线性稳压器的系统稳定性问题及其频率补偿技术。在全面深入剖析了 LDO 线性稳压器产生系统稳定性问题的原因后, 给出了六种解决 LDO 线性稳压器系统稳定性问题的频率补偿方法, 并对它们各自的优缺点进行了充分的分析和对比。最后本文采用了一种新型实用的频率补偿方法, 设计了一款响应快, 稳定性好的 LDO 电路并进行了仿真。

本文设计的 LDO 线性稳压器电路采用标准的 CSMC 0.6 μ m CMOS 工艺, 电路的仿真分析基于 BSIM3V3 Spice 模型, 仿真器为 Hspice。仿真结果表明: 这种新型实用的频率补偿方法实用有效, 很好的解决了 LDO 线性稳压器由负载电流变化所引起的系统稳定性问题, 使 LDO 线性稳压器受负载电流的影响大为降低, 达到了预期的目标。

本文各章的主要内容如下:

第一章 主要是在查阅文献资料的基础上对论文所涉及到的相关学科、技术及其发展趋势进行概略性的介绍, 从而对本文的研究工作有一个总体的概念。

第二章 对 LDO 线性稳压器进行原理分析, 简要叙述整体电路的工作过程及各个模块电路的功能、工作过程, 最后讨论了考察 LDO 系统性能的参数。

第三章 根据负反馈理论, 全面深入的剖析了 LDO 线性稳压器产生系统不稳定的各种因素, 为第四章给出的六种不同的频率补偿方法提供了理论依据。

第四章 着重讨论了五种不同的解决 LDO 稳定性问题的频率补偿方法, 并对它们各自的优缺点进行了深入的分析和对比。最后, 特别讨论了一种新型实用的频率补偿法。

第五章 采用第四章给出的一种新型实用的频率补偿法, 进行了 LDO 实际电路的设计与仿真。最后对 LDO 系统稳定性参数进行仿真分析, 结果表明, 这种新型实用的频率补偿方法实用有效, 很好地解决了由负载电流变化所引起的系统稳定性问题, 使 LDO 线性稳压器在负载电流变化较大的情况下仍能稳定而正常的工作。

第六章 是全文工作的总结。

第二章 LDO 线性稳压器的基本理论

线性稳压器的电路与技术比较成熟,已有大量集成化的线性稳压器模块产品,使得线性稳压电源电路更为简洁,使用更为方便。线性稳压器的功率管工作在线性放大状态,为了保证输出电压有足够的稳定范围,功率管上必须有一定余量的电压降,这就使得整个线性稳压器的功耗比较大、工作效率较低。为了减小线性稳压器的功耗,提高其工作效率,从而设计了低压降(LDO)线性稳压器。本章首先分析 LDO 线性压器的工作原理,然后介绍与之相关的一些基本概念。

2.1 LDO 的工作原理

线性稳压器是一个恒压源,它能够随着负载电阻的改变而改变自身内阻,从而输出一个恒定的电压值^[5]。

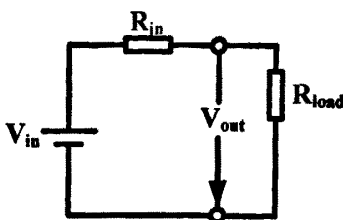


图 2.1 恒压源

恒压源如图 2.1 所示,其内阻必须远小于外部电路负载($R_{in} \ll R_{load}$),这样才能保证负载电阻在一定范围内变化时,输出电压是一个恒定的值。

电压源的输出电压如下:

$$V_{out} = V_{in} \times \frac{1}{1 + \frac{R_{in}}{R_{load}}} \quad (2-1)$$

当电压源空载($R_{load} = \infty$)时,最大输出电压等于输入电压($V_{out-max} = V_{in}$)。随着负载降低(初始值为无穷大),输出电压也随之降低。为方便描述,此处引入一个参数:输出电压误差率 E_{vo} , E_{vo} 被定义为:电压源空载($R_{load} = \infty$)时的输出电压($V_{out-max}$)与其有负载时的输出电压($V_{out-load}$)的差值的百分率。

$$E_{vo} = \frac{V_{out-max} - V_{out-load}}{V_{out-max}} \times 100\% \quad (2-2)$$

用 V_{in} 代替 $V_{out-max}$, 式(2-1)替换 $V_{out-load}$, 则电压误差率可用电阻 R_{in} 、 R_{load} 的

比值来表示:

$$E_{vo} = \frac{R_{in}}{R_{in} + R_{load}} \times 100\% \quad (2-3)$$

从图 2.2 可以看出: 输出电压误差率 E_{vo} 随着负载电阻 R_{load} 的降低而升高。

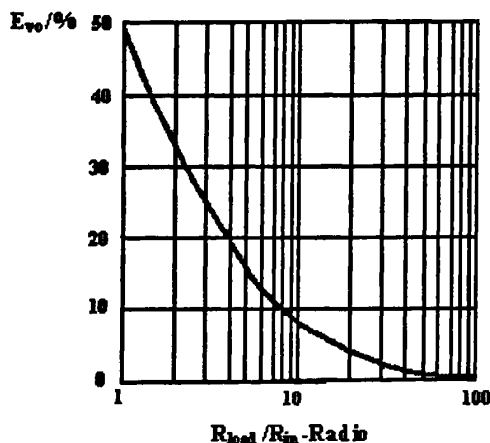


图 2.2 E_{vo} 与 R_{load} 的关系

为使电压误差率最小化, 需要一个能够感应负载变化的电路, 并通过反馈调整可变内阻, 使其与负载的比值为—常量: $R_{in}/R_{load} = k$ 。

则 R_{in} 与 R_{load} 成—线性关系: $R_{in} = kR_{load}$ 。电路图如图 2.3 所示:

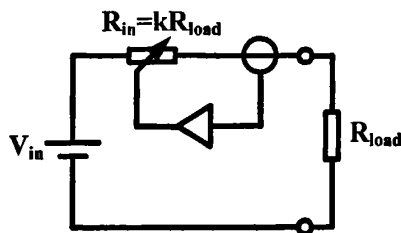


图 2.3 R_{in} 与 R_{load} 的线性关系

能够完成这样一个功能的电路基本上是一个线性稳压器, 具体电路如下:

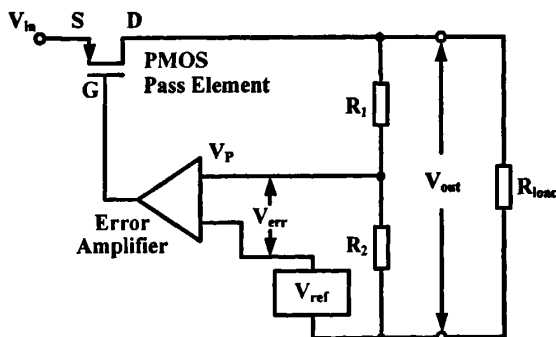


图 2.4 简单的线性稳压器

如图 2.4 所示的线性稳压器，可分为以下四个基本的电路模块。

(1) 基准电压源(The Voltage Reference)

基准电压源是所有稳压器的起点。基准源通常采用带隙结构，因为这种基准源能够工作在低的电源电压下，并且有较高的精度和温度稳定性。典型的带隙基准源电源灵敏度为 0.5%-1.0%，温度系数为 25-50 ppm/C°。

(2) 误差放大器(The Error Amplifier)

其功能主要是用来控制输出电压。其中称 $V_p = V_{out} R_1 / (R_1 + R_2)$ ，让 V_p 与基准电压 V_{ref} 进行比较，然后控制 PMOS 功率管 (the pass element) 栅电压 V_g ，从而可以控制输出电压 V_{out} 到需要的值。由于此电路存在负反馈，因此误差放大器的输入差分信号 $V_{err} = V_p - V_{ref}$ 几乎为零。设 $V_{ref} = V_p$ 则有：

$$V_{out} = \left(1 + \frac{R_2}{R_1}\right) V_{ref} \quad (2-4)$$

只有在 V_{in} 足够高，可以维持误差放大器和 PMOS 功率管 (the pass element) 工作在饱和区时，式 (2-4) 才成立。

(3) 反馈网络(The Feedback Network)

它的作用是可以设定一个稳定的输出 V_{out} ，并通过电阻分压后与 V_{ref} 进行比较。因为 V_{ref} 为定值，所以改变 V_{out} 的值只能通过调节 R_2/R_1 来实现。

(4) 功率管(The Series-pass Element)

它的主要作用是为输入 (V_{in}) 向负载输出大电流提供通道。由于其容抗很大，所以要求误差放大器要有很强的驱动能力。比较理想的功率管是增强型 PMOSFET。PMOSFET 是在 n 型衬底上制作两个 p 阱 (分别是源端和漏端) 而形成的，如图 2.5 所示。其中，衬底和源端相接于高电位，漏端接低电位。PMOS 管是通过 p 沟道进行导电的，因此其栅压相对于源端为负，只有栅压足够低，p 沟道才能形成，PMOS 管才能导通也才会有漏电流 I_d ，饱和区简化公式如下：

$$I_d = -\frac{\mu_0 C_{ox} W}{2L} (|V_i| - V_{sg})^2 (1 + \lambda V_{sd}) \quad (2-5)$$

由于这种 FET 导电性能随着 V_g 的增大而提高，因而也被叫做常关型器件，如图 2.6 所示。

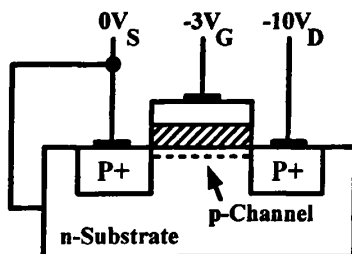


图 2.5 PMOS 管结构图

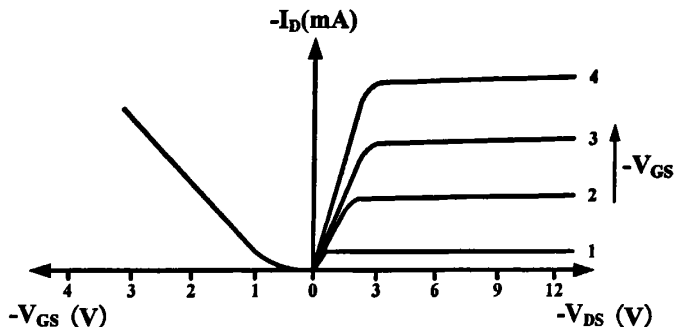


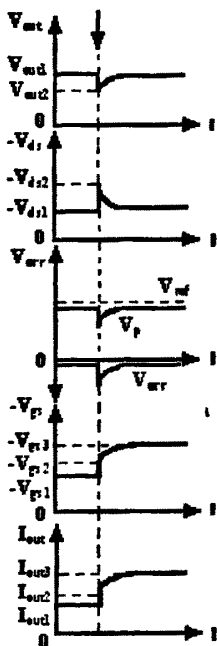
图 2.6 PMOS 管的输入-输出特性曲线

上面的分析只涉及到了 LDO 线性稳压器的主体部分，作为一个完整的电路，还应该考虑芯片的安全工作问题。为使电路在负载电流过大或工作在高温下不被损坏，必须设计过流保护电路和过热保护电路来保障芯片的安全。

2.2 LDO 的电路工作过程

由上述线性稳压器的工作原理可以知道，线性稳压器是通过工作在线性状态的功率元件调整其电流或电压，从而使负载上直流电压保持基本不变，这种调整是靠负反馈来实现的。功率元件与负载串联，则为串联型线性稳压器；若是并联，则为并联型线性稳压器，本文主要讨论串联式的线性稳压器。除了功率元件外的控制电路主要用来控制功率元件的电流大小及两端电压大小以实现其稳压的目的。

下面主要分析负载电阻 R_{load} 降低时，稳压器的的工作过程(如图 2.7 所示)

图 2.7 R_{load} 降低时稳压器的的工作过程

负载电阻 R_{load} 降低, 输出电压从 V_{out1} 降到 V_{out2} , 功率管的源漏电压从 $-V_{ds1}$ 升高到 $-V_{ds2}$ 。 V_p (V_{out} 经过电阻分压而得) 显著低于 V_{ref} , 则功率管栅源电压从 $-V_{gs1}$ 跳到 $-V_{gs2}$ 。由此, 通过功率管的电流从 I_{out1} 增加到 I_{out2} , 输出电压开始恢复原值, V_p 、差分电压 ($V_{err} = V_p - V_{ref}$) 也开始恢复。栅电压逐渐增加到 $-V_{gs3}$, 导致输出电流增加到 I_{out3} , 也即产生一个输出电压 V_{out} , V_{out} 经过电阻 R_1 、 R_2 分压得 V_p , 其结果使差分电压为零 ($V_{err} = V_p - V_{ref} = 0$)。至此, 电路恢复了平衡。

图 2.8 中的输入-输出特性曲线进一步说明了电路的工作过程: 当 R_{load} 降低时, PMOS 管的工作点从 P_1 跳到 P_2 然后被调节到 P_3 。

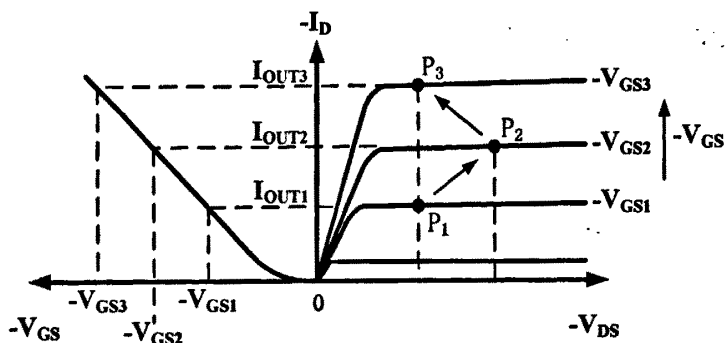


图 2.8 PMOS 输入-输出特性曲线

对给定的静态工作点 P_n , 输出电压稳定(即: V_{out} 和 V_{ds} 是常数), 此时, 可以用如下的公式定义 PMOS 的内阻以及负载电阻:

$$R_{inn} = \frac{V_{ds}}{I_{outn}}, \quad R_{load} = \frac{V_{outn}}{I_{outn}} \quad (2-6)$$

则:

$$I_{outn} = \frac{V_{ds}}{R_{inn}} = \frac{V_{outn}}{R_{loadn}} \quad (2-7)$$

$$R_{inn} = R_{load} \frac{V_{ds}}{V_{out}} \quad (2-8)$$

令 $k = \frac{V_{ds}}{V_{out}}$, 则式 (2-8) 描述了线性稳压器的线性关系。

2.3 LDO 的性能指标

LDO 的性能指标主要包括: 效率、压降、静态电流、负载调整率、线性调整率、负载瞬态响应、频率响应和精度等。下面就分别对这些指标进行介绍。

(1) 效率

开关型的稳压器一般来说效率在 80-95% 之间^[6], LDO 的效率主要是由 LDO 消耗的静态电流、输出电流、输入电压和输出电压决定的, 它可以表示为:

$$\eta = \frac{I_o V_o}{(I_o + I_q) V_i} \quad (2-9)$$

式中 I_o 和 V_o 为输出电流和输出电压, V_i 为输入电压, I_q 为静态电流。我们可以看出整个系统的效率主要是由两个方面决定的, 即输出电流和静态电流之比, 以及输入电压和输出电压之比, 当输出电流远远大于静态电流的时候, 系统的效率就比较高, 而当输出电流很小的时候, 系统的效率就比较低了; 输入电压和输出电压之间的差值越小, 则系统的效率越高。从上面的讨论我们可以知道要想提高系统的效率, 就要想办法降低系统的静态功耗以及输入电压和输出电压之差。

(2) 压降 (Dropout Voltage)

压降是 LDO 比较重要的一个指标, 它表示的是在输出一定的电流下, 整个 LDO 不能正常工作时的输入电压和输出电压最小的电压差, 它可以由系统的导通电阻表示^[7]:

$$V_{dropout} = I_{load} R_{on} \quad (2-10)$$

一般来说, 压降在 0.1-1.5V 的范围内^[8], 由后面第五章的讨论我们可以知道, 选用不同的功率管, 压降会不同。在使用相同的功率管的条件下, 功率管的尺寸

越大, 系统的增益越高, 则压降越小, 可这样系统就越不稳定, 也越不容易补偿。

(3) 静态电流

静态电流定义为输入输出电流之差, 它反映了 LDO 内部电路消耗的功率。静态电流由偏置电流(提供给基准源、采样电阻和误差放大器)与功率管的驱动电流组成。

$$I_q = I_i - I_o \quad (2-11)$$

为了得到最大的电流效率, 减小内部电路的功耗, 设计的静态电流值越小越好。

(4) 线性调整率

线性调整率是指当输入电压发生变化时, 输出电压保持恒定的能力, 定义为 $\Delta V_o / \Delta V_i$:

$$\frac{\Delta V_o}{\Delta V_i} = \left[\frac{1}{(R_{ds} + R_L) \beta g_a} \right] \left(\frac{R_1 + R_2}{R_2} \right) \quad (2-12)$$

它是衡量 LDO 系统稳定性的重要指标之一。其中 β 为功率管的电流增益; g_a 为误差放大器在工作点时的跨导; R_L 为负载电阻; R_{ds} 为功率管源漏间的等效电阻。显然增大 β 和 g_a , 可提高线性调整率。

(5) 负载调整率

负载调整率是指当负载发生变化时, 输出电压保持恒定的能力, 定义为 $\Delta V_o / \Delta I_o$:

$$\frac{\Delta V_o}{\Delta I_o} = \frac{1}{\beta g_a} \left(\frac{R_1 + R_2}{R_2} \right) \quad (2-13)$$

它是衡量 LDO 系统稳定性的重要指标之一。其中 β 为功率管的电流增益; g_a 为误差放大器在工作点时的跨导。显然提高负载调整率的关键是增大 β 和 g_a , 同时这也可以提高线性调整率。

(6) 负载瞬态响应

负载瞬态响应为负载电流突变时引起输出电压的最大变化, 一般也常常称之为过冲。它是输出电容 C_o 及其寄生电阻 ESR 和旁路电容 C_b 的函数, 其中 C_b 的作用是改善负载的瞬态响应。如果 LDO 是给数字部分供电的话, 则对于最大瞬态电压变化的指标要求不是很严格, 而对于模拟部分来说, 最大瞬态电压变化就不能太大, 否则就会引起系统性能的劣化。最大瞬态电压变化 ΔV_{tr-max} 定义为:

$$\Delta V_{tr-max} = \frac{I_{o-max}}{C_o + C_b} \Delta t_1 + \Delta V_{err} \quad (2-14)$$

式中 ΔV_{err} 为电阻 ESR 上的压降; I_{o-max} 为最大负载电流; Δt_1 为响应时间,

它与 LDO 的闭环带宽有关。为了获得良好的瞬态响应, LDO 应该具有高的带宽、大的输出和旁路电容、低的 ESR 电阻。

(7) 频率响应

频率响应是评价 LDO 系统是否稳定的一个重要指标。这些是由系统的极点和零点的位置决定的。整个系统的极点、零点以及稳定性会在第三章和第四章重点进行讨论。

(8) 精度

系统的精度主要是由以下因素在输出端引起的误差电压产生: 线性调整率 (ΔV_{LR})、负载调整率 (ΔV_{LDR})、基准电压的漂移 (ΔV_{o-ref})、误差放大器输出电压的漂移 (ΔV_{oa})、采样电阻误差 (ΔV_{or})、温度因子 (ΔV_{tc})。

$$Accuracy \approx \frac{|\Delta V_{LR}| + |\Delta V_{LDR}| + \sqrt{\Delta V_{o-ref}^2 + \Delta V_{oa}^2 + \Delta V_{or}^2 + \Delta V_{tc}^2}}{V_o} \times 100\% \quad (2-15)$$

其中对精度影响最大的是基准电压的漂移, 误差放大器输出电压的漂移和采样电阻的误差。

2.4 小结

本章主要就 LDO 线性稳压器的原理进行分析, 简要叙述整体电路的工作过程及各个模块电路的功能和工作过程, 最后讨论了反应 LDO 系统性能的参数。

从本章的讨论我们可以看出: LDO 线性稳压器的关键是小的 $V_{dropout}$, 高的系统稳定性, 稳定的基准源, 高增益和高带宽误差放大器以及小的静态电流等。熟悉了这些性能指标, 就为下一章分析系统稳定性打下了坚实的基础。

第三章 LDO 的稳定性分析

对于任何一个系统,稳定性都是一个关键性指标。对于线性稳压器,尤其对 LDO 来说,它必须在不太稳定的(合理的起伏)直流输入电压下产生恒定的输出电压,用作其它电路的电源电压。因此,稳定性是其正常工作的首要前提。若稳定性不能满足要求,则整个电路无法正常工作。

在 LDO 的实际设计过程中,稳定性分析显得尤为关键和重要。只有在深入分析影响 LDO 稳定性的各种因素后,才能使用合适的补偿方式使整个 LDO 系统稳定。LDO 作为一种负反馈系统,它有一个在很低频率的主极点,对于它的补偿与一般运放的补偿还有较大区别。本章首先讨论了负反馈系统稳定性问题的产生原因及判据,然后根据负反馈理论,并借助频域中的傅利叶分析方法对 LDO 系统的稳定性和频率响应进行了深入的理论研究,为实际设计中采取更加有效的 LDO 频率补偿方法提供了理论依据。

3.1 负反馈系统的稳定性判据

负反馈(Negative Feedback)是反馈信号与原始信号的极性相反的反馈形式,它抑制了输出信号的变化,从而使输出趋于稳定,如图 3.1 所示。由于负反馈与原始信号的极性相反,因此负反馈总会抑制输出电压的变化。

当反馈信号与原始信号极性相同时称作正反馈(Positive Feedback)。正反馈不但没有阻止输出电压改变,反而将变化不断放大。通常情况下如果电路环路上出现正反馈就会引起振荡。需要指出的是如果负反馈发生 180° 相移,那么负反馈就会成为正反馈。

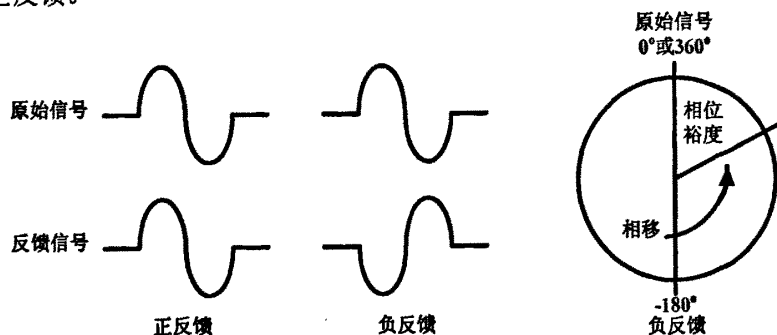


图 3.1 正负反馈和相移示意图

相位偏移(简称相移 Phase Shift)就是反馈信号经过整个电路环路后出现的相位改变。理想的负反馈信号与原始信号相位差 180° , 如图 3.1 所示。因此它的起

始点在 -180° ，也就是图中圆形的半周。如果理想的负反馈信号经过 180° 的相移，就会和原始信号同相位，这时负反馈就变成了正反馈，使得环路不稳定并发生振荡。

“巴克豪森判据”(barkhausen's criteria)定义了在某频率下电路产生振荡的条件。当频率为 ω_1 时，负反馈本身就会产生 180° 的相移，从而使负反馈成为正反馈，电路发生振荡。“巴克豪森判据”的表达式为：

$$|\beta H(j\omega_1)| = 1 \quad (3-1)$$

$$\angle \beta H(j\omega_1) = -180^\circ \quad (3-2)$$

注意，在频率为 ω_1 时环绕这个环路的总相移是 360° ，因为负反馈本身产生了 180° 的相移。这 360° 的相移对于振荡是必需的，因为反馈信号必须同相地加到原噪声信号上才能使电路产生振荡。同理，为使振荡幅值能增大，要求环路增益必须大于或等于1。

总结上述讨论，一个负反馈系统如果满足下列两个条件，便可以在 ω_1 频率下产生振荡，这两个条件是：

- (1) 在这个频率下，围绕环路的相移能大到使负反馈变为正反馈；
- (2) 环路增益足以使信号建立。

图 3.2(a)所表示的情况可看成是相移达 -180° 的频率下的过量环路增益，或者等效地看成是环路增益下降到1的频率下的过量相位。因此，要避免不稳定，就必须把总的相移减至最小，以使得当 $|\beta H| = 1$ 时， $\angle \beta H$ 仍比 -180° 更正。

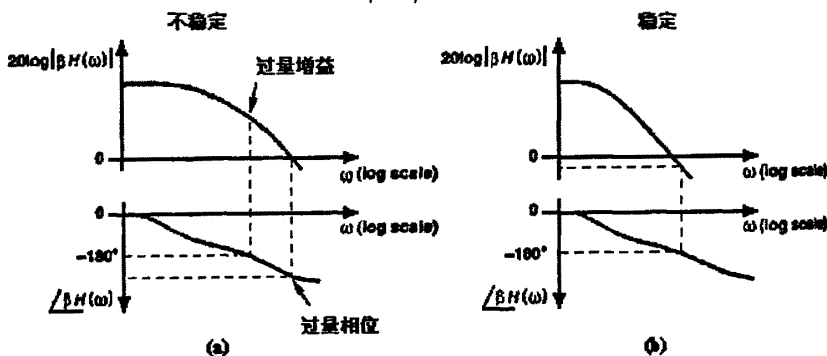


图 3.2 不稳定系统和稳定系统的环路增益的波特图

使环路增益的幅值等于1和使环路增益的相位等于 -180° 的两个频率在稳定性方面起着重要作用，分别称这两个频率点为“增益交点”(gain crossover point)和“相位交点”(phase crossover point)。在稳定系统中，增益相交必定发生在相位相交之前。为本文叙述方便，用GX表示增益交点，用PX表示相位交点。如图 3.2(b)所示，如果 β 减小(即施加小的反馈)，则幅值曲线会下移，因此增益交点向原点移动，反馈系统更加稳定。最坏情况的稳定性对应 $\beta = 1$ ，即单位增益反馈。

在复平面上, 把每一个极点的频率表示为 $s_p = j\omega_p + \sigma_p$, 其中系统的冲激响应包含 $\exp(j\omega_p + \sigma_p)t$ 项。如图 3.3(a) 所示, 如果 s_p 落入右半平面, 即 $\sigma_p > 0$, 则系统是振荡的, 因为它的时域响应呈现不断增长的指数。甚至在 $\sigma_p = 0$ 时, 系统仍可以维持振荡 (如图 3.3(b) 所示)。相反地, 如果极点落入左半平面, 时域的指数项衰减到零 (如图 3.3(c) 所示)^[9], 则整个系统趋于稳定。

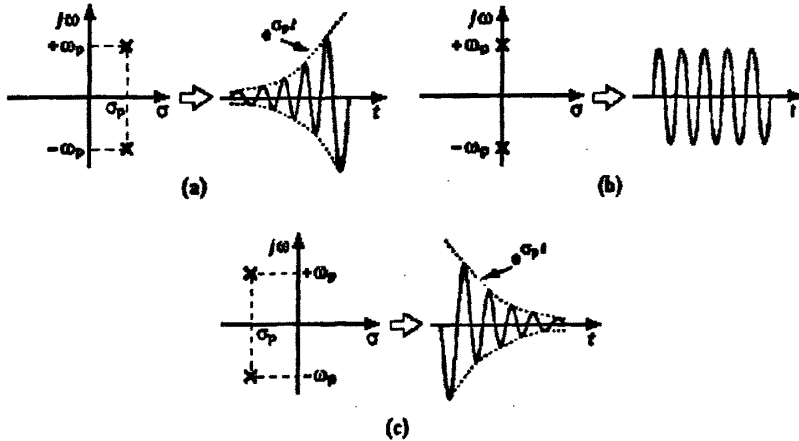


图 3.3 以极点的位置为函数的一个系统的时域响应

(a) 幅值增大的不稳定状态 (b) 等幅振荡的不稳定状态 (c) 稳定状态

对于包含一个单极点的负反馈系统, 假设其开环传输函数为:
 $H(s) = A_0 / (1 + s/\omega_0)$, 从而得到其闭环增益:

$$\frac{Y}{X}(s) = \frac{\frac{A_0}{1 + \beta A_0}}{1 + \frac{s}{\omega_0(1 + \beta A_0)}} \quad (3-3)$$

画出它的 $|\beta H(s = j\omega)|$ 和 $\angle \beta H(s = j\omega)$ 的曲线, 如图 3.4 所示。

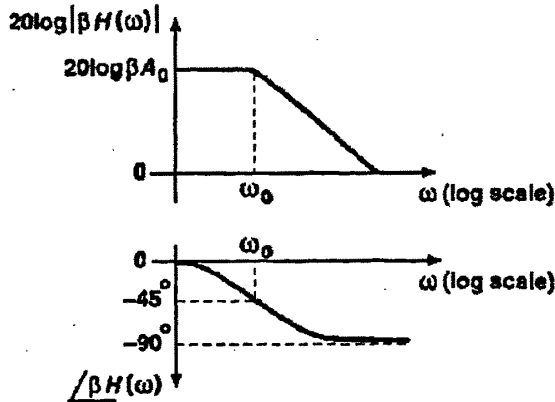


图 3.4 单极点系统的环路增益波特图

从图中可知, 单个极点不可能产生大于 90° 的相移, 也就是说它的增益交点永远都在相位交点之前, 所以这个系统对所有的正 β 值都是无条件地稳定。而对于多极点系统来说, 情况就大不相同了, 多个极点可能产生大于 180° 相移, 如果相位交点在增益交点之前, 则该系统就不是稳定的。

要保证系统的稳定, βH 必须在 $\angle \beta H$ 达到 -180° 之前下降至 1。首先, 考虑“边缘”情况, 如图 3.5(a)所示, GX 仅稍低于 PX, 例如在尖峰所在的 GX 处, 其相位等于 -175° 。在这种情况下, $\beta H(j\omega_1) = 1 \times \exp(-j175^\circ)$, 则有:

$$\begin{aligned} \frac{Y}{X}(j\omega_1) &= \frac{H(j\omega_1)}{1 + \beta H(j\omega_1)} \\ &= \frac{\frac{1}{\beta} \exp(-j175^\circ)}{1 + \exp(-j175^\circ)} \\ &= \frac{1 - 0.9962 - j0.0872}{\beta \ 0.0038 - j0.0872} \end{aligned} \quad (3-4)$$

因此, 可得:

$$\begin{aligned} \frac{Y}{X}(j\omega_1) &= \frac{1}{\beta} \frac{1}{0.0872} \\ &\approx \frac{11.5}{\beta} \end{aligned} \quad (3-5)$$

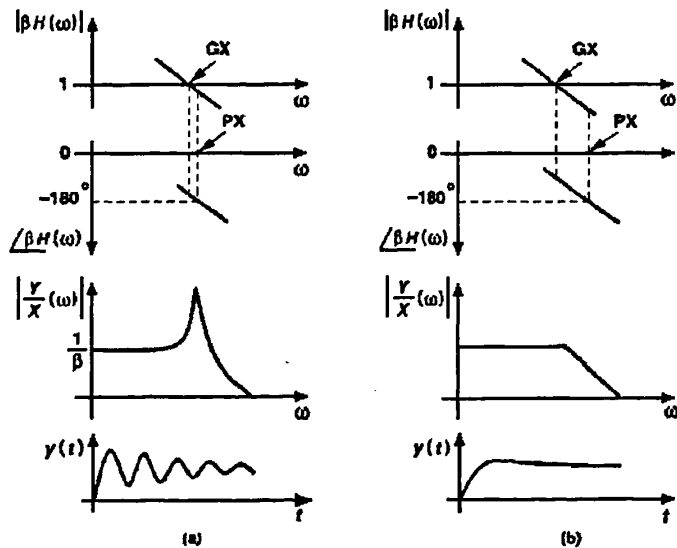


图 3.5 闭环频率响应和时间响应

(a) 增益交点和相位交点之间的小间距情况 (b) PX 与 GX 之间的大间距情况

在低频下, $|Y/X| \approx 1/\beta$, 但在 $\omega = \omega_1$ 附近, 闭环频率响应出现一个尖峰。换句话说, 闭环系统接近振荡, 其阶跃响应呈现欠阻尼振荡特性。这也表示, 尽管一个二阶系统是稳定的, 但还是可能有产生减幅振荡的缺点。

如图 3.6(b) 所示, GX 超前 PX 有更大的间距, 反馈系统变得更加稳定。因此, 在增益交点频率下的 βH 的相位可以作为稳定性的度量: 该处的相移越小, 系统越稳定。

以上的分析则产生了相位裕度的概念。相位裕度 (Phase Margin 简称 PM) 定义为在环路增益等于 0dB 时, 反馈信号总的相位偏移与 -180° 的差。如式 (3-6) 所示:

$$PM = 180 + \angle \beta H(\omega = \omega_1) \quad (3-6)$$

其中 ω_1 是增益交点频率。相位裕度可以通过波特图中的零、极点位置计算得出。

对于 $PM = 45^\circ$, 在增益交点频率 ω_1 处, $\angle \beta H(\omega_1) = -135^\circ$, $|\beta H(\omega_1)| = 1$ (如图 3.6 所示), 得到:

$$\begin{aligned} \frac{Y}{X} &= \frac{H(j\omega_1)}{1 + 1 \times \exp(-j135^\circ)} \\ &= \frac{H(j\omega_1)}{0.29 - 0.71j} \end{aligned} \quad (3-7)$$

由此得出:

$$\begin{aligned} \left| \frac{Y}{X} \right| &= \frac{1}{\beta} \frac{1}{|0.29 - 0.71j|} \\ &\approx \frac{1.3}{\beta} \end{aligned} \quad (3-8)$$

结果, 在 $\omega = \omega_1$ 处, 反馈系统的频率响应应有 30% 的峰值。

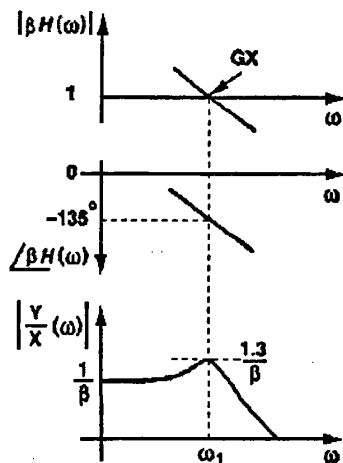
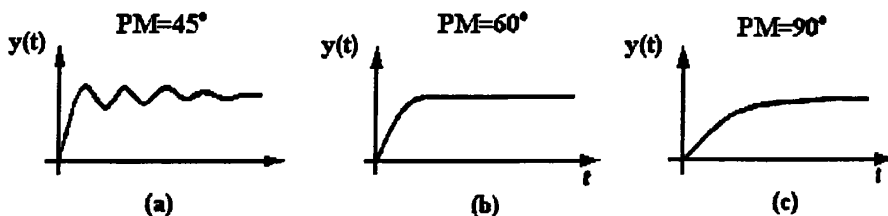


图 3.6 在相位裕度为 45° 时闭环频率响应

可以证明, 当 $PM = 60^\circ$, $Y(j\omega_1)/X(j\omega_1) = 1/\beta$, 表示频率峰已可忽略。这通常表示: 反馈系统的阶跃响应出现小的减幅振荡现象, 则可提供快速稳定。对于更大的相位裕度, 系统更加稳定, 但时间响应减慢了, 如图 3.7 所示。因此, $PM = 60^\circ$ 通常被认为是最合适的数值。

图 3.7 在相位裕度为 45° , 60° 和 90° 时闭环的时间响应

3.2 LDO 系统的稳定性分析

为了分析 LDO 线性稳压器的稳定性, 首先应建立系统的小信号模型。LDO 稳压器的 AC 小信号模型, 如图 3.8 所示。

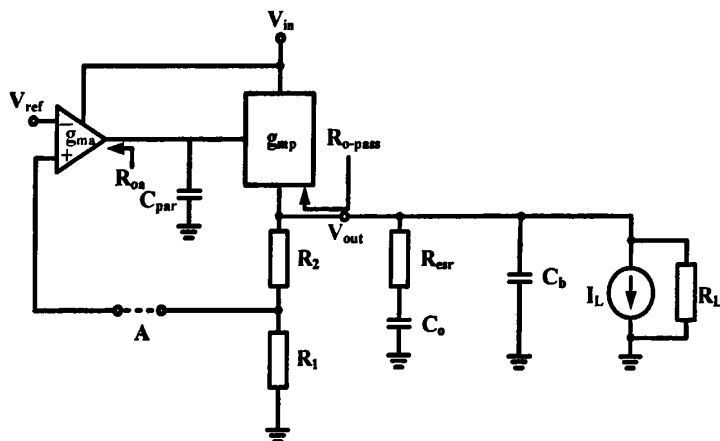
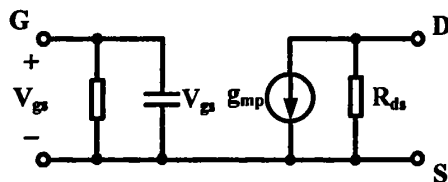


图 3.8 LDO 的 AC 小信号模型

其中功率管 g_{mp} 的 AC 小信号模型如图 3.9 所示。

图 3.9 功率管 g_{mp} 的 AC 小信号模型

其中 C_b 为旁路电容, 它的寄生电阻可以近似看成零^[11], 有的时候也可以不需

要旁路电容。功率管可以近似的看成具有 g_{mp} 的跨导和 R_{o-pass} 输出阻抗的电路模块。

为了分析的需要可以将整个反馈系统从 A 处断开, 如果把 V_{ref} 和 V_{fb} 作为输入和输出电压的话, 整个电路的开环增益可以表示为:

$$\frac{V_{fb}}{V_{ref}} = \frac{g_{ma} R_{oa} g_{mp} Z}{1 + s R_{oa} C_{par}} * \frac{R_1}{R_1 + R_2} \quad (3-9)$$

其中 g_{ma} 和 g_{mp} 是误差放大器和功率管的跨导, R_{oa} 是误差放大器的输出阻抗, C_{par} 是功率管的寄生电容, Z 是从 V_{out} 看进去的输入阻抗:

$$\begin{aligned} Z &= R_x \left\| \frac{1 + s R_{csr} C_o}{s C_o} \right\| \frac{1}{s C_b} \\ &= \frac{R_x [1 + s R_{csr} C_o]}{s^2 R_x R_{csr} C_o C_b + s [R_x + R_{csr}] C_o + s R_x C_b + 1} \end{aligned} \quad (3-10)$$

其中 R_x 是从 V_{out} 向 LDO 看进去得到的电阻:

$$R_x = R_{o-pass} \parallel (R_1 + R_2) \quad (3-11)$$

一般来说负载电阻 R_L 比 R_x 大很多, 所以可以忽略它的影响。又因为 C_o 一般来说都比 C_b 大, 所以 Z 能够表达为:

$$Z \approx \frac{R_x [1 + s R_{csr} C_o]}{[1 + s (R_x + R_{csr}) C_o] [1 + s (R_x \parallel R_{csr}) C_b]} \quad (3-12)$$

由式 (3-9) 至 (3-12) 可以看出, 这个系统的传输函数包括三个极点和一个零点。系统的极点和零点可以表示为:

$$P_1 \approx \frac{1}{2\pi R_{o-pass} C_o} \quad (3-13)$$

$$P_2 \approx \frac{1}{2\pi R_{csr} C_b} \quad (3-14)$$

$$P_3 \approx \frac{1}{2\pi R_{oa} C_{par}} \quad (3-15)$$

$$Z \approx \frac{1}{2\pi R_{csr} C_o} \quad (3-16)$$

以上的考虑是假设误差放大器为一级, 实际的使用中如果只是使用一级的运放的话, 则整个系统的增益比较低, 这样系统的特性就比较差, 所以往往使用两级放大器, 这样又会引入一个极点 P_4 :

$$P_4 = \frac{1}{2\pi R_1 C_2} \quad (3-17)$$

其中 R_1 为运放第一级的输出阻抗, C_2 为运放第二级的寄生电容。

为了简化系统分析的复杂性, 这里暂且不讨论引入旁路电容的情况, 所以将 C_b 引入的极点 P_2 忽略掉。这样整个系统具有 3 个极点和 1 个零点, 其频率特性曲线如图 3.10 所示。

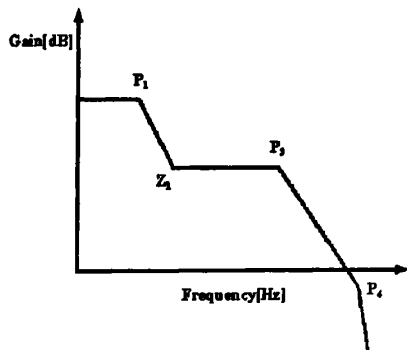


图 3.10 LDO 系统的频率特性

为了使得 LDO 具有良好的瞬态特性, 必须保证其频率响应能够满足要求, 即在单位增益带宽处, 有足够的相位裕度。在实际设计中, 通常使得输出电容较大, 一般都在 μF 量级, 这样整个系统的主极点 P_1 在很低的频率 (100Hz-10kHz) 处; 对于 P_3 来说, 由于调整管的寄生电容很大, 所以它所在的频率也不是很高 (50kHz-100kHz); 而对于 P_4 来说, 通过对误差放大器进行合理的设计, 可以使得 P_4 所在的频率高于整个系统的单位增益带宽。因此, 影响 LDO 频率响应特性的关键因素就是 P_1 极点和 P_3 极点。

由于 LDO 的 P_1 极点和 P_3 极点都处在比较低的频率, 而且这两个极点靠的较近, 所以要在单位带宽处获得足够的相位裕度是相当困难的, 采用常规的频率补偿方法将起不到作用, 必须使用特定的频率补偿方法才能将两个极点分离, 从而使 LDO 的相位裕度满足要求, 达到频率补偿的目的, 实现 LDO 系统的稳定工作。

另外 LDO 的频率补偿与普通运放的补偿方式也不同, 因为在不同的负载电流条件下, LDO 的零极点的位置会发生变化, 所以在设计 LDO 的时候一定要保证 LDO 在所有负载电流的条件下都稳定。

LDO 线性稳压器作为一种负反馈系统, 它的稳定性可以用波特图来分析。图 3.11 给出了典型的 LDO 线性稳压器的环路增益 (Loop Gain) 及其相位裕度 (Phase Margin) 的仿真结果。由于电路中含旁路电容 C_b , 从图中可以看出, 该电路中含有两个极点和两个零点, 其中两个零点重合在一起。

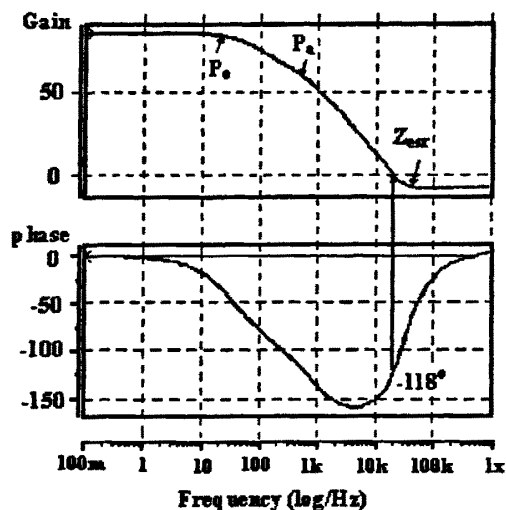


图 3.11 LDO 的环路增益与相位裕度的仿真结果

由图 3.11 可以得知，相位裕度约为 62° ，依据反馈系统稳定性分析的判据可知，这样的相位裕度是可以保证系统稳定的。

根据第 2 章第 3 节中对 LDO 的性能指标的讨论可知：除了 LDO 频率响应特性必须满足要求之外，判断 LDO 系统的稳定性，还有两个重要的指标：负载调整率 $(\Delta V_o / \Delta I_o)$ 与线性调整率 $(\Delta V_o / \Delta V_I)$ ，即当负载电流和输入电压分别发生瞬态变化时，输出电压 V_o 的稳定能力。

$$\frac{\Delta V_o}{\Delta I_o} = \frac{1}{\beta g_{ma}} \left(\frac{R_1 + R_2}{R_2} \right) \quad (3-18)$$

$$\frac{\Delta V_o}{\Delta V_I} = \left[\frac{1}{(R_{ds} + R_L) \beta g_{ma}} \right] \left(\frac{R_1 + R_2}{R_2} \right) \quad (3-19)$$

由 (3-18)、(3-19) 两式可以看出，增大调整管的宽长比 (即增大 β) 和误差放大器的跨导 g_{ma} ，可显著提高负载调整率与线性调整率，即提高系统的稳定性。典型的 LDO 线性稳压器瞬态响应仿真波形分别如图 3.12、图 3.13 所示。

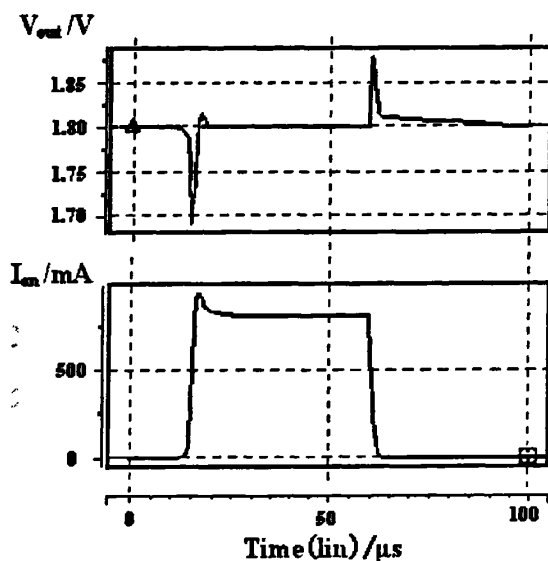


图 3.12 负载的瞬态响应

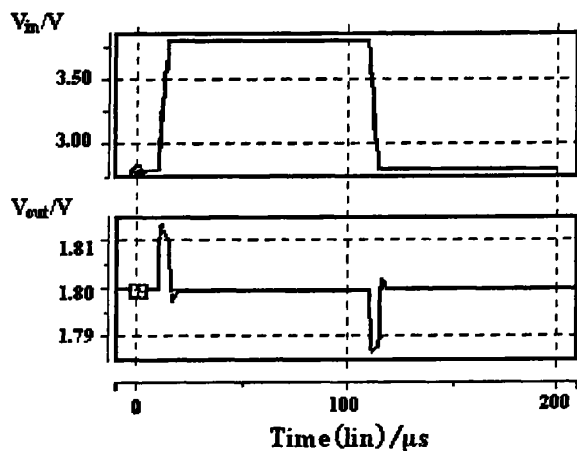


图 3.13 线性瞬态响应

从图 3.12 和图 3.13 可以看出, 当输入电压和负载电流发生变化时, 输出电压只有很小的波动, 没有发生振荡。因此, 这个系统是稳定的。

3.3 小结

由本章的分析可知: LDO 线性稳压器作为一种负反馈系统, 具有两个处在很低频率的极点, 而且这两个极点靠的很近, 所以要在单位带宽处获得足够的相位裕度是相当困难的, 采用常规的频率补偿方法将起不到作用, 必须使用特定的频率补偿方法才能将两个极点分离, 从而使 LDO 的相位裕度满足要求, 达到频率补偿的目的, 实现 LDO 系统的稳定工作。

本章首先讨论了负反馈系统稳定性问题的产生原因及判据，然后根据负反馈理论，并借助频域中的傅利叶分析方法对 LDO 系统的稳定性和频率响应进行了深入的理论研究，为实际设计中采取更加有效的 LDO 频率补偿方法提供了理论依据。

第四章 LDO 的频率补偿方法与实现

本章着重阐述了 LDO 线性稳压器的频率补偿方法。主要包括：输出电容上的寄生电阻(ESR)频率补偿法，反馈环路中的压控电流源(V_{CCS})频率补偿法，增加缓冲级隔离的频率补偿法，跟踪负载电流变化的频率补偿法，增加可变调零电阻的 Miller 频率补偿法。本章的最后重点讨论了本文所采用的一种新型实用的频率补偿法。

4.1 频率补偿方法概述

LDO 线性稳压器的应用领域主要分为有大负载电容和没有大负载电容的两种场合，对应于两种情况的频率补偿方式也不一样。没有大的负载电容的 LDO 频率补偿相对容易些，因为没有处在很低频的主极点，所以采用简单的 Miller 补偿就非常有效，另外 K.N.Leung^[12]和 Ka.Chun.Kwork^[13]提出了两种其他的补偿方法。图 4.1 和图 4.2 给出了这两种补偿方法的结构图。K. N.Leung 在文献[12]中使用了类似 Miller 补偿的方法，其中 C_{m1} 、 C_{m2} 和 R_m 为补偿电阻和电容；Ka.Chun.Kwork[13]是通过晶体管 M_c 和电容 C_c 产生一个零点来对系统进行补偿的，在这里都不再做细致的讨论。

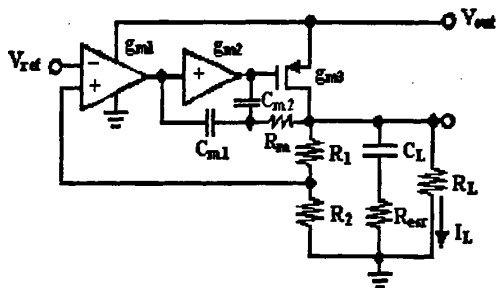


图 4.1 K.N.Leung 提出的补偿方案

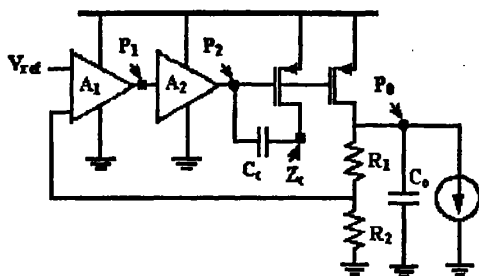


图 4.2 Ka.Chun.Kwork 提出的补偿方案

目前 LDO 的应用领域大部分还是有较大负载电容的情况, 如前面讨论中可知, 如果不采取措施进行频率补偿的话, 整个 LDO 的瞬态特性会很差, 甚至无法正常工作。由于它有两个靠得很近, 而且频率很低的极点, 其频率补偿方法较难实现, 采用上述简单的 Miller 补偿方法将不再有效, 必须加以改进或者使用其他的频率补偿技术。本章重点讨论目前常用的几种频率补偿方法, 并分析了它们各自的优缺点, 然后特别讨论了一种新型实用的频率补偿方法。

4.2 输出电容上的寄生电阻 (ESR) 补偿法

LDO 可以有多种不同的补偿方法。其中最常用的补偿方法就是利用输出电容上的寄生电阻 ESR (Equivalent Series Resistance) 所产生的外部零点进行频率补偿。

这种补偿方法的电路结构如图 4.3 所示, 在第三章中已经分析过此电路的零、极点。正如图 4.4 所示, 只要选取一个合适 ESR 值, 系统就会稳定。但值得注意的是, ESR 太大或太小的话系统都会发生不稳定。

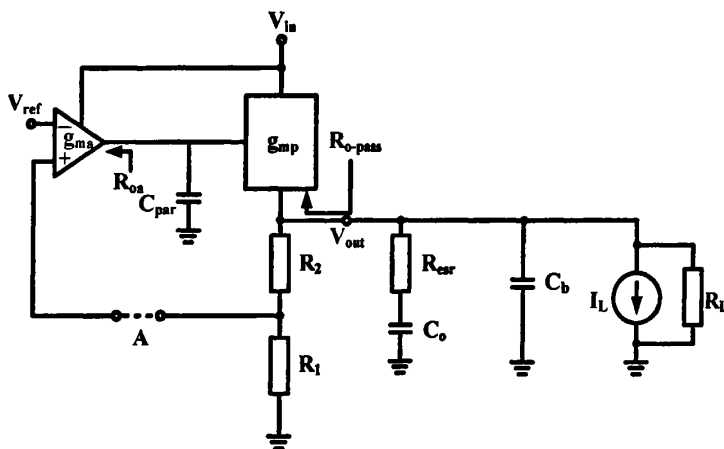


图 4.3 ESR 补偿法电路结构图

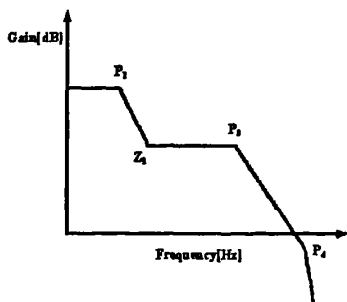


图 4.4 经 ESR 补偿后 LDO 的频率特性图

如图 4.5 所示, 如果 ESR 太大的话, 则零点就会处在一个很低的频率, 这样会使系统的带宽增加, 从而使得极点处在单位增益带宽之前, 从而影响了系统的稳定性。

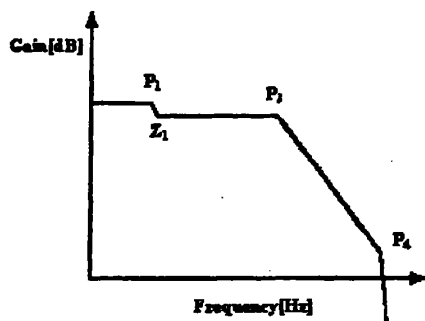


图 4.5 ESR 比较大的条件下系统的频率特性

如图 4.6 所示, 如果 ESR 太小的话, 则零点会处在一个很高的频率, 零点会位于单位增益带宽之后, 这样系统也会发生不稳定。

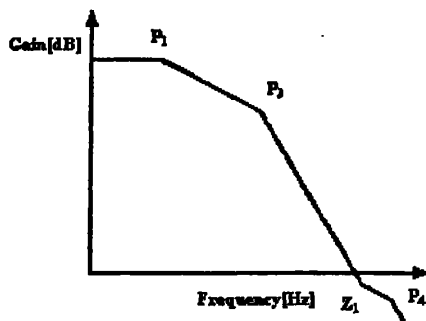


图 4.6 ESR 比较小的条件下系统的频率特性

所以在某一负载下, 若稳压器的输出电容固定, 则需要确保 ESR 在某一范围内才能够使系统稳定。这种补偿方法的优点在于, 利用输出电容的寄生等效电阻 (ESR) 来产生这个零点是最简单、最便宜的方法。但是, 由于是依靠 ESR 来补偿, 所以一般来说 ESR 都比较大 (几个欧姆), 这样系统的瞬态特性不是很好, 而且由于不同材料的电容有不同的 ESR 电阻, 选择一个有正确 ESR 阻值的电容是一件困难的事。而且还有一点, LDO 芯片的使用者必须使用芯片设计者指定大小的负载电容 (其 ESR 电阻一般也会指定) 才能保证电路的稳定性。

稳压器的开环直流增益与低频极点的频率均随着负载的不同而变动, 进而造成环路的相位裕度的改变。因此要在不同负载下均保持系统的稳定, 那么输出电容和 ESR 均受到严格的限制。

一般钽电容性能较好, 其 ESR 随温度变化不大, 但是因其价格较高, 所以增加了设计成本; 其次, 当负载电流发生变化时, ESR 会在输出端带来较大的过冲

(见第 2 章第 3 节中对负载瞬态响应指标的讨论)，过冲公式如下：

$$\Delta V_{r,\max} = \frac{I_{0\max}}{C_0 + C_b} \Delta t_1 + \Delta V_{\text{esr}} \quad (4-1)$$

其中， Δt_1 约等于闭环带宽的倒数， ΔV_{esr} 为 ESR 上电压的变化量。由此可见 ESR 越大对过冲的影响越大^[14]。

图 4.7 显示了 ESR 电阻的典型范围和输出电流之间的关系。由图 4.7 可以看出，一般情况下 ESR 电阻范围是 $0.2\Omega \leq R_{\text{esr}} \leq 9\Omega$ 。

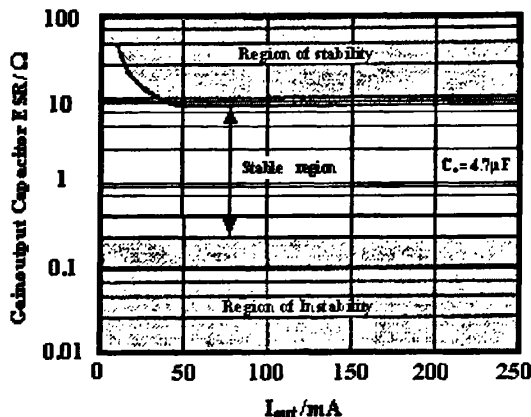


图 4.7 ESR 的阻值范围

4.3 反馈回路中的压控电流源频率补偿法

如图 4.8 所示，这种频率补偿结构的稳定性可以完全不依赖于外部电容的 ESR 电阻产生的零点。

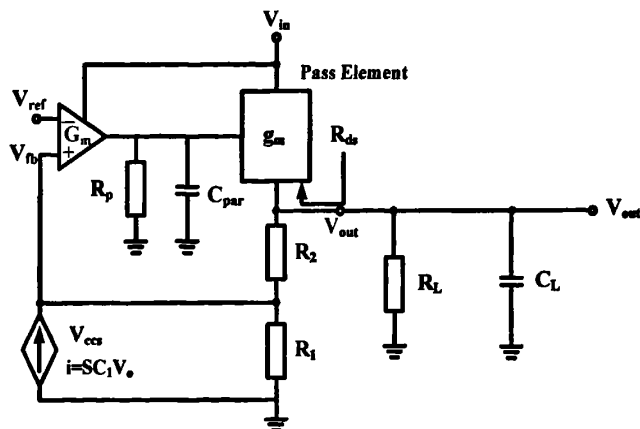


图 4.8 反馈回路中的压控电流源补偿法电路结构图

如图 4.8 所示, 反馈环路中加入了一个电压控制电流源 (V_{CCS}), 并通过这个结构在反馈环路中引入了一个零点进行补偿^[15]。环路传输函数和零、极点为^[15-16]:

$$H(s) = \frac{A_0 \beta_0 \left(1 + \frac{s}{Z_1}\right)}{\left(1 + \frac{s}{P_1}\right) \left(1 + \frac{s}{P_2}\right)} \quad (4-2)$$

$$A_0 = G_m R_p g_m (r_{ds} \parallel (R_1 + R_2) \parallel R_L) \quad (4-3)$$

$$\beta_0 = \frac{R_1}{R_1 + R_2} \quad (4-4)$$

$$P_1 = \frac{1}{(r_{ds} \parallel R_{eq} \parallel R_L)(C_L + C_{eq})} \quad (4-5)$$

$$P_2 = \frac{1}{[g_m (r_{ds} \parallel R_L \parallel R_{eq}) C_{gd} + C_p] R_p} \quad (4-6)$$

$$Z_1 = \frac{1}{R_2 C_L} \quad (4-7)$$

$$R_{eq} = R_1 + R_2 \quad (4-8)$$

$$C_{eq} = \frac{R_1}{R_1 + R_2} C_1 \quad (4-9)$$

其中 P_1 是主极点, 位于 LDO 的输出端; P_2 是第二极点, 位于误差放大器的输出端; Z_1 由 V_{CCS} 引入。通过 Z_1 在 P_2 附近进行补偿就可以取得较好的相位裕度和瞬态特性。另外这种补偿方法还可以提供较小的噪声输出。这是由于这种方案的零点存在于反馈回路中, 而传统补偿方案的零点存在于噪声传递的路径之上。理论上, 噪声的均方根值会比传统方案降低 $1/(1 + s/\omega_{est})$, ω_{est} 为外部 ESR 电阻提供的零点频率。同时 V_{CCS} 起到了微分器的作用, 在输出负载电流发生快速变化的时候, 提高了反馈的强度, 因此能改善电路的瞬态输出特性。这个 LDO 结构的缺点在于 V_{CCS} 中使用 Cascode 结构时, 将会影响整个 LDO 的电压降 (Dropout Voltage) 特性。

压控电流源中使用的误差放大器部分如图 4.9 所示, 采用两级放大器结构以获得较大的低频增益。

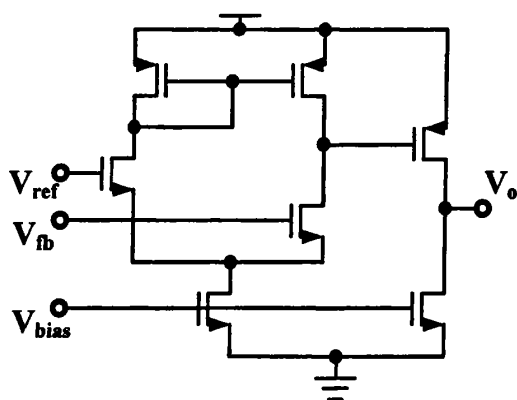


图 4.9 压控电流源中使用的误差放大器

V_{CCS} 如图 4.10 所示, 通过这个 V_{CCS} 在反馈环路中引入零点。辅助放大器通过反馈可以有效的减少源跟随器的输出电阻。实际设计中, 一般还使用 5:1 的电流镜, 使得 V_{CCS} 传输函数变为 $i = s * 5C_1 * V_o$, 可以有效的减少电容的面积。

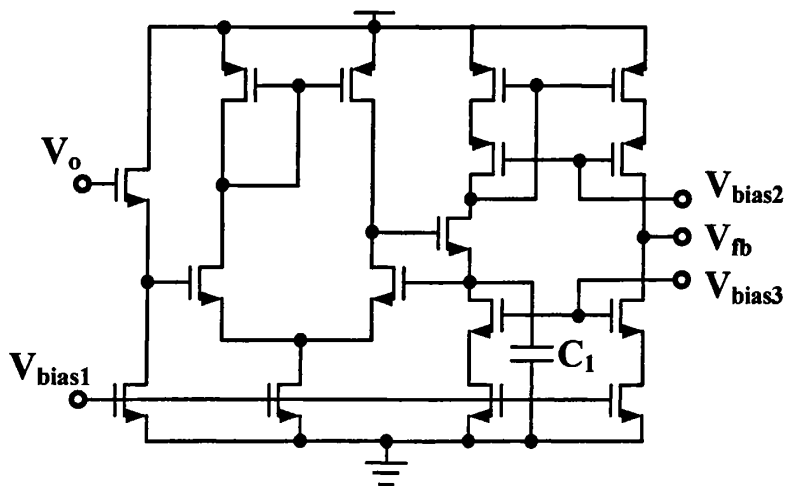


图 4.10 压控电流源的电路图

4.4 增加缓冲级隔离的频率补偿法

这种补偿方法是将误差放大器和功率管之间增加缓冲级来进行隔离的方法。其结构如图 4.11 所示:

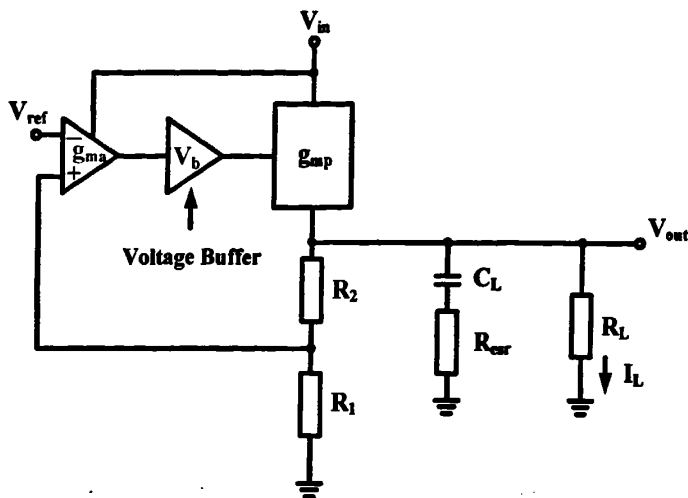


图 4.11 增加缓冲级补偿法的电路结构图

这种方法是把 P_3 分裂成两个更高频率的极点 P_3' 和 P_3'' ，它们可以表示为：

$$P_3' = \frac{1}{R_{oa} C_{buf}} \quad (4-10)$$

$$P_3'' = \frac{1}{R_{buf} C_{par}} \quad (4-11)$$

其中 R_{buf} 是缓冲级的输出电阻， C_{buf} 是缓冲级的输入电容。一般来说， R_{buf} 和 C_{buf} 远远小于 R_{oa} 和 C_{par} ，所以 P_3' 和 P_3'' 远远大于 P_3 ，而且 P_3'' 大于 P_3' 。因为 P_3' 和 P_3'' 在较高的频率，所以这个电路能使用一个比较小的 ESR 电阻。图 4.12 给出了这种结构的频率补偿原理。

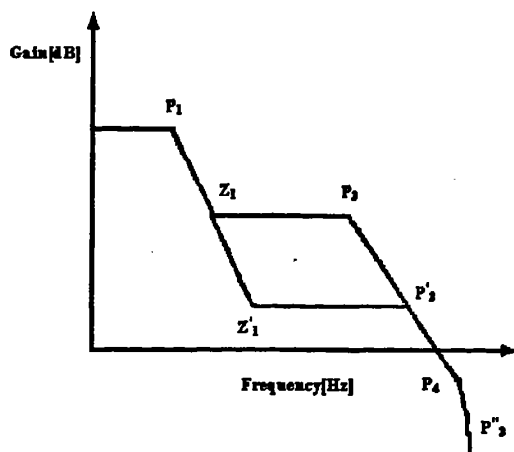


图 4.12 增加缓冲级补偿后 LDO 的频率特性图

一个简单的缓冲级可以用 PMOS 或 NMOS 源跟随器来实现，但是在缓冲级

上有一个 V_{gs} 的压降, 使得功率管的栅电压的控制范围减小, 特别是当输入电压小到 1.2V 的时候, 功率管不能完全打开或关断。假如使用 NMOS 源跟随器的话, 当输出电流比较小的情况下, 误差放大器的输出不能完全关断功率管; 如果使用 PMOS 源跟随器的话, 在大电流的条件下, 误差放大器的输出管被迫进入线性区, 从而误差放大器的输出电阻值降低, 低频下的增益降低。无论是使用 PMOS 还是使用 NMOS 源跟随器, 在小负载或者大负载的情况下, LDO 的低频增益的降低, 会造成 LDO 性能的下降。当然如果使用耗尽型的晶体管^[17]或者三极管^[18]的话, 就没有这些问题, 但普通的 CMOS 工艺是不支持这些特殊的晶体管的, 如果单独做一个缓冲级的话, 又会增加功耗。

4.5 跟踪负载电流变化的频率补偿法

在前面讨论的频率补偿方法中, 将误差放大器和功率管之间增加缓冲级来进行隔离的方法, 采用较小的 ESR 电阻就能够起到频率补偿的作用, 但它却不能保证整个负载范围的相位裕度, 而在实际 LDO 的设计中, 要得到优良的性能, 就应确保其在尽可能宽的工作条件下有足够大的相位裕度和足够快的瞬态响应。

如图 4.13 所示, 为典型 LDO 的开环频率响应。该图也是系统在不同负载电流条件下的波特图。可以看出, 随着负载电流的增大, 由于极点 P_1 的增加速度比直流增益 A_{v-dc} 的降低速度要快, 系统的 0dB 带宽会增大。当带宽太大时, 由于极点 P_3 或其他寄生极点的作用开始变得不可忽略, 系统趋向不稳定。

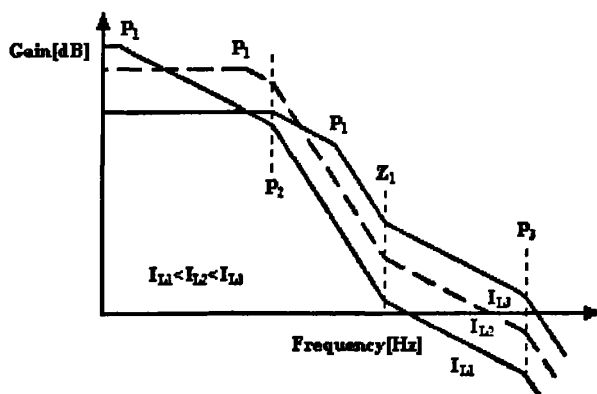


图 4.13 典型 LDO 开环频率响应

为了改善上述补偿方法的不足, 提出了跟踪负载电流变化的频率补偿法, 这种补偿方法的思路是: 如果补偿元件参数的选取能与负载电流的变化一一对应, 即补偿参数自动跟踪负载电流的变化, 那么, 就能保证在不同负载电流下补偿参数都能最优化选取, 从而提高系统的相位裕度和瞬态响应。

图 4.14 给出了在与图 4.13 相同的条件下采用新的补偿方案后 LDO 的开环频

率响应。

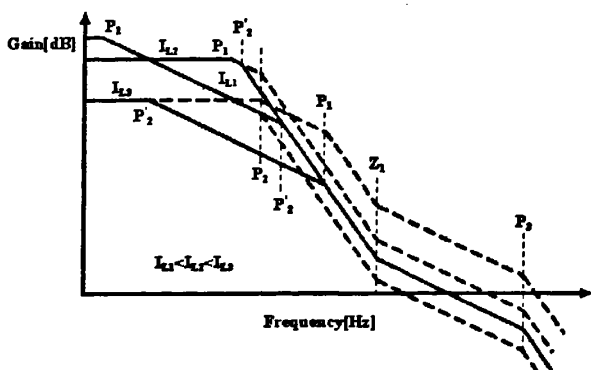


图 4.14 跟踪负载电流变化补偿后的 LDO 开环频率响应

从图 4.14 中可以看出, 虽然负载电流变化导致了 P_1 的移动, 但通过新的补偿电路使 P_2' 向相反方向移动, 并保持 Z_1 基本不变, 可以达到频率响应曲线在穿越 0dB 前后重合的目的。这样做的好处有:

- 1) 不同负载电流下系统带宽不变, 系统带宽设计可最大化;
- 2) 系统的相位裕度受负载电流影响降到了最小, 有利于保证最坏条件下的性能;
- 3) 带宽的提高和一致提供了各种负载电流下的快速瞬态响应。

为了达到这个目的, 应当使负载电流变化时开环增益能在两个极点频率后衰减到相同的水平。系统开环直流(低频)电压增益公式表明, 开环增益的初始值(低频增益)与负载电流的平方根成反比; 极点 P_1 的公式和功率调整管的输出阻抗公式表明, 极点 P_1 的值与负载电流成正比:

$$\begin{aligned}
 A_{v(s)} &= A_{vdc} \frac{1 - \frac{s}{Z_1}}{\left(1 - \frac{s}{P_1}\right) \left(1 - \frac{s}{P_2}\right) \left(1 - \frac{s}{P_3}\right)} \\
 &= k_1 g_m R_o \sqrt{\frac{1}{I_d}} \frac{1 - \frac{s}{Z_1}}{\left(1 + \frac{s}{k_2 I_d}\right) \left(1 - \frac{s}{P_2}\right) \left(1 - \frac{s}{P_3}\right)}
 \end{aligned} \tag{4-12}$$

式(4-12)中, k_1 、 k_2 为常数。在频率远大于 P_1 和 P_2 的条件下, 上式可简化为:

$$A_{v(s)} \approx k_1 k_2 g_m R_o \sqrt{I_d} \frac{1 - \frac{s}{Z_1}}{s^2 \left(1 - \frac{s}{P_3}\right)} (-P_2) \approx k_1 k_2 k_3 \sqrt{I_b I_d} \frac{1 + \frac{s}{R_c C_c}}{s^2 \left(1 - \frac{s}{P_3}\right)} \frac{1}{C_c} \tag{4-13}$$

式(4-13)中, k_3 为常数, I_b 为 OTA 的静态工作电流。要使式(4-13)与 I_d 无关, 只须使 I_b 与 I_d 成反比即可, 而 R_c 、 C_c 可保持不变。 I_b 与 I_d 的数学关系可以很方便地通过跨导线性(TL)电路实现。

图 4.15 是根据上述思想所设计的一个实用电路。

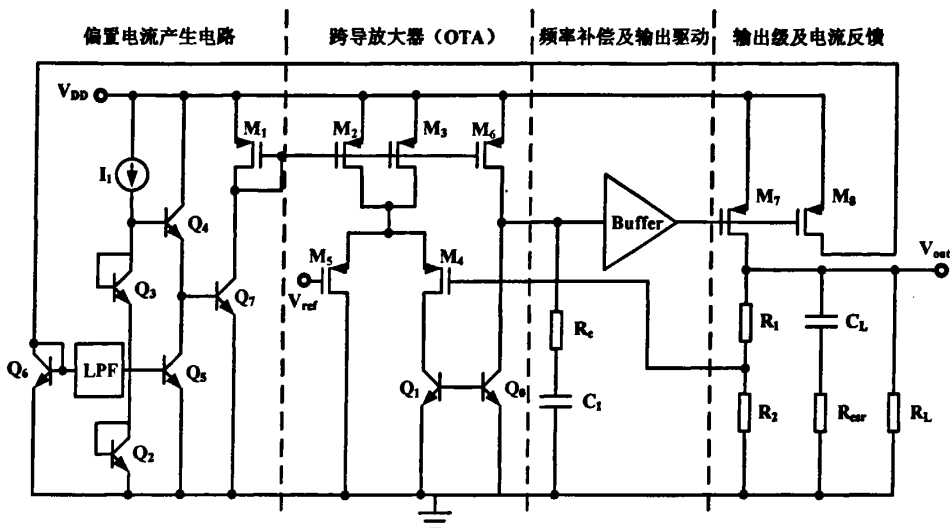


图 4.15 跟踪负载电流变化补偿法的 LDO 电路图

电路分为四个部分：

a) 偏置电流产生电路，产生与负载电流成反比的偏置电流，供误差放大级工作；图 4.15 中，低通滤波器(LPF)的作用是仅让直流信号决定输出电流。

b) 运算跨导放大器(OTA)，即 LDO 的误差放大器，它的直流电压增益大，有利于提高电压调整率和负载调整率；OTA 的输出阻抗很高，便于进行频率补偿。

c) R_c 和 C_c 构成 LDO 的频率补偿电路，产生一个低频极点和一个中频零点，极点的作用是使增益随频率迅速下降，零点则用于提升在单位增益带宽附近的开环相位特性。输出驱动电路具有低输出阻抗，将输出管栅极寄生电容产生的极点移到带宽以外，保证系统只有两个带宽内极点，使稳定性得以提高。

d) 功率管采用 PMOS 管，可以将压降做到很低，同时，它不像 PNP 晶体管那样需要基极电流；输出电流检测管与功率管构成电流镜，其尺寸比功率管小得多。

经过仿真分析表明，跟踪负载电流变化的频率补偿方法能很好的解决负载电流变化带来的频率特性偏移及难于补偿的问题，采用这种电路结构能保证整个负载电流范围内的相位裕度及瞬态响应速度。

4.6 增加可变调零电阻的 Miller 频率补偿法

通过对 LDO 系统稳定性的分析可知，当其负载电阻、电容最大，联结电容

最小,同时环境温度最高时,对片上 LDO 系统稳定性影响最大。尽管 Miller 补偿电容可以提高系统的稳定性,然而,单纯的使用这种方法往往需要较大的补偿电容,这意味着占用较大的芯片面积,而且效果还会不太理想。利用“工作在线性区 MOS 管(M_c)相当于一个可变电阻”的原理,将其与补偿电容 C_c 串联,可以实现重新分配系统零、极点位置,达到增加相位裕度、实现稳定的目的,如图 4.16 所示。

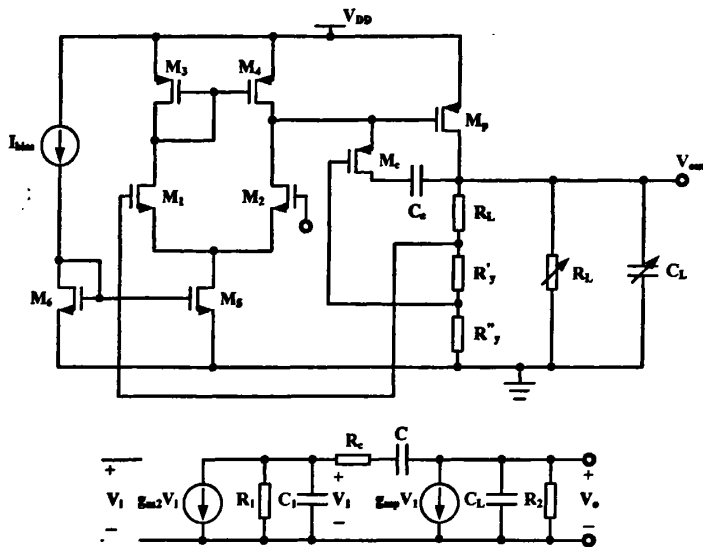


图 4.16 增加可变调零电阻 Miller 频率补偿法的电路图

值得一提的是,此频率补偿方法无须专门为 M_c 设计复杂的电压偏置电路,仅通过 LDO 稳定的输出引回一个电压用作偏置即可。注意,这里只须将原先的一个反馈电阻一拆为二, $R_y = R'_y + R''_y$, 而无需耗费更多电阻、占用更多芯片面积。此方法的另一个额外好处是,原先电源上的波动会通过功率管 M_p 上的寄生电容 (C_{gs} 和 C_{gd}) 耦合到输出端,现在由于 M_c 的存在,减小了这种耦合,增强了系统的电源抑制比(PSRR)。采用频率补偿技术后,系统的传递函数为:

$$\frac{V_o}{V_i}(s) = \frac{g_{m2}R_1g_{mp}R_2 \left[1 - sC \left(\frac{1}{g_{mp}} - R_c \right) \right]}{xs^3 + ys^2 + zs + 1} \quad (4-14)$$

式中:

$$x = R_1R_2R_cC_1C_LC$$

$$y = R_1R_2(C_LC_1 + CC_L + C_1C) + R_cC(R_1C_1 + R_cC_L)$$

$$z = R_2(C_L + C) + R_1(C_1 + C) + R_cC + g_{mp}R_2CR_1$$

如果系统的零、极点均在实轴上,则有如下近似:

$$Z_1 = \frac{1}{\left(\frac{1}{g_{mp}} - R_c\right)C} \quad (4-15)$$

$$P_1 \approx -\frac{1}{[(C_L + C)R_2 + (C_1 + C)k_1 + g_{mp}R_2CR_1]} \approx -\frac{1}{(C_1 + C + g_{mp}R_2C)R_1} \quad (4-16)$$

$$P_2 \approx -\frac{(C_1 + C) + g_{mp}R_2C}{(C_L C_1 + C_L C + CC_1)R_2} = -\frac{1}{R_2 C_L} \left[1 + \frac{g_{mp}R_2}{1 + \frac{C_1}{C}} \right] \quad (4-17)$$

$$P_3 \approx -\frac{1}{R_c C_1} \quad (4-18)$$

因为 $C_1 \ll C_L$, 所以, $P_3 \gg P_2$, P_3 位于很高的频率, 其影响可被忽略。对于零点 Z_1 , 当 $R_c > 1/g_{mp}$ 时, 它将从右半复平面移向左半复平面, 这将会增加相位裕度, 改善稳定性。如图 4.17 所示。

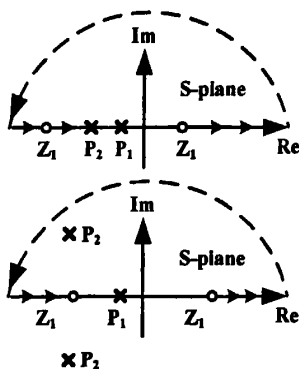


图 4.17 新增零点的变化对系统主、次极点的影响

值得一提的是, R_c 并不是越大越好, 如果 R_c 太大, P_2 就不再是一个实极点, 而是分裂成为两个复极点对称位于复平面上, 这将削弱相位裕度。所以, 在设计过程中, 需考虑功率管 M_p 栅电压的浮动范围, 进而严格选择反馈电阻 R_y' 的大小, 即控制 M_c 的偏置电压, 使 Z_1 靠近 P_2 , 而又不至于“逼迫”其分裂为复极点。

这种频率补偿方法在无需任何额外电阻和偏置电路的条件下, 使系统产生左半复平面的零点, 同时, 合理地选用 Miller 补偿电容, 实现系统的主、次极点分离 (pole-splitting); 两者结合, 达到了增加相位裕度, 保持系统稳定的目的。仿真结果显示, 补偿后较补偿前稳定性有了明显改善。

4.7 本文采用的一种新型实用的频率补偿法

在以上讨论的几种补偿方法中, 每种方法都有各自的优点和缺点, 在实际设计中, 设计者必须根据 LDO 应用场合对系统稳定性的要求, 选择最适合的频率补偿方法。基于 LDO 传统 Miller 频率补偿方法, 本文采用了一种动态 Miller 频率补偿的方法, 对传统 Miller 补偿进行了改进。采用一种新颖的动态 Miller 补偿电路, 使芯片内部产生一个随负载电流变化的零点, 很好的解决了由负载电流变化所引起的稳定性问题, 使得 LDO 线性稳压器能够在负载电流变化较大的情况下仍能稳定的工作。该电路不需要外接 ESR 进行频率补偿, 并且增加了系统带宽。由这种方法设计的 LDO 具有响应速度快、稳定性好、节省空间等优点, 并且具有更高的电压调整率和负载调整率, 大大提高了系统的瞬态响应性能。

传统 LDO 稳压器的系统结构图如图 4.18 所示，系统由两个跨导放大器 g_1 、 g_2 、一个 buffer 以及交直流反馈电路构成。为了有较大的电流输出能力，LDO 的功率管 g_2 的面积一般较大，使 g_2 的输入电容很大。利用 buffer 电路，可以将 g_1 输出级的高阻抗结点与该电容隔离，提高系统带宽。系统工作在深度负反馈条件下，输出直流电压为：

$$V_0 = \frac{A}{1 + AF} V_{ref} \approx \frac{1}{F} V_{ref} \quad (4-19)$$

其中: $A = g_1 g_2 R_{o1} R_o$, $F = \frac{R_{F2}}{R_{F1} + R_{F2}}$, $R_o \approx R_{o2} \parallel R_L$

上式中, R_{o1} 和 R_{o2} 分别为 g_1 和 g_2 的输出阻抗, R_l 为 LDO 稳压器的负载电阻。

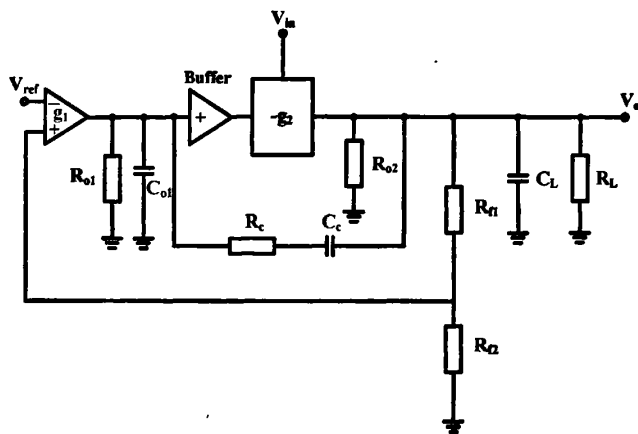


图 4.18 传统 LDO 稳压器的系统结构图

结构图中的 C_c 为 Miller 补偿电容。 R_c 将 Miller 效应引起的右半平面极点 g_2/C_c 抵消以后, 该电路的开环交流电压传递函数可简化为:

$$H(s) = \frac{-A_o}{(1+s/\omega_1)(1+s/\omega_2)} \quad (4-20)$$

$$\text{其中: } \omega_1 = \frac{1}{g_2 R_{o1} R_{o2} C_c}, \quad \omega_2 = \frac{g_2}{C_L}$$

单位增益带宽为:

$$GBW = \frac{g_1}{C_c} \quad (4-21)$$

为保证系统稳定, 必须使 $\omega_2 > \omega_1$; 但是, 当负载电流增大时, 第二级的电压增益 $g_2 R_o$ 降低, Miller 效应减弱, ω_1 向 ω_2 靠拢, 系统容易出现不稳定问题。为了保证在大负载条件下的稳定性就必须增大 C_c , 这将导致系统带宽降低且芯片面积增大。同时, 为了获得足够大的带载范围, buffer 电路一般要求由输入输出均为轨至轨的运算放大器实现, 从而增加了设计难度和电路的复杂程度。

由第三章讨论的负反馈理论及文献^[19]可知, LDO 稳压器的负载调整率和电压调整率分别为:

$$\frac{\Delta V_o}{\Delta I_o} = \frac{R_{o2}}{1 + AF} \quad (4-22)$$

$$\frac{\Delta V_o}{\Delta V_i} = \frac{R_L}{R_L + R_{ds}} \frac{1}{1 + AF} \quad (4-23)$$

上式中 R_{ds} 为跨导放大器 g_2 (功率管) 的源漏直流电阻。由于该系统只有一个恒定的主放大级 g_1 , 导致开环电压增益 AF 很小, 所以这种结构的 LDO 负载调整率和电压调整率都不是很高, 不能应用于对电源要求很高的场合。

用动态 Miller 补偿方法解决 LDO 稳定性问题的系统原理如图 4.19 所示。前向放大通路由 g_1 、 g_2 和 g_3 三个跨导放大器构成, 开环电压增益为 $A = g_1 g_2 g_3 R_{o1} R_{o2} R_o$, 其中 $R_o \approx R_{o3} \parallel R_L$ 。由于增加了一级跨导放大器, 使得开环电压增益提高 30dB 左右, 大大改善了 LDO 稳压器的负载调整率和电压调整率指标。

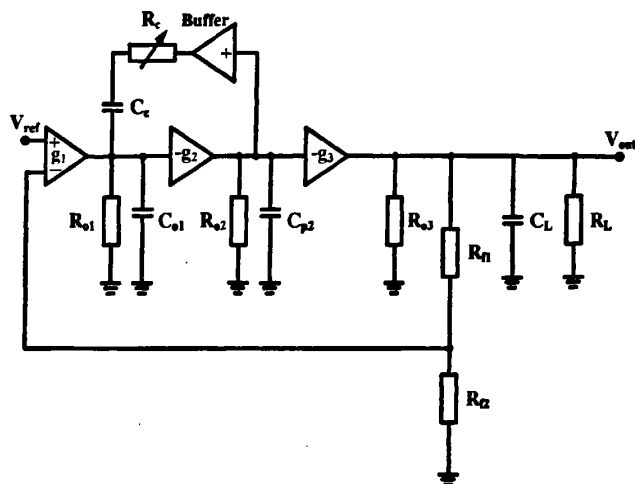


图 4.19 动态 Miller 补偿法的 LDO 结构图

补偿电路由第二级跨导放大器 g_2 、buffer 和 C_c 构成, R_c 是 buffer 的输出阻抗。因为 g_2 级的电压放大倍数不随负载电流变化, 所以保证了 Miller 效应的稳定性。由于 Miller 效应, C_{p2} 和 R_{o2} 产生的极点 $1/C_{p2}R_{o2}$ 被移至 g_2/C_{p2} 。只要 g_2 级的增益设计合理, 就可以使 g_2/C_{p2} 位于开环电压传递函数 0dB 带宽的十倍频程以外, 不会影响系统的稳定性。

Buffer 电路将补偿电容 C_c 形成的前馈通路隔离, 消除了 Miller 效应引起的右半平面零点, 使系统频带拓宽。 C_c 是由 PMOS 管构成的压控电容, 电路设计时, 使 buffer 电路的交流输出阻抗 R_c 和直流输出电压 V_1 均随 LDO 负载电流的增大而减小, 而 C_c 的电容值随 V_1 的减小而减小。忽略电路中次要寄生参数的影响, 该系统的开环电压传递函数可简化为:

$$H(s) = \frac{A \left(1 + \frac{s}{\omega_z} \right)}{(1 + \omega_{p1}) \left(1 + \frac{s}{\omega_{p2}} \right)} \quad (4-24)$$

$$\text{其中: } \omega_z = \frac{1}{R_c C_c}, \quad \omega_{p1} = \frac{1}{R_o C_L}, \quad \omega_{p2} = \frac{1}{g_2 R_{o2} R_{o1} C_c}$$

当负载电流增大时, ω_z 和 ω_{p1} 增大而 ω_{p2} 减小。电路在轻负载和重负载条件下的零、极点分布如图 4.20 所示, 轻负载时, ω_{p1} 为系统的主极点; 重负载时, ω_{p2} 为系统的主极点。这种设计使系统在不同负载条件下的 0dB 带宽变化不大, 从而保证了各种条件下的瞬态响应速度基本一致。补偿零点的加入, 使系统的带宽大大增加。

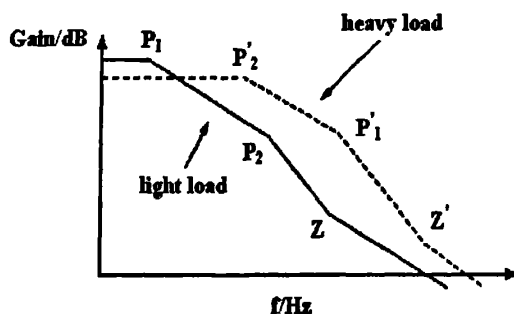


图 4.20 动态 Miller 补偿 LDO 的开环增益幅频特性

由以上讨论可知：采用这种新型的动态 Miller 补偿方法对 LDO 系统进行频率补偿，其电路结构简单、增益高、带宽高且基本恒定，大大提高了 LDO 线性稳压器的性能指标。是一种简单实用的好方法。

4.8 小结

本章着重讨论了五种不同的解决 LDO 稳定性问题的频率补偿方法，并对它们各自的优缺点进行了充分的分析和对比。然后又特别讨论了一种新型实用的频率补偿方法。这种方法使芯片内部产生一个随负载电流变化的零点，很好的解决了由负载电流变化所引起的稳定性问题，使得 LDO 线性稳压器能够在负载电流变化较大的情况下仍能稳定的工作。在接下来的第五章中，将采用本章给出的这种新型实用的频率补偿方法，进行 LDO 实际电路的设计与仿真，以验证这种补偿方法的合理性、正确性和可行性。

第五章 LDO 的电路设计与仿真

前面对 LDO 的工作原理以及其稳定性问题产生的原因已经做了深入的阐述和分析,并给出了一种基于动态 Miller 补偿技术的频率补偿方法,很好的解决了 LDO 的稳定性问题。本章将从 LDO 频率补偿技术的电路实现角度出发,基于 CSMC 0.6 μm CMOS 工艺,完成了一个输出电压为 2.5V 的 LDO 芯片电路,并通过电路的仿真分析,验证了这种频率补偿技术的正确性和可行性。

按照 LDO 芯片内部电路的功能,可以将 LDO 划分为主体电路模块、保护电路模块和频率补偿电路模块。其中主体电路模块包括基准电压源、误差放大器和功率管,保护电路模块主要包括过流保护和过热保护。本章将分别介绍 LDO 主体电路模块、保护电路模块和频率补偿电路模块的详细设计过程以及电路仿真分析。

5.1 基准电压源的设计

5.1.1 基准源电路 (Voltage Reference) 的原理分析

对于许多电子系统,基准电压源是其重要组成部分。基准电压源的精度和稳定性直接决定整个电子系统的精度^[20]。在 LDO 芯片中,它提供的电压主要作为输出反馈电压比较的基准。同时还为过热保护电路 (Thermal Shutdown), 误差放大器 (Error Amplifier), 电流限制电路 (Current Limit) 提供偏置电压。

基准源电路为 LDO 提供参考电压,所以它的性能优劣将影响整个芯片的工作电压稳定性,通常衡量基准源的性能参数有精度、温度系数 TC (Temperature Coefficient)、电源抑制比 (PSRR) 等。

(1) 精度

精度定义为:器件上电后输出电压与标称值的误差。一般在空载的条件下测量。在很多应用中,精度是最重要的指标。

(2) 温度系数 TC (Temperature Coefficient)

温度变化引起的输出电压的变化,一般用 $\text{ppm}/^{\circ}\text{C}$ 来表示。温度系数反映基准源在整个工作温度范围内输出电压最大值与最小值相对正常输出时的变化,其计算方法如式 (5-1) 所示。

$$TC = \frac{V_{MAX} - V_{MIN}}{V_{NOMINAL} \cdot (T_{MAX} - T_{MIN})} \times 10^6 \quad (5-1)$$

(3) 电源抑制比 (PSRR)

电压基准源要求高的电源抑制能力, 使得输出电压不随电源变化而变化。比如基准源工作在电源芯片中, 电源一般具有较大噪声, 如果基准源的电源抑制比比较差, 这个噪声会直接反馈到输出端, 影响基准电压的稳定性。因此, 在实际设计应用于电源芯片的基准源电路时, 必须对基准的电源抑制比有较高的要求。

电压基准源有基于正向 V_{be} 的电压基准、基于齐纳二极管反向击穿特性的电压基准、带隙电压基准等多种。其中, 带隙电压基准具有低温度系数、高电源抑制比、低基准电压以及长期稳定等优点, 因而得到广泛应用。

本文对基准源采用了温度一级补偿的方法。所谓温度一级补偿就是在温度区域内选取一点, 使得基准源的输出在该点对温度的导数为零。只要这一点的位置合适, 就能获得较小的温度系数。同时还使用了与绝对温度成正比 PTAT (Proportional To Absolute Temperature) 的电流来产生基准电压。软启动电路的运用能更好地保护芯片的工作。

5.1.2 电路结构与工作原理

带隙基准电压源电路结构如图 5.1 所示, 两个电阻 R_1 和 R_2 的一端与输出端相连, 另一端则分别接在运算放大器的两个输入端, 运放的作用是在电路处于深度负反馈的情况下, 使 a, b 两点的电压相等。在 R_3 的阻值远小于 R_1 和 R_2 时, 就可以认为支路的电流只由 R_1 和 R_2 决定。如图 5.1 所示, 当 $R_2 = nR_1$ 时, R_1 支路的电流是 R_2 支路电流的 n 倍。并且 Q_2 管集电极的面积是 Q_1 管的 m 倍。

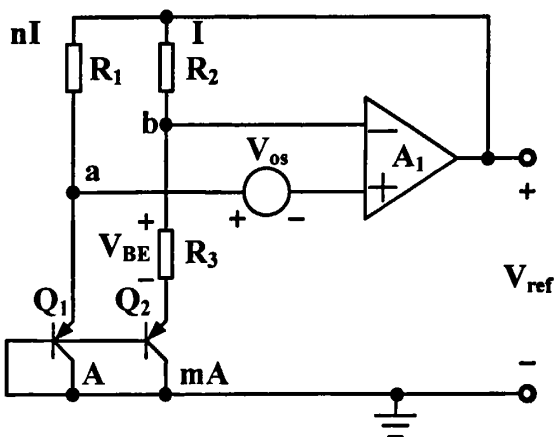


图 5.1 带隙基准电压源电路结构图

在图 5.1 的电路中, 双极晶体管被接成二极管形式其发射极电流可以写成:

$$I = I_S \cdot (e^{qV_{be}/KT} - 1) \quad (5-2)$$

其中 I_s 为饱和电流, V_{be} 是双极晶体管的基极-发射极正偏电压, q 是电子电荷, k 是 Boltamann 常量, T 是绝对温度。当 $V_{be} > KT/q$ 时, 有

$$I \approx I_s \cdot e^{qV_{be}/KT} \quad (5-3)$$

所以有以下公式成立:

$$V_{be} = V_T \cdot \ln\left(\frac{I}{I_s}\right) \quad (5-4)$$

$$V_{be1} = V_{be2} + I \cdot R_3 \quad (5-5)$$

$$V_{be1} = V_T \cdot \ln(I/I_{s1}) \quad (5-6)$$

$$V_{be2} = V_T \cdot \ln(I/I_{s2}) \quad (5-7)$$

$$V_{be1} - V_{be2} = V_T \cdot \ln\left(\frac{nI}{I} \cdot \frac{I_{s2}}{I_{s1}}\right) = V_T \cdot \ln(m \cdot n) \quad (5-8)$$

当运算放大器的增益很大时, a、b 两点的电位可以认为相等, 即虚短的情况, 则有:

$$V_{ref} - V_{os} \approx V_{be2} + I \cdot R_3 \quad (5-9)$$

其中 V_{os} 是运算放大器的输入失调电压。所谓失调就是, 如果运放输入电压为零而输出电压却并不为零的情形。写出 V_{ref} 的表达式, 并将式(5-8)代入有:

$$V_{ref} = V_{be2} + (R_3 + R_2) \frac{V_{be1} - V_{be2} - V_{os}}{R_3} = V_{be2} + \left(1 + \frac{R_2}{R_3} [V_T \ln(m \cdot n) - V_{os}]\right) \quad (5-10)$$

若忽略运算放大器失调电压的影响, 那么适当的选取 R_2 , R_3 和 n 值的大小, 便可得到具有零温度系数的输出电压 V_{ref} 。但在实际的情况下, 运算放大器的输入失调电压是存在的, 运放在输入端的失调电压在输出端被放大了 $1 + R_2/R_3$ 倍。并且 V_{os} 本身随温度的变化而变化, 因此增大了输出电压的温度系数。在本设计中选择大尺寸器件, 并使 Q_1 的电流是 Q_2 的 n 倍, 可以减小 V_{os} 的影响。在版图设计中, 可以通过仔细选择版图的布局进一步减小失调。

5.1.3 实际电路设计与仿真

依据上述带隙基准电压源的工作原理, 本文在实际电路设计中采用低压共源共栅结构实现带 PTAT 的电流源, 其电路结构如图 5.2 所示。 R_1 、 R_2 和 Q_1 、 Q_2 及运放构成了带隙基准的核心电路。 N_5 、 N_6 、 N_7 是使能管。电容 C_1 作为相位补偿, 电容 C_2 主要在关断电路时起作用。当 CEB 由低电平跳变为高电平时, CEB(由使

能模块控制)通过信号线 IN 对 C_2 充电,直到 C_2 上的电压使 N_5 、 N_6 导通,这时, N_3 和 N_4 的漏极电压和栅极电压被下拉到地,基准模块停止工作。运算放大器 AMP_REF 的构成如下:差分输入级 P_8 、 P_9 ,有源负载 N_3 和 N_4 ,Cascode 电流镜为 P_1 、 P_2 、 P_4 、 P_5 、 P_6 、 P_7 、 P_{10} 、 P_{11} 、 P_{12} 、 P_{13} 它们构成了整个基准模块的偏置电流源,具有高输出阻抗的特点,它消除了一般 Cascode 电流镜精度和余度之间的矛盾且稳定性好。这种 Cascode 电流镜实际上是输入输出短接的共源共栅结构,二极管连接的晶体管 P_3 用来产生共源共栅电流镜的栅压,当 P_1 和 P_4 保持相等的漏源电压时,共源共栅电流镜 P_4 、 P_5 、 P_6 、 P_7 、 P_{10} 、 P_{11} 、 P_{12} 、 P_{13} 消耗的电电压余度最小,而且可以精确的镜像电流,称之为“低压共源共栅结构”。

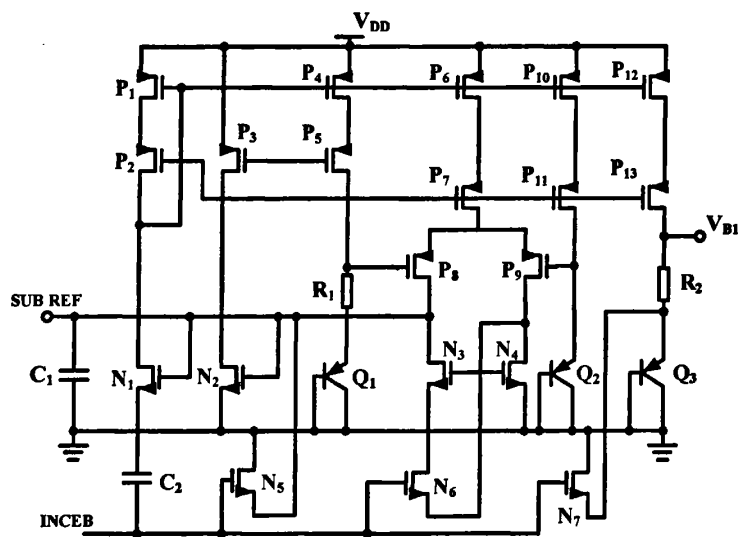


图 5.2 实际带隙基准电压源电路

该模块是利用偏置信号 V_b 实现自偏置,如图 5.3 所示为带隙基准启动电路。带隙电压 V_{b1} 通过非门得到 N_{VB1} ,控制 M_{N9} 的工作状态。芯片刚上电时,基准源

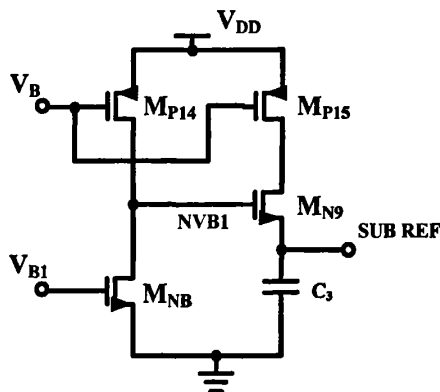


图 5.3 启动电路模块

电路没有启动,带隙电压 V_{bi} 输出低电平,通过由 M_{P14} 、 M_{N8} 组成的非门电路之后, N_{VBI} 输出高电平, M_{N9} 饱和导通, I_2 给 REF 模块的电容 C_3 充电,当电容上的电压达到一定的值之后,REF 模块开始工作, V_{bi} 电压升高,达到 1V 左右时 N_{VBI} 变为低电平,使 M_{N9} 截止,停止对电容 C_3 充电,软启动完成。 I_1 与 I_2 的关系由管子 M_{P14} 与 M_{P15} 的镜像比例确定, I_2 只有一瞬间才有电流,图中的 C_3 来自 REF 模块的 C_1 。

值得注意的是,当电源由于外界的干扰而出现波动的时候,会产生不同频率的交流频谱分量,这些交流分量会使基准的输出电压产生一定程度上的波动,影响了基准的稳定性。在此电路中,可以通过外接 Bypass 电容可大大减小输出噪声,同时可提高 PSRR。

电路采用 CSMC 0.6 μm CMOS 工艺,基准电压输出标称值为 1.2V。基于 BSIM3V3 Spice 模型,用 Hspice 对带隙基准源整体电路进行仿真分析,在电源电压为 2.5V、3.0V、6.0V 三种情况下,分别对输出电压从 $-40^\circ\text{C} \sim 125^\circ\text{C}$ 进行温度扫描,仿真曲线如图 5.4 所示。在 3.0V 电源电压下,通过计算可得其温度系数为 21ppm/ $^\circ\text{C}$ 。

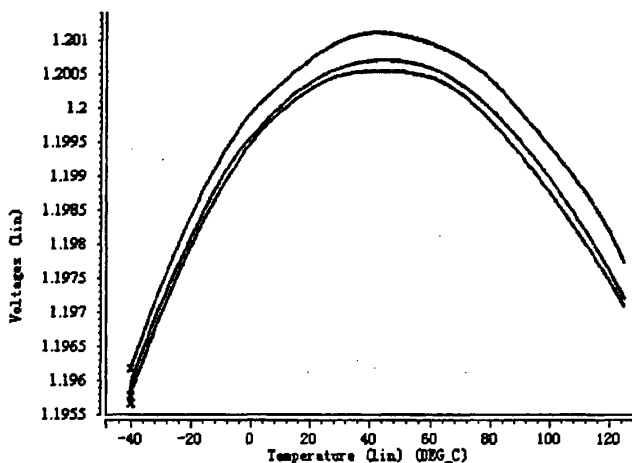


图 5.4 温度特性曲线

在 -40°C 、 25°C 、 125°C 三种温度的情况下,对带隙基准的启动电路进行瞬态扫描仿真分析,在 V_{bi} 达到 1.200V 的基准电压所用的时间仿真曲线如图 5.5 所示。

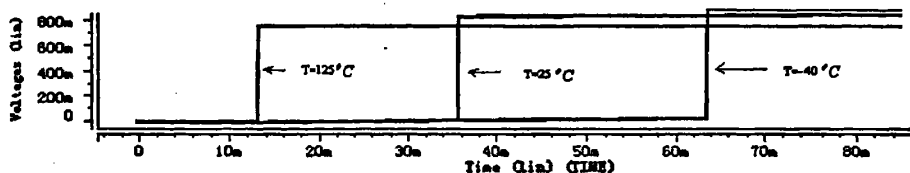


图 5.5 启动电路仿真曲线

从图 5.5 中可以看出,在低温条件下,充电电流较小,启动时间会较长。 V_{ref} 上升到某一电平后,就将关断对基准补偿电容的充电电流。这里,如果该反向器的阈值设置不合理,将影响带隙基准启动特性。阈值太低,则关断太早,带隙基准启动时间会较长;阈值太高,则会使带隙基准过充现象较严重。

在输入直流电压为 3V 的情况下,在电源端加上交流幅值为 1V 的 AC 电压源,用以模拟电源噪声的干扰,对频率从 1~10MHz 进行 AC 扫描,其仿真曲线如图 5.6 所示。

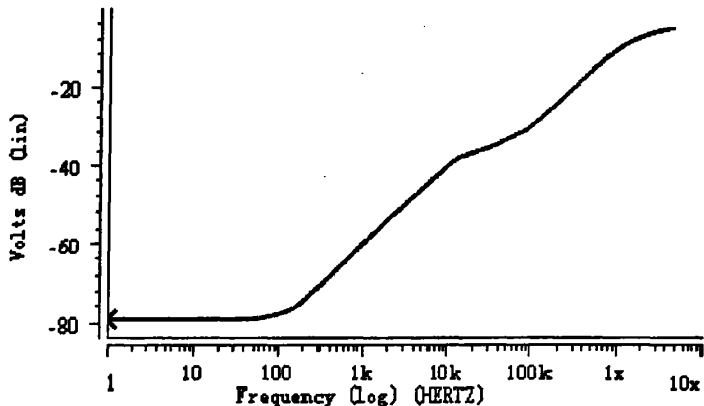


图 5.6 电源抑制比仿真曲线

从图 5.6 中可以看出,在 1~100Hz 的情况下,基准对电源的抑制很高,在 100Hz 的频率下,电源的抑制能力可以达到-76.2dB。100Hz 以上随着频率的升高电源抑制有较大下降,在 1MHz 时电源抑制比为-14.8dB。对于 LDO 低压降线性稳压器来说,电路工作的频率较低,所以此基准电路电源抑制能力的频率特性完全可以满足要求。

通过以上对基准电压源的实际电路设计与仿真分析可知,该基准源各方面性能良好,具有较低的温度系数,较高的电源抑制能力,完全能够满足 LDO 系统的精度和稳定性的要求,其相关参数总结如表 5.1 所示。

表 5.1 带隙基准源的性能参数

电源电压	3.0V
输出电压标称值	1.2000V
温度系数	21ppm/°C
电源抑制比	-76.2dB

5.2 误差放大器的电路设计 (Error Amplifier)

在 LDO 系统中,误差放大器的主要功能是将基准电压 V_{ref} 和芯片输出电压的采样值 V_{smp} 进行比较,产生一个控制信号来驱动功率管及调整功率管上的压降,

从而达到调整输出电压，使其稳定的目的。

误差放大器的等效结构如图 5.7 所示。 V_{smp} 是芯片输出电压 V_{out} 的采样值，它虽然连接误差放大器的正向输入端，但对于整个芯片来说 V_{smp} 是负反馈电压；误差放大器的负向端是基准源模块提供的基准电压 V_{ref} 。当 $V_{smp} = V_{ref}$ 后，负反馈运放的输出电压将调整功率管，使其固定为所要求的输出电压值^[21-22]。而由限流电路输出的 Over1 信号也可控制运放输出电压以调整功率管，达到限制输出电流的目的。

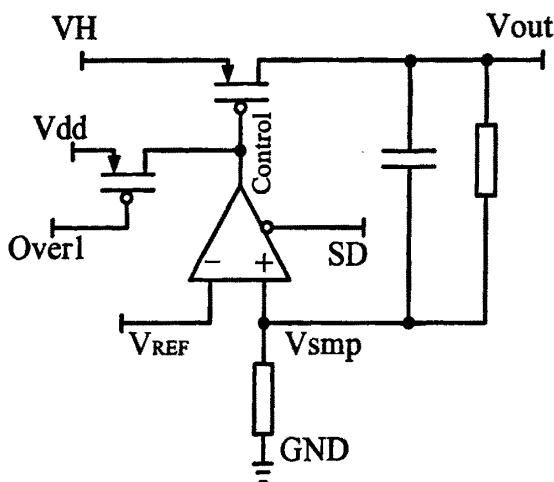


图 5.7 误差放大器等效结构图

5.2.1 电路结构及原理

一个理想的运算放大器具有高的电压增益、高的输入阻抗和非常低的输出阻抗，又有良好的输出摆率和输出摆幅，但是在实际设计中同时实现各方面优良的性能是不可能的，因为这些参数彼此之间相互制约，相互影响。因此必须认识到各个参数的折衷关系，在整体设计中进行多方面的综合考虑，才能设计出最适合某一场合应用的运算放大器。对于 LDO 线性稳压器整个系统来说，直流增益和电源抑制能力将是比较重要的两个性能参数，所以在设计中，应该重点考虑。

开环增益即开环差模电压增益，是指运算放大器正常工作，接入特定负载，无反馈情况下的直流差模增益。直流增益的大小直接影响该运放工作的精度，如果运放增益过小，在 LDO 系统中将无法实现基准电压与输出反馈电压的完全钳位。

运算放大器的电源线上的噪声也会对输出信号造成影响，因此必须适当地“抑制”噪声。而电源抑制比就是衡量运放抑制这种偏差的能力的量。一般定义为从输入到输出的增益与电源到输出的增益的比值。如果电源抑制能力强的话，则电

源的噪声很少影响输出电压, 从而使得 LDO 的功率管能够得到更加精确的控制。

在 LDO 线性稳压器中, 误差放大器、功率管以及 RC 网络形成了一个负反馈结构的运放, 因此输出电压可以表示为:

$$V_{out} = \frac{V_{ref} A_v}{1 + \alpha A_v} \quad (\text{其中 } \alpha \text{ 为负反馈系数: } \alpha = \frac{V_{smp}}{V_{out}}) \quad (5-11)$$

只要 A_v 足够大, 就可假设 $\alpha A_v \gg 1$, 即 $V_{out} \approx V_{ref} / \alpha$, 这样输出电压就和输入无关, 实现了输出电压不受输入电源电压的影响, 只要保证电路开始工作, LDO 系统就能稳定地输出固定电压值。因此, 要保证输出电压恒定的一个重要因素就是环路增益的大小, 而误差放大器就是提供这个增益的主要模块, 所以, 在误差放大器的设计中, 增益必须达到一定的要求, 才能保证 LDO 系统的输出电压稳定性。

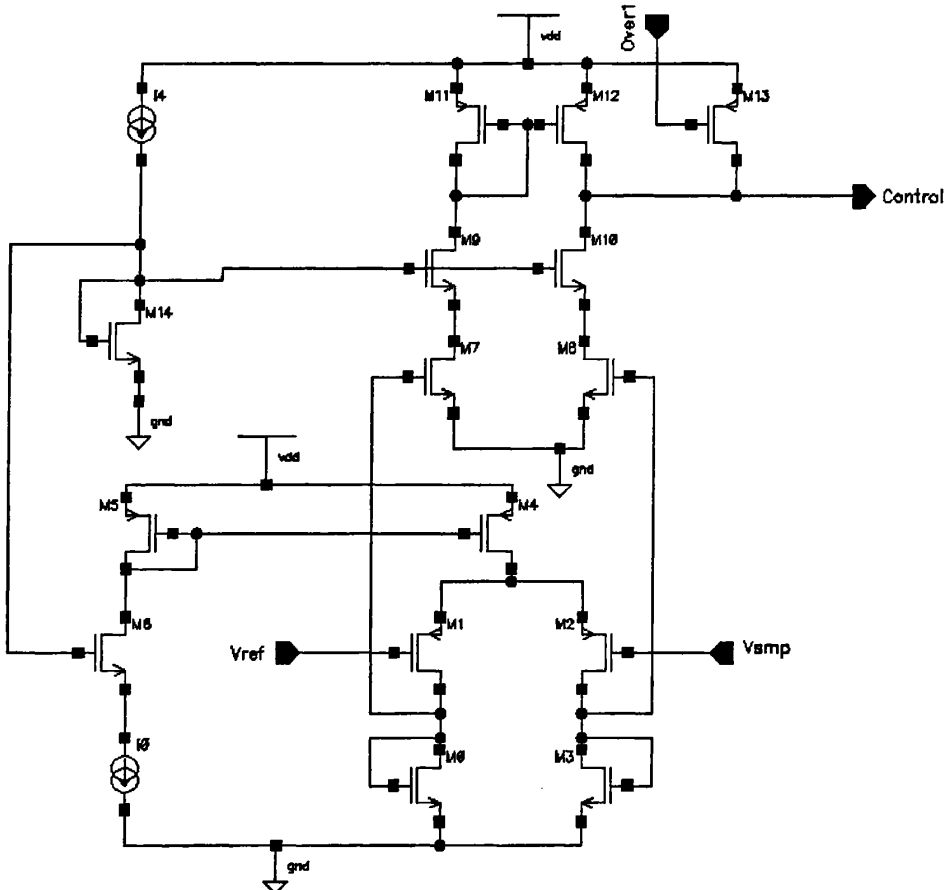


图 5.8 误差放大器电路整体结构图

本文基于输出电压稳定性的考虑, 误差放大器采用了两级的跨导放大器结构, 以提高其开环增益, 主体电路结构如图 5.8 所示, 这个跨导运放以 PMOS 差分对作为输入级, 完成电压-电流的变换; 以 Cascode 结构的 Current Mirror 作为

输出级, 提高输出阻抗, 同时也提高电源抑制能力; 将外加偏置电流输送到差动输入级作电流源, 以控制其增益; 这里 M_0 与 M_7 、 M_3 与 M_8 、 M_{11} 与 M_{12} 组成基本的电流镜, 对输入级的差动输出电流移位元和导向, 一边提供推挽式单端输出电流。

在实际设计中, 还有另一个需要考虑的因素, LDO 芯片的调整元件是一个大功率管^[23], 存在着很大的寄生电容, 因此, 误差放大器还必须有足够大的输出电流, 来驱动这个功率管。误差放大器之所以设计为跨导运放就是为了可以提供这样一个足够大的电流, 跨导增益 g_m 正是反映了运放将输入电压转换为电流的能力: 假设 g_m' 为差分对的小信号跨导, m 为电流镜将差分输出电流放大的倍数, I_{ss} 为运放的偏置电流, 则整个运放的跨导增益为:

$$g_m = mg_m' = m \cdot 2\sqrt{kI_{ss}} \quad (5-12)$$

运放以 Cascode 结构作为输出级也正是为了提高输出阻抗, 增加运放的增益, 所以合理地设置偏置电流、调节 MOS 管的宽长比是设计运放的关键。

5.2.2 整体电路的仿真与分析

应用于本文 LDO 线性稳压器系统的误差放大器的电路结构如图 5.9 所示。为了配合限流电路模块的工作, 该运放设计包含了限流控制模块。当芯片的外接负载太小而导致流过功率管的电流过大时, 限流控制模块输出低电平的 Over1 信号至误差放大器, 如电路图 5.9 所示, Over1 通过控制 M_{13} 来调整 Control 的电压, 进而限制和调整流过功率管的电流以防止功率管损坏。

如图 5.9 所示, M_{18} 、 M_{19} 和 M_{20} 构成了本模块的使能控制部分。当控制信号 SD=1 时, 3 个 MOS 管均对地产生通路, 令电流镜和运放无法工作, 同时 SD 也将影响限流控制模块的输出 Over1, 令 Control 始终为高电平, 功率管不开启; 当 SD=0 时, M_{18} 、 M_{19} 和 M_{20} 截止, 不对电路产生任何影响。

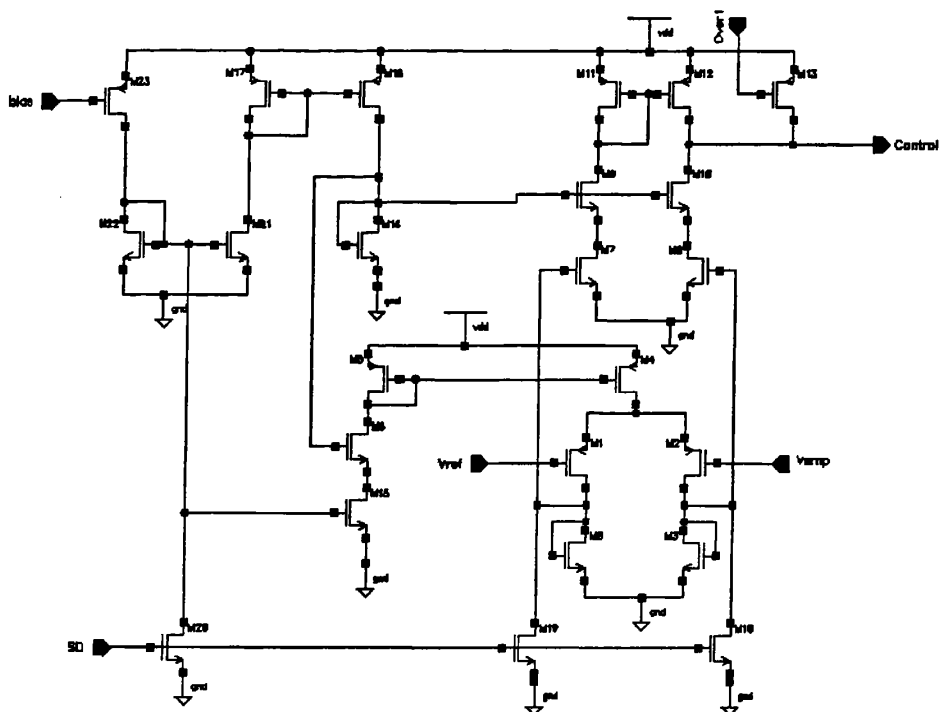


图 5.9 误差放大器整体电路图

采用 CSMC 0.6 μm CMOS 工艺进行运放的实际电路设计, 通过仔细设计各个管子的尺寸, 使其各方面性能达到预定要求。基于 Hspice 仿真器, 对放大器进行交流小信号扫描分析, 可以得到运放的频率响应曲线。如图 5.10 所示, 为误差放大器的幅频曲线, 从图中可以看出, 其直流增益为 60dB 左右, 结合本文设计的 LDO 线性稳压器系统, 在此增益的基础上, 动态 Miller 频率补偿电路将会再加入一级放大电路, 从而进一步提高增益。因此, 该误差放大器的增益是完全能够满足 LDO 系统的精度要求。误差放大器的相频曲线如图 5.11 所示, 由于运放驱动负载电容较大, 其输出主极点很低, 从而导致次极点与主极点位置相差较远, 所以误差放大器不需要额外的频率补偿电路就能够达到稳定, 从图中可以看出, 其相位裕度为 78° 。

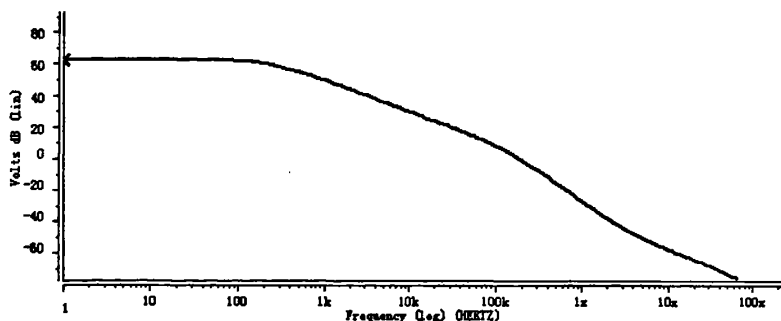


图 5.10 误差放大器的幅频曲线

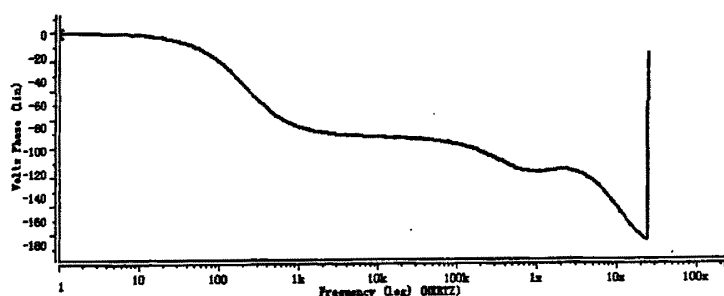


图 5.11 误差放大器的相频曲线

对误差放大器的电源电压进行 AC 扫描, 进行电源抑制能力的仿真, 其仿真曲线如图 5.12 所示, 输出级的共源共栅结构大大改善了其电源抑制能力, 从图中可以看出, 其低频电源抑制比为 70dB 左右。

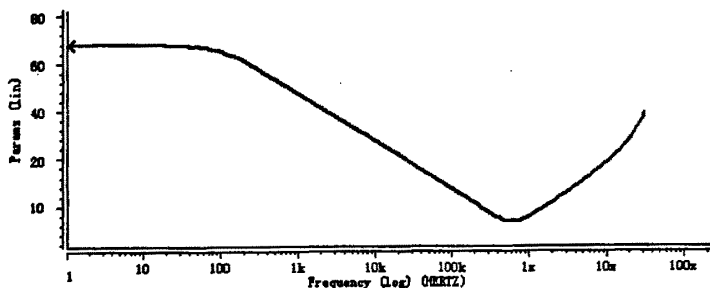


图 5.12 误差放大器的电源抑制仿真曲线

将误差放大器接成单位增益结构, 在其输出端接入 20pF 的负载电容, 在输入端加载一个大幅值阶跃信号, 对放大器进行瞬态扫描, 观察其输出摆率响应。

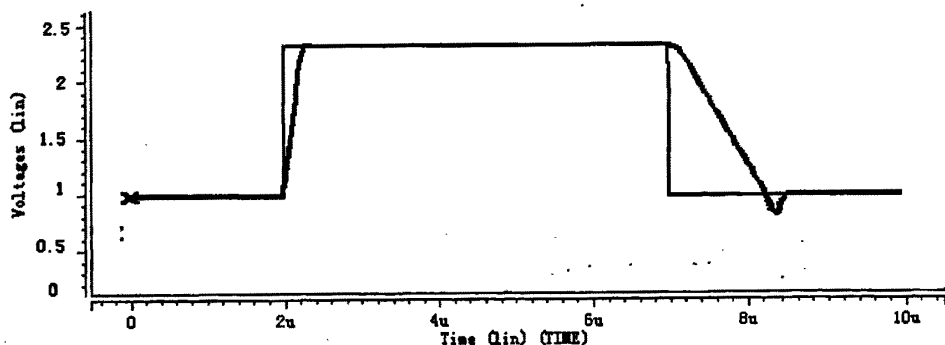


图 5.13 误差放大器摆率响应

对图 5.13 的输出电压曲线对时间求导数, 测量最大导数即为摆率, 该运放的摆率为 $SR^+ = 8.54 \text{ V}/\mu\text{s}$, $SR^- = -1.74 \text{ V}/\mu\text{s}$ 。虽然负载电容较大, 但是本文所设计的运放仍然能够对输入产生较快的响应。

下面进一步调整误差放大器的输入范围, 通过对管子尺寸的适当设置, 使其输入范围满足 LDO 系统的设计要求。将运放接成单位增益结构, 直流扫描输入电压, 同时检测放大器尾电流源的电流, 可以测试出运放的输入共模范围, 仿真曲线如图 5.14 所示, 运放输出跟随输入, 同时保证尾电流源工作在饱和区的输入电压范围就是该误差放大器的共模输入范围, 从图中可以看出, 其输入范围为 $0.8 \sim 2.8\text{V}$ 。

误差放大器主要是用于放大基准电压与反馈电压的差值, 由于本文设计的带隙基准电压为 1.2V , 所以该运放的输入范围完全能够满足基准电压和反馈电压的幅值要求。

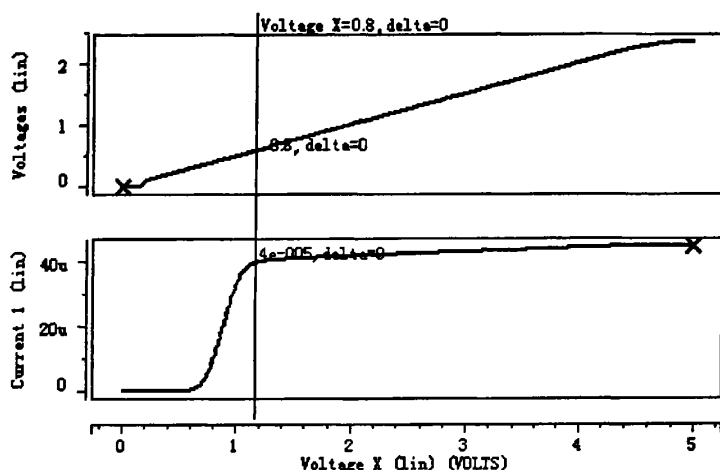


图 5.14 误差放大器输入范围仿真测试

下面进一步仿真测试误差放大器的共模抑制能力, 其频率响应曲线如图 5.15 所示, 从图中可以看出, 该运放的共模抑制比为 75dB 左右。

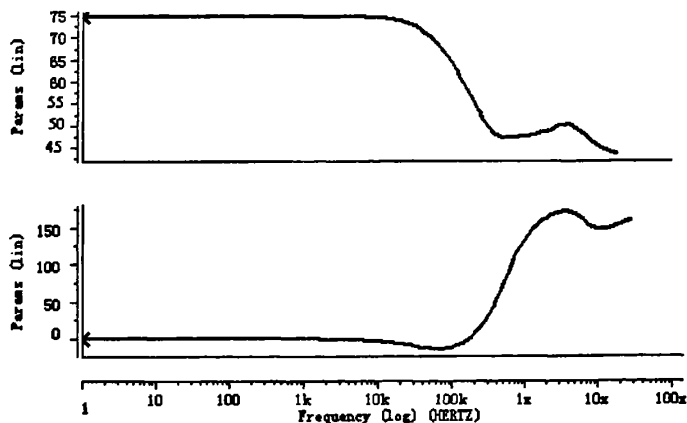


图 5.15 共模抑制比仿真曲线

通过对误差放大器的实际电路设计与仿真, 各个性能指标皆达到了较好水

平，其性能参数总结如表 5.2 所示。

表 5.2 误差放大器的性能参数

电源电压	3.0V
输入范围	0.8~2.8V
开环增益	60dB
相位裕度	78°
电源抑制比	70dB
共模抑制比	75dB
摆率	8.54/-1.74 V/ μ s

5.3 功率管的设计 (The Series-pass Element)

输出电流的功率管在线性稳压器的设计中占有举足轻重的地位，它的类型组合决定了线性稳压器的类型，并对相关设计参数指标有很大的影响。以下主要从功率管的类型、功率管的选取以及功率管尺寸对电路设计的影响这三个方面讨论功率管的设计。

5.3.1 功率管的类型

正如在第一章所讨论的，对于线性稳压器而言，功率管可以分为 NPN 达林顿型、NPN 型、PNP 型、PMOS 型和 NMOS 型^[24]，其拓扑结构如图 5.16 所示。

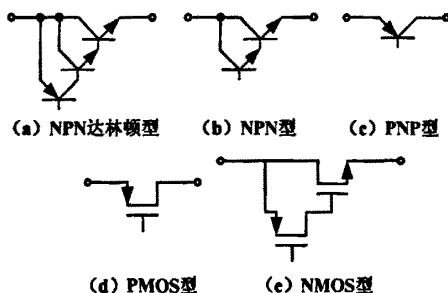


图 5.16 调整管的类型

图 5.16(a)所示的 NPN 达林顿型功率管是由一个 PNP 缓冲管和两个 NPN 管组成的，在正常工作时这种结构所需输入输出压差为：

$$V_{drop} = 2V_{be} + V_{ce(sat)} \approx 1.6 \sim 2.5V \quad (5-12)$$

其最小值是 1.6V。

图 5.16(b)所示的是 NPN 型功率管,它有一个 PNP 驱动管和一个 NPN 管组成,它们产生的压降为:

$$V_{drop} = V_{be} + V_{ce(sat)} \geq 0.9V \quad (5-13)$$

图 5.16(c)所示是 PNP 型功率管,其压降为:

$$V_{drop} = V_{ce(sat)} \approx 0.1 \sim 0.4V \quad (5-14)$$

图 5.16(d)和图 5.16(e)是 MOS 型工艺的功率器件,图 5.16(e)中的 NMOS 功率管具有低输出阻抗,因此负载电流的变化对输出电压影响很小。但是从图中可以看到,它所产生的输入输出压降大于一个栅源电压。如图 5.16(d)所示的 PMOS 功率管,它的压降与 PMOS 的导通电阻成正比,其表达式为:

$$V_{drop} = I_{out} R_{on} \quad (5-15)$$

其中, I_{out} 是流过功率管的电流。因此,可以通过降低 PMOS 管临界工作点时的导通电阻来达到降低压差 V_{drop} 的目的。

表 5.3 对这五种功率管进行了比较

	达林顿型	NPN 型	PNP 型	PMOS 型	NMOS 型
I_{o-max}	高	高	高	中	中
$I_{quiescent}$	中	中	高	低	低
$V_{dropout}$	$V_{sat}+2V_{be}$	$V_{sat}+V_{be}$	V_{sat}	V_{sd-sat}	$V_{sat}+V_{gs}$
Speed	快	快	慢	中	中

表 5.3 五种功率管的性能比较

5.3.2 功率管的选取

由于不同类型的功率管的特性各不相同,它们各有设计上的优缺点。因此在设计中选择何种类型的功率管,基本上由工艺以及设计需求来决定。对于双极型器件,当电压给定时,它能够提供最的输出电流,满足提供大电流的芯片设计要求,但却需要很大的静态电流。此外,由于双极型器件是电流型器件,当工艺变化时,其性能变化较小;而 MOS 器件是电压控制型器件,所以它的静态电流非常之小,可以满足便携低功耗芯片的设计要求。

在 LDO 电路的设计中,应该注意功率管的压降以及静态电流问题。从上面的分析可知,在双极型器件中,保证稳定输出时,NPN 达林顿型需要的驱动电流最小(高的电流增益),但产生的压降最大,超出了 LDO 线性稳压器的设计要求;PNP 结构所产生的压降最小。在 MOS 型器件中,PMOS 结构的压降低于 NMOS

结构的压降。

另外,在设计中瞬态响应速度也是必须关注的指标,NPN 结构可以取得最快的速度,虽然纵向 PNP 结构也可以获得较快的速度,但它的制造不是标准工艺,需要的成本较高,要谨慎采用。MOS 器件的速度则介于纵向结构器件和横向 PNP 结构之间。

综上所述,通过比较器件的多项参数,包括输出电流、静态电流、压降以及瞬态响应速度等,并考虑到设计要求,最终选择 PMOS 型结构的功率管。当然对于 PMOS 管来说,要选择适合的尺寸,才能保证既有足够的输出电流能力,还具有很好的稳定性和响应速度。

5.3.3 功率器件尺寸对电路设计的影响

由于 PMOS 功率管是电压控制型负载器件,其尺寸越大,导通电阻就越小, $V_{dropout}$ 也越小^[25]。但是随着器件尺寸的增大,使得功率管的亚阈值电流增大,从而造成了功率管很难关死,给整个 LDO 在零负载电流的时候带来一些问题。另外,器件尺寸太大,还会在误差放大器的输出端产生一个大的寄生负载电容,不仅要求前一级电路有较大的动态驱动能力,而且这也使得寄生的极点移向很低的频率,从而减小了系统的相位裕度,造成了系统的不稳定。所以设计时要折衷考虑功率管的尺寸。

5.4 保护电路模块设计

为防止在突发情况下系统电路遭到永久性破坏,因此在电路设计中需要加入一些必要的保护电路。通常情况下工作限制条件包括功率耗散、关断电压、额定电压、额定电流和额定结温等,本节主要讨论用于单片 LDO 线性稳压器中的两种主要的保护电路,即过流保护和过热保护。

5.4.1 过流保护电路的设计

LDO 线性稳压器允许通过的最大负载电流受芯片的面积、封装类型以及线宽等因素制约。因此,为了避免系统电路在过载或短路时遭到损坏,在设计中加入了一个过流保护电路,通过控制误差放大器工作与否进而调节功率管的栅电压,最终达到控制输出电流的目的。本设计中,系统正常工作时允许的最大负载电流是 450mA。一旦输出电流超过 450mA,过流保护电路的输出立刻启动误差放大器的受控端,使其输出突变升高,功率管的栅压也跟随升高,从而负载电流降低。

当负载电流降低至 450mA 时, 过流保护电路停止对误差放大器的使能控制, 系统恢复正常工作。

如图 5.17 所示, 过流保护电路主要由反馈环路、电压比较器以及敏感电阻 R_1 组成。 M_1 管与功率管 PMOS 管组成电流镜, I_{d-m1} 直接反映了 I_{d-pmos} , 因此通过敏感电阻 R_1 上的电压降可以间接的反映输出电流 I_o 的变化情况。反馈环路主要由一个误差放大器、功率管组成, 当输出电流 I_o 过大 ($I_o > I_{o-max}$) 时, 敏感电阻 R_1 上的压降 $V_s > V_{ref}$, 比较器输出 V_{over1} 为低电位, 即误差放大器 EA 的受控端 Over1 为低电压, 此时控制开关直接将输出电压 $V_{control}$ 升高, 即调整管栅压升高, 结果使 PMOS 管的漏电流 I_{d-pmos} (即输出负载电流 I_o) 降低, 从而形成负反馈钳制 I_o , 使 $I_o < I_{o-max}$, 即 I_o 处于正常工作范围; 当 I_o 处在正常工作范围内时, 输出 V_{over1} 为高电平, 控制开关关断, 过流保护电路不再影响误差放大器工作。

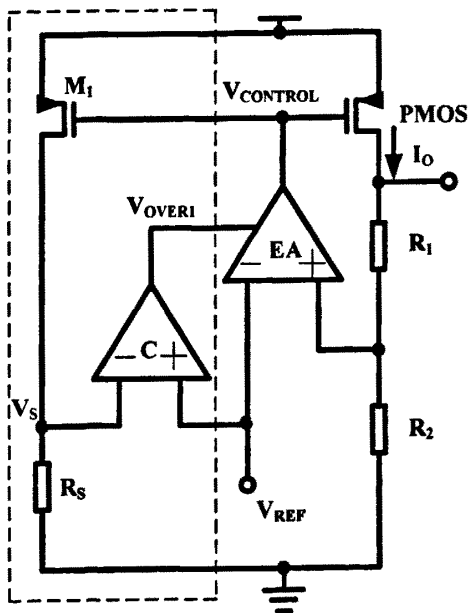


图 5.17 过流保护原理图

比较器一般工作在开环状态或正反馈条件下, 输入与输出之间不存在线性关系。当同相端的输入电压 V_p 高于反相端的输入电压 V_n 时, 输出一个高电平 V_{oh} , 反之, 则输出一个低电平 V_{ol} 。理想比较器输出高、低电平之间的转变是一个跳变, 因此其增益是无穷大的。一般它的性能指标包括比较器的分辨率、传输延时、输入阻抗、输出阻抗、共模输入电压范围、失调电压等与运算放大器一样的性能指标^[26]。根据设计要求, 为了满足功能上的需求, 必须合理调节各 MOS 管的 W/L 以满足系统对比较器性能的要求, 最主要包括小的传输延时、失调电压和转换速率 (slew rate) 尽量大的差分增益^[27]。

本设计中过流比较器的设计采用如图 5.18 所示的双端输入、单端输出的一级

差分比较器结构，它主要由差动输入级和输出缓冲级两部分组成。其中 PMOS 差分对管 T_{p1} 、 T_{p2} 组成源耦合对差分输入管，NMOS 管 T_{n3} 、 T_{n4} 为其有源负载，同时完成双端输入到单端输出的转换，PMOS 管 T_{p7} 、 T_{p8} 组成比例电流镜，提供偏置。

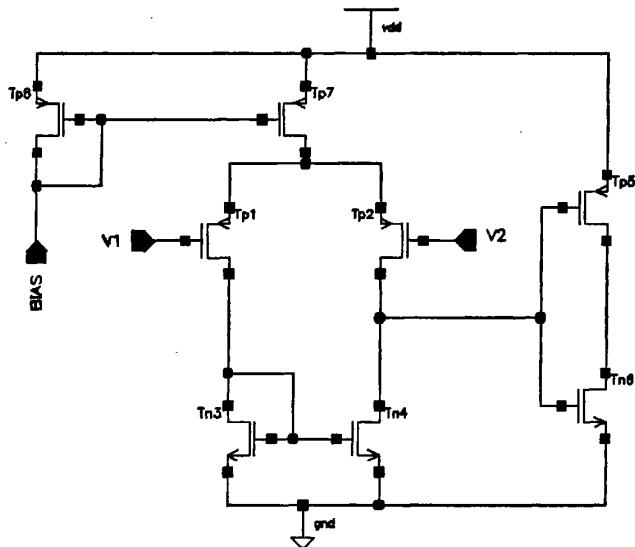


图 5.18 过流比较器

首先，把比较器的输入激励和输出转换之间的延时定义为比较器的传输延时，它是衡量一个比较器速度的重要指标^[28]。传输延时与输入信号差值的绝对值的大小及比较器的转换速率有关，当输入信号的差值的绝对值较小时，传输延时与输入信号差值的绝对值的大小成正比，随着输入信号差值的绝对值的增大，比较器将进入大信号工作状态，此时的传输延时决定于比较器的转换速率。

其次，转换速率 (SR) 被定义为最大输出电压变化速率，非正即负，而由转换速率公式： $SR = I/C_L$ (其中 I 是偏置电流， C_L 是输出电容) 可知，差分放大器的转换速率 (SR) 与差分级偏置电流和输出端到交流地之间的电容有关。在 CMOS 差分放大器中，转换速率由从电流源或电流漏流进输出/补偿电容的电流量决定，因此我们可得到图 5.18 中比较器的转换速率为： $SR = I_{dd}/C_L$ ，因此要增加差分放大器的转换速率，就必须增大偏置电流 I_{dd} 。

再者，从避免系统失调的角度考虑，需要调整 T_{p1} 、 T_{p2} 和 T_{n3} 、 T_{n4} 的宽长比 W/L 满足如下关系：

$$\left(\frac{W}{L}\right)_{tp1} = \left(\frac{W}{L}\right)_{tp2}, \quad \left(\frac{W}{L}\right)_{tn3} = \left(\frac{W}{L}\right)_{tn4}$$

即

$$I_{tp1} = I_{tp2} = \frac{1}{2} I_{tp7} \quad (5-17)$$

最后, 为得到比较器的增益, 可对差动输入级进行小信号分析, 在假设差动对完全匹配的情况下 (即 T_{p1} 和 T_{p2} 连在一起的源极被视为交流接电源), 得到其小信号模型如图 5.19 所示, 输出电流 I_o 可表示为:

$$I_o \approx g_{mp2}V_{sg2} - g_{mp1}V_{sg1} = g_{mp1}V_{g1} - g_{mp2}V_{g2} = g_{md}V_{ld} \quad (5-18)$$

式中, $g_{mp1} = g_{mp2} = g_{md}$, $V_{ld} = V_{g1} - V_{g2}$,

所以, 差分输入级跨导为:

$$g_m = \frac{I_o}{V_{ld}} = g_{md} \quad (5-19)$$

从图 5.19 中可以计算出无负载时小信号输出电阻 R_{out} 为:

$$R_{out} = \frac{1}{R_{ds-tp2} + R_{ds-tn4}} \quad (5-20)$$

因此, 比较器的电压增益可由 g_m 和 R_{out} 的乘积而得出:

$$A_v = g_m R_{out} = -\frac{g_{md}}{R_{ds-tp2} + R_{ds-tn4}} \quad (5-21)$$

又由关系式: $R_{ds} = \lambda I_d$ (5-22)

所以电压增益 A_v 又可表示为:

$$A_v = \frac{g_{md}}{I_d (\lambda_2 + \lambda_4)} \quad (5-23)$$

其中, I_d 是差分对支路上的电流, 即为 $1/2 I_{tp7}$ 。

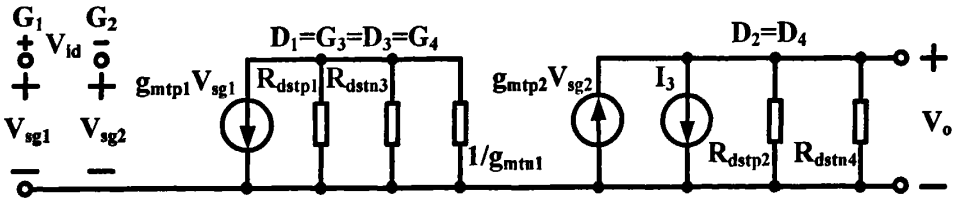


图 5.19 差分比较器的简化小信号模型

经过以上分析, 考虑到差动对具有较高的 PSRR, 并从减小噪声以及从共模输入电压的下限的角度考虑, 本设计中选用了 PMOS 差分对管输入: 从降低失调电压对比较器的影响考虑, 必须要满足 T_{p1} 和 T_{p2} 宽长比相同, T_{n3} 和 T_{n4} 的宽长比相同。

电路图 5.18 中, 由 PMOS 管 T_{p5} 、NMOS 管 T_{n6} 组成的推拉式 (Push-Pull) CMOS 反向器作为输出缓冲级, 它不仅提高了电路的带负载能力, 还起到了将内

部电路与负载隔离的作用。

在实际的电路设计完成之后,采用 Hspice 对电路进行仿真分析,图 5.20 为过流比较器的频率响应曲线,其开环增益为 65dB 左右。

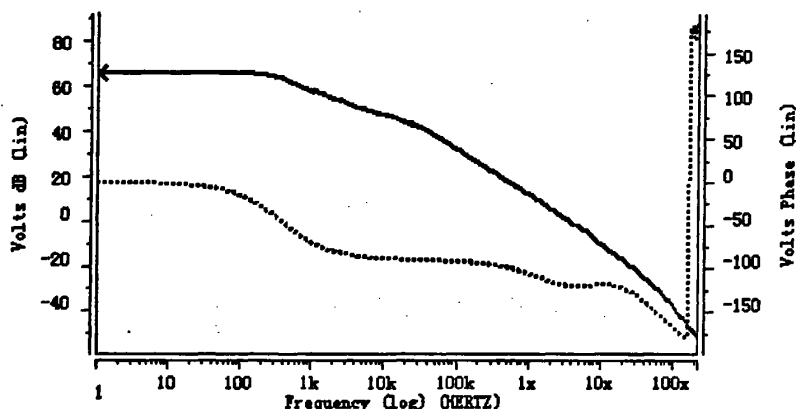


图 5.20 过流比较器的频率响应曲线

为保证反馈回路能对流过功率管的电流做出灵敏反应,并将检测到的电流信号转变成电压信号送到电压比较器两输入端进行比较,就必须选择精确的敏感电阻 R_s ,使通过功率管的最大电流不超过 $I_{o,max}$ (450mA)。由原理图 5.17 计算可得到:

$$R_s = \frac{V_s}{I_{d-m1}} \approx \frac{V_{ref}}{I_{d-m1}} \quad (5-24)$$

在室温下,电源电压为 3V 时,取敏感电阻的阻值为 12K,用 Hspice 对过流保护模块电路进行仿真分析,仿真曲线如图 5.21 所示。当敏感电阻的端电压 V_s 高于 V_{ref} 时(即 LDO 输出电流大于 450mA 时),过流比较器输出为低电平。

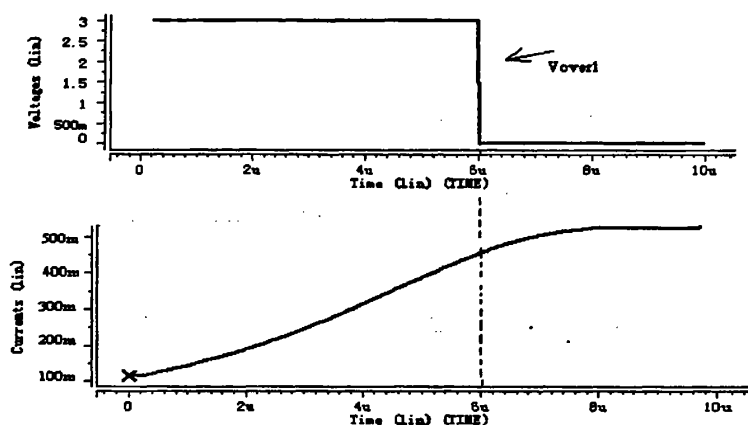


图 5.21 过流保护电路仿真曲线

5.4.2 过热保护电路的设计

LDO 的内部功耗是输入与输出电压差和负载电流的函数, 如果 LDO 内部的功耗过大, 内部结温会升高, 从而可能导致电路的损坏, 因此在设计中需要加入过热保护电路。目前, 大多数 Bipolar 和 CMOS 工艺的 IC 器件能可靠工作的最大结温在 $150 \sim 170^{\circ}\text{C}$ 范围内, 本设计中电路正常工作温度范围是 $-30 \sim +90^{\circ}\text{C}$, 当电路内部温度超过 145°C 时, 保护电路自动将功率通路切断, 直至温度返回到安全工作区内; 另外, 为防止电路在关断点附近产生热振荡, 在过热保护电路设计中加入了温度迟滞功能, 滞回温度是 15°C , 即如果电路发生过热关断, 只有当温度降至 130°C 电路才会消除热关断状态, 系统重新恢复正常工作。

本设计中的过热保护电路是采用比较器的形式来获取“过热”标志信号的。如图 5.22 所示是过热保护电路的原理图, 它主要由比较器以及迟滞电路组成, 其工作原理为: 常温下 $V_b < V_a$, 比较器 C 输出电压 V_o' 为高电平, $V_{\text{over-temp}}$ 为低电平, 系统正常工作, 此时 NMOS 管 T_{n11} 开启, $V_b = V_{\text{ref}} R_3 / (R_2 + R_3)$ 。随着温度的升高, V_a 逐渐下降 (PN 结的负温度系数), V_b 不变。当温度升高到 145°C 时, $V_b > V_a$, 比较器 C 输出电压 V_o' 为低电平, 此时 T_{n11} 关断, $V_b = V_{\text{ref}} R_3 + R_4 / (R_2 + R_3 + R_4)$, 模块输出电压 $V_{\text{over-temp}}$ 变为高电平, 进而控制误差放大器的使能端 $\text{SD}=1$, 迫使误差放大器停止工作, 最终关断调整管, 系统停止工作; 随着温度的降低, V_a 逐渐升高, 当温度低至 130°C 时, $V_a > V_b$, 输出电压 $V_{\text{over-temp}}$ 又变为低电平, 差放大器的使能端 $\text{SD}=0$, 系统重新恢复工作。

经过以上分析可知, 本设计实现了温度迟滞功能。NMOS 管 T_{n11} 是控制迟滞功能的关键元件, 其栅电压由比较器 C 的输出端 V_o' 控制, 连接在比较器 C 同相端的三极管 Q_1 具有负温度系数, 通过它来感测系统内部温度的变化, 并且适当调节 R_4 的值可以控制温度的迟滞范围。

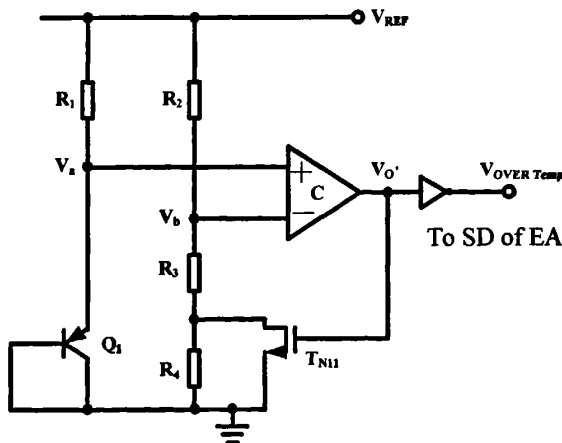


图 5.22 过热保护原理图

两级开环比较器的设计在很多方面和两级运放的设计相似，其最大区别是比较器不需要补偿。比较器设计中要涉及很多方面的性能指标，但根据本系统设计需要，这里要求比较器有小的传输延时和转换速率(slew rate)，尽量大的差分增益。

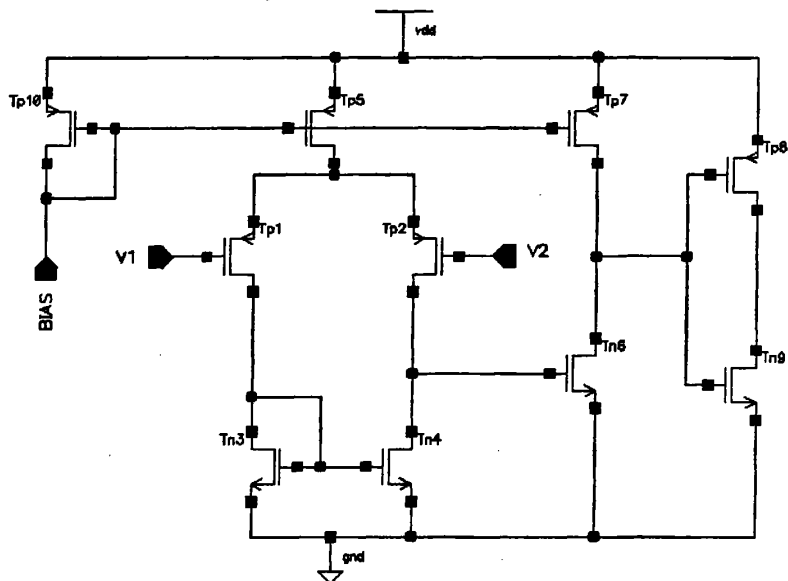


图 5.23 过热比较器

图 2.23 给出的是过热保护电路中采用的比较器的电路结构。它主要有三部分：前置差动放大级、中间共源放大级和输出缓冲级。PMOS 差分对管 T_{p1} 、 T_{p2} 组成源耦合差分对输入管，NMOS 管 T_{n3} 、 T_{n4} 为其有源负载，同时完成双端输入到单端输出的转换；第二级是 PMOS 管 T_{p7} 和 NMOS 管 T_{n6} 组成的有源负载共源放大级，其中 T_{p7} 为有源负载；PMOS 管 T_{p8} 和 NMOS 管 T_{n9} 组成输出缓冲级。而 PMOS 管 T_{p10} 、 T_{p5} 、 T_{p7} 组成比例电流镜，提供偏置。

为得到性能良好的两级比较器，现从静态平衡条件出发对 MOS 管的宽长比 W/L 以及它们之间的关系进行分析设定，从而达到减小系统失调之目的。首先必须要保证 T_{p1} 和 T_{p2} ， T_{n3} 和 T_{n4} 之间的匹配。即，

$$\left(\frac{W}{L}\right)_{p1} = \left(\frac{W}{L}\right)_{p2}, \quad \left(\frac{W}{L}\right)_{n3} = \left(\frac{W}{L}\right)_{n4}$$

$$I_{p1} = I_{p2} = \frac{1}{2} I_{p5} \quad (5-25)$$

流过 T_{p5} 的电流，按照 T_{p7} 和 T_{p5} 的尺寸比映像到输出端，同理流过 T_{n3} 的电流，也按照 T_{n6} 和 T_{n3} 的尺寸比映像到输出端。即：

$$I_{p7} = I_{p5} \frac{(W/L)_{p7}}{(W/L)_{p5}} \quad (5-26)$$

$$I_{m6} = I_{m3} \frac{(W/L)_{m6}}{(W/L)_{m3}} \quad (5-27)$$

由平衡条件(同一支路上电流相等), $I_{p7} = I_{m6}$, 可得到:

$$I_{p5} \frac{(W/L)_{p7}}{(W/L)_{p5}} = I_{m3} \frac{(W/L)_{m6}}{(W/L)_{m3}} \quad (5-28)$$

又因为 $I_{p5} = 2I_{m3}$, 故, 式(5-28)可化为:

$$2 \frac{(W/L)_{p7}}{(W/L)_{p5}} = \frac{(W/L)_{m6}}{(W/L)_{m3}} \quad (5-29)$$

所以, MOS 管之间的 W/L 只有保持这种比例关系, 才能做到很好的匹配, 从而减小运放的漂移电压, 避免了电路本身带来的系统失调。

最后, 从电路图 5.23 可以计算出, 此两级比较器的电压增益可看作是差动放大器的增益和电流源负载放大器增益的乘积, 所以其增益可表示为:

$$A_v = A_{v1} A_{v2} = \left(\frac{g_{mp1}}{g_{mp2} + g_{mn4}} \right) \left(\frac{g_{mn6}}{g_{mn6} + g_{mp7}} \right) \quad (5-30)$$

采用 CSMC 0.6 μ m CMOS 工艺, 进行过热比较器设计。基于 BSIM3V3 Spice 模型, 用 Hspice 对过热比较器进行仿真分析, 其频率响应曲线如图 5.24 所示, 其开环增益为 78dB, 完全可以满足过热保护电路的精度要求。

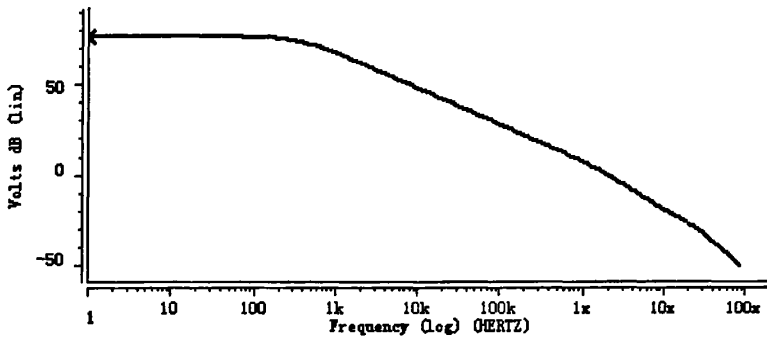


图 5.24 过热比较器频率响应曲线

在电源电压为 3.0V, 设定温度范围为 80~200 $^{\circ}$ C 和 200~80 $^{\circ}$ C, 分别对整个过热保护电路进行扫描仿真, 并叠加两次的扫描结果, 可以得到温度的迟滞曲线。如图 5.25 所示, 当将温度从 80 $^{\circ}$ C 扫描到 200 $^{\circ}$ C 时, 输出电压在 145 $^{\circ}$ C 左右发生跳变, 当反方向扫描是, 则在 130 $^{\circ}$ C 左右跳变, 实现了 15 $^{\circ}$ C 的迟滞效应。

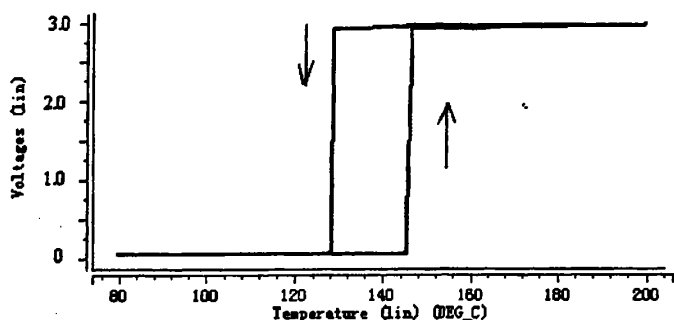


图 5.25 过温保护迟滞曲线仿真

5.5 频率补偿电路的设计与仿真

通过 LDO 各模块电路的设计, 其中包括基准电压源、误差放大器、功率管以及保护电路, 一个完整的 LDO 系统已初步完成, 但是该 LDO 系统的稳定性却不一定能够满足应用的要求, 所以必须对整个 LDO 系统进行频率补偿, 消除产生不稳定的因素。接下来本文将采用第四章所讨论的一种新型实用的频率补偿方法, 进行 LDO 频率补偿电路的设计, 实现对 LDO 系统的频率补偿, 使其稳定工作, 同时也进一步验证这种补偿方法的正确性和可行性。

5.5.1 动态 Miller 频率补偿技术电路的电路

该 LDO 的频率补偿电路结构如图 5.26 所示, 其中基准电压源, 误差放大器, 功率管在前面已做了详细的设计介绍, 这里采用它们构建一个完整的 LDO 系统, 为频率补偿电路的设计提供平台。下面详细介绍整个补偿电路的结构原理和设计过程。

整个频率补偿电路包括一个共源的增益级, 一个缓冲级, 以及补偿电容三个部分。由误差放大器将基准电压和输出反馈信号的差值进行放大, 输出电压为 V_{o1} , 该级增益为 A_{v1} , 构成了第一级的增益。第二级为由电流源作负载的共源放大器构成 M_{13} 为放大管, M_{14} 为电流源负载, 输出信号为 V_{o2} , 该级的电压增益为:

$$A_2 = \frac{g_{m13}}{(\lambda_{m13} + \lambda_{m14})I_{m14}} = 30dB \quad (5-31)$$

而功率 M_{p1} 和它漏端所接的电阻将构成第三级增益, 通过三级增益的设计, 实现了 LDO 系统具有足够的开环放大倍数, 确保了高性能 LDO 稳压器的电压调整率和负载调整率指标。

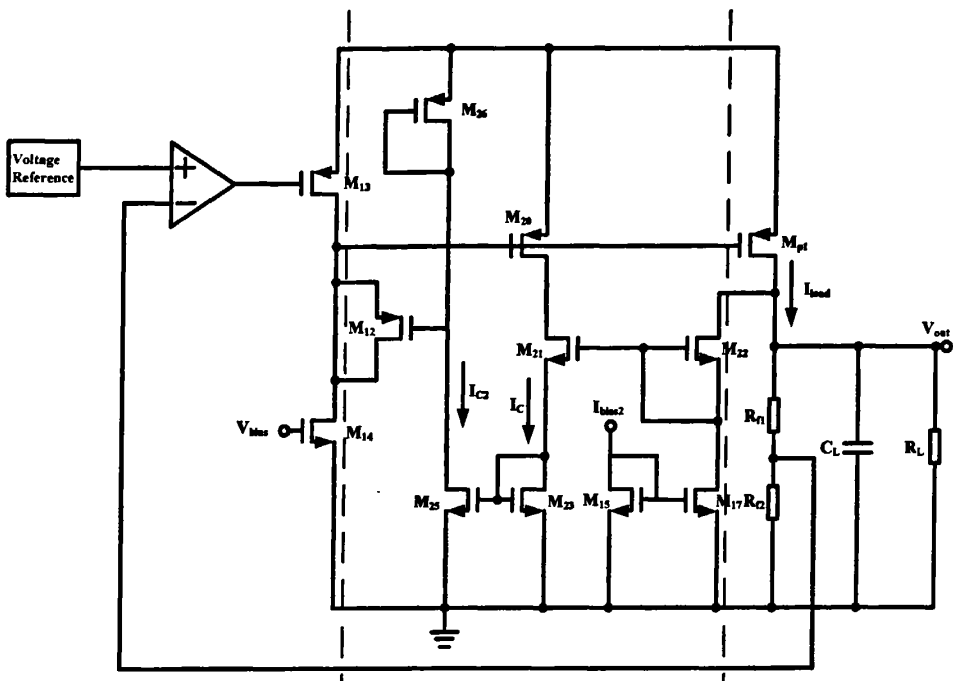


图 5.26 LDO 频率补偿电路

补偿电路中用到的缓冲级如图 5.26 虚线框内电路所示。 $M_{20}-M_{22}$ 构成输出电流采样电路, 设计时, 取 M_{22} 的偏置电流很小而 M_{21} 的 W/L 很大, 使得 M_{22} 和 M_{21} 都工作在亚阈值区附近, 因而 $V_{sg-M21} \approx V_{sg-M22} \approx V_{th}$, 采样管 M_{20} 的漏端电压等于输出电压 V_{out} 。因为 M_{20} 和调整管 M_{pt} 的栅源电压均相等, 所以电流采样精度很高。共源放大器的输出 V_{o2} , 经过 M_{20} 和 M_{21} 构成的共源共栅电路放大, M_{23} 和 M_{25} 构成的电流镜耦合, 由 M_{25} 漏极输出。该电路的小信号直流电压增益为:

$$\frac{V_{bo}}{V_{o2}} = \frac{g_{m20}}{g_{m23}} \times \frac{g_{m25}}{g_{m26}} \approx 1 \quad (5-32)$$

从而构成了缓冲级电路, 其输出阻抗为:

$$R_{ob} \approx \frac{1}{g_{m26}} \propto \frac{1}{\sqrt{I_{load}}} \quad (5-33)$$

构成了动态 Miller 补偿中的补偿电阻 R_c 。

5.5.2 动态 Miller 补偿电容的实现

在图 5.26 所示的具体电路中, 动态 Miller 补偿所需要的压控电容由 PMOS 管 M_{12} 实现。由于已知道, 将 PMOS 的源、漏和衬底短接作为一极 S, 栅作为另一极 G 时, 可以得到一个电容器^[29]。当 V_{gs} 很大时, 栅上的正电势将把 N 阱中的

电子吸引到氧化层界面, PMOS 管工作在积累区, 如图 5.27 所示。由于电容器

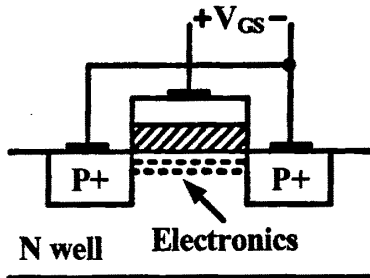


图 5.27 工作在积累区的 PMOS

的“两极板”被 t_{ox} 分离, 这个两端器件可以被看作是单位面积电容为 C_{ox} 的电容值。随着 V_{gs} 的下降, 界面电子密度下降, 在氧化层下开始形成耗尽层, 器件进入了弱反型。在这一模型中, 电容为 C_{ox} 和 C_{dep} 的串联。最后, 当 V_{gs} 低于 V_{th} 时, 氧化硅-硅界面形成沟道, 单位面积电容仍为 C_{ox} 。图 5.28 画出了这个特性曲线。

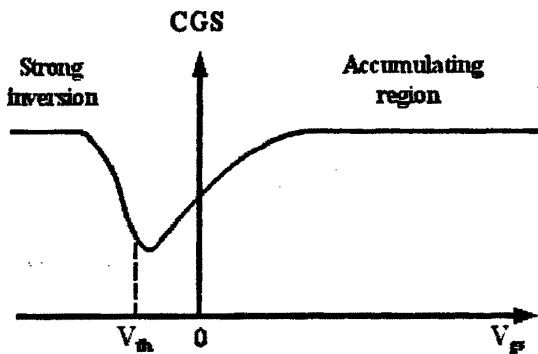


图 5.28 PMOS 器件的电容-电压特性

在图 5.26 中, 取流过 M_{25} 的电流 $I_{c2} = I_{load}/k$, 其中 k 为电流采样系数, 因为 M_{26} 栅漏短接而始终工作在饱和区, 所以 M_{12} 的栅极直流电压为:

$$V_{g-M12} = V_{cc} - V_{th} - \frac{2\sqrt{I_{load}/k}}{\mu_p C_{ox}} \left(\frac{L}{W} \right)_{M26} \quad (5-34)$$

又因为共源放大器工作在恒流放大状态, M_{13} 的栅极直流电压不随负载变化, 所以压控电容器两端电压随负载的变化量为:

$$\Delta V_{gs} = -k' \sqrt{I_{load}} \quad (5-35)$$

其中,

$$k' = \frac{2}{\mu_p C_{ox} \sqrt{k}} \left(\frac{L}{W} \right)_{M26}$$

在本文的电路设计中, 取 M_{12} 的尺寸参数为 $160 \mu m \times 60 \mu m$, 当 LDO 负载电流由空载到满载变化时, V_{gs} 由 0V 变到 -0.8V, 电容值由 12 pF 变到 6.5 pF。

由以上分析可知, 图5.26所示的电路与本文第四章分析的动态Miller频率补偿技术所要求的系统结构完全吻合, 因此可以满足LDO频率稳定性的设计要求。

5.5.3 LDO整体电路的仿真与稳定性分析

本文的 LDO 系统的电路设计采用标准的 CSMC 0.6 μm CMOS 工艺, 电路的仿真分析基于 BSIM3V3 Spice 模型, 仿真器为 Hspice。本文所设计的 LDO 系统整体电路如图 5.29 所示。

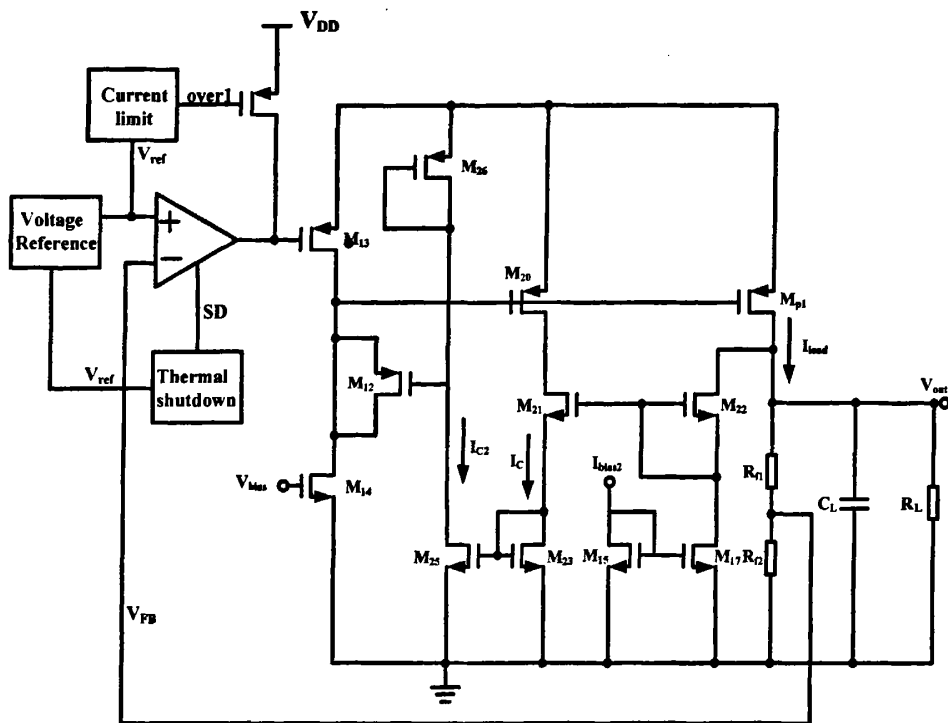


图 5.29 LDO 整体电路图

对于一个 LDO 系统来说, 其关键参数除了输出电压之外, 其频率稳定性是决不容忽略的一个参数, 还有电压调整率和负载调整率。对 LDO 系统整体电路进行仿真时, 上述关键参数必须进行测试和分析, 本文设计的 LDO 工作电源电压为 3.0V, 稳定输出电压为 2.5V。

进行 LDO 频率稳定性仿真分析时, 取负载电流由 1mA 变化至 300mA, LDO 系统的频率响应曲线如图 5.30 所示, 图(a)为幅频特性曲线, 图(b)为相频特性曲线。从仿真曲线中可以看出, 系统环路增益的 0dB 带宽保持在 70kHz 到 100kHz 之间, 环路增益为 80dB 左右, 相位裕度保持在 60°以上。仿真结果表明, 采用动态 Miller 频率补偿技术, 很好地解决了 LDO 系统的稳定性问题, 而且能够保证

其稳定性不会随着负载电路的变化而变化。

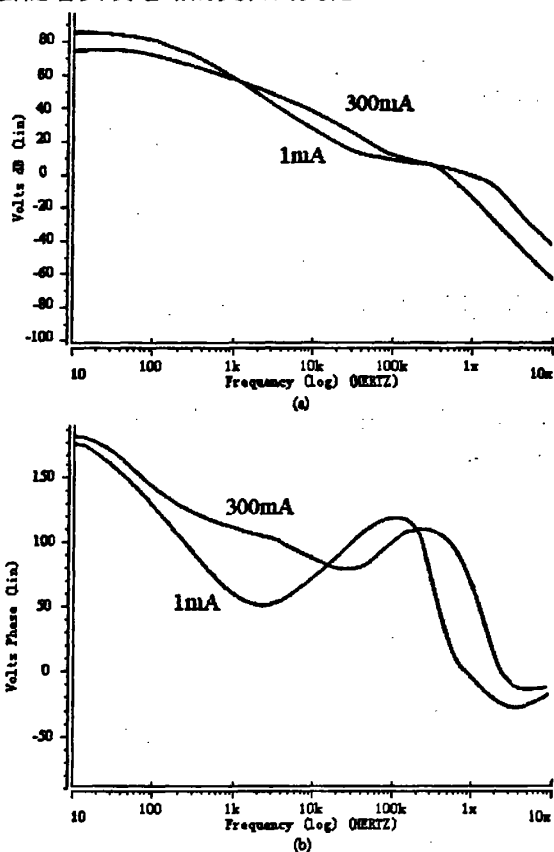


图 5.30 (a) 闭环增益传递函数的幅频特性 (b) 闭环增益传递函数的相频特性

采用 $2.2\mu F$ 的电容作为输出滤波电容, 外接上升下降时间均为 $1\mu s$ 、幅度为 300mA 的方波负载电流进行瞬态响应仿真测试, 仿真结果表明: V_o 端的电压过冲保持 50mV 以内, 并且没有振铃现象。其仿真波形曲线如图 5.31 所示。

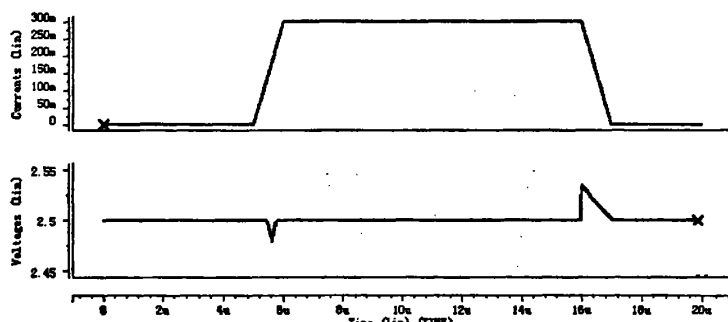


图 5.31 负载瞬态响应

通过以上 LDO 系统的实际电路与仿真、还有频率补偿技术的电路实现, 一个完整 LDO 芯片电路的设计已经基本完成。表 5.3 总结了本文设计 LDO 系统的性能指标。

表 5.3 LDO 系统的性能参数

电源电压	3.0V
输出电压	2.5V
输出电流范围	0~450mA
环路增益	80dB
相位裕度	60°
负载调整率	0.006%/mA

通过对 LDO 的频率补偿电路的设计与实现,可以看出,采用新颖的动态 Miller 补偿电路,与传统方法相比,该电路具有恒定的带宽,大大提高了系统的瞬态响应性能;同时增加一级放大电路, LDO 开环增益得到了进一步的提高,使 LDO 线性稳压器具有较高的负载调整率,达到了预期的目标。

5.5 小结

本章首先基于 LDO 线性稳压器的稳定性及频率补偿技术的实现出发,分别进行了主体电路模块、保护电路模块和频率补偿电路模块的设计与仿真。然后,采用第四章给出的一种新型实用的频率补偿方法,对 LDO 系统稳定性参数进行仿真分析。仿真结果表明:这种新型实用的频率补偿方法实用有效,很好的解决了 LDO 线性稳压器由负载电流变化所引起的系统稳定性问题,使 LDO 线性稳压器受负载电流的影响大为降低,达到了预期的目标。

第六章 总结

本文主要是研究 LDO 线性稳压器的系统稳定性问题及其频率补偿方法。在全面深入剖析 LDO 线性稳压器产生系统稳定性问题的原因后,给出了六种解决稳定性问题的频率补偿方法,并对它们各自的优缺点进行了充分的分析和总结。最后本文采用了一种新型实用的频率补偿方法,设计了一款响应速度快,稳定性好的 LDO 电路,仿真结果表明:这种新型实用的频率补偿方法实用有效,很好的解决了 LDO 线性稳压器由负载电流变化所引起的系统稳定性问题,使 LDO 线性稳压器受负载电流的影响大为降低,达到了预期的目标。下面简要回顾一下各章的内容。

第一章 主要是在查阅文献资料的基础上对论文所涉及到的相关学科和技术及其发展趋势进行概略性的介绍,从而对本文的研究工作有一个总体的概念。

第二章 对 LDO 线性稳压器进行原理分析,简要叙述整体电路的工作过程及各个模块电路的功能、工作过程,最后讨论了考察 LDO 系统性能的参数。

第三章 全面深入的剖析了 LDO 线性稳压器产生系统不稳定的各种因素,为第四章给出的六种不同的频率补偿方法提供了理论依据。

第四章 重点讨论了五种不同的解决 LDO 稳定性问题的频率补偿方法,并对它们各自的优缺点进行了充分的分析和对比。最后,特别讨论了一种新型实用的频率补偿方法。

第五章 采用第四章给出的一种新型实用的频率补偿方法,进行了 LDO 实际电路的设计与仿真,最后对 LDO 系统稳定性参数进行仿真分析。结果表明,这种新型实用的频率补偿方法实用有效,很好地解决了由负载电流变化所引起的系统稳定性问题,使得 LDO 线性稳压器能够在负载电流变化较大的情况下仍能稳定的工作。

致 谢

时光飞逝，转眼已经在西电度过了七年的学生生涯。这里的每一景、每一物，甚至每一个角落，都深深的烙在我的脑海中，使我终身难忘。

从大学本科一直到后来研究生阶段的学习、实践，我的导师柴常春教授已经在学业上指导了我近四年。在这段难忘的日子里，柴老师渊博的知识、宽广的胸怀都对我的人生产生了巨大的影响，使我受益匪浅，终生难忘。柴老师在学术领域的高深造诣、严谨的治学态度以及对事业的那种献身精神至今都令我非常折服。能成为柴老师的学生，我深感荣幸。在此，我要真诚的对柴老师说声谢谢！感谢您多年来对我学业和生活上的关心和帮助。

还要感谢的是西安电子科技大学微电子学院的杨银堂老师、李跃进老师、汪家友老师、贾护军老师、朱樟明老师、刘毅老师、付俊兴老师等，他们解决了我很多专业上的问题，在实验室的生活上也给予了我极大的帮助。

此外，还要感谢实验室的各位师兄和同学，谢谢各位，能与你们一起工作学习，无论是艰苦、挫折亦或是快乐、悲伤，都将是我最美好的回忆。感谢唐重林同学在课题研究中的讨论与合作，和他合作共事非常的愉快而高效。

最后要感谢的是我的父亲和母亲。感谢我的父母对我二十多年来的养育之恩，没有他们的关爱和教育，我就不可能顺利的成长和进步。没有他们给予我无私的支持和鼓励，我就不可能顺利的完成学业。这就是一种爱，这种爱是我一生最大的财富，也是我要用一生来回报的恩情！

这篇论文是我对半年以来工作的一个总结。值此论文完成之际，我向给予过我指导、关心和帮助的人们表示最衷心的感谢！

参考文献

- [1] “电源管理：半导体市场中跳动的音符” 电子工程师专辑 2003.6
- [2] 张立, 赵永健, “现代电力电子技术”, 北京: 科学出版社 1992
- [3] “当今电源管理技术呈现四大发展趋势” 电子工程师专辑 2003.6
- [4] Linear and Switching Voltage Regulator Fundamentals, National Semiconductor Application note. 1999
- [5] Tom Kugelstadt. Fundamental Theory of PMOS Low-Dropout Voltage Regulators, TI Company, Inc. 1999
- [6] F. Goodenough, off-Line and one-cell IC Converters UP Efficiency, Electronic Design. 1994:55-64.
- [7] J. Wong, A Low-noise Low Drop-out Regulator for Portable Equipment power conversion and Intelligent. 1990:38-43
- [8] F. Goodenough, Low Dropout Linear Regulators, Electronic Design. 1996:65-77
- [9] Ka Nang Leung, Philip K. T. Mok and Sai Kit Lau. A Low-Voltage CMOS Low-Dropout Regulator with enhanced Loop Response[J], IEEE ISCAS, 2004, pp:385-388
- [10] Chaitanya K. Chava, etc. A Frequency Compensation Scheme for LDO Voltage Regulators[J], IEEE Transactions on circuits and systems, vol.51, No.6, June 2004, pp:1041-1050
- [11] M. Kay, Design and Analysis of an LDO Voltage Regulator with a PMOS Power Device, Preliminary paper pending publication, Texas Instruments.
- [12] K.N. Leung, P.K.T. Mok, A Novel Frequency Compensation Technique for Low-Voltage Low-Dropout Regulator, IEEE International Symposium on Circuits and Systems. 1999:102-105
- [13] Ka Chun Kwok, Pole-Zero Tracking Frequency Compensation For Low Dropout regulator. 2002:735-738.
- [14] Lee B S. Understanding the stable range of equivalent series resistance of an LDO regulator, Application Report, Texas Instruments [EB/OL]. <http://focus.ti.com/lit/an/slyt187/slyt187.pdf>. 1999 10 20
- [15] Gray P R and Meyer G. Analysis And Design Of Analog Integrated Circuit[M]. 4th ed. New York: Wiley. 2001
- [16] Allen P E and Holberg R. CMOS Analog Circuit Design[M]. 2nd ed. Bei Jing:

- Publishing House of Electronics Industry. 2003
- [17] D. Heisley and B. Wank, DMOS delivers dramatic performance gains to LDO regulators, EDN. 2000:141-150
 - [18] G.A.Rincon-Mora and P.E.Allen, A Low-Voltage, Low quiescent current, low drop-out regulator, IEEE J. Solid-State Circuits. 1998, 33 (1): 36-44
 - [19] Tom Kugelstadt Fundamental Theory of PMOS Low-dropout Voltage Regulators, Application Report, Texas Instruments
 - [20] V.Gupta and G.A.Rincon-Mora, A Low Dropout, CMOS Regulator with High PSR over Wideband Frequencies, ISCAS, vol.5, pp.4245-4248
 - [21] 艾伦 P.E.霍尔伯格 D.R.等, “CMOS 模拟电路设计”, 北京: 科学出版社
 - [22] Jerald G.Graeme. Feedback Plots Define Op Amp AC Performance. TI Company, Inc, 2000
 - [23] B.J.Baliga, Impact of VLSI technology on power devices, in SSDM Dig, Abstr. A-1-2, pp.5-9, 1990.
 - [24] F.Goodenough, Low Dropout Linear Regulators, Electronic Design. 1996:65-77.
 - [25] K.L.Sai, N.L.Ka, K.T.M.Philip. Analysis of Low-Dropout Regulator Topologies for Low-Voltage Regulation. IEEE 7.2003, 33 (4): 379-383
 - [26] C.K.Chava and J.Silva-Martinez, A Frequency Compensation Scheme for LDO Voltage Regulators, IEEE Trans. Circuits Syst.I:regular paper, vol.51, No.6, June. 2004
 - [27] Ming-Dou Ker, lung-Sheng Chen, Ching-Yun Chu. A CMOS Bandgap Voltage Reference Circuit for Sub-1-V operation without using extra Low Threshold Voltage Device[C], IEEE ISCAS, 2004, pp:41-44
 - [28] Xiaohua Fan, C. Mishra, Single Miller Capacitor Frequency Compensation Technique for Low-Power Multistage Amplifiers, IEEE. J. Solid-State Circuits, vol. 40, no. 3, pp. 584-592, March. 2005.
 - [29] Ramy Tantawy and Elizabeth J. Brauer, Performance Evaluation of CMOS Low Drop-Out Voltage Regulators, The 97th IEEE International Midwest Symposium on Circuits and Systems.
 - [30] Rincon-Mora G.A, Allen P.E, A Low Voltage, Low Quiescent Current, Low Dropout Regulator[J].IEEE.J. SSC, 1998. 33(1):36-44
 - [31] Lau.S.K, Leung.K.N, Mok P.K.T, Analysis of Low-Dropout Regulator Topologies for Low-Voltage Regulation[J].IEEE.2003:379-382.
 - [32] Kwok K.C, Mok.P.K.T, Pole-Zero Tracking Frequency Compensation for Low Dropout Regulator[J]. IEEE, 2002, IV:735-738

-
- [33] Lee.H, Mok. P.K.T, Active-Feedback. Frequency-Compensation Technique for Low-Power Multistage Amplifiers,IEEE.J.SSC,2003,38(3):511-520
 - [34] Balan V, A Low-Voltage Regulator Circuit with Self-Bias to Improve Accuracy, IEEE. J. SSC, 2003, 38(2):365-368
 - [35] Gray Paul R, Hurst Paul J, Lewis Stephen H. Analysis and Design of Analog Integrated Circuit[M]. 高等教育出版社, 516-522.
 - [36] Johns David A, Ken Martin. Analog Integrated Circuit Design [M]. 机械工业出版社, 162-170.
 - [37] THE.J.C. Understanding power supply ripple rejection in linear regulators M. USA: Texas Instruments, 2005.
 - [38] 毕查德*拉扎维.模拟 CMOS 集成电路设计 M.西安: 西安交通大学出版社, 2003.

在读期间研究成果

参加项目：基于 SOC 的嵌入式混合信号集成电路 IP 核及高层次模型研究

国家自然科学基金 60476046

发表论文：

- [1] 程春来, 柴常春, 唐重林, “一种低压低功耗 CMOS 折叠-共源共栅运算放大器的设计” 《现代电子技术》 2007 年第 24 期
- [2] 唐重林, 柴常春, 程春来, “基于 SOC 应用的运算放大器 IP 核设计” 《微计算机信息》 2008 年第 6 期
- [3] 刘兆军, 张鹤鸣, 唐重林, 程春来, “实用型开关霍尔传感器电路设计” 发表于第十五届半导体集成电路、硅材料学术会议。

CMOS低压降线性稳压器(LDO)的稳定性及频率补偿技术

作者: [程春来](#)
学位授予单位: [西安电子科技大学](#)

相似文献(10条)

1. 学位论文 [龙春明](#) [快速响应CMOS低压差线性稳压器设计](#) 2008

采用chartered035um2p2cmos工艺, 设计一个低压差线性稳压器, 输入电压为25V-5.0V, 输出电压为1.8V, 负载电流为100mA, 电压降为300mV。设计了一个带隙基准电路, 输出两个参考电压, 一个为1.2V, 给误差放大器作参考电压, 一个为0.485V, 给温度保护电路作参考, 输出电压对温度的变化为30.3ppm/℃。线路稳压为5mv。在频率100kHz下, 电源抑制比为49.8dB。提出了一种加快低压差线性稳压器的响应时间的结构, 该低压差线性稳压器具有以下特点: 低静态功耗, 快速响应速度。研究了低压差线性稳压器的保护电路, 即温度保护电路, 过流保护电路。提出了一种温度保护电路结构, 该结构可以进一步减小芯片的功耗和面积, 保护温度为150℃, 迟滞保护温度为20%。过电流保护是采用一种高精度的采样电流结构。

2. 期刊论文 [王洪来](#), [戴宇杰](#), [张小兴](#), [吕英杰](#), [WANG Hong-lai](#), [DAI Yu-jie](#), [ZHANG Xiao-xing](#), [Lu Ying-jie](#) [低静态电流低压降CMOS线性稳压器 -微电子学](#)2005, 35 (6)

设计了一种100 mA低静态电流、低压降CMOS线性稳压器。通过使用与一般线性稳压器相类似的频率补偿方法, 这种低压差线性稳压器获得了低静态电流, 很好的电源调整率和负载调整率, 以及很高的PSRR值。在0.5 μm 工艺下的仿真结果表明, 其消耗的静态电流只有5 μA , 电源调整率和负载调整率分别为0.02 mV/V和0.002 mV/mA; 在100 Hz时, 其PSRR值为-90 dB, 负载电容只有100 pF, 可以很容易地集成到电路中。

3. 学位论文 [李伟光](#) [基于CMOS工艺的低压差线性稳压器研究](#) 2009

近年来, 随着集成电路技术和电源管理技术的发展, 低压差线性稳压器(LDO)受到了普遍的关注, 被广泛应用于便携式电子产品如PDA、MP3播放器、数码相机、无线电话与通信设备、医疗设备和测试仪器等中, 但国内研究起步晚, 市场大部分被国外产品占有, 因此, 开展本课题的研究具有特别重要的意义。首先, 简单阐述了课题研究的背景及意义, 分析了低压差线性稳压器(LDO)研究的现状和发展趋势, 并提出了设计的预期技术指标。其次, 详细分析了LDO线性稳压器的理论基础, 包括其结构、各功能模块的作用、系统工作原理、性能指标定义及设计时对各性能指标之间相互矛盾的折衷考虑。再次, 设计了一种基于自偏置电流源的带隙基准电压源, 选取PMOS管作为系统的调整元件并计算出了其尺寸, 设计了基于CMOS工艺的两级误差运算放大器。利用HSPICE工具仿真了基准电压源和误差运算放大器的相关性能参数。然后, 重点分析了稳压器的稳定性特征, 指出系统存在的潜在不稳定性, 详细论述了稳定性补偿的必要性, 比较了业界使用过的几种稳定性补偿方法的不足之处, 提出了一种基于电容反馈VCCS的补偿方法, 对系统进行了稳定性补偿; 最后, 将所设计的模块进行联合, 设计了一款基于CMOS工艺的LDO线性稳压器电路, 利用HSPICE工具验证了其压差电压、静态电流、线性调整率等性能指标, 仿真结果验证了理论分析的正确性、设计方法的可行性。

4. 期刊论文 [王忆](#), [崔传荣](#), [巩文超](#), [何乐年](#), [Wang Yi](#), [Cui Chuanrong](#), [Gong Wenchao](#), [He Lenian](#) [3.3 \$\mu\text{A}\$ 静态电流无片外电容的CMOS低压差线性稳压器 -东南大学学报\(英文版\)](#) 2009, 25 (1)

设计了一种用于片上系统的无片外电容的CMOS低压差线性稳压器(LDO), 其输出电压为3.3 V, 最大输出电流为100 mA。该设计可以有效地减少芯片引脚和电路板面积。通过在传统结构上使用动态摆率增强电路和嵌套式米勒补偿技术, LDO在线性和负载响应过程中都有很强的稳定性。当输出电流从100 mA减小到1 mA时, 过冲电压被限制在550 mV以内, 稳定时间小于50 μs 。由于采用了30 nA的电流基准, 本设计的静态功耗仅为3.3 μA 。通过CSMC公司0.5 μm CMOS工艺进行设计并流片验证, 芯片测试结果与仿真结果吻合。

5. 期刊论文 [毛鑫](#), [何乐年](#), [严晓浪](#), [Mao Cui](#), [He Lenian](#), [Yan Xiaolang](#) [一种新型的全片内低噪声CMOS低压差线性稳压器 -半导体学报](#)2008, 29 (8)

提出了一种全片内集成的低噪声CMOS低压差线性稳压器(LDO)。首先建立传统LDO的噪声模型, 分析了关键噪声来源并提出采用低噪声参考电压源来降低LDO输出噪声的方法。其次, 提出一种带数字校正的基于阈值电压的低噪声参考电压源, 用TSMC 0.18 μm RF CMOS工艺设计并完成了为低相位噪声锁相环(PLL)电路供电的全片内集成低噪声LDO的流片和测试。该LDO被集成于高性能射频接收器芯片中。仿真结果表明, LDO的输出噪声低于26nV/ $\sqrt{\text{Hz}}$ @100kHz, 14nV/ $\sqrt{\text{Hz}}$ @1MHz, 电源抑制比达到-40dB@1MHz, 全频率范围内低于-34dB。测试结果表明采用该低噪声LDO的PLL电路与采用传统LDO的PLL电路相比, 其相位噪声降低6dB@1kHz, 低2dB@200kHz。

6. 学位论文 [陈艳](#) [低噪声快启动高稳定LDO线性稳压器的研究与设计](#) 2008

便携式电子产品的普及和飞速发展使得新一代低压差线性稳压器(LDO)以其超低噪声、高PSRR、低功耗和极低的成本成为极具竞争力的电源方案之一。本课题基于CMOS工艺, 设计了一款低压差、低噪声、快速启动、高稳定性的LDO线性稳压器芯片。本芯片设计中采用了具有低压差特性的PMOS管作为调整元件, 提高了芯片的整体效率; 为了满足低噪声的需求, 设计了旁路滤波电路, 通过外部接入降噪电容进行降噪和提高PSRR; 为了抵消降噪电容带来的启动缓慢问题, 增加了快速启动电路, 大大减小了芯片启动时间; 在设计误差放大器电路时, 实现三项关键技术: 采用嵌套米勒补偿技术提高PSRR, 将差分输入管的偏置与稳压器的输出相接使输出电压性能更优良, 利用内部动态零点补偿电路实现了全负载范围内的稳定且改善了负载瞬态响应, 极大地降低了应用成本; 在过温保护电路设计中利用了带隙基准模块中的三极管电压, 减小了静态电流; 在过流保护电路设计时, 除了恒定电流限制电路, 还特别设计了折回式电流限制电路, 大大降低了芯片的过流关断功耗, 增强了系统的可靠性; 最后设计了输出电压检测电路, 在输出异常时报警, 使芯片功能更完善。最后进行了完整的版图设计验证后仿真, 并流片测试。整个芯片设计基于线性稳压器的基本原理和CSMC 0.5 μm CMOS工艺, 利用ECES、Hspice等EDA工具进行了各模块和整体电路的设计及仿真验证。利用Cadence的Virtuoso工具进行了整个版图的设计验证, 最后进行了流片测试。仿真结果表明, 负载电流为300 mA时压差电压最大为114 mV, 典型情况下输出噪声都小于2 μV_{rms} , 启动时间为100 μs , 其它性能均满足设计指标。

7. 期刊论文 [朱亮](#), [吴玉广](#), [Zhu Liang](#), [Wu Yuguang](#) [一种单片集成CMOS线性稳压器的设计 -电子科技](#)2008, 21 (2)

设计出一种单片集成可用于锂电池充电的LDO(Low Dropout)线性稳压器。对线性稳压器的工作原理及关键特性进行了分析, 此电路基于Cadence Chat0.35umCMOS工艺, 并用Cadence对整体电路进行了仿真, 仿真结果说明该电路具有高精度、宽电源电压工作范围、低温度系数的优点。

8. 学位论文 [付秀兰](#) [高性能CMOS低压差线性稳压器的设计](#) 2009

从便携式产品电源管理的发展趋势看, 追求更高性能更低成本的稳压电源仍然是一个很活跃的领域, 因此低压差线性稳压器的研究具有非常重要的现实意义。本文采用TSMC 0.6 μm CMOS工艺制程, 设计了一种为手机芯片中的数字I/O模块提供稳定电源电压的LDO线性电压调整器, 该芯片配以必要的简单外部设备即可构成完整的直流稳压电源解决方案。实现了2.8V-5.5V输入电压下2.8V的稳定输出电压, 最大负载电流100mA, 在最好的环境下, 静态电流25 μA , 线性调整率0.032%/V, 负载调整率1.1%, 压降低于100mV, 电源抑制比大于70dB, 保证了低压差低功耗的要求, 同时该线性稳压器具有限流和过温保护功能。本文根据设计要求, 详细设计了线性稳压器的内部电路模块, 包括: 基准源、误差放大器、调整管、反馈电阻、过温保护、限流保护等, 并对基准源的电源抑制比特性和线性稳压器的稳定性进行了重点分析。借助设计软件Cadence Spectre完成了整体电路的设计和电路仿真, 利用Virtuoso完成版图的设计, 应用Mentor公司的Calibre工具进行了版图的验证和参数提取, 并进行了后仿真。仿真结果表明该低压差线性稳压器均达到了指标要求, 并具有良好的性能。

9. 学位论文 [肖涌](#) [低噪声LDO线性稳压器的设计](#) 2008

电源管理电路具有高集成度、高性价比、最简外围电路、最佳性能指标、能构成高效率电源等优点,具有广阔的市场前景。目前,电源管理集成电路市场大部分被国外产品占据,研究开发国内的电源管理电路产品,能夺回巨大的市场。因此,开展本项目的研究具有特别重要的意义。本文设计了一种低噪声LDO线性降压变换器,它采用0.5微米CMOS工艺设计,有较宽的输入电压范围(2.5V~6V),输出电压为1.8V,噪声输出小于30 μ V(rms)。该电路主要用作后级电路(如CPU、DSP等)的电源电压。另外,设计了过热保护电路和限流电路,保证电路安全工作。基于以上技术优势,该单片电源管理IC具有优越的高效率、低功耗的特点,同时外围电路简单,大大的降低了成本,同时系统对负载的调整能力很强,芯片能够在各种工作条件下稳定工作。

在本文中,作者首先阐述了LDO线性降压变换器的基本原理,给出理论依据。然后根据功能需要进行了电路的总体结构设计。再对电路的所有子模块电路进行了详细分析,借助设计软件Cadence对子模块电路进行了完整的设计和模拟仿真,给出了合理的电路数据,各子模块电路的电特性参数均达到或优于设计所需指标。最后,对整体电路进行了联合仿真,模拟结果表明该电路完成了设计功能、达到了预先制定的设计指标。

10. 期刊论文 余华, 邹雪城. [YU Hua, ZOU Xue-cheng CMOS单片集成超低压差线性稳压器设计](#) -电子器件2007, 30(3)

设计了一种具有过热保护、限流保护、快速启动等特性的CMOS单片集成超低压差线性稳压器,对其电路结构及其工作原理进行了分析,给出了主要子模块电路的设计方案,提出了设计方法和设计中所需考虑的问题。该稳压芯片,输入电压范围为2.5~6V,输入输出压差的典型值为0.4 mV@1 mA和52 mV@150 mA,电压调整率典型值为0.012 6%/V,负载调整率典型值为0.000 12%,静态电流的典型值为85 μ A。

本文链接: http://d.g.wanfangdata.com.cn/Thesis_Y1315492.aspx

下载时间: 2010年5月2日