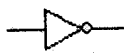


**ĐỀ THI TUYỂN SINH SAU ĐẠI HỌC NĂM 2017**  
**MÔN THI : KỸ THUẬT ĐIỆN TỬ SỐ**

**Thời gian làm bài : 180 phút**

**Câu 1.**

Cho hai loại vi mạch có ký hiệu logic trình bày trên hình 1a và hình 1b.



Hình 1a.

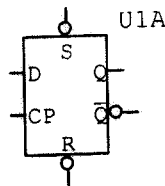


Hình 1b.

Hãy dùng hai loại vi mạch nêu trên hình 1a và hình 1b để tạo thành bộ phân kênh có 1 đường vào dữ liệu, 4 đường ra dữ liệu, 2 đường điều khiển chọn kênh.

**Câu 2.**

Cho vi mạch có ký hiệu như hình 2

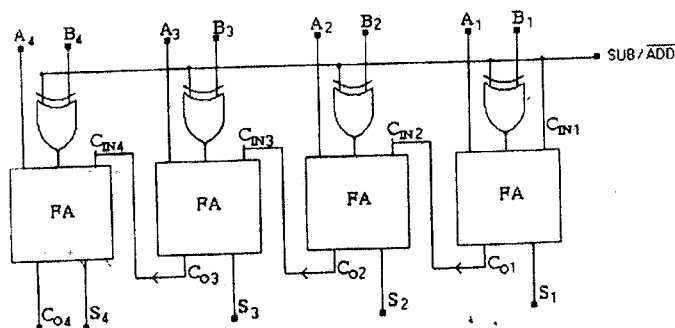


Hình 2

Hãy giải thích nguyên lý làm việc, xây dựng bảng chân lý của vi mạch nói trên

**Câu 3**

Cho mạch điện như hình 3. Trong đó FA là bộ tổng toàn phần, cộng 2 số nhị phân 4 bit:  $A_4A_3A_2A_1$ ,  $B_4B_3B_2B_1$ . Bộ tổng toàn phần có ba lối vào A, B,  $C_{IN}$  (Carry- in), hai lối ra là tổng S và lối ra nhớ chuyển sang hàng sau  $C_o$  (Carry- out). Chân  $SUB/\overline{ADD}$  là chân điều khiển logic.

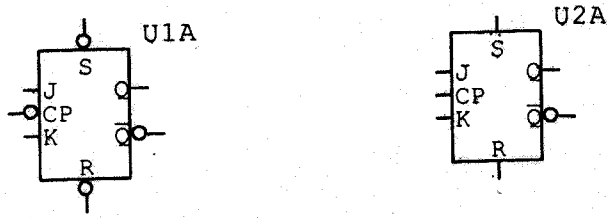


Hình 3

• • Hãy phân tích mạch điện, giải thích nguyên lý làm việc

**Câu 4.**

Cho Trigo J K như hình 4.



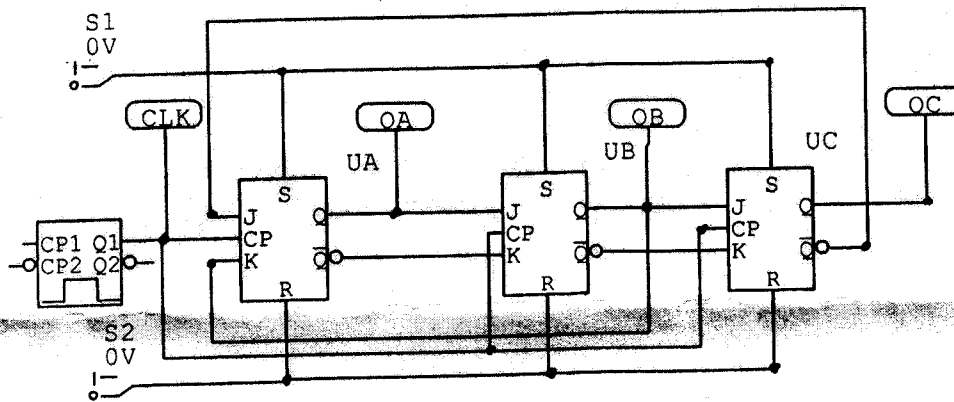
Hình 4

Hãy xây dựng bảng chân lý của Trigo và viết phương trình logic của Trigo JK.

**Câu 5.**

Cho một mạch điện như hình 5.

Chân S tương đương với SD, Chân R tương đương với CD. Các chuyển mạch S1, S2 điều khiển hoạt động của bộ đếm. Xung CLK được lấy từ máy phát xung chuẩn.



Hình 5

Hãy phân tích mạch điện, giải thích quá trình hình thành xung của mạch điện nói trên và qua đó xây dựng bảng chân lý, vẽ giản đồ xung tại các lối ra QA, QB, QC.