**部分计算及应用练习题**

1. 已知x=+0.0101100 (8位二进制真值)，试求[*x*]补、[-*x*] 补、[*x*/2]补、[2*x*]补 、[-2*x*]补和[4*x*]补

（或X为分数：X=+11/32） [*x*]原、[-*x*] 原

2.根据下表中给定的机器数（整数），分别写出把它们看作原码、反码、补码表示形式时所对应的十进制真值。（无符号数？）

|  |  |  |  |
| --- | --- | --- | --- |
| 表示形式  机器数 | 原码表示 | 反码表示 | 补码表示 |
| 01111110 |  |  |  |
| 11111111 |  |  |  |

3．已知X=+0.11001，Y=－0.10010，将X和Y的值用变形补码表示，计算[X+Y]和[X－Y]的变形补码，并对结果进行讨论？(要求写出计算过程）

4．已知某机浮点数表示格式如下：

|  |  |  |  |
| --- | --- | --- | --- |
|  | 11 | 10 6 | 5 0 |
|  | 数符 | 阶 码 | 尾 数 |

其中，浮点数尾数和阶码的基值均为2，阶码和尾数均用补码表示。

设有两个十进制数X＝-14，Y＝+20，（X=+12.75, Y=-6.625）

⑴ 请写出X和Y的机器数形式。

⑵ 请按浮点加减法的运算规则计算[X+Y]补的结果（要求写出详细运算步骤）。

5-1．某磁盘组有5片磁盘，每片有两个记录面，最上最下两个面不用。每面有256个磁道，每个磁道分为32个扇区，每个扇区包括512字节，已知磁盘内磁道直径为10英寸，外磁道直径为16英寸，转速为50转/秒，试计算下列参数。

（1）该磁盘组最大存储容量（MB）

（2）该磁盘组最大位密度(bpi，只取整数)

（3）该磁盘的数据传输率(KB/s)

（4）该磁盘组共有多少个柱面? 如果某文件长度超过一个磁道的容量，应将它记录在同一个存储面上，还是记录在同一个柱面上?

5-2. 某磁盘组有16个数据记录面，每面有256个磁道，每个磁道分为16个扇区，每个扇区包括512字节，已知磁盘内磁道直径为10英寸，外磁道直径为14英寸，转速为3600r/min， 磁头平均定位时间为15ms，求：

（1）该磁盘组最大存储容量是多少？

（2）该磁盘组最大位密度、磁道密度是多少？

（3）该磁盘的平均存取时间、数据传输率是多少？ **平均寻址时间?**

**寻址时间=磁盘转一圈**

平均存取时间=每个扇区容量 / 数据传输速率

**时间+磁头平均定位时间**

* **⑷ 平均访问时间**

**＝平均寻道时间＋平均旋转时间＋传送一个扇区数据所需的时间＋启动延迟**

**数据传输率=磁道容量\*每秒转数**

**(见作业题答案) （地址划分）**

5-3.某磁盘组有7片磁盘，每片有两个记录面（最上下两个面不可用），存储区域内直径为20cm，外直径为30cm，道密度为4tpmm（道/毫米），内层位密度为30pmm（位/毫米），转速为40r/s(转/秒)，问：

(1) 该磁盘组共有多少存储面可用？共有多少柱面？

(2) 该磁盘组总存储容量是多少？（MB）

(3) 该磁盘的数据传输率是多少？(KB/s)

(4) 该磁盘组最小位密度(bpmm)

6. 设某系统指令长为16位，每个操作数的地址码长5位，指令分为双地址指令、单地址指令和零地址指令。已知双地址指令有60条(**若操作码长度不固定**)，试问：

(1) 若零地址指令有64条，则单地址指令最多可有多少条？

**(2) 若单地址指令有64条，则零地址指令最多可有多少条？**

**（第五章习题类似） 若操作码长度不固定？**

7．设某机字长为32位，CPU有32个32位通用寄存器，有8种寻址方式包括立即寻址、直接寻址、间接寻址、变址寻址等，采用R-S型单字长指令格式，共有120条指令。试问：

**（1） 该机直接寻址的最大存储空间为多少？**

（2） 若采用间接寻址，则可寻址的最大存储空间为多少？

（3） 若立即数为带符号的补码整数，试写出立即数范围。

**（第五章习题类似）**

8-1．某机采用微程序控制方式，微指令字长30位，采用分组译码方法表示不同微命令，后继微指令地址采用断定方式。共有微命令40个，构成5个互斥类，各包含3个、4个、8个、10个和15个微命令，控制微程序转移的条件有4个，每个条件占1位（由测试字段表示）。

（1）分析出5个互斥类控制字段分别用几位二进制数编码？

（2）设计出微指令的具体格式。

（3）控制存储器的容量应为多少？

【或习题6-20，有关分段原则】

（1）5个互斥类控制字段分别用2、3、4、4和4位，共17位。(注意留出一个多余的微命令)

（2）下地址字段=30-17-4=9位

微指令的具体格式：操作控制字段17位+测试字段4位+下地址字段9位

（3）控制存储器的容量：512\*30位=2^9\*30

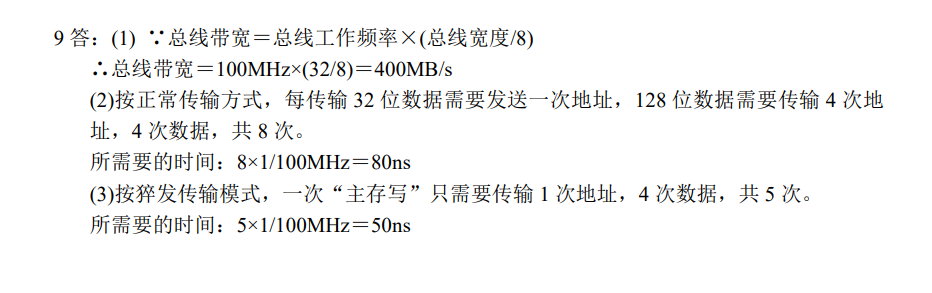
8-2. 某机的微指令格式中共有8个控制字段，分别可以激活2、6、8、12、1、3、16、5种微命令。分别采用直接编码和字段直接编码方式设计微指令的操作控制字段，并说明两种方式的控制字段各需多少位。

9.某同步总线的时钟频率为100MHz，总线宽度为32位，地址/数据线复用，每传输一个地址或数据占用一个时钟周期。

**(1)该总线的带宽是多少？**

(2) 按正常传输方式进行“主存写”总线事务，传输128位数据需要的时间至少是多少？

(3) 若该总线支持猝发传输模式，则一次“主存写”总线事务，传输128位数据所需要的时间至少是多少？



**（课件PPT上有例题）**

10．图1为某双总线结构的16位CPU，图中B总线和F总线之间采用总线联通器G进行信息传送，控制信号为Gon。 ALU可以完成的功能为：F＝A＋B，F＝A－B，F＝A＋1，F＝A－1。（单/双总线） 单总线例子可参见PPT



图1

写出执行加法指令 ADD（R0），R3（逗号前为源操作数，逗号后为目的操作数）的指令流程和控制信号序列。（注：读写主存时，需发出读（Read）或写（Write）信号）。

（SUB (R1),(R2)）

|  |  |
| --- | --- |
| 操作流程 | 控制信号序列 |
|  |  |
|  |  |
|  |  |
|  |  |
|  |  |
|  |  |
|  |  |
|  |  |

11-1 某采用组相联映像的主存-Cache系统中，主存容量为1MB，Cache的容量为16KB，按256B分块，Cache采用4路组相联。

(1) 确定主存、Cache的地址结构。

(2) 一个主存块可以映像到多少个Cache块中？一个Cache块可与多少个主存块有对应关系？

(3) 若主存地址为ABCDEH的单元要装入Cache，应装在Cache什么地址对应的单元中？

11-2. 用4K×8位的RAM芯片设计一个16KB的存储器， RAM芯片有和信号控制端；设CPU地址总线为16根（A15～A0），数据总线为8根（D7～D0），读写控制信号为R/（高电平为读，低电平为写）。问：

（1）该存储器需要多少片4K×8位的RAM芯片。

（2）片内地址线需要几根？

（3）哪几根组成的译码？

（4）请设计并画出该存储器的逻辑图。

（5）分析出每片RAM芯片的地址空间范围是多少？

12-1．下图为某计算机存储系统中CPU与存储芯片之间的逻辑连接图，地址线A13～A0连接芯片，地址线A16～A14连3-8译码器输入，译码器输出连接片选, 8位数据线D7～D0连接芯片。



请回答下列问题：

1. 芯片RAM1的存储容量为多少字节？

（2）地址为17FFFH所在芯片的最小地址是多少？

（3）分析出芯片RAM4的地址范围。

12-2

有一个4K×32位的存储器，由1K×8位的存储芯片构成，设计此存储体组成框图及写出地址划分。

13．某计算机的中断系统中断处理次序屏蔽码如下(“1”表示中断被屏蔽)。

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| 中断处理次序屏蔽码 | | | | |
| 程序级别 | 屏蔽码 | | | |
| 1级 | 2级 | 3级 | 4级 |
| 第一级 | 1 | 0 | 0 | 0 |
| 第二级 | 1 | 1 | 0 | 0 |
| 第三级 | 1 | 1 | 1 | 1 |
| 第四级 | 1 | 1 | 0 | 1 |

问：⑴ 各级设备的中断优先级如何？

⑵ 设有中断请求是2、3级。在执行2级中断服务程序时，又有1 、4级中断请求。请画出中断响应的处理过程。

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| 现行程序 | | 中断服务程序 | | |
|  | **1** | **2** | **3** | **4** |

（3）若将优先级变为2>4>3>1，则仅对第三级设备来讲，它的屏蔽码应重新设置为多少？