

Київський національний університет імені Тараса Шевченка
факультет радіофізики, електроніки і комп'ютерних систем

Курсова робота з курсу
Прикладна теорія цифрових автоматів
Варіант: **7511**

Роботу виконав:
студент 3 курсу КІ-СА
Мургашов Гліб Едуардович

Науковий керівник:
кандидат фізико-математичних
наук, доцент
Баужа Олександр Стасісович

Київ 2020

Зміст

Вступ.....	2
1) Синтез комбінаційних схем.....	3
1.1)Синтез функції f_1	4
1.2)Синтез функції f_2	6
1.3)Синтез функції f_3	8
2) Синтез операційного і керуючого автомата.....	10
Синтез керуючого автомата.....	11
Операційний автомат	19
Спільна схема.....	28
Висновок.....	30

Вступ

В теорії цифрових пристроїв **комбінаційною логікою** (комбінаційною схемою) називають логіку функціонування пристроїв комбінаційного типу. У комбінаційних пристроїв стан виходу однозначно визначається набором вхідних сигналів.

Скінченний автомат – це пристрій, який складається з пам'яті та комбінаційної схеми. Від звичайної комбінаційної схеми він відрізняється тим, що його виходи залежать не лише від поданих входів, а й від входів в попередні моменти часу. При поданні однакових вхідних сигналів в різні моменти часу роботи автомата, вихідні сигнали можуть відрізнятися.

Так, говорять про те, що автомат має *стани*. В один момент, автомат перебуває в одному стані, в залежності від теперішнього стану і поданих вхідних сигналів, переходить в новий *стан*.

Є різні типи скінченних автоматів:

Автомат Мура – автомат, у якого вихідні сигнали залежать лише від стану автомата.

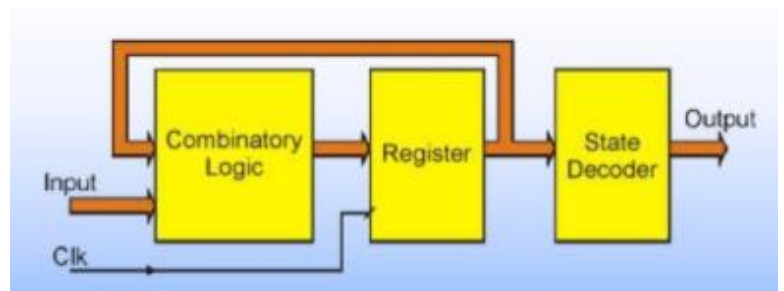


Рисунок 1. Автомат Мура

Автомат Мілі – автомат, у якого вихідні сигнали залежать від стану автомата та поданих вхідних сигналів.

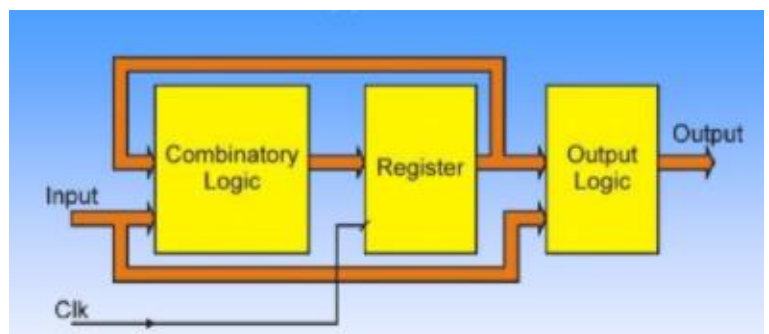


Рисунок 2. Автомат Мілі

У даній роботі для побудови структурних схем перемикальних функцій та автомату Мура було використано Proteus 8 Professional (у подальшому — Proteus) — пакет програм для автоматизованого проектування електронних схем, що розробляється компанією Labcenter Electronics.

ПРАКТИЧНА ЧАСТИНА

Варіант: $7511_{10} = 1\ 1101\ 0101\ 0111_2$

0	1	0	1	0	1	0	1	1	1
h_{10}	h_9	h_8	h_7	h_6	h_5	h_4	h_3	h_2	h_1

1) Синтез комбінаційних схем

ТАБЛИЦЯ ІСТИННОСТІ ПЕРЕМІКАЛЬНИХ ФУНКЦІЙ

x_4	x_3	x_2	x_1	f_1	f_2	f_3
0	0	0	0	1	1	1
0	0	0	1	$h_7=1$	0	1
0	0	1	0	1	$h_7=1$	1
0	0	1	1	0	1	0
0	1	0	0	x	0	0
0	1	0	1	0	0	0
0	1	1	0	1	$h_8=0$	x
0	1	1	1	x	1	x
1	0	0	0	1	x	$h_4=0$
1	0	0	1	0	x	0
1	0	1	0	0	1	0
1	0	1	1	$h_1=1$	$h_9=1$	0
1	1	0	0	1	0	x
1	1	0	1	$h_2=1$	1	$h_5=1$
1	1	1	0	$h_3=1$	1	$h_6=0$
1	1	1	1	1	$h_{10}=0$	1

ЕЛЕМЕНТНИЙ БАЗИС

0	1	0	ЗАБО, 4І, НЕ
---	---	---	--------------

1.1) Синтез функції $f1$

Карта Карно функції $f1$:

$f1$		x_2x_1			
		00	01	11	10
x_4x_3	00	1	1	0	1
	01	x	0	x	1
	11	1	1	1	1
	10	1	0	1	0

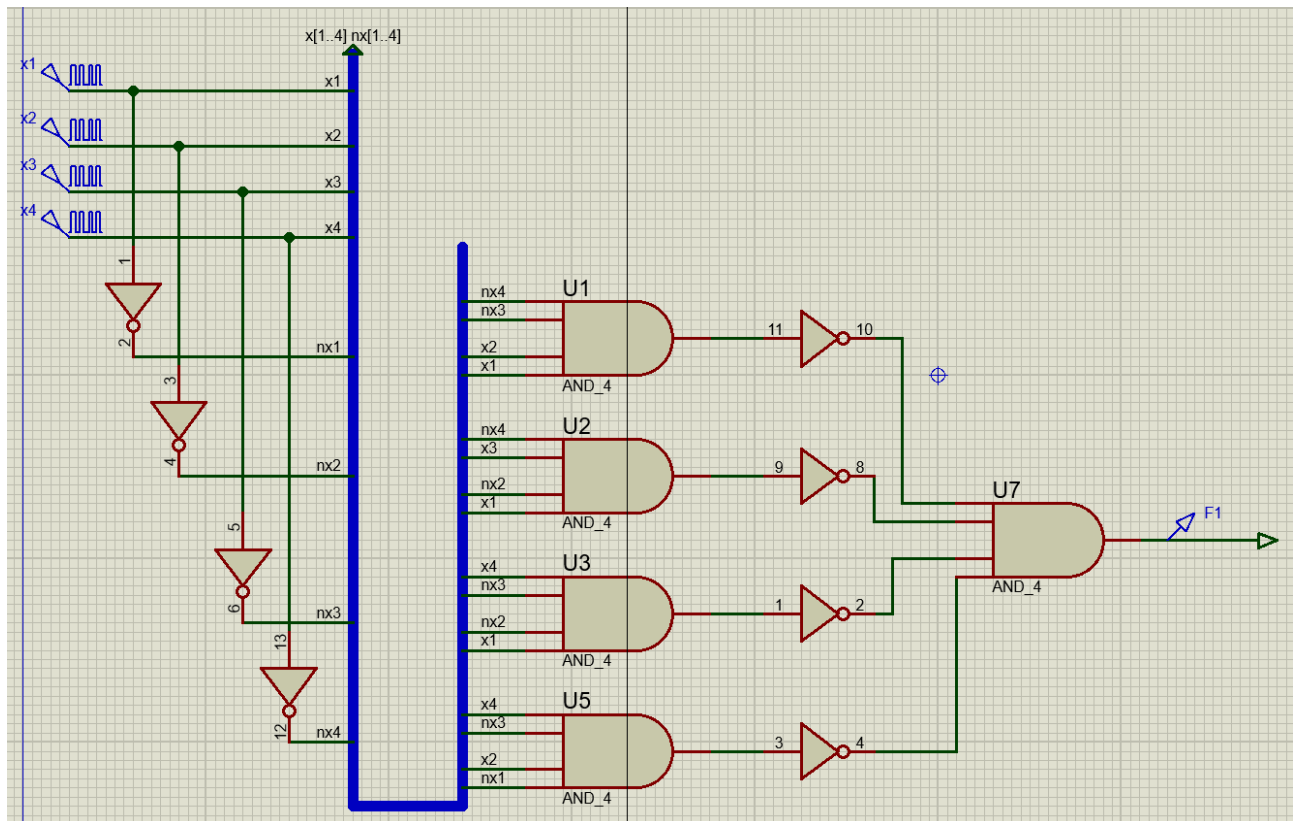
А для функції $\overline{f1}$:

$\overline{f1}$		x_2x_1			
		00	01	11	10
x_4x_3	00	0	0	1	0
	01	x	1	x	0
	11	0	0	0	0
	10	0	1	0	1

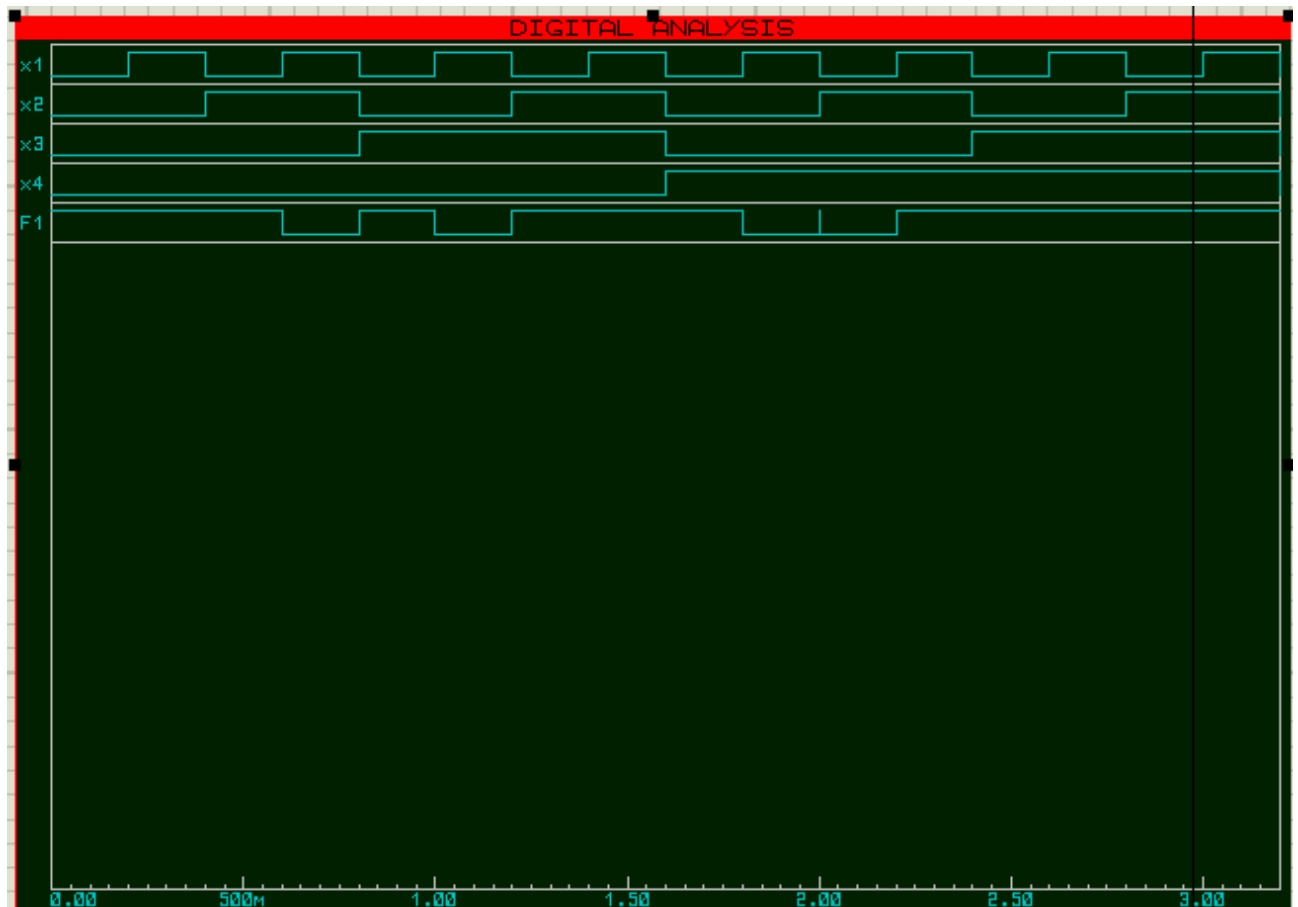
$$\overline{f1} = (\overline{x_4x_3x_2x_1})V(\overline{x_4x_3x_2x_1})V(x_4\overline{x_3x_2x_1})V(x_4\overline{x_3x_2x_1})$$

$$f1 = (\overline{x_4x_3x_2x_1}) \wedge (\overline{x_4x_3x_2x_1}) \wedge (x_4\overline{x_3x_2x_1}) \wedge (x_4\overline{x_3x_2x_1})$$

Схема в ПЗ Proteus:



Входи / вихідний сигнал:



1.2) Синтез функції f_2

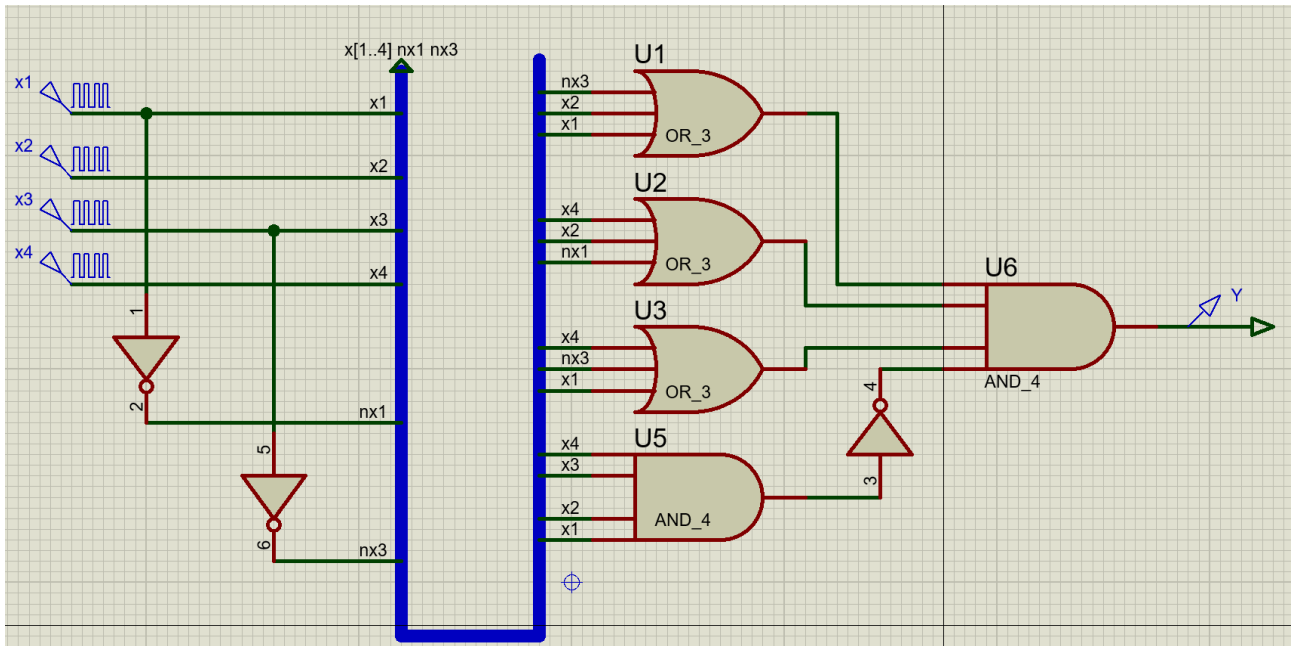
Карта Карно функції f_2 :

f_2		x_2x_1			
		00	01	11	10
x_4x_3	00	1	0	1	1
	01	0	0	1	0
	11	0	1	0	1
	10	x	x	1	1

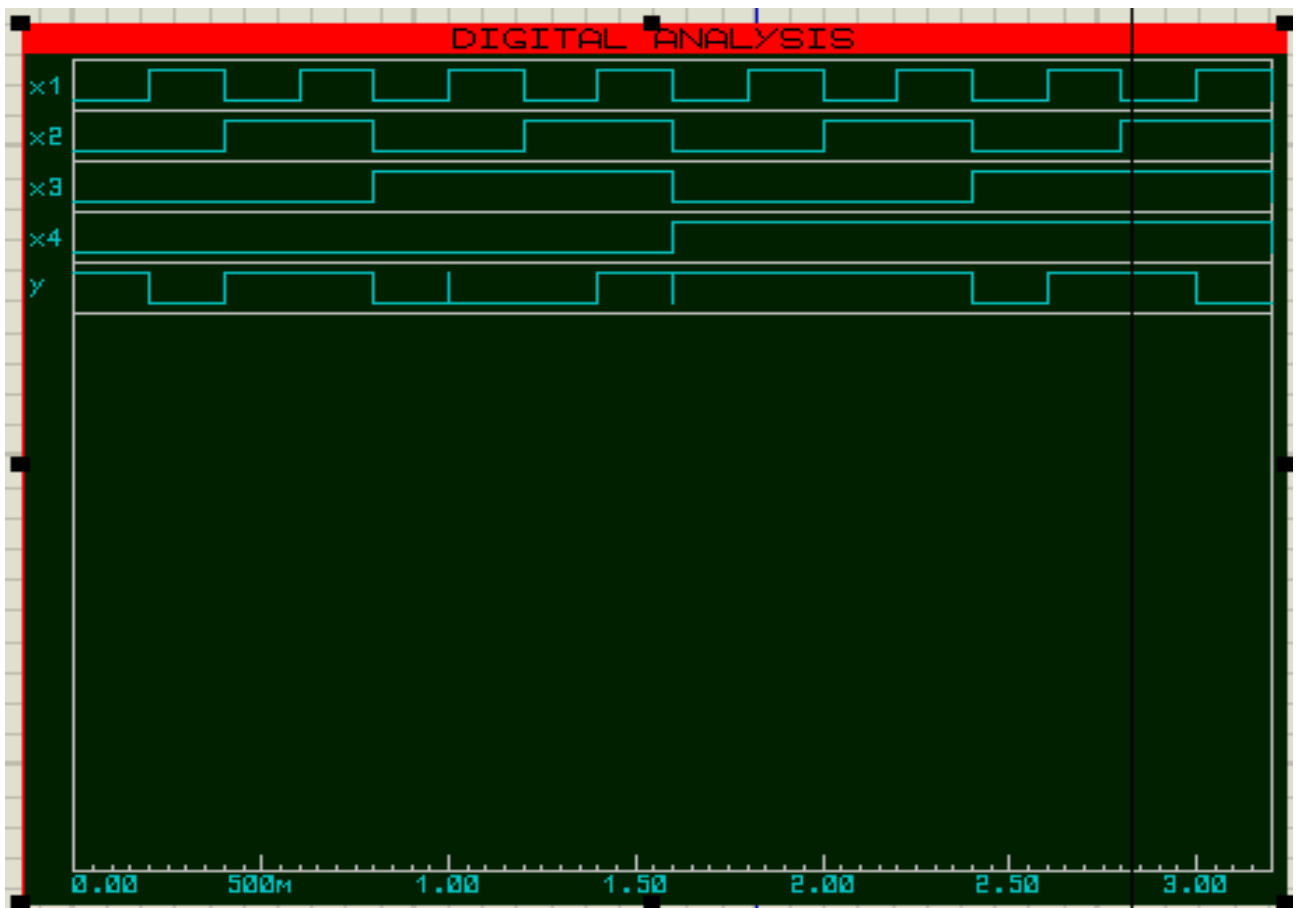
f_2		x_2x_1			
		00	01	11	10
x_4x_3	00	1	0	1	1
	01	0	0	1	0
	11	0	1	0	1
	10	x	x	1	1

$$\begin{aligned}
 f_2 &= (\overline{x_3} \vee x_2 \vee x_1)(x_4 \vee x_2 \vee \overline{x_1})(x_4 \vee \overline{x_3} \vee x_1) \wedge \\
 &\quad \wedge (\overline{x_4} \vee \overline{x_3} \vee \overline{x_2} \vee \overline{x_1}) = \\
 &= (\overline{x_3} \vee x_2 \vee x_1)(x_4 \vee x_2 \vee \overline{x_1})(x_4 \vee \overline{x_3} \vee x_1) \wedge \\
 &\quad \wedge \overline{(x_4x_3x_2x_1)}
 \end{aligned}$$

Схема в ПЗ Proteus:



Входи / вихідний сигнал:



1.3) Синтез функції f_3

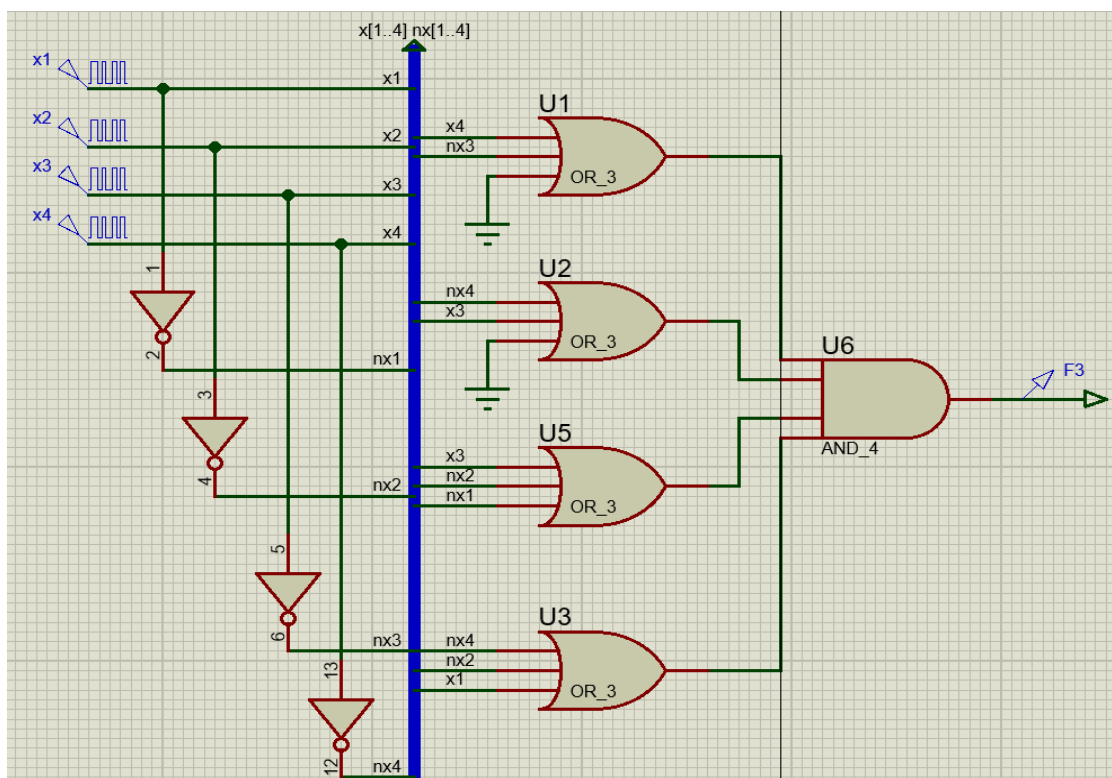
Карта Карно функції f_3 :

f_3		x_2x_1			
		00	01	11	10
x_4x_3	00	1	1	0	1
	01	0	0	x	x
	11	x	1	1	0
	10	0	0	0	0

f_3		x_2x_1			
		00	01	11	10
x_4x_3	00	1	1	0	1
	01	0	0	x	x
	11	x	1	1	0
	10	0	0	0	0

$$f_3 = (x_4 \vee \overline{x_3})(\overline{x_4} \vee x_3)(x_3 \vee \overline{x_2} \vee \overline{x_1})(\overline{x_4} \vee \overline{x_2} \vee x_1)$$

Схема в ПЗ Proteus:



Входи / вихідний сигнал:



2) Синтез операційного та керуючого автомату

ВИБІР ТИПУ КЕРУЮЧОГО АВТОМАТУ

$h7$	Тип автомату
1	Мура

ВИБІР АРИФМЕТИЧНОЇ ОПЕРАЦІЇ

$h4$	$h3$	$h2$	$h1$	Обчислення функції
0	1	1	1	$D=A(B-1)+2C$

ВИБІР ТИПУ ТРИГЕРУ

$h6$	$h5$	Тип тригеру
0	1	D

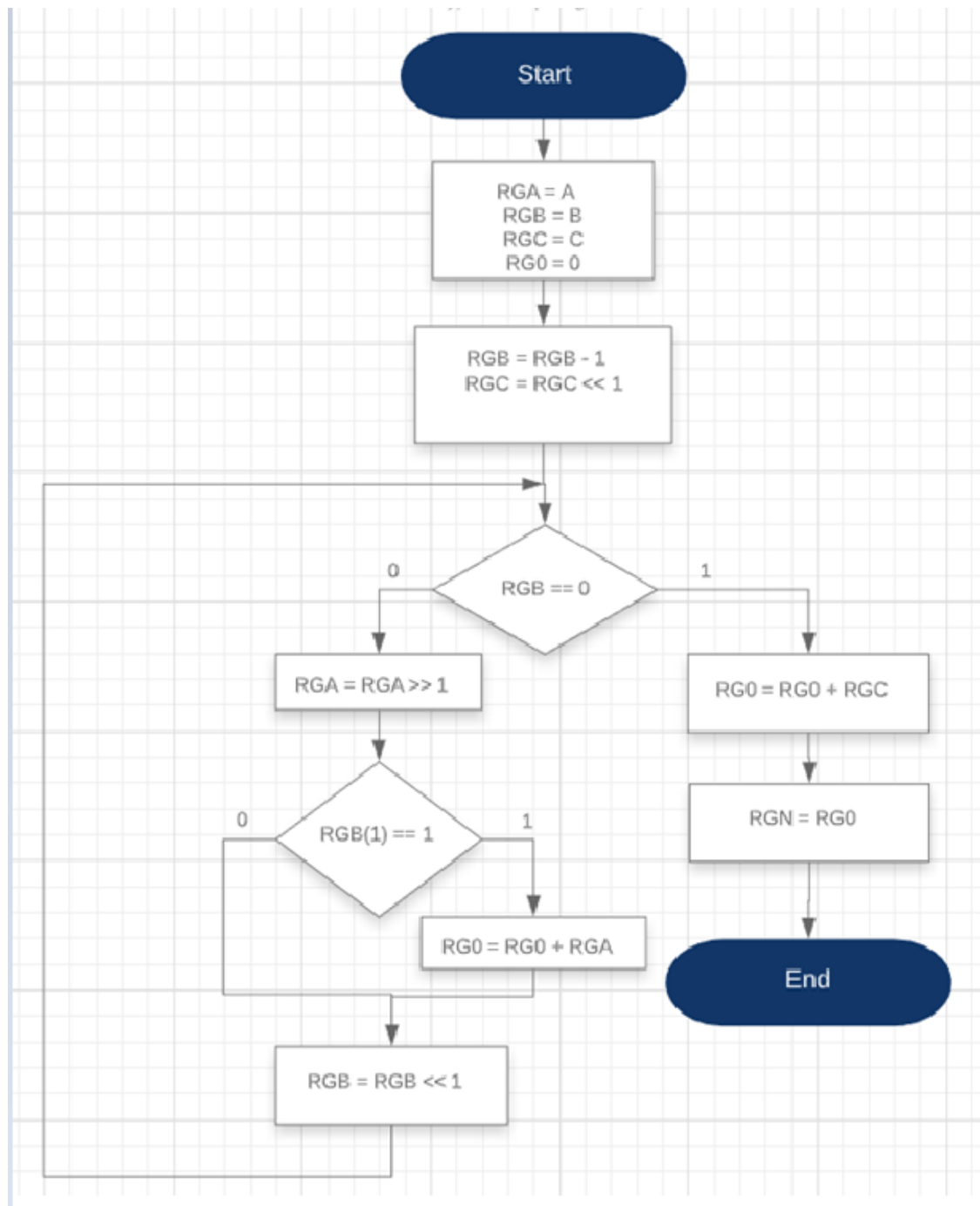
ВИБІР АЛГОРИТМУ

$h3$	$h7$	Тип алгоритму
1	1	Алгоритм №4

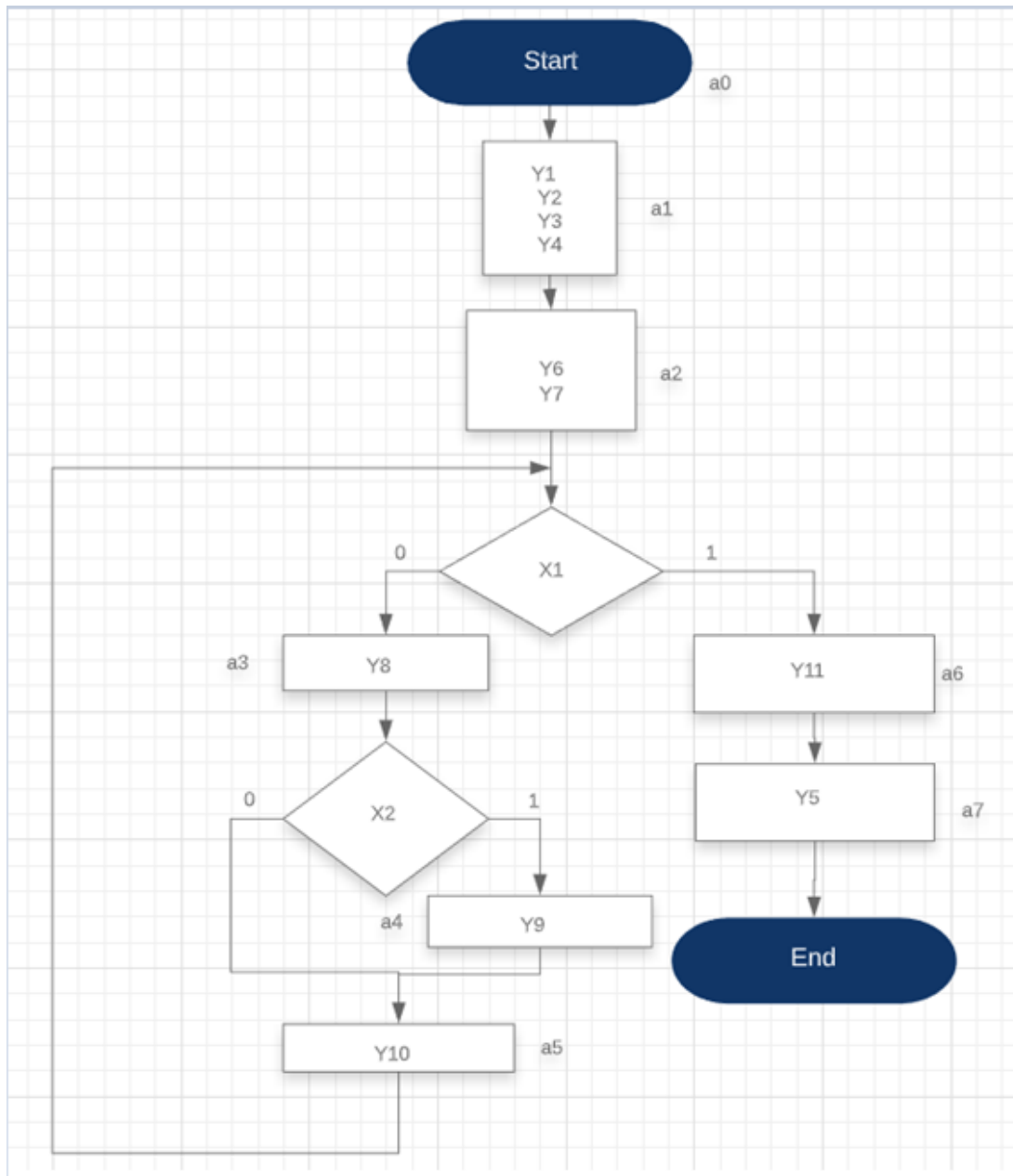
Алгоритм №4: Множення з старших розрядів множника та зсувом множеного вправо при чому сума часткових добутоків залишається нерухомою.

2.1) Синтез керуючого автомата

Змістовна схема алгоритму для керуючого автомата:



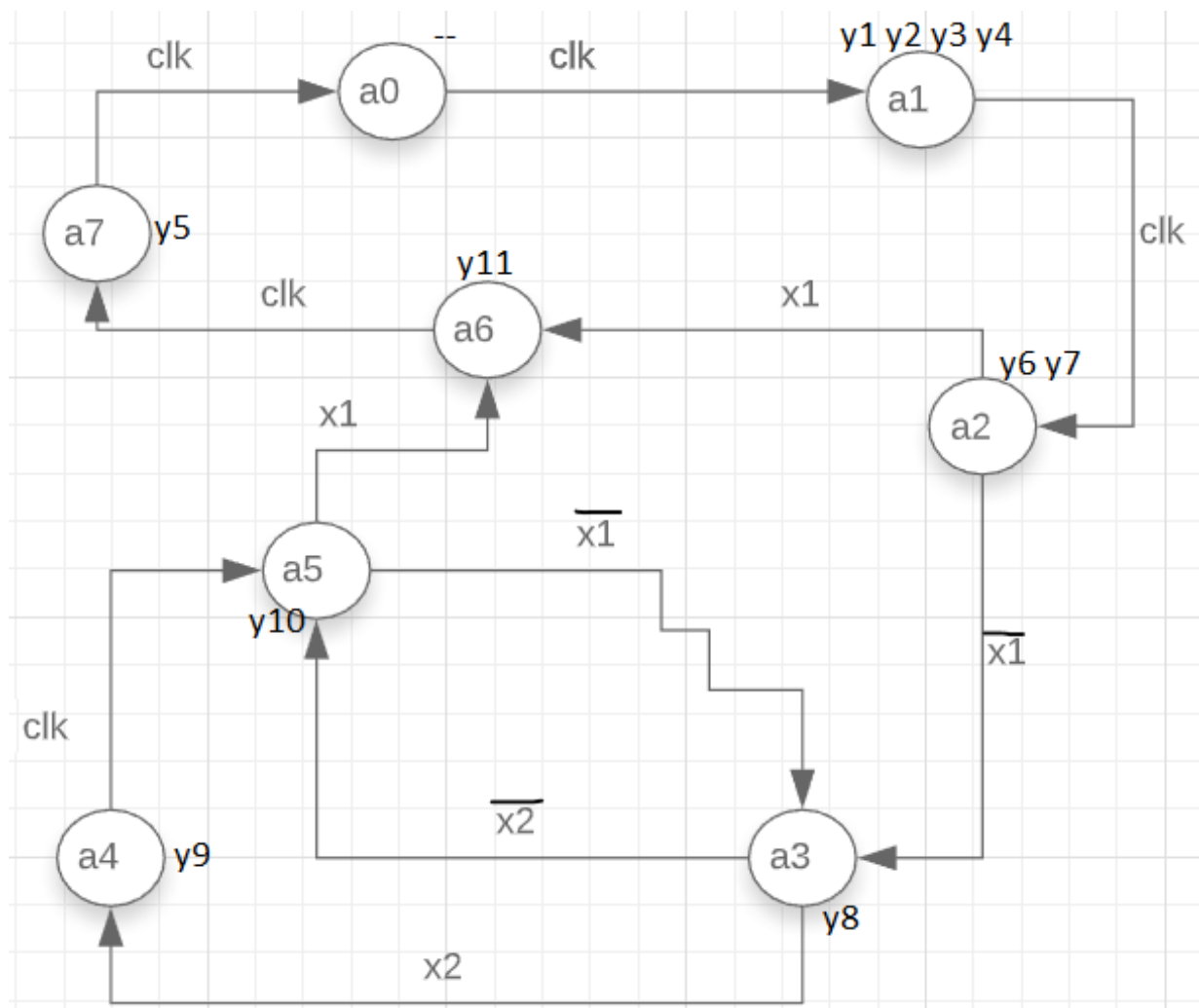
Синтез керуючого автомата:



Змістовна таблиця кодування:

Код	Зміст	Примітки
Y1	$RG3 = A$	Запис числа A в старші розряди регістру RGA
Y2	$RGB = B$	Запис числа A в регістр RGB
Y3	$RGC = C$	Запис числа C в регістр RGC
Y4	$RG0 = 0$	Заповнення RG0 нулями
Y5	$RGN = RG0$	Запис RG0 в RGN
Y6	$RGB = RGB - 1$	Зберігання в RGB значення «B - 1»
Y7	$RGC = RGC \ll 1$	Зберігання в RGC значення «2*C»
Y8	$RGA = RGA \gg 1$	Зсув RGA вправо
Y9	$RG0 = RG0 + RGA$	
Y10	$RGB = RGB \ll 1$	Зсув RGB вліво
Y11	$RG0 = RG0 + RGC$	$RG0 = A(B-1) + 2C$
X1	$RGB == 0$	Регістр RGB порожній? 1 – ТАК, 0 – НІ
X2	$RGB(1) == 1$	Старший біт RGB є 1? 1 – ТАК, 0 – НІ

Граф схема переходів:



Пряма таблиця переходів-виходів автомата Мура

Початковий стан S_m	Y (вихідний сигнал, що виробляється при переході)	Стан переходу S_k	Умова переходу
a_0	$\bar{1}$	a_1	$\underline{1}$
a_1	y_1, y_2, y_3, y_4	a_2	$\underline{1}$
a_2	y_5, y_6, y_7	a_3	$\overline{x_1}$
		a_6	x_1
a_3	y_8	a_4	x_2
		a_5	$\overline{x_2}$
a_4	y_9	a_5	1
a_5	y_{10}	a_3	$\overline{x_1}$
		a_6	x_1
a_6	y_{11}	a_7	1
a_7	y_5	a_0	1

Кількість тригерів для кодування станів $m = \lceil \log_2 8 \rceil = 3$.

Потрібно рівно 3 D-тригера.

Кодування станів автомата:

Кодуємо стани автомата алгоритмом для D-тригерів:

N_i — кількість входжень в вершину-стан a_i .

Сортуємо числа по спаданню, вершину з найбільшим N кодуємо «0000»;

наступні кодом з однією одиницею: «001», «010»... «100»;

потім з двома: «110», «011» і т.д.

$N_0 = 1,$

$N_1 = 1,$

$N_2 = 1,$

$N_3 = 2,$

$N_4 = 1,$

$N_5 = 2,$

$N_6 = 2,$

$N_7 = 1.$

$a_0 = 100$
$a_1 = 110$
$a_2 = 011$
<u>$a_3 = 000$</u>
$a_4 = 101$
<u>$a_5 = 001$</u>
<u>$a_6 = 010$</u>
$a_7 = 111$

Структурна таблиця переходів-виходів автомата Мура

<u>Початковий стан</u> <u>S_m</u>	<u>$K(S_m)$</u>	<u>Y (вихідний сигнал, що виробляється при переході)</u>	<u>Стан переходу</u> <u>S_k</u>	<u>$K(S_k)$</u>	<u>Умова переходу</u>	<u>ΦZ</u>
a_0	100	z	a_1	110	1	$D_1 D_2$
a_1	110	y_1, y_2, y_3, y_4	a_2	011	1	$D_2 D_3$
a_2	011	y_5, y_6, y_7	a_3	000	$\overline{x_1}$	—
			a_6	010	x_1	D_2
a_3	000	y_8	a_4	101	x_2	$D_1 D_3$
			a_5	001	$\overline{x_2}$	D_3
a_4	101	y_9	a_5	001	1	D_3
a_5	001	y_{10}	a_3	000	$\overline{x_1}$	—
			a_6	010	x_1	D_2
a_6	010	y_{11}	a_7	111	1	$D_1 D_2 D_3$
a_7	111	y_5	a_0	100	1	D_1

Система рівнянь переходів:

$$D_1 = a_0 \vee a_3 x_2 \vee a_6 \vee a_7$$

$$D_2 = a_0 \vee a_1 \vee a_2 x_1 \vee a_5 x_1 \vee a_6 = a_0 \vee a_1 \vee a_6 \vee \overline{x_1} \vee \overline{(a_2 \vee a_5)}$$

$$D_3 = a_1 \vee a_3 \vee a_4 \vee a_6$$

Система рівнянь виходів:

$$y_1 = y_2 = y_3 = y_4 = a_1,$$

$$y_6 = y_7 = a_2,$$

$$y_8 = a_3,$$

$$y_9 = a_4,$$

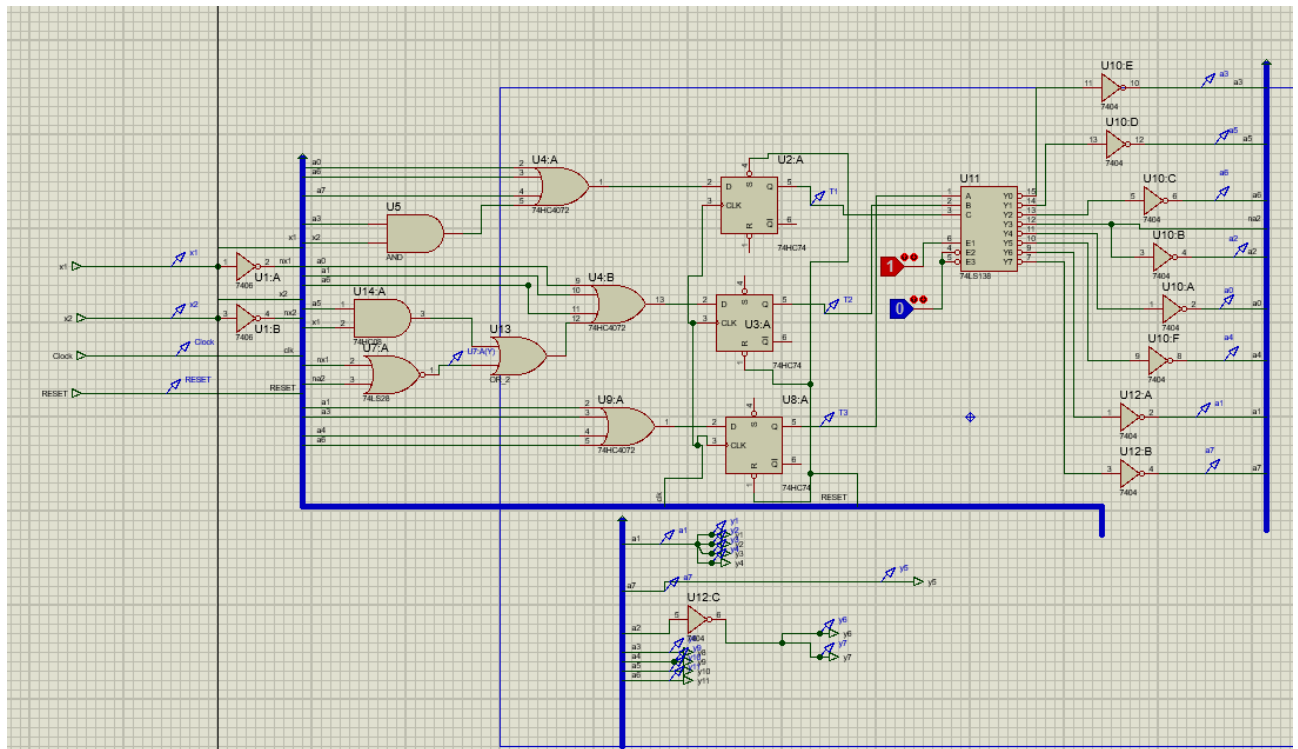
$$y_{10} = a_5,$$

$$y_{11} = a_6.$$

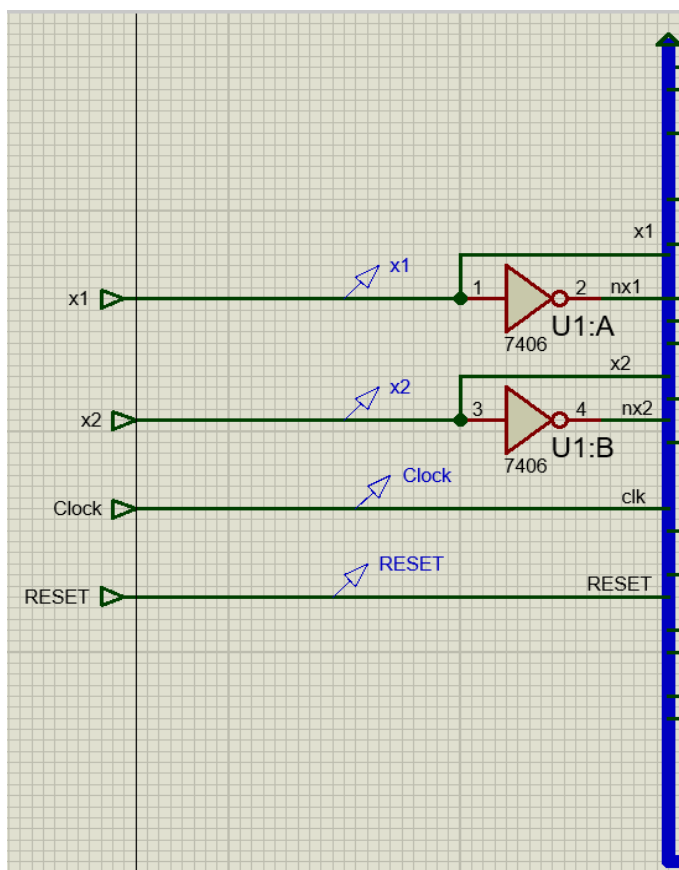
$$y_5 = a_7,$$

Схема керуючого автомату

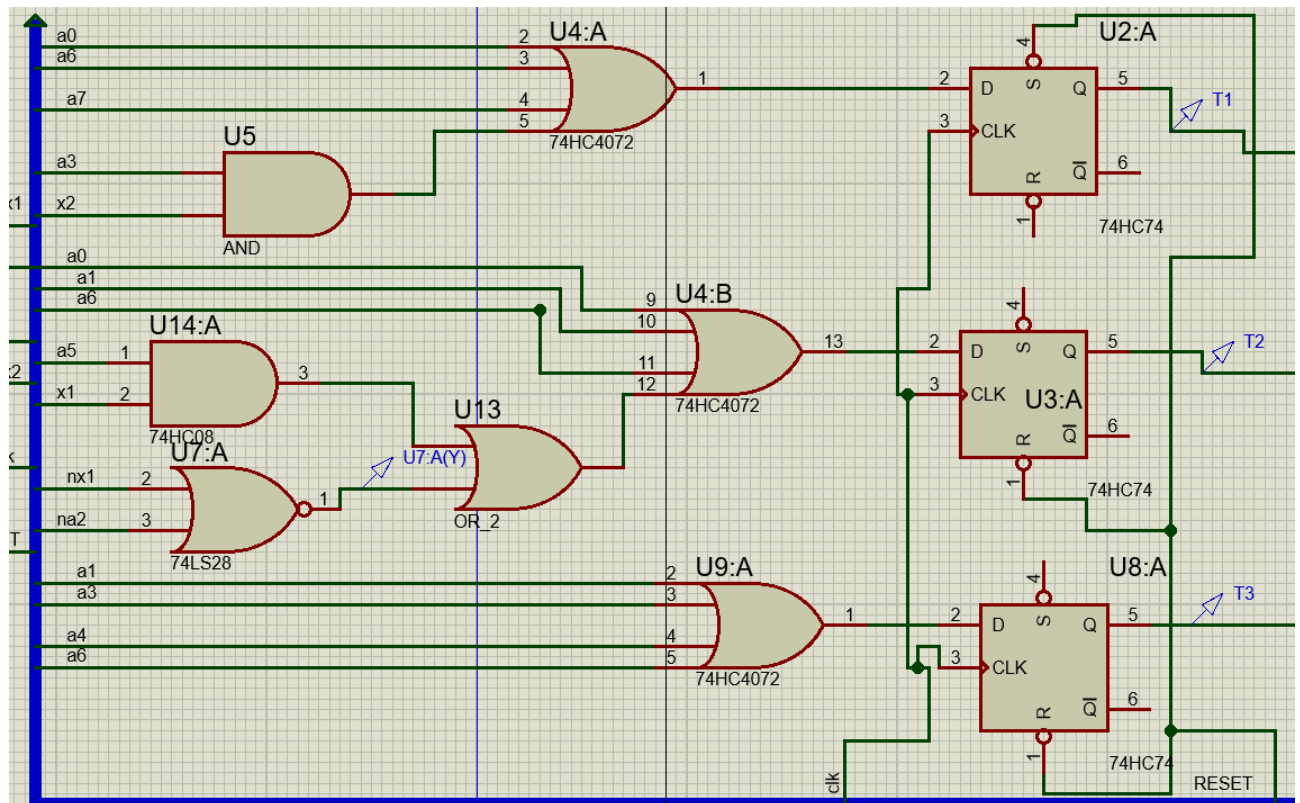
Схема загалом:



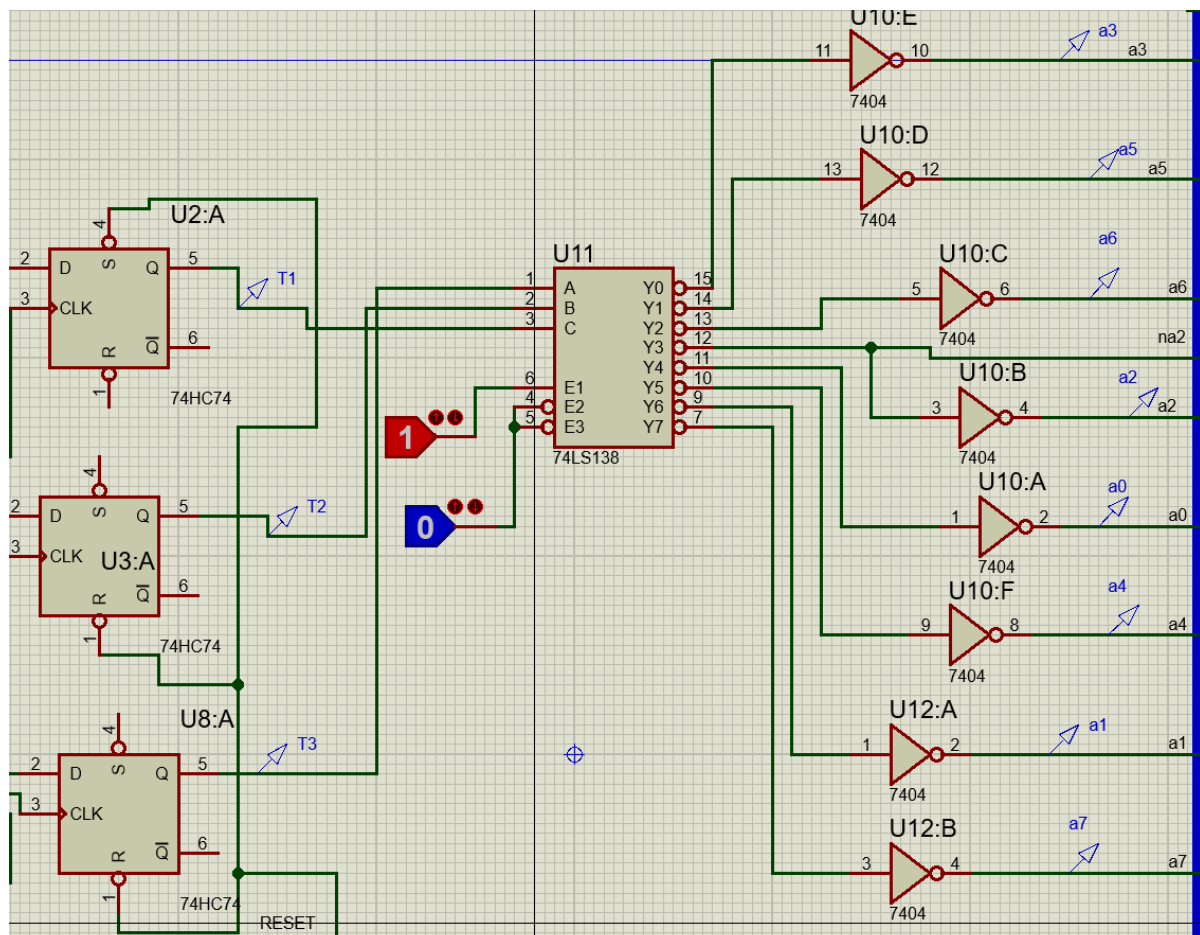
Входи:



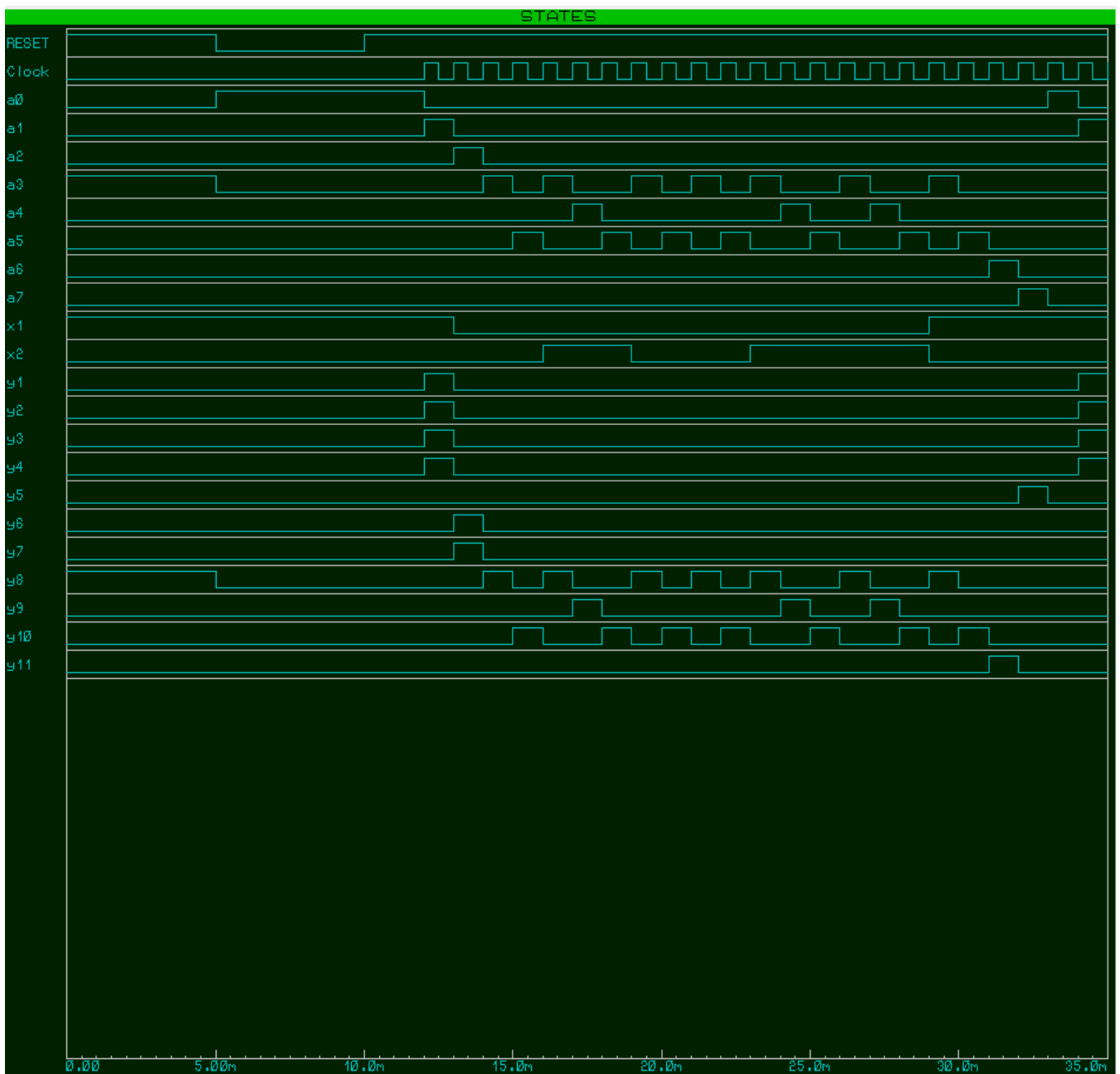
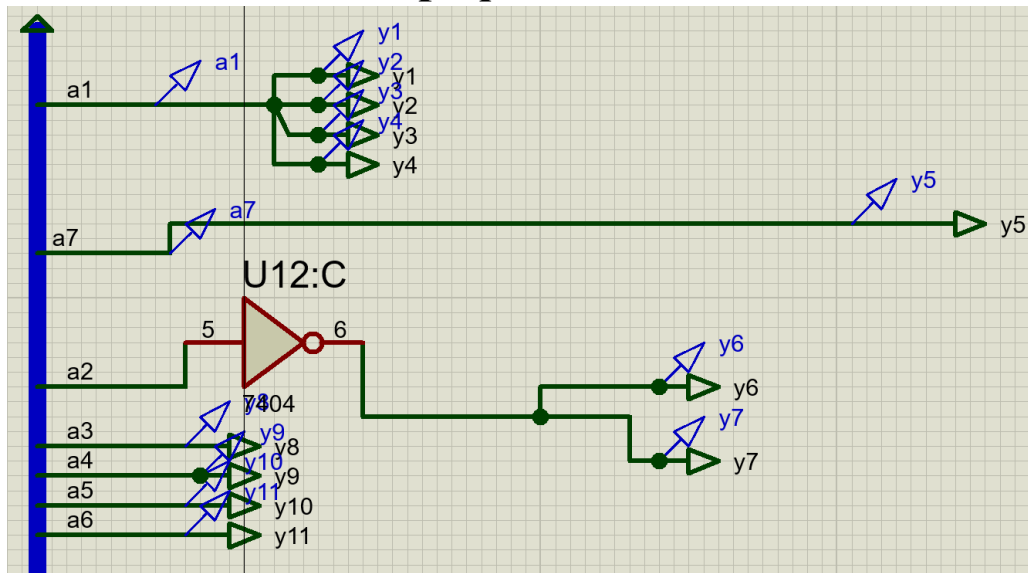
Функції збудження:



Дешифратор станів:

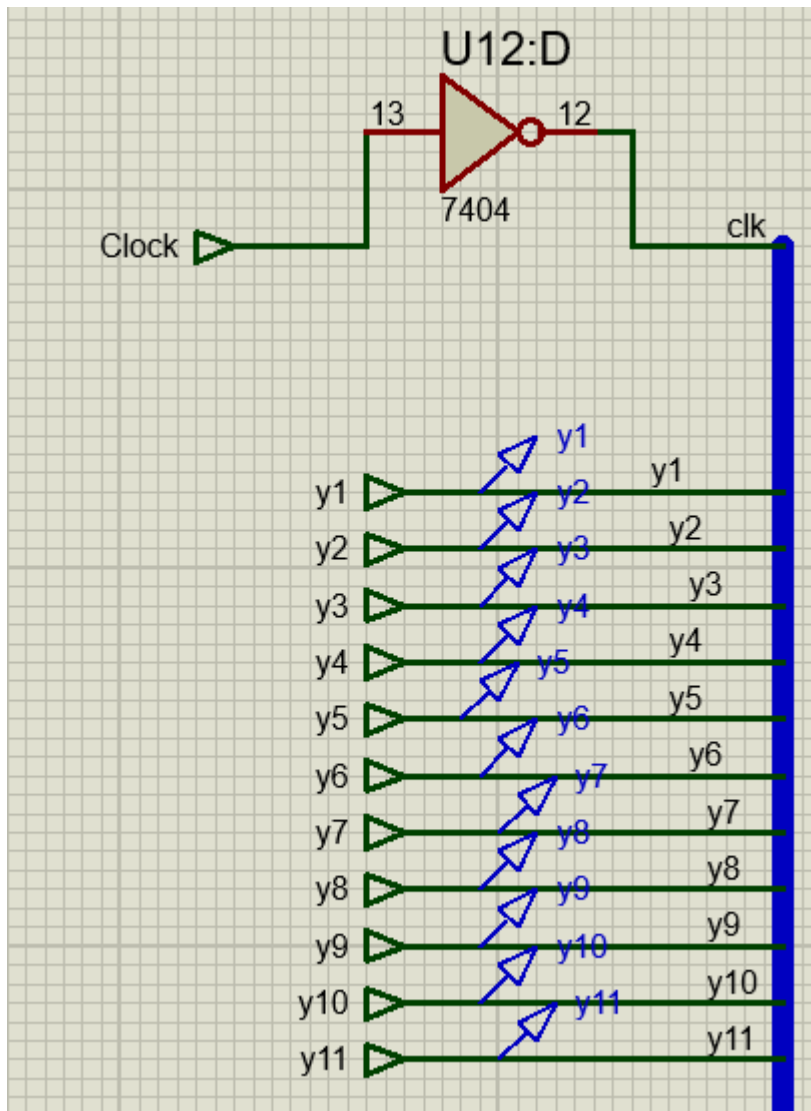


Вихідні сигнали і графік:

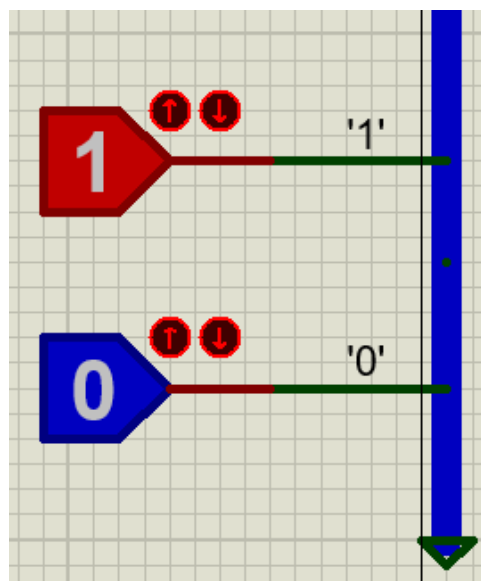


2.2) Операційний автомат

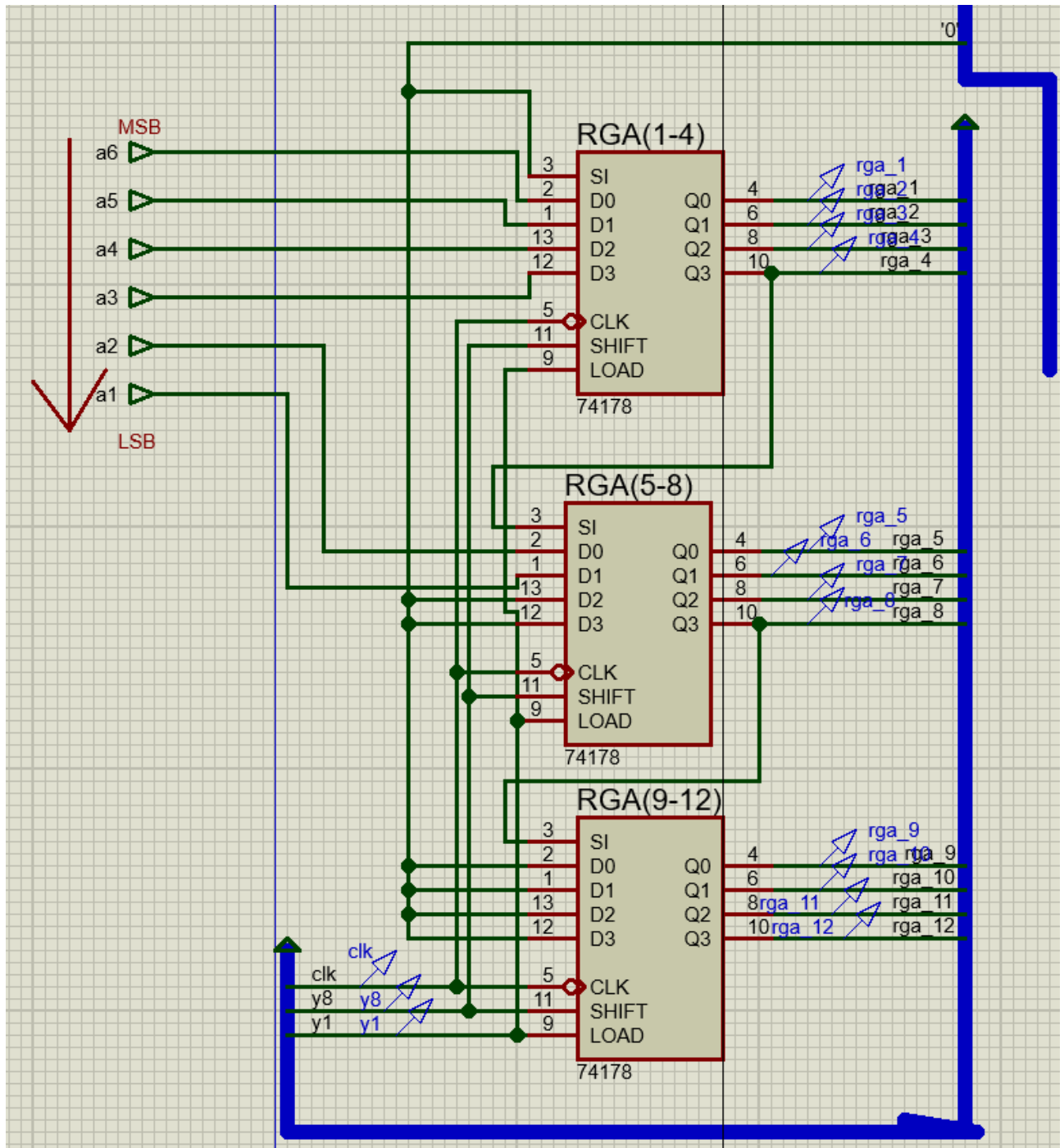
Входи:



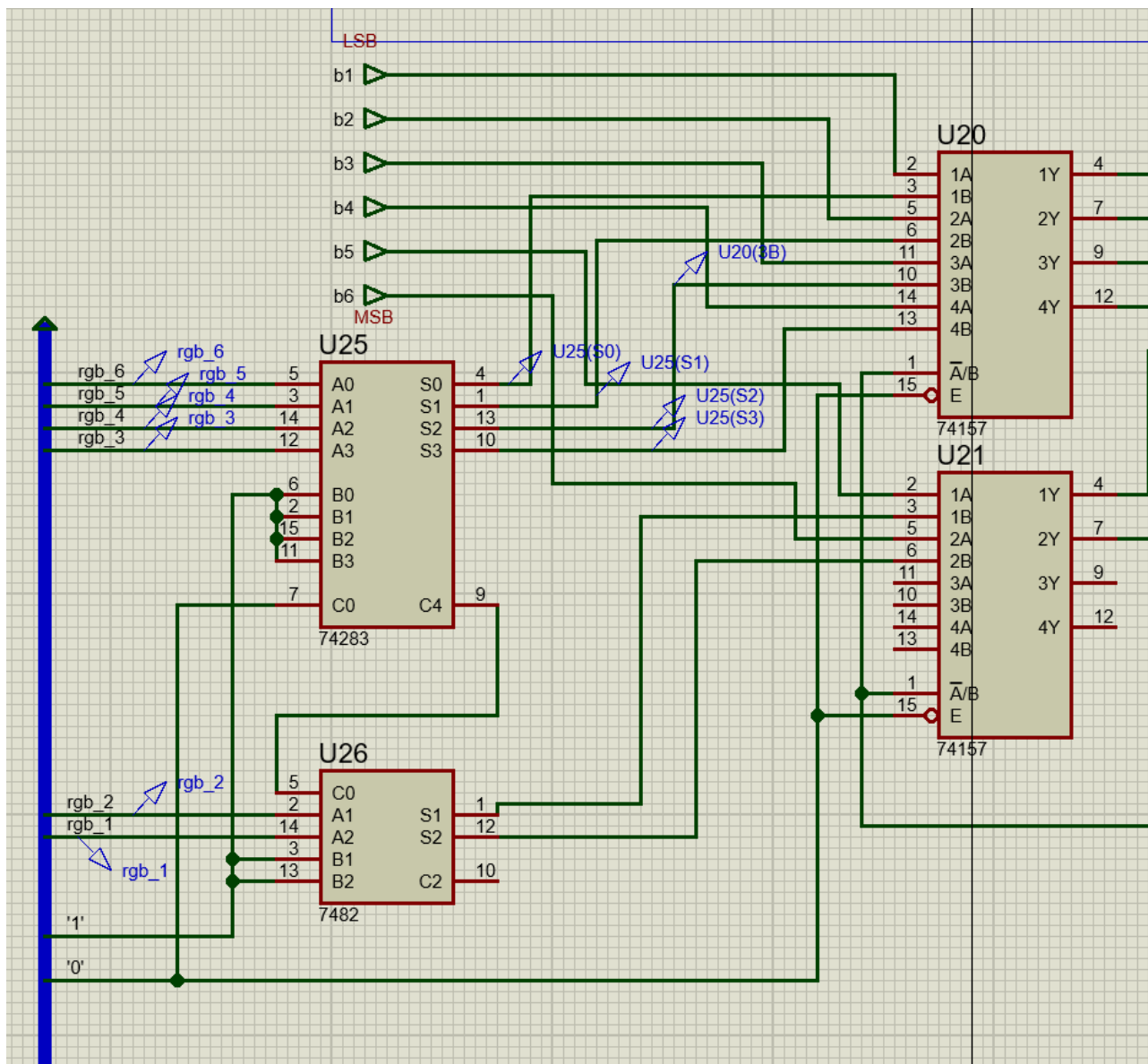
Регістри 74178, які я використовував для збереження чисел, проміжних даних і відповіді, мають вхід *CLK*, по задньому фронту, тому поставлено інвертор U12:D, бо D-тригери, що використовувались в керуючому автоматі мають вхід CLK по передньому фронту.



Регістр RGA(), його заповнення при $Y1 = 1$ та зсув при $Y8 = 1$



“В” подається на мультиплексори U20, U21, які заповнюють регістр RGB початковим значення «В» (при Y2 = 1), або значенням “RGB - 1” (при Y6 = 1)



Виходи мультимплексора 74157 приєднані до входів регістру RGB(1-6);

Також тут перевіряються умови “X1” і “X2”;

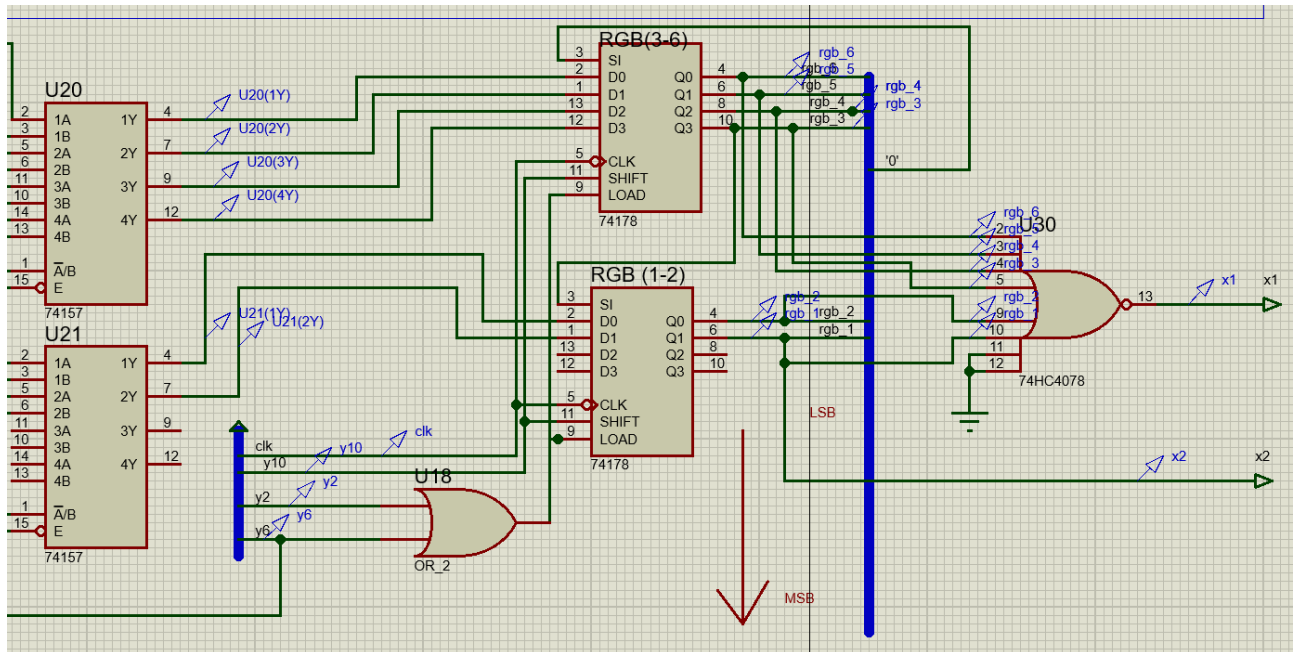
Y2 = 1: “RGB = B”

Y6 = 1: “RGB = RGB - 1”

Y10 = 1: “RGB << 1”

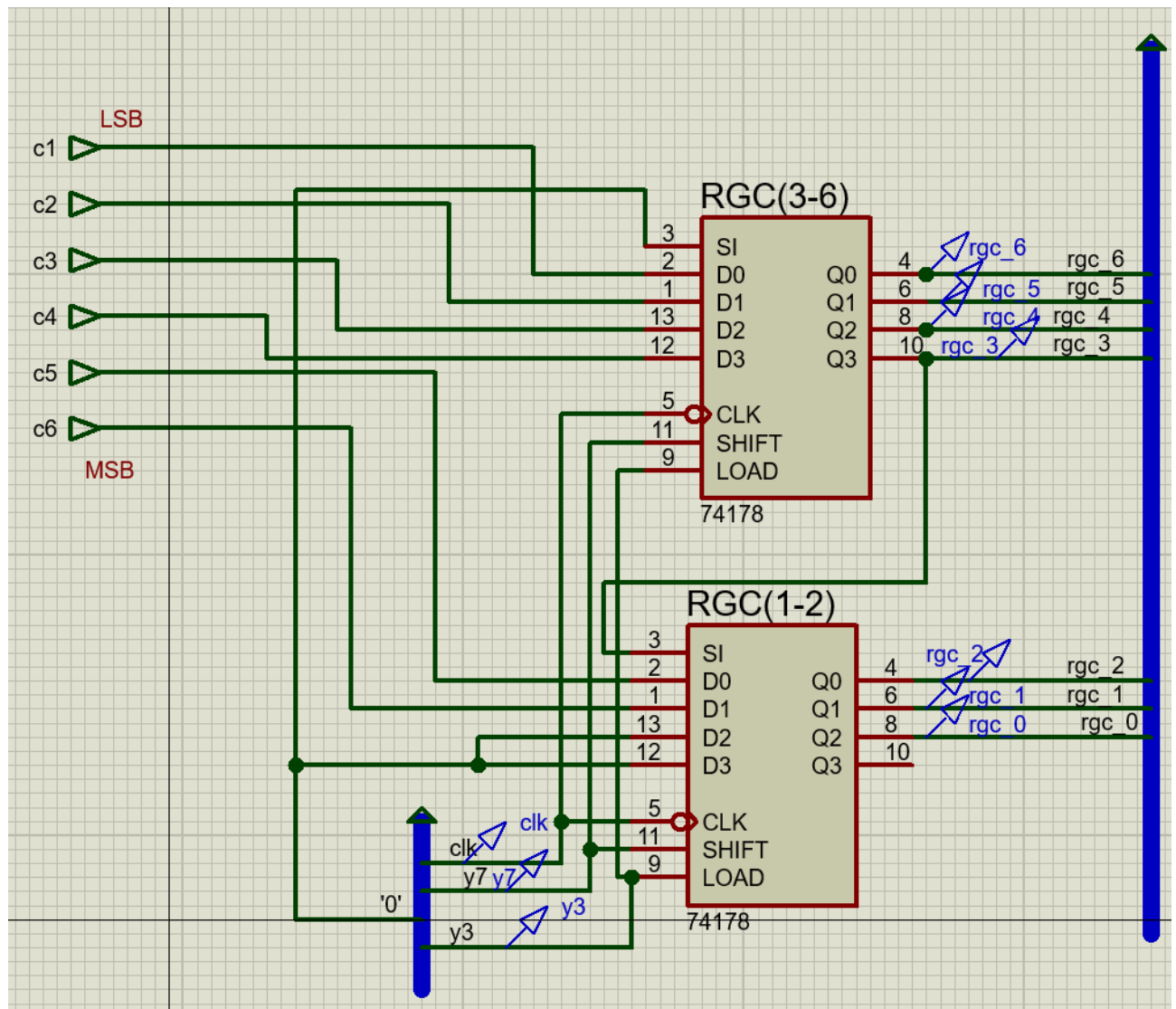
X1 = 1: “RGB == 0”

X2 = 1: “Старший біт RGB == 1”



Y3 = 1: "RGC = C"

Y7 = 1: "RGC << 1(RGC = RGC * 2)"



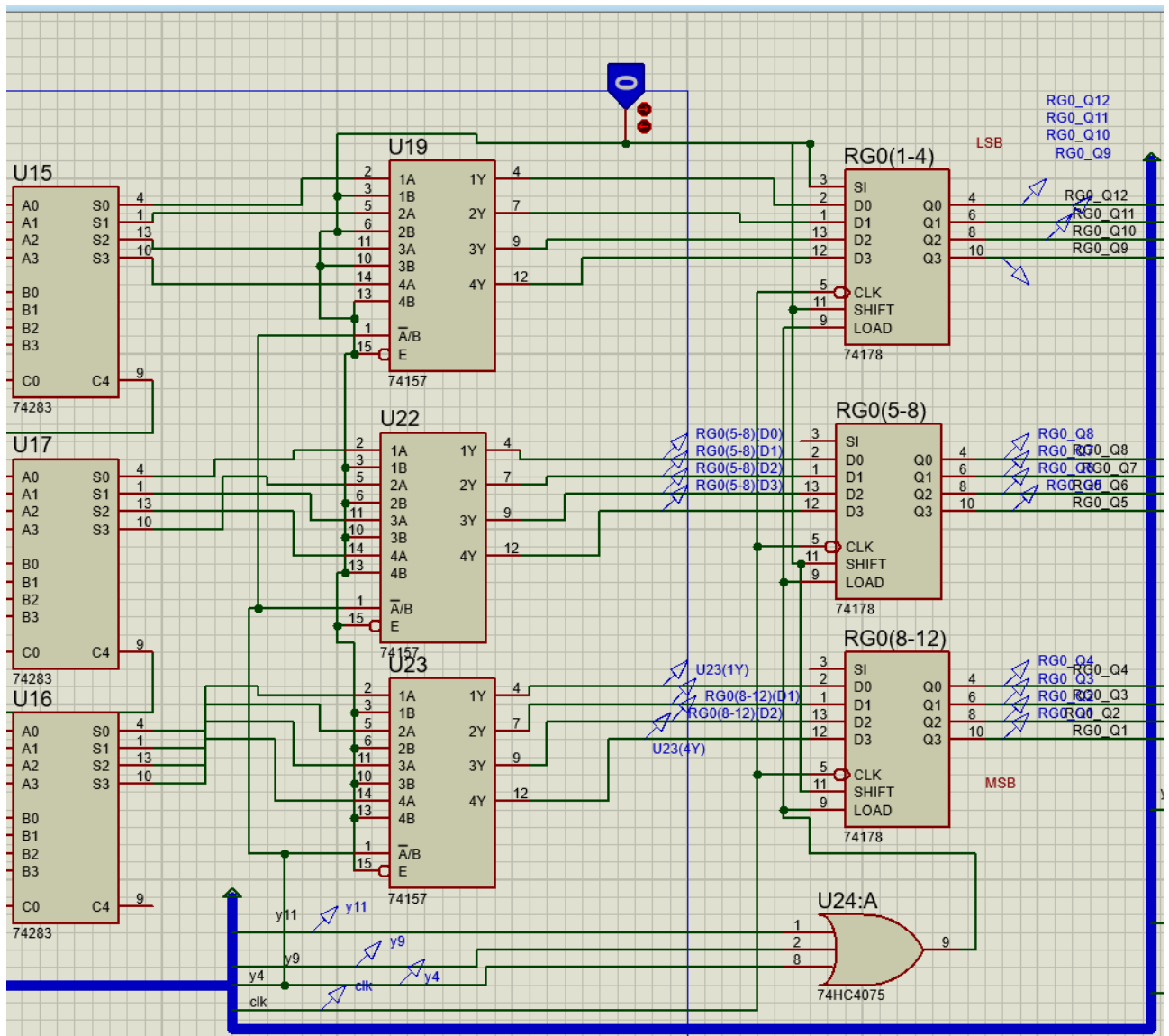
Виходи головних суматорів 74283 (U15, U17, U16), мультіплексори U19 і U22 і сам регістр RG0(1-12).

$RG0 = ["0" \text{ АБО } RG0 + (RGC/RGA)]$

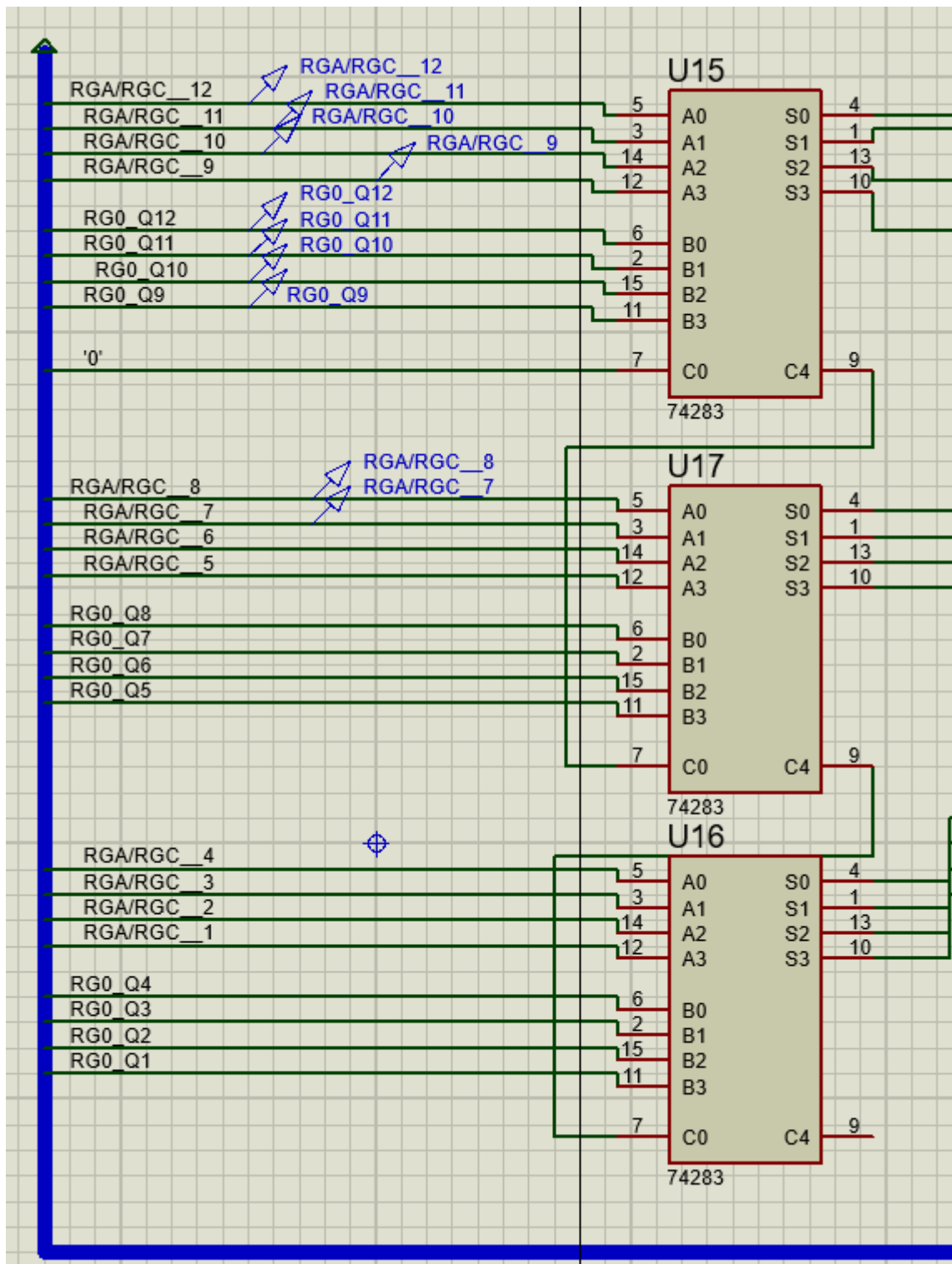
$Y4 = 1: RG0 = 0$

$Y9 = 1, Y11 = 0: RG0 = RG0 + RGA$

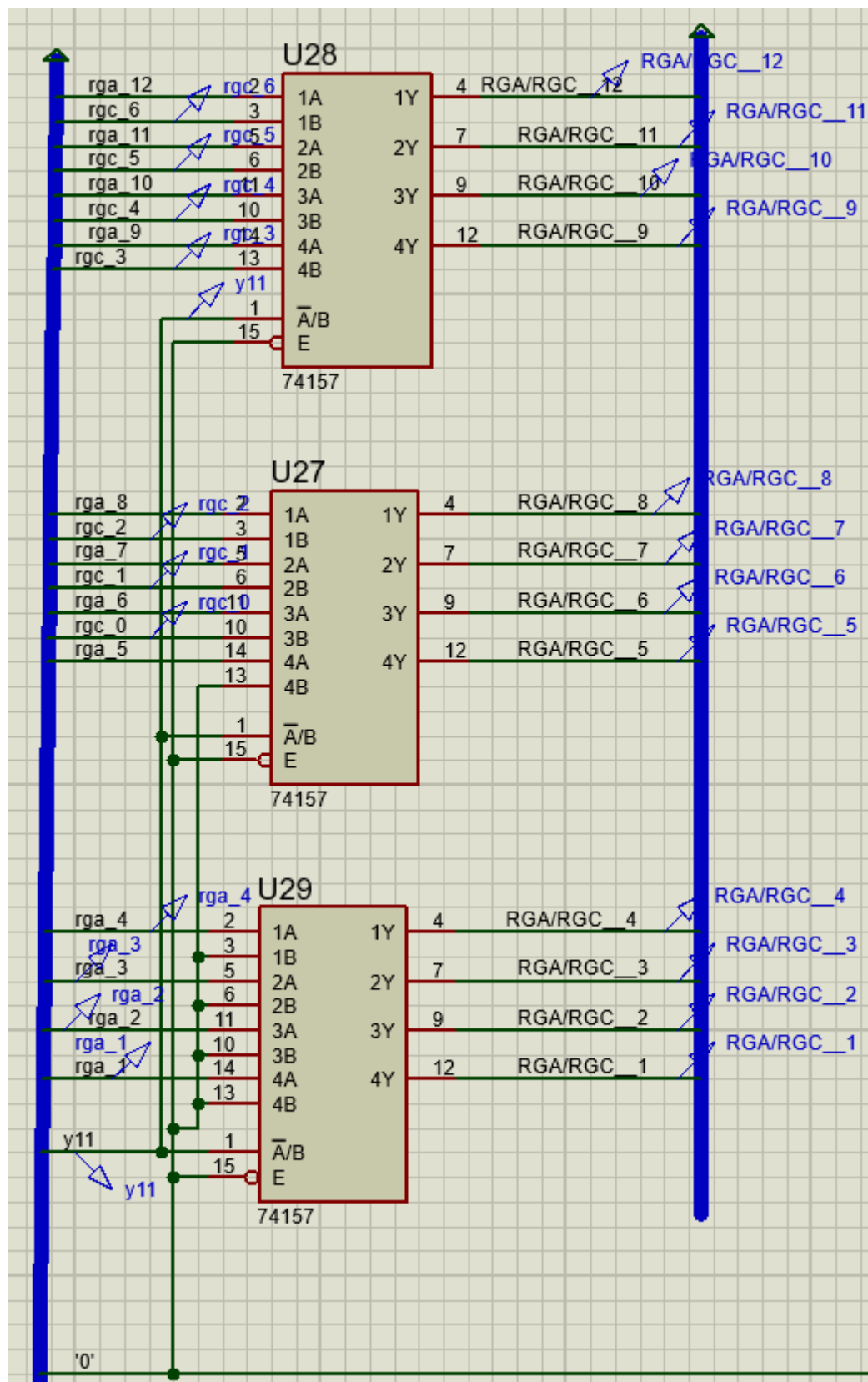
$Y11 = 1: RG0 = RG0 + RGC$



Входи суматорів U15, U17, U16:



Мультиплексори U28(27,29), які при Y11 = 1: RGO = RGO + RGC
при Y11 = 0: RGO = RGO + RGA



Y5 = 1: RGN = RGO; Регістр RGN(1-12), який зберігає відповідь і виводить в «D»

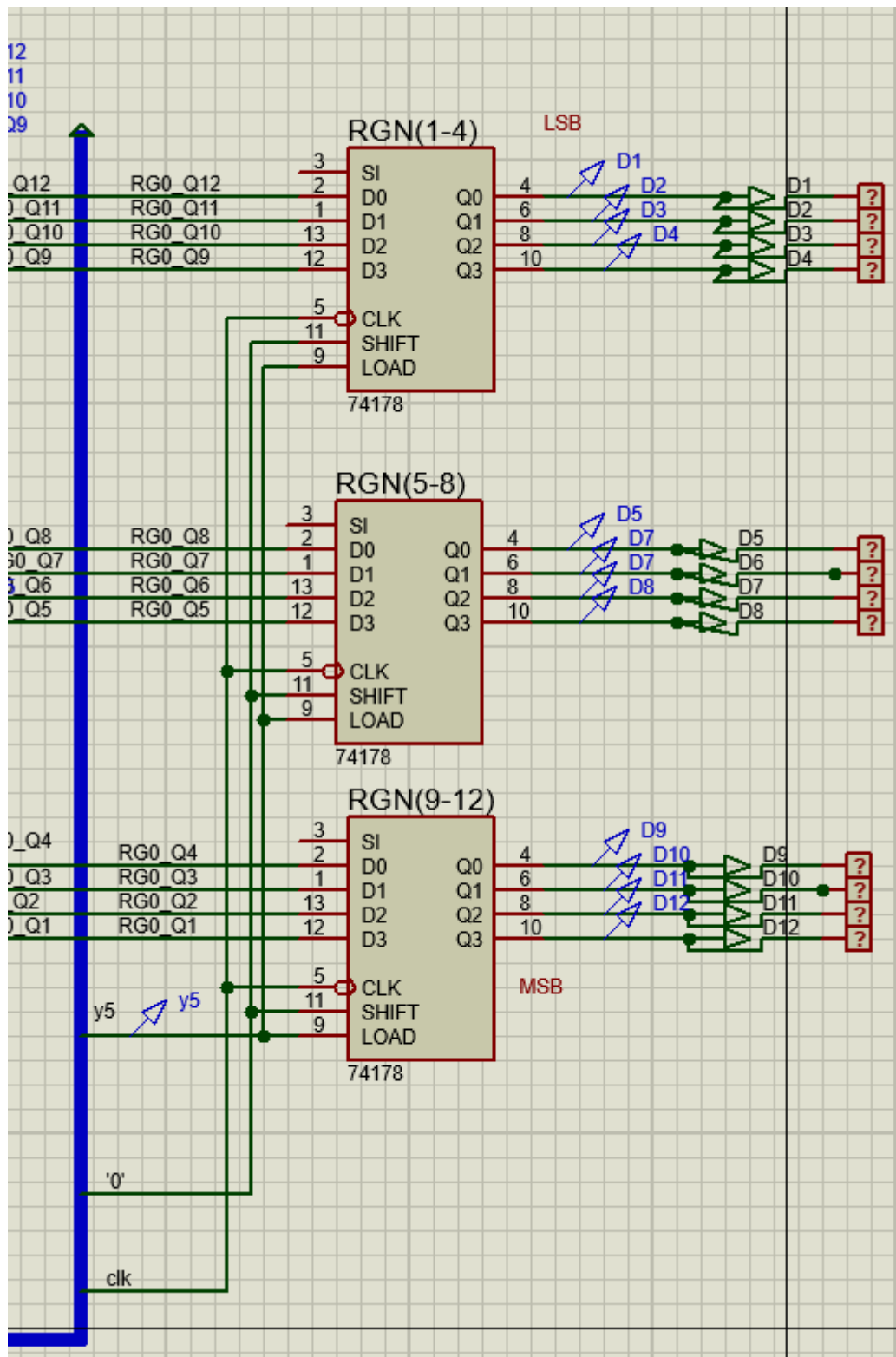
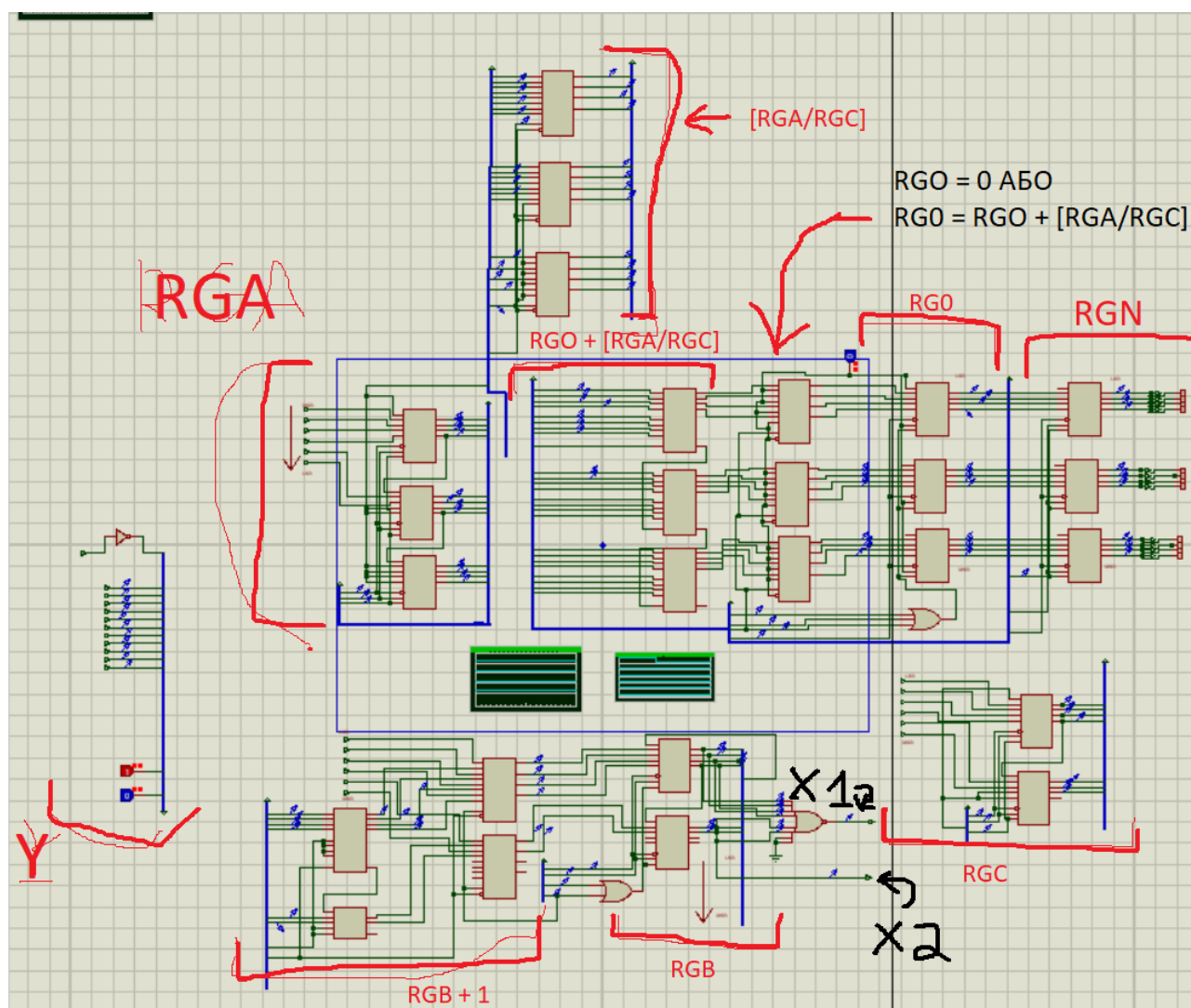
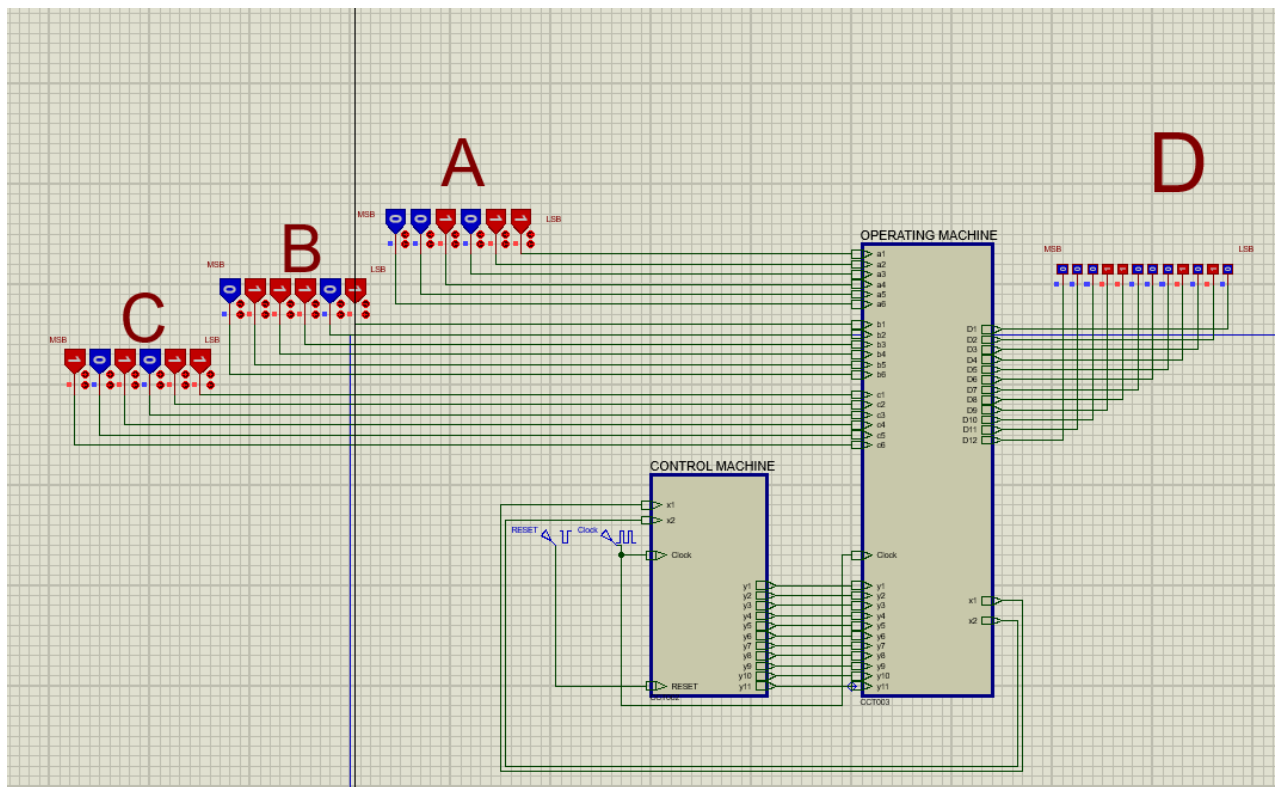


Схема операційного автомата загалом:



2.3) Схема ОА і КА разом:



Перевірка:

$$A = 001011_2 = 11_{10},$$

$$B = 011101_2 = 29_{10},$$

$$C = 101011_2 = 43_{10},$$

$$D = A (B - 1) + 2 C = 308 + 86 = 394_{10} = 110001010_2$$

Висновки

В курсовій роботі було побудовано комбінаційні схеми за данною таблицею істинності функцій. Схеми побудовано в заданому базисі. Для мінімізації та побудови було використано карти Карно та елементарні правила де-Моргана. Були виведені відповідні залежності виходів від входів та перевірено коректність їх побудови.

Було розроблено алгоритм для підрахунку числа, заданого певним шаблоном арифметичних дій. За цим алгоритмом побудовано блок-схему, граф-схему, структурну таблицю та синтезовано керуючий автомат Мура.

За розробленим алгоритмом було і побудовано відповідний операційний автомат для виконання заданих арифметичних дій. Автомати рознесено в два окремих блоки, які потім були з'єднанні разом.

Робота автоматів перевірено, обрахований результат співпадає з результатом роботи схеми.