

Vorgeschlagener Titel: HAPRABLATT05 Bearbeiten

24. November 2022 um 20:14

HAPRA Blatt 05

Hamza Bouchemama 236660

Quang Vinh Nguyen 231844

Aufgabe 5.1.1

c) ⇒ Nachteil

Der Verbotene Zustand, wenn beide Eingänge des SR-Latches (nor) auf High-Pegel gesetzt werden, führen beide Ausgänge Low-Pegel. Dieser Zustand wird als Verbotener Zustand bezeichnet und kann nicht gespeichert werden (Bei SR Latch mit nand gilt die umgekehrte Arbeitsweise von nor).

Wenn nach einem High-Pegel ein Low-Pegel an beiden Eingängen folgt, der Zustandwechsel trifft sofort bei Änderung der Eingangssignale (hängt nicht von einem Takteingang)

der Eingabesignale (hängt nicht von einem Taktengang)

Aufgabe 5.12

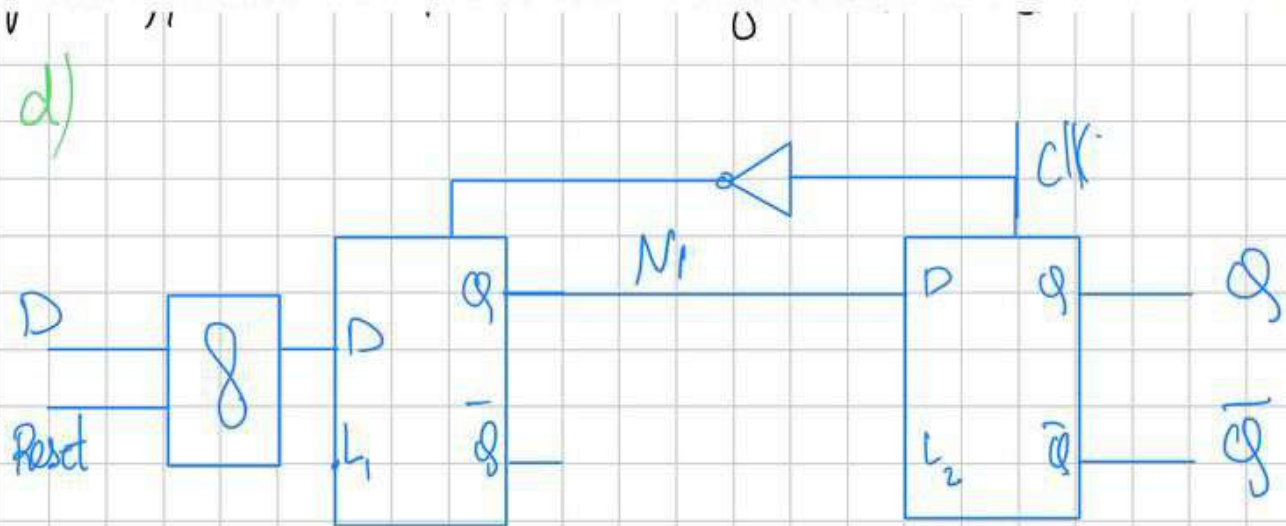
c) D-Latch besteht aus einem RS-Latch bei dem der Rücksetzeingang zum Setzeingang negiert ist.

Dadurch wird verhindert, dass der verbotene Zustand eintritt.

Aufgabe 5.2

a) Master Slave D Flip-Flops reagiert auf die Positive wie auch auf die negative Taktflanke, bei der positiven Taktflanke werden die am Eingang anstehenden Daten eingelesen, bei der negativen Taktflanke wird die Daten verzögert ausgegeben.

c) der Unterschied zwischen Flipflops mit synchronen und Flipflop mit asynchronen ist dass, Beim asynchronen Reset wartet der FlipFlop nicht auf den Takt und setzt den Ausgang direkt am Rand des Resets, Beim Synchronen Reset wartet der FlipFlop auf die nächste Kante des Clocks (steigend oder fallend), wenn der Datenreset angewendet wird.



Aufgabe 5.3.

- a) Im Vergleich zum D FlipFlop kann das JK FlipFlops Ausgabe außer setzen, zurücksetzen und halten noch umschalten
- b) um Verhalten aus Wahrheit Tabelle zu implementieren, nutzen wir einen Process, innerhalb des Processes ist das Ereignis mit `wait until [Zeitpunkt]` zu zeigen je nach der Eingangskombination werden Ausgabe mit `if` und `else if` initialisiert.