



# 兰州大学信息科学与工程学院实验报告

学生姓名: Hollow Man

年级专业: 2018 级计算机基地班

指导老师: 靳天玉

实验课程: 数字逻辑实验

实验题目: J-K 触发器

一、实验目的

- 1. 掌握 74LS109（J-K 触发器）的引脚排列及功能。

二、实验原理

1. J-K 触发器

JK 触发器是数字电路触发器中的一种基本电路单元。JK 触发器具有置 0、置 1、保持和翻转功能，在各类集成触发器中，JK 触发器的功能最为齐全。在实际应用中，它不仅有很强的通用性，而且能灵活地转换其他类型的触发器。由 JK 触发器可以构成 D 触发器和 T 触发器。

2. 74LS109

74LS109 为边沿型 JK 触发器，它是用上升沿触发的。图中 CD 和 SD 分别为直接复位和直接置位，低电平有效。其真值表如下表所示。由于这种触发器是利用信号传递延时的差异来进行工作的，因此要求时钟脉冲的边沿较陡，从而其工作频率可以比其它型的高。常用这种触发器构成缓冲寄存器、移位寄存器和计数器等。



JK 触发器真值表

$J$	$\bar{K}$	$Q_{n+1}$	$J$	$\bar{K}$	$Q_{n+1}$
0	1	$Q_n$	0	0	0
1	1	1	1	0	$\bar{Q}_n$

功能表：

Inputs					Outputs	
PR	CLR	CLK	J	$\bar{K}$	Q	$\bar{Q}$
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H*	H*
H	H	↑	L	L	L	H
H	H	↑	H	L	TOGGLE	
H	H	↑	L	H	Q0	$\bar{Q}0$
H	H	↑	H	H	H	L
H	H	L	X	X	Q0	$\bar{Q}0$

### 三、实验器件

实验箱、74LS109（J-K 触发器）、导线若干。

### 四、实验内容

#### 1. 认真领悟第 41 页“5.时序电路的设计与测试”一节。

同步时序电路的特点是， 电路中时间的划分是以时钟脉冲为依据的。 其设计的主要步骤是： 根据设计要求写出动作说明， 列出状态转换图或状态转换表， 然后进行状态化简和状态分配， 再根据所选触发器确定其驱动方程， 最后画出电路图。 当然， 在设计中有时考虑自启动也是必不可少的。

在进行设计时， 不要拘泥于以上程式， 应该融会贯通， 灵活掌握。

对于所设计的逻辑电路图， 必须进行实验检测， 只有实际电路符合设计要求时， 才能证明设计是正确的。

时序电路的功能测试分静态和动态两种方法。 静态测试就是直流稳态测试， 就是测试电路的状态转换真值表。 测试时， 时钟脉冲由逻辑开关提供， 电路输出用发光二极管指示。动态测试是指， 在时钟输入端输入矩形波或方波信号， 用二踪示波器观察电路各级的工作波形， 它不仅可以看到电路的稳态情况， 而且还可以观察到电路的过渡态（或叫瞬态）。 在每次观察时， 示波器的同步信号或触发信号应选用合适的信号从内触发通道输入， 并记录电路的工作波形。 记录波形时注意标出坐标刻度。

#### a). 分别改变 CD 和 SD， 观察 Q 的状态。

将 CD 置为低电平， SD 为高电平， 则 Q 变为高电平，  $\bar{Q}$  变为低电平。将

CD 置为高电平，SD 为低电平，则 Q 变为低电平，/Q 变为高电平。将 CD 置为低电平，SD 为低电平，则 Q 变为高电平，/Q 变为高电平。将 CD 置为高电平，SD 为高电平，则 Q 和 /Q 受 J-K 和脉冲端控制。

Q 与  $\bar{Q}$  的状态随 CD 和 SD 变化关系

CD	SD	Q	$\bar{Q}$
1	0	1	0
0	1	0	1
1	1	不变	不变

b). 对 74LS109 (J-K 触发器) 的功能的静态测试。

连接电路图：

(这里忘拍照了 XD)

将两个 CD 置为高电平，两个 SD 为高电平，按功能表置 J-K 端，按下脉冲按钮进行测试。

74LS109 功能测试结果

J	$\bar{K}$	CP	$Q_{n+1}$	
			$Q_n = 0$	$Q_{n+1} = 1$
0	0	0→1	0	0
		1→0	0	1
0	1	0→1	0	1
		1→0	0	1
1	0	0→1	1	0
		1→0	0	1
1	1	0→1	1	1
		1→0	0	1

c). 使用 J-K 触发器设计一个异步四进制加法计数器

四进制加法变换为 00→01→10→11→00→....

因而得到真值表：

$Q_2$	$Q_1$	$Q_2^{n+1}$	$Q_1^{n+1}$
0	0	0	1
0	1	1	0
1	0	1	1
1	1	0	0

从而得到表达式:

$$\overline{Q_1^{n+1}} = \overline{Q_1^n}$$

$$\overline{Q_2^{n+1}} = \overline{Q_2^n Q_1^n + Q_1^n Q_2^n}$$

$$J_1 = K_1 = 1$$

$$J_2 = K_2 = \overline{Q_1^n}$$

将1J1K 置为 1, 2J2K 置为 1Q, 2CLK 置为/Q,连接电路图, 按下脉冲输出+1, 工作正常:

