



兰州大学信息科学与工程学院实验报告

学生姓名: _____Hollow Man

年级专业: 2018级计算机基地班

指导老师: 斯天玉

实验课程: 数字逻辑实验

实验题目: _______ D 触发器 ______

一、实验目的

1. 掌握 74LS74 (D 触发器) 的引脚排列及功能。

二、实验原理

1. 维持阻塞型 D 触发器

D 触发器 74LS74 的逻辑图,它是维持阻塞型的触发器。CD 和 SD 分别为直接复位和直接置位,低电平有效,在时钟脉冲 CLK 的上升沿发生翻转,触发器的状态取决于时钟作用的有效期(即时钟脉冲上升沿期间)中 D 的状态。这种 D 触发器常用于组成各种类型的计数器、数据寄存器等。

2. 74LS74

			_
1	1CD	vcc	14
2	1D	2CD	13
3	1CLK		12
4	1SD	74 2CLK 2SD	11
5	1Q	2SD	10
6	1/Q	2Q	9
7	GND	2/Q	8

工作原理:

SD 和 RD 接至基本 RS 触发器的输入端,它们分别是预置和清零端,低电平有效。当 SD=0 且 RD=1 时,不论输入端 D 为何种状态,都会使 Q=1,Q=0,即触发器置 1;当 SD=1 且 RD=0 时,触发器的状态为 0,SD 和 RD 通常又称为直接置 1 和置 0 端。我们设它们均已加入了高电平,不影响电路的工作。工作过程如下:

1.CP=0 时,与非门 G3 和 G4 封锁,其输出 Q3=Q4=1,触发器的状态不变。同时,由于 Q3 至 Q5 和 Q4 至 Q6 的反馈信号将这两个门打开,因此可接收输入信号 D, Q5=D, Q6=Q5=D。

2.当 CP 由 0 变 1 时触发器翻转。这时 G3 和 G4 打开,它们的输入 Q3 和 Q4 的状态由 G5 和 G6 的输出状态决定。Q3=Q5=D,Q4=Q6=D。由基本 RS 触发器 的逻辑功能可知,Q=D。

3.触发器翻转后,在 CP=1 时输入信号被封锁。这是因为 G3 和 G4 打开后,它们的输出 Q3 和 Q4 的状态是互补的,即必定有一个是 0,若 Q3 为 0,则经 G3

输出至 G5 输入的反馈线将 G5 封锁,即封锁了 D 通往基本 RS 触发器的路径;该反馈线起到了使触发器维持在 0 状态和阻止触发器变为 1 状态的作用,故该反馈线称为置 0 维持线,置 1 阻塞线。Q4 为 0 时,将 G3 和 G6 封锁,D 端通往基本 RS 触发器的路径也被封锁。Q4 输出端至 G6 反馈线起到使触发器维持在 1 状态的作用,称作置 1 维持线;Q4 输出至 G3 输入的反馈线起到阻止触发器置 0 的作用,称为置 0 阻塞线。因此,该触发器常称为维持-阻塞触发器。总之,该触发器是在 CP 正跳沿前接受输入信号,正跳沿时触发翻转,正跳沿后输入即被封锁,三步都是在正跳沿后完成,所以有边沿触发器之称。与主从触发器相比,同工艺的边沿触发器有更强的抗干扰能力和更高的工作速度。

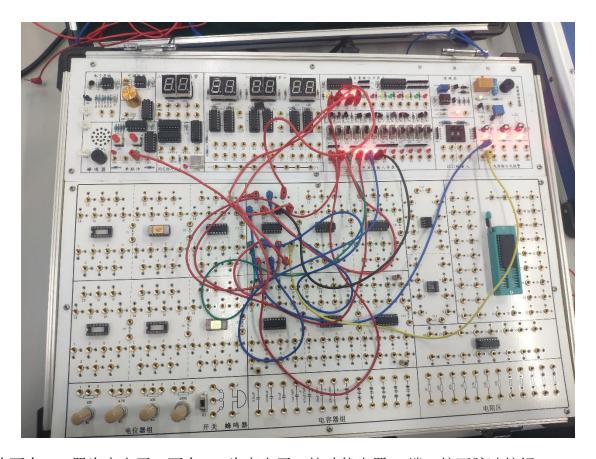
输入			输出		
SD	R _D	СР	D	Qn+1	Qn+1
0	1	×	×	1	0
1	0	×	×	0	1
0	0	×	×	φ	φ
1	1	t	1	1	0
1	1	t	0	0	1
1	1	1	×	Qn	Qn

三、实验器件

实验箱、74LS74(D触发器)、导线若干。

四、实验内容

1. 按照第 42 页表 3-6 对 74LS74(D 触发器)的功能的静态测试。 连接电路图:



将两个 CD 置为高电平,两个 SD 为高电平,按功能表置 D 端,按下脉冲按钮进行测试。

74LS74 功能测试表

	CD	Q _{n+1}		
	СР	$Q_n = 0$	$Q_{n+1} = 1$	
0	0→1	0	0	
	1→0	0	1	
1	0→1	1	1	
	1→0	0	1	

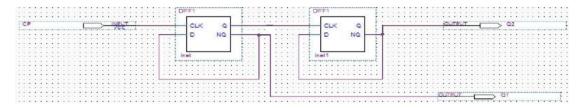
2.使用 74LS74 D 触发器设计一个异步四进制加法计数器

四进制加法变换为 00->01->10->11->00->....

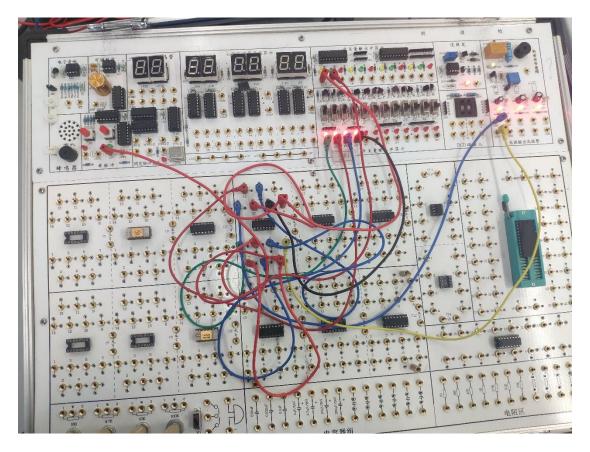
因而得到真值表:

Q_2	$\mathbf{Q}_{\scriptscriptstyle 1}$	Q2 n+1	Q_1^{n+1}
0	0	0	1
0	1	1	0
1	0	1	1
1	1	0	0

按如下示意图连接电路:

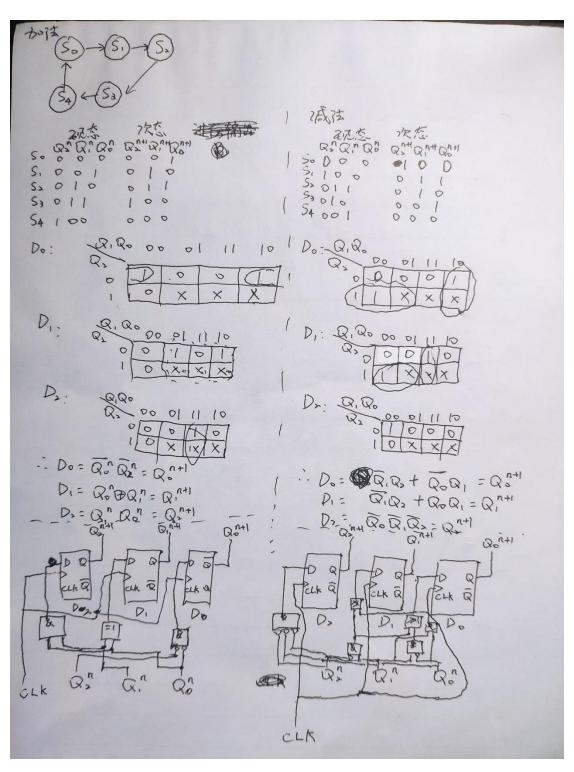


按下脉冲输出+1,工作正常:



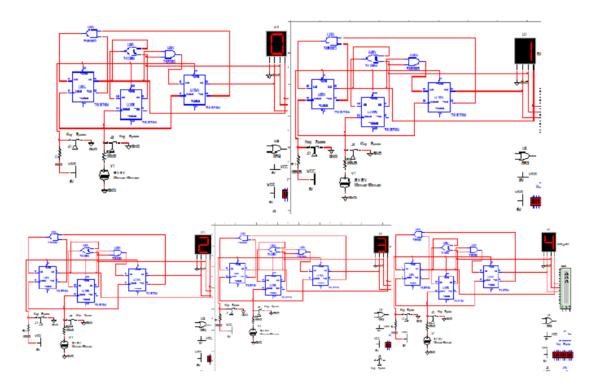
3.使用 74LS74 D 触发器设计一个同步五进制加法计数器和减法计数器,并用仿真软件模拟

课堂设计成果:



利用仿真软件对加法计数器进行模拟,得到结果如下:

连接电路图:



波形分析:

