Hollow Man

1. 说明总线结构对计算机系统性能的影响。

(1) 最大存储容量

单总线系统中,最大内存容量必须小于由计算机字长所决定的可能的地址总线。 双总线系统中,存储容量不会受到外围设备数量的影响。

(2) 指令系统

双总线系统,必须有专门的 I/O 指令系统。

单总线系统,访问内存和 1/0 使用相同指令。

(3) 吞吐量

总线数量越多,吞吐能力越大。

- 2. 中断屏蔽的作用是什么? 若中断屏蔽位"1"表示开放中断,用"0" 表示屏蔽断开源,设有 4 个中断源,其硬件已排定中断响应的次 序为 P1, P2, P3, P4。问
- (1) 若中断处理的优先级从高到低依次为 P1, P2, P3, P4, 则这 4个中断屏蔽位应如何设置?
- (2) 要使中断处理次序改为 P1, P4, P3, P2,则中断屏蔽位 应如何设置?如果所有的中断处理器各需 3 个单位时间,中断响应和返回的时间可忽略,中断屏蔽位的设置和第二问相同。当程 序运行主程序时,同时发生第 2,3 级中断请求,经过 2 个时间单位后,又同时发生 1,4 级中断请求,请画出程序运行示意图。

如果没有中断屏蔽,当中断装置响应了某个中断后中断处理程序在进行处理时,中断装置也可能去响应另一个中断事件。因此会出现优先级低的中断事件的处理打断优先级高的中断事件的处理,使得中断事件的处理顺序与响应顺序不一致,而且会形成多重嵌套处理,使多现场保护、程序返回等工作变得复杂。中断屏蔽正是解决了上述问题。

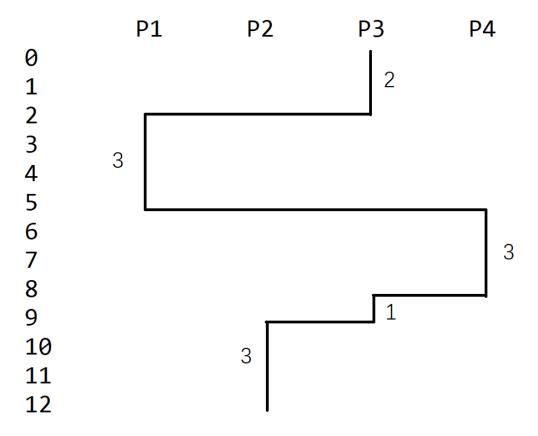
(1)

级别	屏蔽字					
知力リ	P1	P2	Р3	P4		
P1	1	1	1	1		
P2	0	1	1	1		
P3	0	0	1	1		
P4	0	0	0	1		

(2)

<i>4</i> π.□l	屏蔽字					
级别	P1	P2	P3	P4		
P1	1	1	1	1		
P2	0	1	0	0		
P3	0	1	1	0		
P4	0	1	1	1		

因为同时发生第 2,3 级中断请求, 3 的优先级更高, 所以首先相应 3 的中断请求。在正在处理 3 的中断相应请求时, 遇到了 1,4 级中断, 因 1 的优先级最高, 所以先执行 1 的, 最后 1 执行完按优先级顺序响应执行剩余中断。



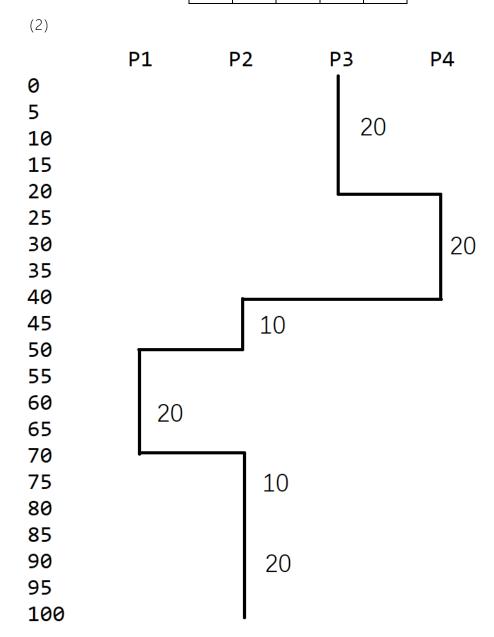
- 3. 设某机有 4 处中断 P1、P2、P3、P4, 起始中断次序为 P1>P2>P3>P4, 假设用"0"表示开放中断,用"1"表示屏蔽中断,现在要求将中断次序改为 P4>P3>P1>P2,问:
 - (1) 这 4 个中断屏蔽位应如何设置? (画图说明)
 - (2) 请按照下面图示的时间轴给出中断请求时刻, 画出 CPU 执行程序的轨迹, P1, P2, P3, P4 中断服务程序的时间宽度为 20us。

0	10	20	30	40	50	55	60	70	80	-
Р3	P2	P4			P1	P2				T (us)

(3) 说明 CPU 响应中断应具备哪些条件。

(1)

级别	屏蔽字						
	P1	P2	Р3	P4			
P1	1	1	0	0			
P2	0	1	0	0			
Р3	1	1	1	0			
P4	1	1	1	1			



- ①该中断源未被屏蔽;
- ②该中断请求在当前所有中断请求中级别最高。

4.概述如何通过更快的速度、并行工作方式以及优化硬件的方式来**提 高和优化计算机性能**。

更快的速度:提升CPU主频、增加CPU核心数、通过流水线提高性能。

并行工作方式:在运行某个大型程序时,让多个 CPU 各自同时做部分运算,最后再汇总,

从而缩短时间;多线程、超线程;使用流水线技术同时处理多个数据。

优化硬件:

- 1. 提高指令系统性能——增加新功能指令等。
- 2. 提高主频——改进器件、电路等技术。
- 3. 改进结构——提高 CPI (指令周期数)、ILP (指令集并行)。
- 4. 提高操作系统效率——增加便于操作系统工作的相应硬件。
- 5. 提高访存速度——选择快速器件、改进内存结构
- 6. 提高输入输出速度——采用 I/O 接口、改进 I/O 方式等。