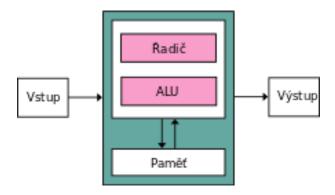
Pocitacove architektury cislicovych stroj

- rozlisujeme dve zakladni architektury
- moderni procesory spojuji obe architektury; uvnitr procesoru Harvardska; zvenku von Neumannova

1 Von Neumannova architektura

- oznacuje jednoduche schema pocitace pouzivajici jednu sbernici
- jmeno architektura ziskala po prednasce matematika Johna von Neumanna
- architektura popisuje pocitac se spolecnou pameti pro instrukce i data tudiz zpracovani je sekvencni
- procesor se sklada z ridici jednotky a vykonne ALU; ridici zpracovava instrukce v pameti; vykonna jednotka nasledne operuje s daty podle instrukci. vstup a vystup dat maji na starosti vstupni a vystupni jednotky
- rychlost zpracovani instrukci je dnes vyrazne rychlejsi nez rychlost komunikace s pameti. tuto nevyhodu castecne resi mezipame (potrebna data a instrukce se do ni nacitaji rychleji, nez jsou pri zpracovani potreba)
- dnes je pouzivana napr. v kalkulackach



2 Harvardska architektura

- oddeluje fyzicky pame programu a jejich spojovaci obvody
- nazev pochazi z prvniho pocitace vyuzivajici tuto architekturu Harvard Mark I; instrukce byly ulozeny na derovane pasce a data na elektromechanickych deskach
- CPU mze soucasne cist instrukci z programove pameti a pristupovat do pameti dat
- pouziva se ve specializovanych procesorech, obvykle v audio/video technice

2.1 Pame

- neni treba mit pame stejnych parametr a vlastnosti
- dvoji pame umozuje paralelni pristup k obema pametim => vyssi rychlost zpracovani
- umisteni programu do ROM pameti mze zvysit bezpecnost systemu (program nelze modifikovat)

2.2 Rychlost

- rychlost procesor se nekolikanasobne zvetsila o proti rychlosti hlavni pameti tendence zredukovat pocet pristup do hl. pameti.
- za vyssi cenu procesor mze byt mnohem rychlejsi
- pame cache (vyrovnavaci) je velmi rychla; je ji mene nez hl. pameti; velikost cache je jeden z hlavnich aspekt urcovani rychlosti procesoru

3 Sekvencni obvody

- nezavisi na okamzite hodnote vstupnich signal ale i na poradi minulych vstup
- jsou schopny uchovavat stav (obsahuji pame); je potreba sledovat krome vstupnich promennych i vnitrni promenne
- delime na synchronni a asynchronni
- o u asynchronnich se zmena vstupu promitne ihned do stavu obvodu

- o u synchronnich je zaveden synchronizacni signal (hodiny); zmena vstupu se promitne do obvodu az pri pulzu hodinoveho signalu
- pameova cast je tvorena kombinacnim obvodem bistabilni klopny obvod; jeho úkol je uchovat informaci na vstupu i pote, co informace na vstupu jiz neni

4 Kombinacni obvody

- vystup zavisi na okamzite kombinaci vstup
- nemaji zadnou pame
- zavislost vystupni funkce je popsana pravdivostni tabulkou nebo pomoci logickych vyraz
- pro realizaci je mozne vyuzit
- o pevne pameti
- o zakladni logicke cleny (NAND; AND, NOR, OR, atd.)

5 Bezpecnost

- obor zabyvajici se ochranou pocitacovych system a siti pred neopravnenym pristupem, kradezi nebo poskozenim hardwaru, softwaru. Hlavnim cilem je zajistit spolehlivost, integritu a soukromi údaj systemu.
- ochrana se da shrnou tremi kroky:
- prevence ochrana pred hrozbami[1)]
- detekce odhaleni neopravnenych cinnosti a slabych mist v systemu[2)]
- naprava odstraneni slabych mist v systemu[3)]
- bezpecnost zahrnuje
- o omezeni fyzickeho pristupu k pocitaci a jeho zarizeni, ochrana pred neopravnenym manipulovani
- o umoznit pristup jen opravnenym osobam vyskolenym pro praci s pocitacem a daty
- o ochrana informaci pred kradezi, nelegalni tvorbou kopii
- o pouziti hardwarovych zarizeni vynucujici bezpecnostni opatreni

- o vyuziti mechanism OS vynucujici chovani program v souladu s pocitacovou bezpecnosti
- o omezeni mnozstvi programm, kterym je nutne dverovat
- o vyuziti zaznam o zmenach v programech a systemech
- o vyuziti zabezpeceni operacniho systemu
- o vyuziti sifrovani pri komunikaci, praci s údaji a jejich prenosu
- o vyuziti bezpecneho ukladani a zalohovani
- o planovani reakce na incident

6 Synchronizace

6.1 vnejsich signal

- proces, jenz ma za úkol usporadani signal nebo casovych znacek pro komunikaci mezi rznymi zarizenimi, systemy nebo procesy
- dosahuje se pomoci rznych technik a zarizeni, jako jsou atomove hodiny, GPS, synchronizacni protokoly a specialni hardware
- zakladnim prvkem pro spravnou funkci modernich technologii a zarizeni

6.2 na úrovni proces

- klicovy koncept v oblasti operacnich system a paralelniho programovani
- mechanismy a techniky slouzici k rizeni cinnosti rznych proces (nebo vlaken) v pocitacovem systemu
- cilem je zajistit efektivitu a bezpecnost proces
- zakladni techniky synchronizace:
- o Race Conditions nastavaji, kdyz vice proces ma pristup ke sdilenym zdrojm (napriklad pameti) a snazi se je upravovat soucasne; mze vest k nepredvidatelnym chybam v datech
- o Mutual Exclusion zakladni synchronizacni umozujici procesm ziskat exkluzivni pristup k sdilenym zdrojm; jen jeden proces mze mit mutex v dany okamzik, coz eliminuje konflikty.

7 Systemy s vice jadry

- jsou integrovane obvody se dvema nebo vice CPU jednotkami zvane jadro
- ridi se stejne jako systemy s jednim jadrem, az na fakt, ze vicejadrove systemy mohou spoustet procesy v jednotlivych jadrech zvyseni rychlosti
- podpora vice jader je zavisla na programu a operacnim systemu
- pokud neni software napsan s podporou vice jader, program je nebude pouzivat