# Klopné obvody

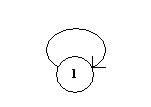
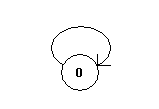
## Úkol měření

1. V rámci domácí přípravy si zopakujte problematiku sekvenčních logických obvodů.
2. Realizujte asynchronní klopný obvod RS pomocí hradel NAND.
3. Realizujte asynchronní klopný obvod RS pomocí hradel NOR.
4. Realizujte synchronní klopný obvod RS pomocí hradel NAND (RST).
5. Realizujte klopný obvod D.
6. Realizujte klopný obvod JK, prověřte jeho chování v závislosti na signálech přivedených na jednotlivé vstupy.
7. Pomocí JK klopného obvodu realizujte dvoubitový čítač (pro čítání vpřed, vzad).
8. Do závěrečných poznámek zpracujte stručný výtah z katalogových listů všech integrovaných obvodů, které byly v úloze použity.
9. Proveďte zhodnocení a závěr měření.

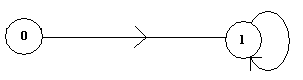
## Obecná část

Klopné obvody slouží pro vyhodnocení hodnot číslicových vstupních proměnných - signálů (vstupních stavů) podle předem daných podmínek – vyhodnocení je provedeno přiřazením hodnot výstupním proměnným (výstupní stavy). Každý klopný obvod lze popsat tabulkou transformací, v níž je zaznamenáno, jak ten který obvod reaguje na vstupní stav, případně jaké signály musíme připojit na vstupy, aby došlo k žádané transformaci výstupního signálu.

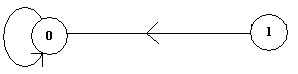
Rozeznáváme tyto transformace výstupních signálů:



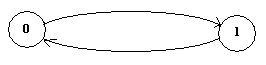
Obrázek 1: Paměťové transformace (označované „M“)



Obrázek 2: Jedničková transformace (označovaná „1“)



Obrázek 3: Nulová transformace (označovaná „0“)



Obrázek 4: Klopná transformace (označovaná „K“)

Každý klopný obvod využívá některé z výše uvedených transformací, obvody pracující s transformací M lze zařadit mezi paměťové členy.

Tabulka 1: Transformace klopného obvodu R-S

| **S** | **R** | **Q(t+1)** | **Transformace** |  | **Q(t)** | **Q(t+1)** | **S** | **R** |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **0** | **0** | **Q(t)** | **M** |  | **0** | **0** | **0** | **X** |
| **0** | **1** | **0** | **0** |  | **0** | **1** | **1** | **0** |
| **1** | **0** | **1** | **1** |  | **1** | **0** | **0** | **1** |
| **1** | **1** | **--------** | **--------** |  | **1** | **1** | **X** | **0** |

Poznámka: X je neurčitý stav, v tomto případě znamená, že v takto označených polích může proměnná R nebo S nabýt kterýkoli ze stavů (logická 0 nebo logická 1).

Tento obvod využívá transformace paměťovou, nulovou a jedničkovou. Stav, kdy obě vstupní proměnné mají hodnotu logické 1 je zakázán.

Tabulka 2: Transformace klopného obvodu T

|  |  |  |  | **Q(t)** | **Q(t+1)** |  | **T** |
| --- | --- | --- | --- | --- | --- | --- | --- |
| **T** | **Q(t+1)** | **Transformace** |  | **0** | **0** |  | **0** |
| **0** | **Q(t)** | **M** |  | **0** | **1** |  | **1** |
| **1** | **not Q(t)** | **K** |  | **1** | **0** |  | **1** |
|  |  |  |  | **1** | **1** |  | **0** |

Tento obvod využívá pouze transformace klopnou a paměťovou, výstup překlopí z jednoho stavu do druhého, pokud je na vstupu T signál odpovídající logické hodnotě 1.

Tabulka 3: Transformace klopného obvodu J-K

| **J** | **K** | **Q(t+1)** | **Transformace** |  | **Q(t)** | **Q(t+1)** | **J** | **K** |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **0** | **0** | **Q(t)** | **M** |  | **0** | **0** | **0** | **X** |
| **0** | **1** | **0** | **0** |  | **0** | **1** | **1** | ***x*** |
| **1** | **0** | **1** | **1** |  | **1** | **0** | ***x*** | **1** |
| **1** | **1** | ***not Q(t)*** | ***K*** |  | **1** | **1** | **X** | **0** |

Poznámka: stejně jako u obvodu RS značí X neurčitý stav, pole označená kurzívou (*x*) mají za následek klopnou transformaci K.

Tento klopný obvod je nejobecněji použitelný, neboť využívá všechny typy transformací.

Pomocí J-K klopného obvodu můžeme realizovat ostatní klopné obvody, které jsou tak jeho speciálním případem.

Tyto klopné obvody realizujeme jako asynchronní nebo jako synchronní. Logika realizovaná asynchronními obvody je rychlejší, ale je náchylnější k hazardům. Je proto náročnější na návrh, neboť již tento návrh musí snižovat pravděpodobnost vzniku hazardu. Synchronní logika je pomalejší, imunita vůči hazardům plyne z toho, že veškeré obvody pracují v rytmu podle taktovacího signálu, jehož dostatečně dlouhou periodou zajistíme jak odeznění všech přechodných dějů v jednotlivých hradlech, tak i různou dobu zpoždění v rozdílně dlouhých cestách datových signálů.

Tabulka 4: Transformace klopného obvodu D

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
|  |  |  |  | **Q(t)** | **Q(t+1)** |  | **D** |
| **D** | **Q(t+1)** | **Transformace** |  | **0** | **0** |  | **0** |
| **0** | **0** | **0** |  | **0** | **1** |  | **1** |
| **1** | **1** | **1** |  | **1** | **0** |  | **0** |
|  |  |  |  | **1** | **1** |  | **1** |

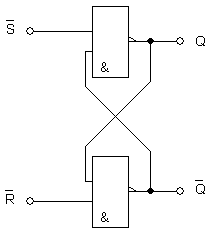
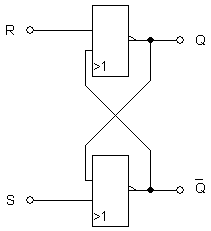
Poznámka: Zásadně v synchronní verzi, výstup se překlápí v přítomnosti taktovacího impulsu na vstupu T (někdy se značí CL), tedy při logické 1 (úroveň H) se přepisuje na výstup Q stav ze vstupu D, při logické 0 (úroveň L) je obvod blokován.

Velice často jsou klopné obvody realizovány tak, že mají symetrický výstup (máme k dispozici jak výstup v přímém provedení (), tak i v negovaném provedení ().

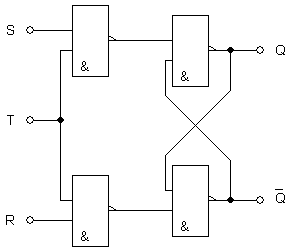
### Klopný obvod R-S-T

Jde o synchronizovanou verzi výše zmíněného klopného obvodu R-S. V případě, že je na taktovací vstup T přivedena logická 1 (H) je obvod uvolněn, tedy pracuje, v opačném případě T=0 (L) je obvod blokován.

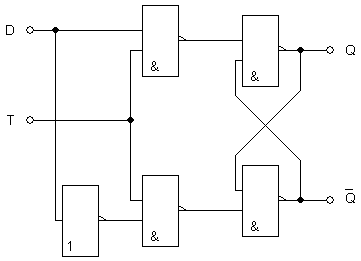
## Schéma zapojení

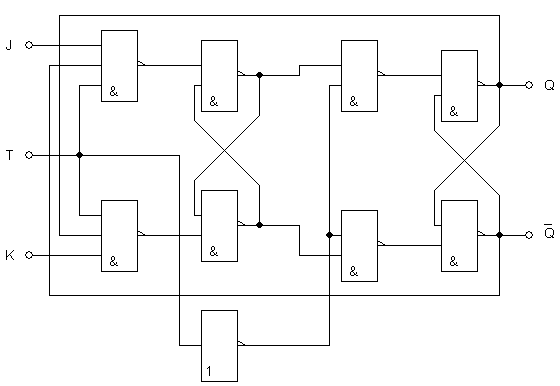
Obrázek 5: Klopný obvod R-S pomocí hradel NAND, pomocí hradel NOR



Obrázek 6: Klopný obvod R-S-T pomocí hradel NAND



Obrázek 7: Klopný obvod D



Obrázek 8: Klopný obvod J-K

## Postup měření

1. Prověříme funkci jednotlivých hradel v připravených integrovaných obvodech.
2. Pomocí hradel realizujeme vybraný klopný obvod (v rámci domácí přípravy načrtněte do značek přiložených v poznámkách propojení jednotlivých vývodů integrovaných obvodů.
3. Ověříme funkci (chování daného zapojení).
4. Body 2 a 3 opakujeme pro všechny schematicky naznačené realizace klopných obvodů.
5. Měření na klopném obvodu J-K (74112): Ověříme činnost asynchronních vstupů R a S podle stavové tabulky (stavová tabulka je shodná s klopným obvodem R-S, signály jsou na vstupu invertovány).
6. Dále prověříme univerzálnost J-K synchronního klopného obvodu, testujeme chování obvodu v závislosti na signálech J, K, T (CL), vstupy S a R jsou připojeny na H).
7. Realizujeme speciální případy tohoto obecného klopného obvodu a ověřujeme jejich funkci. (Jednotlivé obvody realizujeme následujícími způsoby: obvod RST – svorka J má funkci S, K má funkci R; obvod D: ke svorce K připojíme negovaný signál svorky J, který je současně vstupním signálem D; obvod Tv vznikne propojením svorek J a K, kdy signál Tv v logické 0 blokuje, v logické 1 obdržíme dělič dvěma - obvod T)
8. Pomocí téhož obvodu realizujeme asynchronní dvoubitové čítače (vpřed i vzad, strukturu navrhněte v rámci domácí přípravy) Asynchronní vstupy proměnných S a R se v obou případech používají pro nastavení počátečního stavu klopného obvodu – vždy nastavujeme různé úrovně (H, L), na výstupu tak nastavíme H (čítač vpřed) nebo L (čítač vzad). Potom oba vstupy připojíme na H a ověříme funkci sestaveného obvodu.

## Otázky

1. Jak se může projevit „hazard“ v sekvenčních logických obvodech (klopných obvodech)?
2. Jakým způsobem se bráníme vzniku hazardu v sekvenčních obvodech?

## Tabulky naměřených hodnot

Zde proveďte záznam chování jednotlivých obvodů formou poznámek:

Tabulka 5: Chování klopného obvodu R-S sestaveného pomocí hradel NAND

Obvod se chová dle určené pravdivostní tabulky.

Tabulka 6: Chování klopného obvodu R-S sestaveného pomocí hradel NOR

Obvod se chová dle určené pravdivostní tabulky.

Tabulka 7: Chování klopného obvodu T

Obvod se chová dle určené pravdivostní tabulky.

Tabulka 8: Chování klopného obvodu J-K

Obvod se chová dle určené pravdivostní tabulky.

Tabulka 9: Chování klopného obvodu D

Obvod se chová dle určené pravdivostní tabulky.

Tabulka 10: Chování klopného obvodu R-S-T

Obvod se chová dle určené pravdivostní tabulky.

## Výpočty a odvození

~~Vypočtěte předpokládanou proudovou spotřebu jednotlivých klopných obvodů dle technologie použité pro realizaci.~~ Do poznámek na konci protokolu sepište potřebné počty hradel jednotlivých typů integrovaných obvodů a jejich spotřebu dle katalogového listu.

## ~~Tabulky vypočtených hodnot~~

~~Tabulka 11: Předpokládaný proud odebíraný klopnými obvody realizovanými hradly TTL~~

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **~~obvod~~** | **~~R-S~~**  **~~(NAND)~~** | **~~R-S~~**  **~~(NOR)~~** | **~~T~~** | **~~J-K~~** | **~~D~~** | **~~R-S-T~~** |
| **~~I ( … )~~** |  |  |  |  |  |  |

~~Tabulka 12: Předpokládaný proud odebíraný klopnými obvody realizovanými hradly CMOS~~

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **~~obvod~~** | **~~R-S~~**  **~~(NAND)~~** | **~~R-S~~**  **~~(NOR)~~** | **~~T~~** | **~~J-K~~** | **~~D~~** | **~~R-S-T~~** |
| **~~I ( … )~~** |  |  |  |  |  |  |

## Grafické závislosti

V této úloze nejsou dosud žádné grafy k vypracování.

## Odpovědi na otázky

1. Statický – přechodný stav, během něhož se na výstupu objeví na krátkou dobu opačné hodnoty, než jaké očekáváme. Pokud má výstupní funkce obvodu setrvat po celou dobu na hodnotě logická 1, jedná se o statický hazard v logické jedničce a naopak.  
   Dynamický – během přechodu se na výstupu obvodu objeví krátce za sebou několikanásobná změna mezi nulou a jedničkou (a naopak), než dojde k ustálení výstupu obvodu.
2. Statický – zpožděním změny proměnné při jejím šíření jednotlivými větvemi obvodu; strukturální úpravou zapojení obvodu; použitím taktovacího signálu.  
   Dynamický – postupným odstraněním statických hazardů.

## Závěr

Při zkoušení zapojení klopných obvodů se obvody chovali dle předložených pravdivostních tabulkách. Výstupy jednotlivých hradel téže odpovídali svým funkcím. Bylo úspěšně provedené zapojení čítače v obou směrech za pomocí J-K Flip Flopu.

## Informační prameny použité pro zpracování protokolu

1. Sešit Číslicové techniky z 2. ročníku
2. https://www.vovcr.cz/odz/tech/552/page06.html
3. https://cz.mouser.com/ProductDetail/Nexperia/74HCT1G00GV125?qs=P62ublwmbi9jdqkcoDZrcw%3D%3D
4. https://cz.mouser.com/ProductDetail/onsemi/NL17SZ05P5T5G?qs=xGcJQ%252BnsJwvrA7N4uUy5Ng%3D%3D
5. https://cz.mouser.com/ProductDetail/Nexperia/74HCT1G02GW125?qs=P62ublwmbi%2F5pvtFLy2PPQ%3D%3D

|  |  |
| --- | --- |
| **Datum vypracování:** | **14. června 2024** |
| **Čestné prohlášení:** | **Prohlašuji, že jsem protokol zpracoval samostatně, veškeré použité prameny jsem uvedl ve stati „Informační prameny použité pro zpracování protokolu“.** |
| **Podpis studenta:** |

## Použité přístroje

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ***Přístroj*** | ***Typ*** | ***Výrobní číslo*** | ***Inventární číslo*** | ***Poznámka*** |
| Moduly | Module Board 10 |  | DHM-EL-13 |  |
|  | 7400 |  | 282/2021 | 2 ks |
|  | 7402 |  |  | Inv. č. neuvedeno |
|  | 7404 |  |  | Inv. č. neuvedeno |
|  | 7420 |  | 281/2021 |  |
|  | 74112 |  |  | Inv. č. neuvedeno |
|  | Logic Selector |  | DHM-EL-13 |  |
|  | Logic Probe |  | DHM-EL-13 |  |
| Generátor | Time Base |  | DHM-EL-15 |  |
| Napájecí zdroj |  |  | EL-963/2 |  |

## Hodnocení

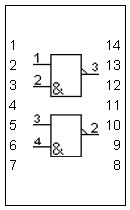
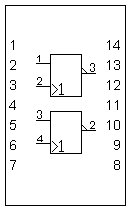
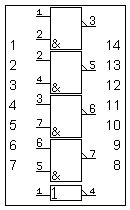
|  |  |  |  |
| --- | --- | --- | --- |
| ***Etapa hodnocení úlohy*** | ***Bodovaná část*** | ***Maximální počet bodů*** | ***Získané body*** |
| Samostatná příprava | Ústní přezkoušení z měřené problematiky[[1]](#footnote-2) | 10 |  |
| Měření v laboratoři | Zapojování schémat, průběh měření | 5 |  |
| Konzultace | Nepovinná, proběhla dne:……………….[[2]](#footnote-3) | 5 |  |
| Zpracování protokolu | Úpravnost, struktura protokolu | 5 |  |
| Výpočty (dosazení, výsledky, jednotky) | 5 | 5 bodů |
| Tabulky | 5 |  |
| Grafy (popis os, měřítko, vlastní graf) | 15 | 15 bodů |
| Odpovědi na otázky | 10 |  |
| Závěr | 10 |  |
|  | Obhajoba[[3]](#footnote-4) | 30 |  |
| ***Celkové hodnocení*** | ***protokolu o laboratorním cvičení*** | ***100*** |  |

|  |  |
| --- | --- |
| ***Přiřazení klasifikace*** | |
| ***Počet získaných bodů*** | ***Hodnocení***[[4]](#footnote-5) |
| ***řádný termín*** |  |
| 0 až 49 | 5 |
| 50 až 60 | 4 |
| 61 až 70 | 3 |
| 71 až 85 | 2 |
| 86 až 100 | 1 |
| ***Uzavření klasifikace protokolu dne: ……………………… Podpis: ………………………*** | |

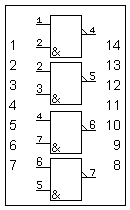
## Poznámky

### Rozkreslení pinů

#### R-S pomocí NAND, NOR; D

#### R-S-T pomocí NAND



#### Typy integrovaných obvodů a počty hradel a jejich spotřeba dle katalogových listů

|  |  |  |
| --- | --- | --- |
| **Obvod** | **Hradlo** | **Počet kusů** |
| R-S NAND | NAND | 2 |
| NOT | 2 (Nepovinné) |
| R-S NOR | NOR | 2 |
| R-S-T | NAND | 4 |
| D | NAND | 4 |
| NOT | 1 |
| J-K | NAND | 8 |
| NOT | 1 |

|  |  |  |  |
| --- | --- | --- | --- |
| **Součástka** | Nexperia 74HCT1G00GV,125/  74HCT1G02GW,125 | **Součástka** | onsemi NL17SZ05P5T5G |
| **Log. fce.** | NAND/NOR | **Log. fce.** | NOT |
| **Počet vstupů** | 2 | **Počet vstupů** | 1 |
| **Počet výstupů** | 1 | **Počet výstupů** | 1 |
| **Doba prodlení propagace** | 10 ns | **Doba prodlení propagace** | 2,4 ns |
| **Napájecí napětí - min** | 4,5 V | **Napájecí napětí - min** | 1,65 V |
| **Napájecí napětí - provozní** | 5 V | **Napájecí napětí - provozní** | 5 V |
| **Napájecí napětí - max** | 5,5 V | **Napájecí napětí - max** | 5,5 V |
| **Provozní teplota - min** | -40 °C | **Provozní teplota - min** | -55 °C |
| **Provozní teplota - max** | +125 °C | **Provozní teplota - max** | +125 °C |

1. Ústní přezkoušení prověřuje připravenost studenta. Nepřipravený student získá 0 bodů, obdrží náhradní práci, laboratorní úlohu měří po dohodě s vyučujícím v náhradním termínu. Pro náhradní termíny zůstává bodový stav 0, připravenost je již jen podmínkou k připuštění studenta k vlastnímu měření. Termín pro odevzdání protokolu se počítá od řádného termínu laboratorního cvičení. [↑](#footnote-ref-2)
2. Údaj v kolonce získané body platí pouze s vyplněním data, kdy konzultace proběhla, vyučující potvrdil konzultaci svým podpisem. [↑](#footnote-ref-3)
3. Obhajoba je ústní (s přípravou) nebo písemná, povinná. Student, který neprokáže znalost problematiky, nezískává body, úloha je hodnocena **NEDOSTATEČNĚ!** [↑](#footnote-ref-4)
4. V případě neuzavření klasifikace protokolu v řádném termínu je postupováno dle pravidel pro odevzdávání protokolů, jejichž znalost student potvrdil svým podpisem. [↑](#footnote-ref-5)